

Instituto Tecnológico de Costa Rica  
Vicerrectoría de Investigación y Extensión  
Dirección de Proyectos

Informe final de proyecto de investigación  
Documento II

## **Implementación Multi-FPGA de modelos artificiales del cerebro**

1360013

Adscrito a:  
Escuela de Ingeniería Electrónica

Investigador principal:  
Dr. Alfonso Chacón Rodríguez, EIE

Investigador participante:  
Ms.C. Carlos Salazar García, IMT

Asistentes de investigación:  
Ing. Reinaldo Castro González, EIE

Ing. Kaleb Alfaro Badilla, EIE

Ing. Daniel Zúñiga, estudiante EIE

Ing. Andrés Arroyo Romero, estudiante EIE

Ing. Javier Espinoza González, estudiante CE

Ing. Keilor Mena, estudiante EIE

Ing. Luis León Vega, estudiante EIE

Ing. Ignacio Fernández Garita, estudiante CE

Joseph Blanco Fallas, estudiante EIE

18 de julio de 2019



# Índice general

<b>1</b>	<b>Datos generales</b>	<b>2</b>
1.1	Código y título del proyecto . . . . .	2
1.2	Autores y direcciones . . . . .	2
<b>2</b>	<b>Cumplimiento de objetivos</b>	<b>3</b>
2.1	Comentarios sobre el grado de cumplimiento del objetivo 1 . . . . .	3
2.2	Comentarios sobre el grado de cumplimiento de los objetivos 2 . . . . .	4
2.3	Comentarios sobre el grado de cumplimiento del objetivo 3 . . . . .	4
2.4	Comentarios sobre el grado de cumplimiento del objetivo 4 . . . . .	4
2.5	Comentarios sobre el grado de cumplimiento del objetivo 5 . . . . .	7
<b>3</b>	<b>Publicaciones</b>	<b>8</b>
<b>4</b>	<b>Participación estudiantil</b>	<b>9</b>
<b>5</b>	<b>Ejecución presupuestaria</b>	<b>10</b>
<b>6</b>	<b>Limitaciones y problemas encontrados</b>	<b>12</b>
<b>7</b>	<b>Observaciones generales y recomendaciones</b>	<b>13</b>

# 1. Datos generales

## 1.1 Código y título del proyecto

Nombre	Implementación Multi-FPGA de modelos artificiales del cerebro
Código	1360013
Adscrito a	Escuela de Ingeniería Electrónica
Unidades académicas participantes	Área Académica de Ingeniería Mecatrónica

## 1.2 Autores y direcciones

### Investigador principal:

Dr. Ing. Alfonso Chacón Rodríguez, EIE, [alchacon@tec.ac.cr](mailto:alchacon@tec.ac.cr)

### Investigador participante:

MSc. Carlos Salazar García, IMT, [csalazar@tec.ac.cr](mailto:csalazar@tec.ac.cr)

### Asistentes de investigación:

Ing. Reinaldo Castro González, EIE

Ing. Kaleb Alfaro Badilla, estudiante maestría en Electrónica, EIE

Ing. Daniel Zamora Umaña, estudiante EIE

Ing. Andrés Arroyo Romero, estudiante EIE

Ing. Javier Espinoza González, estudiante CE

Ing. Keylor Mena Venegas, estudiante EIE

Ing. Luis León Vega, estudiante EIE

Ing. Ignacio Fernández Garita, estudiante EIE

Ing. Sebastián González Quesada, estudiante CE

Ing. Giovanni Villalobos Quirós, estudiante CE

Ing. Arturo Salas Delgado, estudiante CE

Ing. Francisco Alvarado Ferllini, estudiante CE

Ing. Stiven Sánchez Rodríguez, estudiante CE

Joseph Blanco Fallas, estudiante EIE

### Periodo de ejecución:

1 de enero 2017 a 31 de diciembre 2018

## 2. Cumplimiento de objetivos

Se describe aquí el grado de cumplimiento de los objetivos planteados al iniciar el proyecto, según constan en el comunicado VIE-763-16, que transcribe el acuerdo tomado por el Consejo de Investigación y Extensión de la Vicerrectoría de Investigación y Extensión en su sesión No. 29-2016, artículo 8.14 del 12 de setiembre de 2016.

El objetivo general propuesto era desarrollar en una plataforma multi-FPGA simulaciones en tiempo real de modelos neuronales biológicamente precisos descargables de una biblioteca de modelos, con una interfaz GUI-Web para entrada de datos, descarga de los modelos neuronales y análisis de resultados.

Se presenta más adelante el grado de cumplimiento de objetivos según la siguiente nomenclatura, de mayor a menor grado de cumplimiento: total, aceptable, parcial o insuficiente. No se ofrece un porcentaje pues no se posee la metodología adecuada para dotar de una medición numérica o porcentual del cumplimiento del objetivo. Se considera irresponsable ofrecer una calificación numérica, con la consiguiente ilusión de precisión, si no existe un sustento contundente y objetivo para dicho número. Por cada objetivo, se ofrece por tanto un comentario o conclusión sobre las discrepancias entre los objetivos planteados y los logros obtenidos.

### 2.1 Comentarios sobre el grado de cumplimiento del objetivo 1

Se tiene para este objetivo un grado de cumplimiento aceptable, debido a que sólo se integraron dos modelos de forma completa en la FPGA (originalmente se propusieron tres modelos). Se trabajó en un tercer modelo, a saber el modelo de integración y disparo IaF, pero la integración no fue completada (sólo fue portado a código C++, no al PL del Zynq). Debe quedar claro que dicha integración no es compleja ni mucho menos, siendo este el modelo más sencillo de los tres propuestos (la complejidad del cómputo de este modelo es despreciable en comparación con el modelo más costoso utilizado). A la hora de tomar la decisión de dejar de lado este modelo pesó sobre todo que el énfasis del sistema TECBrain fuera sobre el modelo eHH ION, a pedido de los colaboradores del Centro Médico Erasmus. Siendo este modelo eHH ION uno de los más complejos y pesados en su cómputo (además del modelo que el Centro Médico Erasmus ha usado como centro de sus proyectos de investigación más reciente), resultó más beneficioso dedicar el tiempo extra al mismo, toda vez que el mismo define una cota superior de rendimiento y precisión biológica, que engloba de por sí al modelo IaF.

## 2.2 Comentarios sobre el grado de cumplimiento de los objetivos 2

El grado de cumplimiento de este objetivo fue total. No obstante, conforme se procedió a las evaluaciones de las métricas de rendimiento del sistema multi FPGA, fue claro que el esquema seleccionado de interconexión (basado en el protocolo TCP/IP sobre Ethernet) es una severa limitante a la hora de simular modelos en tiempo real, con latencias debajo de los 50  $\mu$ s para el modelo eHH, y de 1 ms para el modelo Izhikevich (ver Documento I del Informe Final de este mismo proyecto). Es por ello que en los últimos meses del proyecto, y como punto de arranque del nuevo proyecto VIE 1360043 "Diseño de Arquitecturas Multinúcleo para Aplicaciones de Procesamiento Masivo de Datos (Big Data)" que sirve de continuación al proyecto acá reportado, se ha enfocado el trabajo del investigador Carlos Salazar García en el portar a la arquitectura multinúcleo de TECBrain, el generador de interconexiones desarrollado por el Ing. Ronny García Ramírez como parte de su tesis doctoral, y del proyecto VIE "Circuitos e Interconexiones Tolerantes a Fallas para Dispositivos Biomédicos Implantables". El objetivo es construir un protocolo multi-capas con el generador como capa física del mismo, que aproveche la plataforma física de interconexión de alta velocidad entre FPGAs SoC como la Zedboard (y la del prototipo actualmente en desarrollo de una placa genérica TEC basada en Zynq), pero proveyendo de las capas necesarias de interfaz, empaquetado y confiabilidad para que el mismo pueda sintetizarse directamente desde HLS, y accederse desde el procesador vía los manejadores (drivers) adecuados.

## 2.3 Comentarios sobre el grado de cumplimiento del objetivo 3

Nótese que este objetivo se cumplió aceptablemente solo porque no se portó el modelo eHH ION para simular sobre cinco dispositivos Zedboard. Ello no es producto de una limitación técnica, sino de que no se contaba con las cinco tarjetas disponibles, y no hubo fondos disponibles para adquirir la misma, pues el proyecto no contó con fondos de repuestos durante su segundo año. Se cuenta con una versión TECBrain que corre correctamente sobre las cuatro tarjetas Zedboard con la primera interfaz Web (ver Documento I del Informe Final de este mismo proyecto), y una versión mejorada que ya es administrada por la nueva interfaz, pero que aún no está portada del todo al sistema (esto forma parte de la tesis de Maestría del Ing. Kaleb Alfaro Badilla que se finalizará este año). Esto sin embargo ya es un trabajo extra que no estaba contemplado, pues implica más bien un avance sobre los objetivos iniciales.

## 2.4 Comentarios sobre el grado de cumplimiento del objetivo 4

Cumplimiento total. Se cuenta con una plataforma inicial que corre correctamente el modelo eHH ION sobre cuatro tarjetas Zedboard (prototipo llamado ZedBrain), con sus

correspondientes facilidades de configuración y despliegue de datos. Y se cuenta con una nueva versión, desarrollado para más usabilidad con la colaboración del Dr. Franklin Hernández Castro y una asistente de Ingeniería en Diseño Industrial que ha sido verificada exitosamente. Esta nueva plataforma además está montada sobre un sistema de recolección de datos basado en NodeJS y MondoDB que le permite interactuar con otros sistemas de base de datos, y que servirá de base para el desarrollo de la interfaz del nuevo proyecto VIE 1360043 "Diseño de Arquitecturas Multinúcleo para Aplicaciones de Procesamiento Masivo de Datos (Big Data)".

**Tabla 2.1:** Grado de cumplimiento de los objetivos específicos propuestos en el proyecto de investigación.

<b>Objetivo general:</b> Desarrollar en una plataforma multi-FPGA simulaciones en tiempo real de modelos neuronales biológicamente precisos descargables de una biblioteca de modelos, con una interfaz GUI-Web para entrada de datos, descarga de los modelos neuronales y análisis de resultados			
<b>Objetivo específico</b>	<b>Productos</b>	<b>Grado de cumplimiento</b>	<b>Comentarios</b>
OE1: Generar una biblioteca en código HDL de alto nivel portable a FPGA con al menos tres modelos neurales biológicamente realista	Biblioteca sintetizable en C++ del modelo eHHION y el modelo de Izhikevich	Aceptable	Al no haberse integrado aún el modelo IF, la biblioteca no fue verificada del todo. Pero el resto de los modelos fue verificado de manera exitosa a nivel de FPGA
OE2: Proponer y evaluar arquitecturas de interconexión de red de datos sobre la que se pueda portar eficientemente un modelo de interconexión dinámica de una red neuronal biológicamente precisa	Métricas de evaluación de rendimiento en términos de latencia necesarios para simulaciones en tiempo real de sistemas neuronales biológicamente realistas	Total	
OE3: Implementar la arquitectura propuesta en el objetivo anterior con al menos cinco dispositivos FPGA	Un sistema multi FPGA conectado via TCP/IP Ethernet, administrado por MPI	Aceptable	Se realizó la implementación en cuatro FPGAs del modelo de implementación directa. No se pudo hacer sobre cinco dispositivos por falta de placas Zedboard en el laboratorio. El modelo final sobre OS sobre multi FPGA está aún en estado de pruebas.
OE4: Desarrollar una interfaz Web-GUI que permita el control, la descarga de los modelos neuronales y el análisis de resultados en tiempo real vía Internet	Dos versiones completas de la interfaz Web-GUI, montadas sobre un manejador flexible de bases de datos, que le permite integrarse a otras aplicaciones.	Total	Se cambió completamente la arquitectura del manejo de datos, siguiendo un modelo back-end/front-end con una interfaz usable.
OE5: Realizar una verificación funcional exhaustiva del sistema completo	Verificación completa de la primera versión completa del simulador sobre cuatro FPGAs (llamada ZedBrain). La versión nueva (TECBrain) se encuentra en proceso de verificación, al solo haberse validado al terminarse le proyecto el funcionamiento del simulador sobre una sola placa	Aceptable	Solo se ha podido validar la implementación directa del modelo eHH sobre el módulo multiFPGA usando la interfaz Web nueva. La nueva versión sobre OS se encuentra aún en estado de desarrollo por lo que solo se ha validado el funcionamiento sobre una FPGA



## 2.5 Comentarios sobre el grado de cumplimiento del objetivo 5

Solo se ha hecho una validación del primer sistema de simulación por parte de los investigadores del Centro Médico Erasmus. De ahí derivaron varias mejoras que están en proceso de conclusión y que esperan concretarse a finales del 2019, donde se pondrá a disposición de estos investigadores la nueva plataforma Web para uso del TECBrain, en esquema multiFPGA, con los módulos eHH ION y de Izhikevich para sus pruebas. Cabe mencionar no obstante, que sí han habido verificaciones exitosas de los modelos por parte de los investigadores, que demuestran que TECBrain cumple con las especificaciones deseadas de precisión.

### 3. Publicaciones

El proyecto ha producido los artículos enumerados en la tabla 3.1. Además, se produjo una publicación de difusión general en el periódico Extra... y se ha difundido la primera versión del simulador cerebral, (llamada ZedBrain entonces), que puede mirarse en <https://www.youtube.com/watch?v=KgMpX-eb0Cc>

**Tabla 3.1:** Publicaciones indexadas generadas a partir del proyecto.

Nombre de artículo	Tipo de obra	Estado	Índice	Comité científico
K. Alfaro-Badilla, A. Chacon-Rodriguez, G. Smaragdos, C. Strydis, A. ArroyoRomero, J. Espinoza-Gonzalez, y C. Salazar-Garcia. Prototyping a biologically plausible neuron model on a heterogeneous CPU-FPGA board. In <i>2019 IEEE 10th Latin American Symposium on Circuits Systems (LASCAS)</i> , pags. 5-8, Feb 2019.	Artículo de congreso	Publicado	Scopus	Sí
K. Alfaro-Badilla, A. Arroyo-Romero, C. Salazar-Garcia, Luis Leon-Vega, J. Espinoza-Gonzalez, Franklin Hernandez-Castro, A. Chacón-Rodriguez, G. Smaragdos, y C. Strydis. Improving the simulation of biologically accurate neural networks using data flow HLS transformations on heterogeneous SoC-FPGA platforms. In <i>2019 Latin American Conference on High Performance Computing, CARLA</i> , Aug 2019	Artículo de congreso	Aceptado	Scopus	Sí
L. G. Leon-Vega, K. Alfaro-Badilla, A. Chacon-Rodriguez, y C. Salazar-Garcia. Optimizing big data network transfers in fpga soc clusters: Tecbrain case study. In <i>2019 Latin American Conference on High Performance Computing, CARLA</i> , Aug 2019.	Artículo de congreso	Aceptado	Scopus	Sí

## 4. Participación estudiantil

En la tabla 4.1 se resumen los títulos de los proyectos de graduación y tesis de maestría realizadas con los resultados de este proyecto. En total seis estudiantes de la Escuela de Ingeniería Electrónica (de los cuales cuatro hicieron su proyecto de graduación dentro del proyecto de investigación) y seis del Área de Ingeniería en Computadores (de los cuales uno hizo su proyecto de graduación dentro del proyecto de investigación y los restantes cinco participaron en el proyecto como parte del curso Proyecto de Diseño de Ingeniería en Computadores), participaron de lleno en el proyecto. Adicionalmente, una estudiante de Ingeniería en Diseño Industrial fue la encargada de realizar las plantillas y scripts necesarios para el montaje de la versión final de la interfaz Web del TECBrain.

Vale mencionar el trabajo de optimización del algoritmo HLS, y su paralelización mediante técnicas novedosas de optimización de código C++ para hardware, realizado como parte de la tesis de maestría en Electrónica por parte del Ing. Kaleb Alfaro Badilla, aún en proceso. Además, gran parte del trabajo en el desarrollo de los modelos y el nuevo esquema propietario de interconexión del sistema multi-FPGA ha sido parte de la tesis doctoral del Programa de Doctorado en Ingeniería, en proceso por parte del Ing. Carlos Salazar García.

**Tabla 4.1:** Lista de tesis y proyectos de graduación concluidos en el proyecto así como el detalle de la cantidad de asistentes participantes.

Título de tesis	Tipo de tesis	Autor
<i>Codiseño software/hardware de un simulador neuronal basado en el modelo Hodgkin Huxley extendido</i>	Proyecto de graduación de licenciatura en Ingeniería Electrónica. Junio 2019	Andrés Arroyo Romero
<i>Desarrollo de plataforma web para control y recolección de datos en dispositivos embebidos</i>	Proyecto de graduación de licenciatura en Ingeniería Electrónica. Junio 2019	Keylor Mena Venegas
<i>Diseño y optimización de una estrategia de mejora para una Red Neuronal Biológicamente Precisa, basada en el modelo Hodgkin Huxley extendido.</i>	Proyecto de graduación de licenciatura en Ingeniería en Computadores. Junio 2018	Javier Espinoza González
<i>Diseño de un acelerador de hardware para simulaciones de redes neuronales biológicamente precisas utilizando un sistema multi-FPGA</i>	Proyecto de graduación de licenciatura en Ingeniería Electrónica. Agosto 2017	Kaleb Alfaro Badilla
<i>Desarrollo y validación de un método para la visualización de resultados en la implementación del algoritmo de simulación de redes neuronales.</i>	Proyecto de graduación de licenciatura en Ingeniería Electrónica. Agosto 2017	Daniel Zamora Umaña
Cantidad de estudiantes asistentes	Seis estudiantes de grado de Ingeniería Electrónica, seis de Ingeniería en Computadores, una de Diseño Industrial	

## 5. Ejecución presupuestaria

Se adjuntan las tablas 5.1 y 5.2 con un resumen de la ejecución presupuestaria en nombramiento de asistentes para cada periodo hasta la fecha de conclusión.

**Tabla 5.1:** Presupuesto para asistentes de investigación 2018

Presupuesto VIE 2018	Ingreso	Egreso
Ingreso (VIE)	C 1 536 000.00	
Nombramientos		C 1 531 200.00
Sobrante		C 4 800.00

**Tabla 5.2:** Presupuesto para asistentes de investigación 2017

Presupuesto VIE 2017	Ingreso	Egreso
Ingreso (VIE)	C 1 536 000.00	
Nombramientos		C 1 524 600.00
Sobrante		C 11 400.00

Con respecto a los C 707 mil asignados para compra de repuestos (ver tabla 5.3), se ejecutaron con la compra de varias tarjetas Pynq para integrar a la red multiFPGA TECBrain ya construida como una pila ZedBoards. Además, se adquirieron partes y repuestos, además de un módulo SoC Zynq más avanzado, con los que se está construyendo un prototipo funcional del módulo SoC-FPGA *in-house*, para pruebas contra las tarjetas comerciales ZedBoard y Pynq. Se ha coordinado con el PCBLab de la Escuela de Ingeniería Electrónica para la construcción del PCB prototipo a partir de su apoyo financiero. La tarjeta prototipo se encuentra actualmente en los procesos finales de fabricación.

**Tabla 5.3:** Presupuesto asignado para compra de repuestos. Tipo de cambio: 572 colones por dólar

Presupuesto repuestos	Ingreso	Egreso	
Presupuesto (VIE)	C 707 000.00		
Tarjetas Pynq		\$630.00	C 360 676.00
Repuestos No.232354 8-6-2017		\$556.00	C 318 161.80
Sobrante			C 24 890.22

Con respecto a los 100 mil colones asignados para material impreso, se ejecutaron aproximadamente 50 mil durante el primero año, pero para el segundo no se hizo uso de esta cuenta, dada ya la prevalencia de medios electrónicos de reproducción. Se considera que este tipo de partidas no debe incluirse más en proyectos futuros.

El resumen de la ejecución total del presupuesto se ofrece en la tabla 5.4, donde puede notarse el alto grado de ejecución alcanzado en general.

**Tabla 5.4:** Resumen total de la ejecución presupuestaria del proyecto para el 2017 y 2018.

Tipo de partida	Monto asignado	Monto ejecutado	% ejecutado
Asistentes especiales de investigación	C 3.072.000,00	C 3.055.800,00	99,47%
Partes y repuestos	C 707.000,00	C 678.837,80	96,00%
Impresos y publicaciones	C 100.000,00	C 50.000,00	50,00%

## 6. Limitaciones y problemas encontrados

Los problemas técnicos hallados en la ejecución de este proyecto han sido desglosadas ya en el comentario de cada uno de los objetivos (ver sección 2), y de ellos derivan las recomendaciones y observaciones de la siguiente sección.

Como segunda inconveniente, al ser este un proyectos de investigación y desarrollo complejo, se requirieron de asistentes debidamente entrenados en los procesos y técnicas necesarias, y esto lleva un tiempo de conseguir, lo que limita la la participación de asistentes de grado. En el caso de este proyecto, dada la curva de aprendizaje de las herramientas y procedimientos, se consumía en dicho aprendizaje buena parte del tiempo en que estos estudiantes cooperaban con el proyecto. Ello significaba su abandono del proyecto justo cuando alcanzaban el pico de su capacidad productiva, para dar lugar a nuevos estudiantes que requerían entrenarse de nuevo. Esto produjo constantes paradas en la ejecución de las actividades, además de complicar el diseño de unidades complejas que debieron pasar por muchos asistentes, que generalmente no coincidieron cronológicamente en sus labores, con la correspondiente falta de articulación.

No obstante, la integración de dos estudiantes de maestría becados por la VIE fueron un gran aporte que permitió avanzar en gran parte de las actividades, al poder usarse su experticia como guía para los demás asistentes.

## 7. Observaciones generales y recomendaciones

A partir del fallo de cumplimiento parcial o total de los objetivos antes indicados, pueden generarse las siguientes observaciones generales del proyecto:

- a. Mejorar la estrategia de entrenamiento de los asistentes de investigación, de manera que se logre disminuir los tiempos de entrenamientos para maximizar la cantidad de resultados obtenidos.
- b. Gestionar adecuadamente los asistentes de investigación de manera que se aproveche el tiempo al máximo de los investigadores principales, para aprovechar el mismo en otras labores relacionadas con la investigación.
- c. Generar adecuadamente los requerimientos y las especificaciones del sistema bajo desarrollo, permitiendo esto una visión más clara ante cualquier modificación que se deba realizar en el mismo.

Por otra parte, conviene plantear varias recomendaciones para futuros proyectos de índole similar, no solo para los investigadores involucrados en este proyecto, sino para la misma Escuela de Ingeniería Electrónica, el Área de Ingeniería Mecatrónica y la institución:

- a Mejorar la capacitación en áreas relacionadas con la gestión de proyectos para mejorar el éxito de los proyectos de investigación.
- b Mantener e incluso extender el acceso de repositorios web para tener mayor acceso al contenido más reciente y novedoso en todos los campos de investigación.
- c Continuar brindando el apoyo necesario para la participación en congresos y revistas de alto impacto, de manera que se promueva la divulgación en sitios de alto impacto.