

Instituto Tecnológico de Costa Rica

Escuela de Ingeniería en Electrónica

Teradyne Inc. de Costa Rica

**“Diseño y construcción de un probador para la tarjeta AD-656 de los sistemas
A575 de Teradyne”**

**Proyecto de Graduación para optar por el título de Ingeniero en Electrónica con
el grado académico de Licenciatura**

Jorge Alexander León Aguilar

Cartago, Setiembre de 2004

**INSTITUTO TECNOLÓGICO DE COSTA RICA
ESCUELA DE INGENIERÍA EN ELECTRÓNICA
PROYECTO DE GRADUACIÓN**

TRIBUNAL EVALUADOR

Ing. José Alberto Díaz
Profesor Asesor
Escuela de Ingeniería en Electrónica
I.T.C.R.

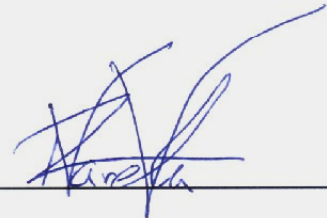
Firma:



TEC
Instituto Tecnológico de Costa Rica
Escuela de Ingeniería Electrónica

Ing. Roberto Varela
Asesor por la empresa
Teradyne de Costa Rica

Firma:



Los miembros de este tribunal dan fe de que el presente trabajo de graduación ha sido aprobado y cumple con las normas establecidas por las Instituciones involucradas en la ejecución de este proyecto.

San Antonio de Belén, 13 de setiembre del 2004

Dedicatoria

Para mi mamá, por tantos sacrificios y tanta paciencia.

Agradecimientos

Agradezco a los ingenieros René Cardona, Roberto Varela y Carlos Aguilar por haberme dado la oportunidad de desarrollar mi proyecto de graduación en una empresa tan prestigiosa como Teradyne de Costa Rica.

Resumen

En el mundo de la electrónica, todos los circuitos integrados tienen que pasar por un proceso de pruebas paramétricas y funcionales antes de ser instalados y usados en un producto final. Estas pruebas son hechas en grandes sistemas electrónicos comparables a supercomputadoras. La empresa Teradyne es uno de los principales fabricantes de sistemas automáticos de pruebas a nivel mundial y desarrolló una familia de sistemas conocidos como A5. El sistema A575 cuenta con las tarjetas AD656 que son una parte importante del funcionamiento del lado analógica de dicho sistema y están compuestas en su gran mayoría por relés. El costo de reparación de estas tarjetas en el Centro de Reparación de Teradyne en Costa Rica es elevado debido a que no se contaba con una herramienta capaz de determinar con precisión cuáles relés estaban en mal estado. Con esta idea en mente se decidió crear un sistema de pruebas basado en los principios de la instrumentación virtual para lograr una plataforma amigable y fácil de entender como lo son las computadoras personales y herramientas productivas como LabVIEW para desarrollar un sistema accesible a cualquier persona relacionada con la tarea de reparación de las tarjetas AD656. Una vez estudiados los diagramas esquemáticos de la tarjeta AD656 se procedió a implementar o traducir el funcionamiento de la tarjeta en la plataforma de programación, tarea que fue definida según la lógica de las pruebas requeridas y que además puede ser modificada en caso de así desearlo. El sistema trabaja con una tarjeta de adquisición de datos y circuitería externa que ayuda a dirigir a las señales hacia una etapa de conversión analógica digital.

Palabras claves: Teradyne, sistemas automáticos de pruebas, instrumentación virtual, tarjeta de adquisición de datos, LabVIEW.

Abstract

In the world of Electronics, all the integrated circuits must pass through a process of parametric and functional tests before being installed in a product of final use. These devices are tested in great electronic systems comparable to supercomputers. Teradyne is one of the main worldwide manufacturers of automatic test equipment (ATE) and they developed a family of ATE systems known as A5. The AD656 boards are part of the A575 system and they are very important in the analogical side of this system. These boards are composed mainly by relays. The repair cost of these boards in Teradyne's Repair Center in Costa Rica is elevated because of the lack of a tool able to determine accurately which relays are disfunctional. With this idea in mind, it was decided to create a test system based on the principles of virtual instrumentation to obtain a friendly platform, easy to understand with the use of personal computers and productive programming tools like LabVIEW to develop an accessible system to any person related to the task of repairing the boards AD656. Once studied the schematics diagrams of the AD656 board, it became necessary to implement the operation of the board into the programming platform. This task was defined according to the test logics and, in addition, it can be modified in case of a future upgrade. The system works with a data acquisition board and external circuitry which function is to send the signal towards an analog-to-digital conversion stage.

Keywords: Teradyne, automatic test system (ATE), virtual instrumentation, data acquisition board, LabVIEW.

ÍNDICE GENERAL

1	Capítulo 1: Introducción	15
1.1	Descripción general de la empresa	15
1.2	Descripción del departamento donde se realizó el proyecto.....	17
1.3	Definición del problema y su importancia	20
1.4	Impacto del problema en la empresa.....	21
1.5	Posibles soluciones al problema.....	22
1.6	Visión de la solución del problema	23
1.7	Objetivos.....	24
2	Capítulo 2: Antecedentes.....	26
2.1	Estudio del problema a resolver	26
2.1.1	Equipos automáticos de prueba	26
2.1.2	Sistema ATE A575	28
2.1.3	Descripción física del Sistema A575.....	29
2.1.4	Descripción del Sistema Central.....	31
2.1.5	Descripción de la Cabeza Avanzada de Pruebas.....	32
2.1.5.1	Distribución de las tarjetas.....	38
2.1.5.2	Tarjetas de soporte.....	38
2.1.5.3	Tarjetas de canales digitales	39
2.1.5.4	Tarjetas de canales analógicos	40
2.1.5.5	Distribución de buses de datos.....	41
2.1.5.6	Distribución de datos analógicos	44
2.1.5.7	Descripción del bus de datos analógicos	44
2.1.5.8	Matriz de puntos cruzados de DC	46
2.1.6	Descripción del grupo de computadoras	49
2.1.6.1	Software de la familia de probadores A5.....	50
2.1.7	Proceso de reparación de tarjetas en el área ICD	53
2.1.8	La Tarjeta AD656.....	59
2.1.8.1	Descripción física	59
2.1.9	Pruebas en la tarjeta AD656.....	62
2.1.10	Programas de pruebas o “Checkers”	63
2.1.11	El sistema L210	64
2.1.12	Problemas en la reparación de las tarjetas AD656.....	66
2.1.13	Información técnica de los relés usados en la tarjeta AD656	67
2.1.13.1	Molded SIP Reed Relays de la serie 9000 de Coto Relays.....	67
2.1.13.2	Pruebas de producción y de muestras	68
2.1.13.3	Resistencia de contacto y características dinámicas.....	70
2.1.13.4	Interacción magnética	73
2.1.13.5	Efectos de la temperatura y del voltaje térmico de offset	75
2.1.13.6	Medida de los parámetros de alta frecuencia	77
2.1.13.7	Efecto piel en los relés de lámina	82
2.1.13.8	Presentación de datos de RF de los relés	83

2.1.13.9	Pruebas de confiabilidad	85
2.1.13.10	¿Qué es una falla?.....	87
2.1.13.11	Proceso de montaje y otras consideraciones.....	88
2.1.14	Instrumentación Virtual	90
2.1.15	Elementos de un instrumento virtual.....	91
2.1.16	Estrategia básica para diseños de Instrumentación Virtual	93
2.1.17	Software de adquisición de datos	94
2.2	Circuitos analógicos programables.....	95
2.2.1	FPAAs comerciales.....	96
2.2.1.1	Circuitos FPAAs de Lattice	96
2.2.1.2	Circuitos FPADs de Zetex	98
2.2.1.3	Circuitos FPAAs de Anadigm	100
2.3	Requerimientos de la empresa	103
2.3.1	Requerimientos de software	105
2.3.2	Requerimientos de hardware	106
2.4	Solución desarrollada	107
3	Capítulo 3: Procedimiento metodológico.....	110
4	Capítulo 4: Descripción del hardware utilizado	115
4.1	Computadora personal	115
4.2	Tarjeta de adquisición de datos	116
4.2.1	Entrada/Salida Digital (E/S Digital).....	118
4.2.2	Tipos de adquisición y generación digital.....	119
4.2.3	Tarjeta de adquisición de datos PCI-DIO-96.....	120
4.2.4	Descripción funcional de la PCI-DIO-96.....	122
4.3	Conectores de las señales.....	124
4.3.1	Conector de E/S de la tarjeta PCI-DIO-96	124
4.3.2	Descripción de las señales del conector de E/S	125
4.3.3	Cable conector R1005050	126
4.4	Convertidor Analógico-Digital ADS7805.....	127
5	Capítulo 5: Descripción del software utilizado.....	130
5.1	LabVIEW.....	130
5.1.1	Filosofía de LabVIEW	131
5.1.2	Conectividad y control del instrumento	132
6	Capítulo 6: Análisis del sistema	133
6.1	Explicación del diseño de hardware	133
6.1.1	Diagrama de primer nivel.....	133
6.1.2	Diagramas de segundo nivel.....	135
6.1.2.1	Conector de entrada / salida del probador	135
6.1.2.2	Conector de base para la tarjeta	136
6.1.2.3	Faja conductora de señales	137
6.1.2.4	Lógica de multiplexores	138

6.1.2.5	Etapa de conversión analógica / digital	139
6.1.2	Diagramas de tercer nivel.....	141
6.1.3.1	Conector de entrada / salida del probador	141
6.1.3.2	Conector de base para la tarjeta	143
6.1.3.3	Faja conductora de señales	144
6.1.3.4	Lógica de multiplexores.....	146
6.1.3.5	Etapa de conversión analógica / digital	148
6.1.4	Diagramas de cuarto nivel	150
6.1.4.1	Conector de entrada / salida del probador	150
6.1.4.2	Conector de base para la tarjeta	152
6.1.4.3	Faja conductora de señales.....	154
6.1.4.4	Lógica de multiplexores.....	156
6.1.4.5	Etapa de conversión analógica / digital	161
6.2	Explicación del diseño de software.....	164
6.2.1	Panel frontal.....	164
6.2.1.1	Controles de selección de pruebas	166
6.2.1.2	Control de selección de frecuencia.....	167
6.2.1.3	Control de cantidad de mediciones por relé	169
6.2.1.4	Control de parada de ejecución del programa.....	170
6.2.1.5	Diagrama de los relés en la tarjeta	170
6.2.1.6	Histograma de la prueba individual a un relé.....	171
6.2.2	Diagrama de bloques.....	175
6.2.2.1	Estructura del diagrama de bloques	176
6.2.2.2	Programación orientada por eventos.....	179
6.2.2.3	Control de parada de ejecución del programa.....	180
6.2.2.4	Control de frecuencia de la prueba.....	181
6.2.2.5	Control de la cantidad de mediciones por relé.....	182
6.2.2.6	Control del valor del cursor en el histograma	183
6.2.2.7	Control de prueba a todos los relés	183
6.2.2.8	Control de prueba individual a un relé	192
6.2.2.9	Control de generación de reporte	195
7	Capítulo 7: Resultados obtenidos	196
7.1	Instalación del probador.....	202
7.2	Operación del programa de pruebas	203
7.2.1	Prueba a todos los relés	204
7.2.2	Prueba individual a un relé	206
7.2.3	Generación de reporte.....	211
7.3	Impacto de la solución	213
8	Capítulo 8: Conclusiones y recomendaciones	217
8.1	Conclusiones	217
8.2	Recomendaciones	219
9	Bibliografía	220

10	Apéndices.....	222
	Apéndice A.1 Arreglos de constantes.....	222
	Apéndice A.2 Manual de usuario.....	226
11	Anexos	276
11.1	Anexo B.1 Especificaciones de la PCI-DIO-96	276

ÍNDICE DE FIGURAS

Figura 1.1	Organigrama de Teradyne de Costa Rica.....	17
Figura 1.2	Alineación de probadores de ICD	18
Figura 2.1	Diagrama del sistema A575	30
Figura 2.2	Camino típico de una señal a través del “Test Head”	32
Figura 2.3	Tarjeta de interfaz de dispositivo prototipo AD672.....	33
Figura 2.4	Estructura de los “Iso-pins”	34
Figura 2.5	Vista superior del “Test Head”	36
Figura 2.6	Principales partes que componen el “Test Head”	37
Figura 2.7	Red general de integración y distribución de recursos (GRID)	43
Figura 2.8	Distribución de los recursos de DC mediante una tarjeta AD656	48
Figura 2.9	Diagrama de flujo de la atención a una tarjeta en el área ICD	54
Figura 2.10	Tarjeta AD656 de Teradyne	60
Figura 2.11	Diagrama funcional de la tarjeta AD656.....	61
Figura 2.12	Tipos de “fixtures” o bases de pruebas	65
Figura 2.13	Relé modelo 9001 de Coto Relays.....	67
Figura 2.14	Diagrama de Pareto de fallas en los relés	69
Figura 2.15	Histogramas de los parámetros de pruebas	69
Figura 2.16	Tiempo de activación de la serie 9800	70
Figura 2.17	Resistencia de contacto dinámica	71
Figura 2.18	Resistencia de contacto estática y su estabilidad	72
Figura 2.19	Interacción magnética entre relés montados adyacentemente	73
Figura 2.20	Relés en configuración de matriz de canales.....	75
Figura 2.21	Fuerza electromotriz térmica (EMF) en un relé	77
Figura 2.22	Gráficas de parámetros de alta frecuencia de los relés	84
Figura 2.23	Diagrama de bloques de un FPAA.....	95
Figura 2.24	Diagrama de bloques de un PACblock	97
Figura 2.25	Diagrama esquemático del TRAC020.....	99
Figura 2.26	Diagrama de bloques básico de un CAB	100
Figura 2.27	Diagrama de bloques de la matriz del AN10E40	101
Figura 2.28	Diagrama del probador de las tarjetas AD656	107
Figura 2.29	Diagrama de bloques de los componentes del probador	108
Figura 4.1	Computadora y tarjeta de adquisición de datos	115
Figura 4.2	Líneas y puertos digitales en una tarjeta de adquisición de datos	118
Figura 4.3	Diagrama de bloques de la tarjeta PCI-DIO-96.....	122
Figura 4.4	Asignación de pines para el conector de la tarjeta PCI-DIO-96	124
Figura 4.5	Distribución de pines para los conectores del cable R1005050	126
Figura 4.6	Circuito de operación básica del ADS7805.....	127
Figura 6.1	Diagrama de primer nivel del probador	133
Figura 6.2	Diagrama de segundo nivel: conector de E/S del probador	135
Figura 6.3	Diagrama de segundo nivel: conector de base de la tarjeta	136
Figura 6.4	Diagrama de segundo nivel: faja conductora de señales.....	137
Figura 6.5	Diagrama de segundo nivel: lógica de multiplexores	138

Figura 6.6	Diagrama de segundo nivel: etapa de conversión analógica/digital.....	139
Figura 6.7	Diagrama de tercer nivel: conector de entrada/salida	141
Figura 6.8	Diagrama de tercer nivel: conector base de la tarjeta	143
Figura 6.9	Diagrama de tercer nivel: faja conductora de señales	144
Figura 6.10	Diagrama de tercer nivel: lógica de multiplexores.....	146
Figura 6.11	Diagrama de tercer nivel: etapa de conversión analógica/digital	148
Figura 6.12	Diagrama de cuarto nivel: conector de entrada/salida	151
Figura 6.13	Diagrama de cuarto nivel: conector de base.....	153
Figura 6.14	Diagrama de cuarto nivel: faja conductora de señales.....	155
Figura 6.15	Diagrama de cuarto nivel: lógica de multiplexores (señales MHFO) ..	158
Figura 6.16	Diagrama de cuarto nivel: lógica de multiplexores (señales MHFD) ..	159
Figura 6.17	Diagrama de cuarto nivel: lógica de multiplexores (señales MHSD) ..	160
Figura 6.18	Diagrama de cuarto nivel: etapa de conversión analógico-digital	163
Figura 6.19	Panel frontal del programa de pruebas	165
Figura 6.20	Controles de la selección de la prueba	166
Figura 6.21	Control de selección de frecuencia	168
Figura 6.22	Control de la cantidad de mediciones por relé	169
Figura 6.23	Control de parada de la ejecución del programa	170
Figura 6.24	Diagrama de la tarjeta en el panel frontal	171
Figura 6.25	Histograma de la prueba individual a un relé	172
Figura 6.26	Controles e indicadores del histograma	173
Figura 6.27	Histograma de la prueba individual a un relé	174
Figura 6.28	Estructura externa del programa.....	177
Figura 6.29	Diagrama de bloques del indicador de la última acción realizada.....	178
Figura 6.30	Mensajes de salida en el indicador de la última acción realizada	178
Figura 6.31	Diagrama del control de parada del programa	180
Figura 6.32	Código del control de frecuencia de la prueba	182
Figura 6.33	Código del control de la cantidad de mediciones por relé.....	182
Figura 6.34	Código del control del valor del cursor en el histograma.....	183
Figura 6.35	Terminales de contador y de iteración de la estructura FOR	184
Figura 6.36	Terminales de los indicadores de los relés en el diagrama de flujo ...	185
Figura 6.37	Diagrama de bloques del SubVI “relés 1-24”	186
Figura 6.38	Selección de las constantes del patrón digital	187
Figura 6.39	Salida de las señales digitales	188
Figura 6.40	Estructura secuencial de salida digital	189
Figura 6.41	Estructura CASE de comparación de rango	190
Figura 6.42	Manejo de los arreglos de resultado	191
Figura 6.43	Cuadro 1 de la estructura de secuencia (detalle).....	192
Figura 6.44	Control de la prueba individual y variables locales de los indicadores	193
Figura 6.45	Generación del histograma	194
Figura 6.46	Código para la generación del reporte	195
Figura 7.1	Diagrama de la estructura con el conector de la tarjeta	198
Figura 7.2	Ícono del programa	203
Figura 7.3	Indicador de ejecución del programa	203

Figura 7.4	Prueba a todos los relés	204
Figura 7.5	Resultado de una prueba a todos los relés	205
Figura 7.6	Resultado de una prueba individual	206
Figura 7.7	Histograma de una prueba de un relé defectuoso	207
Figura 7.8	Histograma de la prueba individual	210
Figura 7.9	Ubicación y nombre del archivo	211
Figura 7.10	Archivo con los resultados de las pruebas	212
Figura 7.11	Modificación al proceso de reparación de la tarjeta AD656	213

ÍNDICE DE TABLAS

Tabla 2.1	Tarjetas de soporte	39
Tabla 2.2	Tarjetas de canales digitales	40
Tabla 2.3	Tarjetas de canales analógicos	41
Tabla 2.4	Tabla de conversión entre pérdidas por retorno y ROE	80
Tabla 2.5	Frecuencias de pérdidas por inserción y tiempos de subida para diferentes tipos de relés	81
Tabla 2.6	Instrumentos tradicionales vs. Instrumentos virtuales	92
Tabla 2.7	FPAAs comerciales	96
Tabla 2.8	Circuitos FPAAs de la familia IspPAC	98
Tabla 4.1	Puertos de la tarjeta PCI-DIO-96	121
Tabla 4.2	Descripción de las señales de la tarjeta PCI-DIO-96	125
Tabla 4.3	Voltajes ideales de entrada y códigos de salida	128
Tabla 7.1	Mediciones en la prueba individual al relé 42 (20 mediciones por relé)	208
Tabla 7.2	Mediciones en la prueba individual al relé 42 (40 mediciones por relé)	208
Tabla 7.3	Mediciones en la prueba individual al relé 25 (20 mediciones por relé)	209
Tabla 7.4	Mediciones en la prueba individual al relé 25 (40 mediciones por relé)	209
Tabla 7.5	Tarjetas AD656 recibidas en el primer semestre del 2004	215
Tabla A.1	Constantes de frecuencia	222
Tabla A.2	Constantes de las señales MHFO	223
Tabla A.3	Constantes de las señales MHFD	224
Tabla A.4	Constantes de las señales MHSD	225
Tabla B.1	Niveles de las señales de entrada de la PCI-DIO-96	276
Tabla B.2	Niveles de las señales de salida de la PCI-DIO-96	277

1 Capítulo 1

Introducción

1.1 Descripción general de la empresa

Teradyne Inc. Se creó en el año de 1960 en la ciudad de Boston, Estados Unidos. Sus fundadores fueron los ingenieros Alex d'Arbeloff y Nick DeWolf, dos compañeros de clases en el Instituto Tecnológico de Massachussets (MIT) a finales de los años cuarentas. Después de la graduación emprendieron carreras separadas y volvieron a unirse de nuevo en 1960 con la visión de comenzar su propia compañía. Ellos anticiparon que el proceso de validación y pruebas de los componentes electrónicos se volvería un problema en la producción a gran escala de estos dispositivos, a menos que las tareas realizadas por los técnicos y los instrumentos de laboratorio pudieran ser automatizadas. Con esta idea en mente, fue que la empresa se formó para diseñar y desarrollar equipos que hicieran pruebas en los componentes electrónicos para mejorar la calidad y la eficiencia en la producción de los fabricantes de componentes electrónicos.

El primer producto de Teradyne fue el D133, un probador de diodos controlado lógicamente. Fue introducido en 1961, en un tiempo en el que los fabricantes de semiconductores usaban sofisticados instrumentos de laboratorio para caracterizar sus dispositivos y también usaban equipo manual en sus procesos de fabricación. Después del D133, Teradyne desarrolló sistemas de pruebas para resistencias y transistores. En 1966 se introdujo el J259, un probador de circuitos integrados. Fue el primer probador en usar una mini computadora para controlar una serie de pasos de pruebas. Con el J259 se empezó a desarrollar la industria de Equipos Automáticos de Prueba o "Automatic Test Equipment", ATE por sus siglas en inglés.

Por más de treinta años, Teradyne se ha enfocado en desarrollar el mercado de los probadores de semiconductores y en extender sus negocios a nuevos mercados que eleven la tecnología desarrollada por la compañía, así como las relaciones y la experiencia obtenidas a través de sus diversos compradores. Desde entonces, Teradyne se ha mantenido como la compañía líder en la producción y desarrollo de sistemas ATE en el mundo, teniendo entre sus clientes a compañías como Boeing, Lockheed-Martin, Intel, AMD, Motorola, Texas Instruments, Philips, National, Siemens, Samsung, Hitachi, IBM, Lucent, y prácticamente a cualquier compañía que fabrique circuitos integrados en cualquier parte del mundo.

La compañía está estructurada en varias divisiones, entre ellas: ATE (Automatic Test Equipment), que se subdivide asimismo en STD (Semiconductor Test Division) y ATD (Assembly Test Division). STD se encarga de equipos de prueba en circuitos integrados con semiconductores como memorias, microprocesadores, dispositivos de radio frecuencia y otros. ATD se encarga de equipos de “In-Circuit Testing” o Pruebas en Circuito, en dispositivos como tarjetas electrónicas.

También forma parte de la empresa, la división de GCS, “Global Customer Service” o Servicio Global al Cliente, la cual se encarga de revisar las partes defectuosas de los diferentes sistemas fabricados por Teradyne y que son enviadas por los clientes para su reparación. Por más de treinta años, la división GCS ha prestado sus servicios en Centros de Reparación o “Repair Centers” a lo largo del mundo, entre los cuales se encuentran: North Reading en Boston, Estados Unidos, Cebú en Filipinas y San Antonio de Belén en Costa Rica. En estos Centros de Reparación se da soporte y servicio a más de 8500 sistemas de pruebas diseñados por Teradyne.

1.2 Descripción del departamento donde se realizó el proyecto

En el caso del “Repair Center” de Costa Rica, la actividad principal es la revisión y reparación de tarjetas electrónicas, enviadas desde Estados Unidos, de los sistemas fabricados por Teradyne. Su gerente es el ingeniero René Cardona. En esta empresa trabajan alrededor de setenta empleados y empezaron sus labores en el país en el año 2000. Teradyne de Costa Rica está organizada en varias áreas o divisiones de una manera similar a la distribución de la compañía a nivel mundial, como se muestra en la figura 1.1.

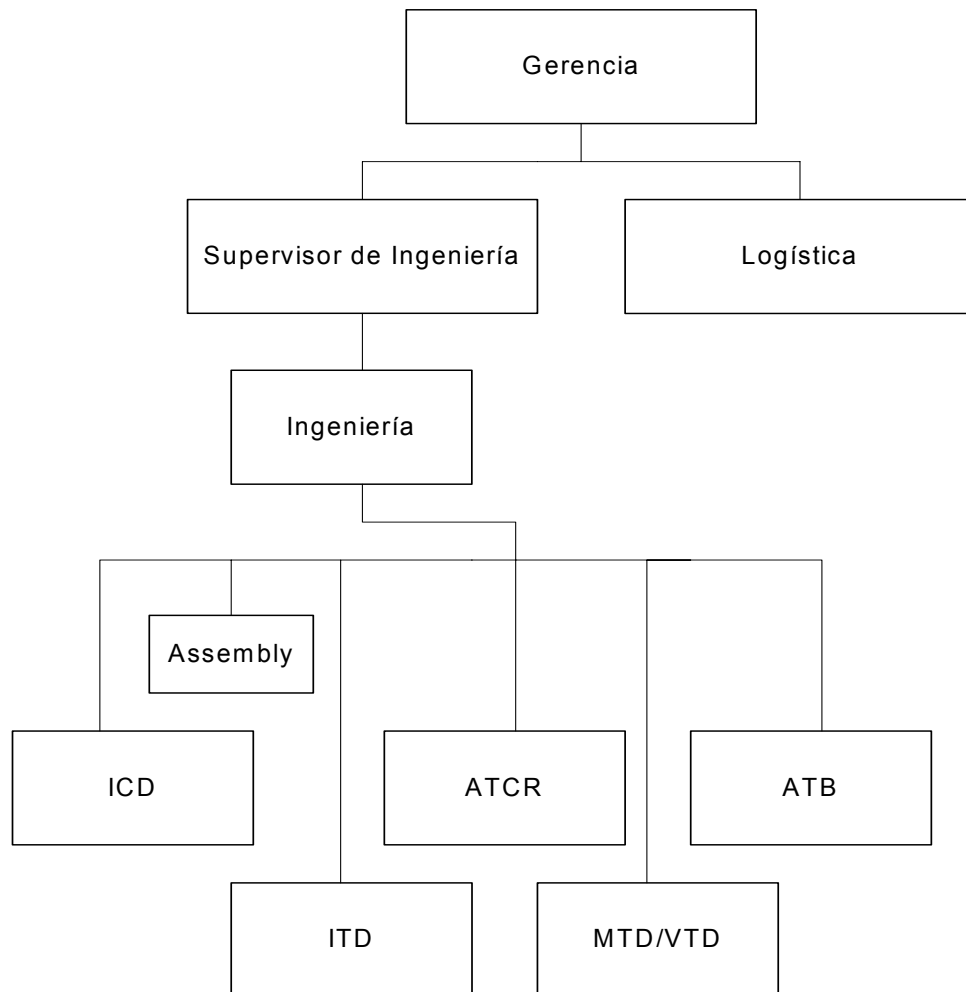


Figura 1.1 Organigrama de Teradyne de Costa Rica.

El proyecto se desarrolló en el departamento de ICD (Industrial Customer Division), el cual se dedica a revisar y reparar una amplia variedad de tarjetas electrónicas con circuitos integrados analógicos y de señal mixta. Debido a la tendencia de los fabricantes de combinar la mayor cantidad de funciones en un solo chip con el fin de reducir los costos de fabricación, más y más circuitos integrados contienen circuitos analógicos y digitales, por lo que los dispositivos de señal mixta son el segmento más creciente de la industria de los semiconductores.

Para probar estos dispositivos, Teradyne ha desarrollado una familia de probadores o “testers” para diferentes necesidades. Éstos van desde los A535, que principalmente se usaron para pruebas en dispositivos lineales como amplificadores operacionales, hasta el Catalyst, diseñado para probar complejos circuitos integrados de señal mixta y de señal mixta “digitales”, a veces conocidos como “super chips”. La figura 1.2 muestra el desarrollo de probadores de ICD para dispositivos analógicos y digitales. También se indican las cantidades presentes de circuitos analógicos (A) y digitales (D) en cada sistema en los ejes vertical y horizontal respectivamente.

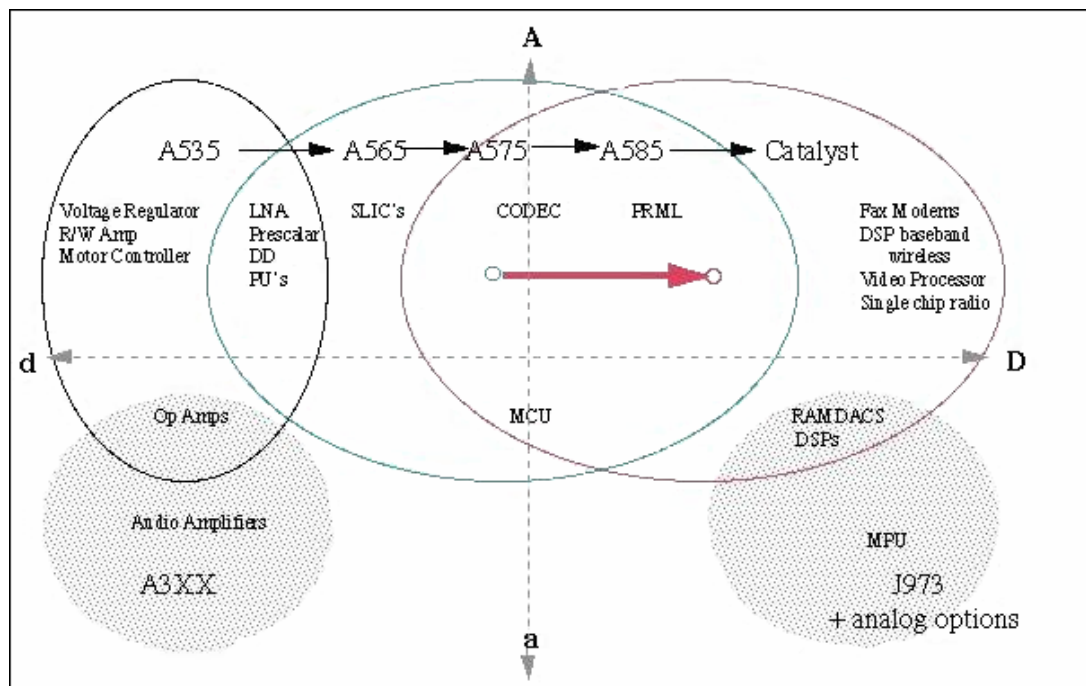


Figura 1.2 Alineación de probadores de ICD.

En Costa Rica, el departamento ICD trabaja específicamente con los sistemas ATE de la familia A5 como el A575 y el A570. También utiliza la versión mejorada de los sistemas A5, conocida como Catalyst. La principal función de la división ICD en Costa Rica, es la de reparar y dar mantenimiento a las tarjetas electrónicas usadas en los sistemas anteriormente citados y que son conocidas como “Tarjetas Test Head”. Esta división está bajo la supervisión de un ingeniero en Electrónica y en ella laboran cuatro técnicos encargados de reparar las tarjetas y usar los sistemas ATE. El jefe de este departamento es el ingeniero Cristhian García Villalobos.

La mayoría de los clientes de los sistemas con los que trabaja ICD están relacionados con la fabricación de circuitos integrados conocidos como SOC (System On Chip) y en dispositivos que se usan en comunicaciones inalámbricas, sistemas contenidos DSP (Digital Signal Processing embedded systems), entre otros. Entre la lista de clientes de ICD se encuentran Texas Instruments, Motorola, Philips, Toshiba y Nacional Semiconductor.

1.3 Definición del problema y su importancia

El problema en el “Repair Center” es que no se cuenta con un probador o sistema de pruebas que esté siempre a completa disposición de los técnicos y que dé un diagnóstico acertado del estado funcional de la totalidad de los relés de las tarjetas “Relay Disconnect Card – 48 Channels”, también conocidas como AD656. Dichos relés son los dispositivos que más se dañan en estas tarjetas.

A las tarjetas se les hace una prueba “in-circuit” en el sistema L210 con un “fixture” o base de pruebas que pertenece al “Repair Center” de Boston. Las pruebas en este sistema tomaban mucho tiempo debido a que el “fixture” era muy viejo y el sistema L210 tenía un funcionamiento muy inestable.

La empresa quería que se le diera solución a este problema ya que prácticamente todas las semanas llegaban tarjetas AD656 defectuosas, en promedio tres tarjetas por semana, muchas de las cuales ya antes fueron reparadas, se le devolvieron al cliente y volvieron a fallar. Esta situación es conocida en la empresa como “Repeat Offender” y afecta directamente la imagen y credibilidad de la empresa frente a sus clientes.

También es importante porque rebajaría los costos económicos de tener la tarjeta en el “Repair Center”; en la cantidad de partes de repuesto que se usan en las tarjetas reparadas, agilizaría el trabajo de los técnicos y la empresa dejaría de reemplazar las tarjetas ya antes reparadas, con tarjetas nuevas y gratis para el cliente.

1.4 Impacto del problema en la empresa

El problema trae consigo los siguientes efectos concretos para la empresa:

1. **Tiempo de reparación de la tarjeta:** el tiempo de reparación se incrementa para los técnicos debido a que no se puede lograr un diagnóstico acertado de los relés que están defectuosos en la tarjeta.
2. **Rendimiento del departamento:** el rendimiento del departamento ICD disminuye porque afecta el compromiso de los técnicos con el número de tarjetas que deben reparar por semana.
3. **Dependencia del equipo de otro departamento:** ICD necesita del sistema L210 del área ATB para hacer las pruebas en los relés y éste no siempre está a disposición o no se encuentra en total funcionalidad. También se hace necesario contar con el “fixture” perteneciente a ICD de Boston para hacer las pruebas en circuito de todos los relés de la tarjeta.
4. **Impacto económico:** mientras más tiempo pase la tarjeta en el “Repair Center”, los técnicos tendrán que pasar más tiempo en revisión y pruebas, esto hace que la empresa tenga que pagar horas extras en mano de obra. También se usan muchos componentes en la reparación de estas tarjetas, lo que eleva el gasto total invertido en la reparación que sólo por concepto de cambiar todos los relés es de aproximadamente \$152. A ese monto habría que agregarle el gasto por mano de obra y gastos de importación y exportación.
5. **Credibilidad de la empresa:** las tarjetas pasan las pruebas en el “Repair Center”, pero fallan en las aplicaciones de los clientes que sí usan la totalidad de los relés de la tarjeta. Esto molesta a los clientes pues creen que no se le dio el debido proceso de reparación a la tarjeta.

1.5 Posibles soluciones al problema

La empresa no tenía proyectada una solución concreta para el problema. Tenía el concepto de implementar un probador para los relés de la tarjeta AD656, pero no se había realizado una investigación a minuciosa. Entre las posibles soluciones para construir el probador se analizaron las que se indican a continuación:

1. Un sistema básico de hardware conformado por una base sobre la que se montaría la tarjeta y por medio de un interruptor se realizaría una prueba de continuidad en los relés de la tarjeta, si éste se encuentra en buen o mal estado, se le indicaría al técnico mediante la activación automática de un dispositivo de visualización como diodos de emisión de luz (LEDs).
2. Un sistema de pruebas más complejo con el uso de un microcontrolador. Las pruebas se realizarían a nivel eléctrico y a nivel de software mediante un algoritmo de detección de fallas, el cual se programaría en el microcontrolador.
3. Otra opción más elaborada, sería montar un sistema de pruebas para las tarjetas con una computadora personal como instrumento de medición. Este sistema se implementaría con una base donde se colocaría la tarjeta que se quisiera probar. El técnico, desde la computadora, correría un programa de pruebas que, a través de una tarjeta de adquisición de datos, aplicaría las señales necesarias a la base donde se colocaría la tarjeta.
4. Un sistema de pruebas con dispositivos analógicos programables los cuales se programarían de manera tal que se pueda realizar con ellos las pruebas funcionales a los relés de la tarjeta.

1.6 Visión de la solución del problema

La solución vislumbrada fue la de desarrollar un sistema que realizara una serie de pruebas eléctricas en los relés de las tarjetas para conocer su estado y luego proceder a la reparación y pruebas de funcionamiento, sin tener que depender del envío del “fixture” del sistema L210 desde Estados Unidos.

Este probador debía indicar directamente cuáles relés estaban en perfectas condiciones y cuáles defectuosos, así el técnico encargado de reparar la tarjeta sabría de antemano cuáles relés se deben cambiar. Si se da un fallo a la hora de las pruebas de correcto funcionamiento en el sistema A575, se descartará que la causa sea por relés defectuosos.

El grado de complejidad del probador dependió en gran medida de la información que se pudo conseguir de los métodos de medición de fallas en los relés, así como de la interfase física que se pudo hacer entre la tarjeta y la aplicación del programa de pruebas en la computadora.

1.7 Objetivos

Objetivo general

Diseñar y construir en un lapso de dieciséis semanas, un probador para las tarjetas AD656 con el cual se puedan hacer pruebas en circuito a todos los relés de la tarjeta para conocer su estado funcional.

Objetivos específicos

1. Analizar el proceso de reparación de una tarjeta AD656 en un plazo de tiempo de una semana.
2. Determinar las características físicas, eléctricas y funcionales de las tarjetas AD656 en un tiempo de una semana.
3. Especificar los requerimientos físicos y funcionales para el probador en un tiempo de media semana.
4. Especificar el diseño físico del probador, en un tiempo de media semana.
5. Especificar el diseño eléctrico del probador, en un tiempo de media semana.
6. Especificar el diseño del programa de pruebas y las rutinas de software necesarias, en un tiempo de una semana.
7. Pedir los componentes y/o software necesario para el desarrollo del prototipo del probador, en un tiempo de una semana.

8. Construir el probador, en un tiempo de cinco semanas.
9. Especificar las pruebas, en un tiempo de tres semanas.
10. Mejorar y corregir el diseño del probador según los resultados de las pruebas, en un tiempo de tres semanas.
11. Documentar el proyecto, en un tiempo de tres semanas
12. Transferencia de tecnología, en un tiempo de una semana.

2 Capítulo 2

Antecedentes

2.1 Estudio del problema a resolver

2.1.1 Equipos automáticos de prueba

Los Equipos Automáticos de Pruebas o “Automatic Test Equipment” (ATE), son una colección de equipos electrónicos diseñados para examinar un amplio rango de componentes electrónicos fabricados con base en semiconductores como circuitos integrados de todas las clases: compuertas lógicas, amplificadores operacionales, memorias, circuitos de procesamiento digital de señales, entre otros.

Los sistemas ATE, comúnmente llamados Probadores o “Testers”, aseguran la integridad, calidad, y hasta cierto punto, la confiabilidad de los componentes electrónicos hechos con semiconductores. Este tipo de sistemas incluyen todo el equipo usado para verificar la funcionalidad de los dispositivos eléctricamente.

Los diseñadores de equipos ATE han desarrollado sistemas que tienen una complejidad técnica en el mismo orden de magnitud de las supercomputadoras. Los probadores de la actualidad son sistemas complejos que están llenos de innovadores circuitos digitales y analógicos, alojados en grandes estructuras mecánicas relativamente particulares y controlados por grandes cantidades de software. Estos probadores consisten en sistemas electrónicos cuya función es generar señales, establecer patrones digitales de pruebas apropiados, ponerlos adecuadamente en secuencia, y entonces, usarlos para manejar las pruebas sobre los componentes. Todo lo anterior es hecho mientras el “tester” continuamente establece un juego de resultados esperados o límites de pruebas para comparar la respuesta del componente.

Los sistemas de pruebas deben transferir megabytes de datos hacia y desde el dispositivo bajo prueba o “Device Under Test” (DUT) para verificar su funcionamiento y debe hacerlo usando voltajes y formas de onda calibrados con gran precisión. Puesto que las señales de las pruebas pueden consistir a menudo en millones de bits de datos, el sistema debe ser bastante complejo para mantener toda la información en orden y bastante rápido para conseguir que las pruebas sean hechas de una manera económica y rápida.

Para encontrar la tecnología necesaria para desarrollar estos sistemas, los diseñadores de los sistemas ATE deben volverse hacia sus clientes, las compañías de semiconductores, porque un probador se construye grandemente de circuitos integrados hechos con semiconductores.

El software del probador comprende el sistema operativo que debe proporcionar control en tiempo real, la interfaz gráfica del usuario para proporcionar las herramientas para el desarrollo de las pruebas, el funcionamiento del sistema y las funciones de diagnóstico; “checkers” o comprobadores, en el caso de Teradyne, para determinar que el probador está trabajando correctamente y está debidamente calibrado. Éstos componentes de software son típicamente programas de más de un millón de líneas de código fuente hechos, generalmente, en lenguaje C o C++.

2.1.2 Sistema ATE A575

El sistema ATE A575 es conocido como “Mixed Signal AVLSI Test System”. Combina sus capacidades digitales y analógicas con un avanzado software de ambiente gráfico para realizar pruebas en dispositivos AVLSI (Analogic Very Large Scale Integration) de señal mixta, es decir, que combinan señales analógicas y digitales. Los dispositivos AVLSI son utilizados en equipos de aplicaciones no lineales con una alta velocidad de adquisición y procesamiento de datos como los sistemas de redes neuronales y sistemas generadores de patrones.

Las principales características del sistema A575 son:

- a. Es un probador de dispositivos AVLSI pin por pin con una capacidad digital de un reloj de 25/50 MHz y una cantidad de datos de hasta un Megavector de profundidad de patrón de hasta 128 canales digitales de entrada/salida.
- b. Puede probar los dispositivos por bloques o por unidades funcionales.
- c. Fuente AC basada en DSP (Digital Signal Processing), e instrumentos digitalizadores que proporcionan una cobertura de señal desde DC hasta 80MHz.
- d. Arquitectura de Vector de Bus de Teradyne, “Teradyne’s Vector Bus”, que brinda total integración analógica y digital, así como una sincronización programable en tiempo real.
- e. Cabeza de pruebas de señal mixta o “Test Head” con circuitos electrónicos digitales y analógicos.
- f. Ambiente blindado de “Iso-pins” que asegura una señal AC de alta fidelidad para el dispositivo bajo prueba.
- g. Arquitectura de dos computadoras la cual dedica una computadora para pruebas y la otra para funciones de usuario y funciones de red.

2.1.3 Descripción física del Sistema A575

El Sistema Automático de Pruebas A575 está compuesto físicamente por tres secciones principales:

1. **Sistema Central o “Mainframe Cabinet”**: donde se originan y terminan todas las señales de los instrumentos de pruebas.
2. **Grupo de Computadoras o “Computer Group”**: desde el cual se pueden correr los programas necesarios para el funcionamiento del sistema y donde se controlan los instrumentos del probador.
3. **Cabeza Avanzada de Pruebas de Señal Mixta o “Advanced Mixed Signal Test Head”**: simplemente llamada “Test Head”, es donde se colocan las tarjetas para realizar las pruebas.

La figura 2.1 muestra un diagrama del sistema A575 y sus principales partes.

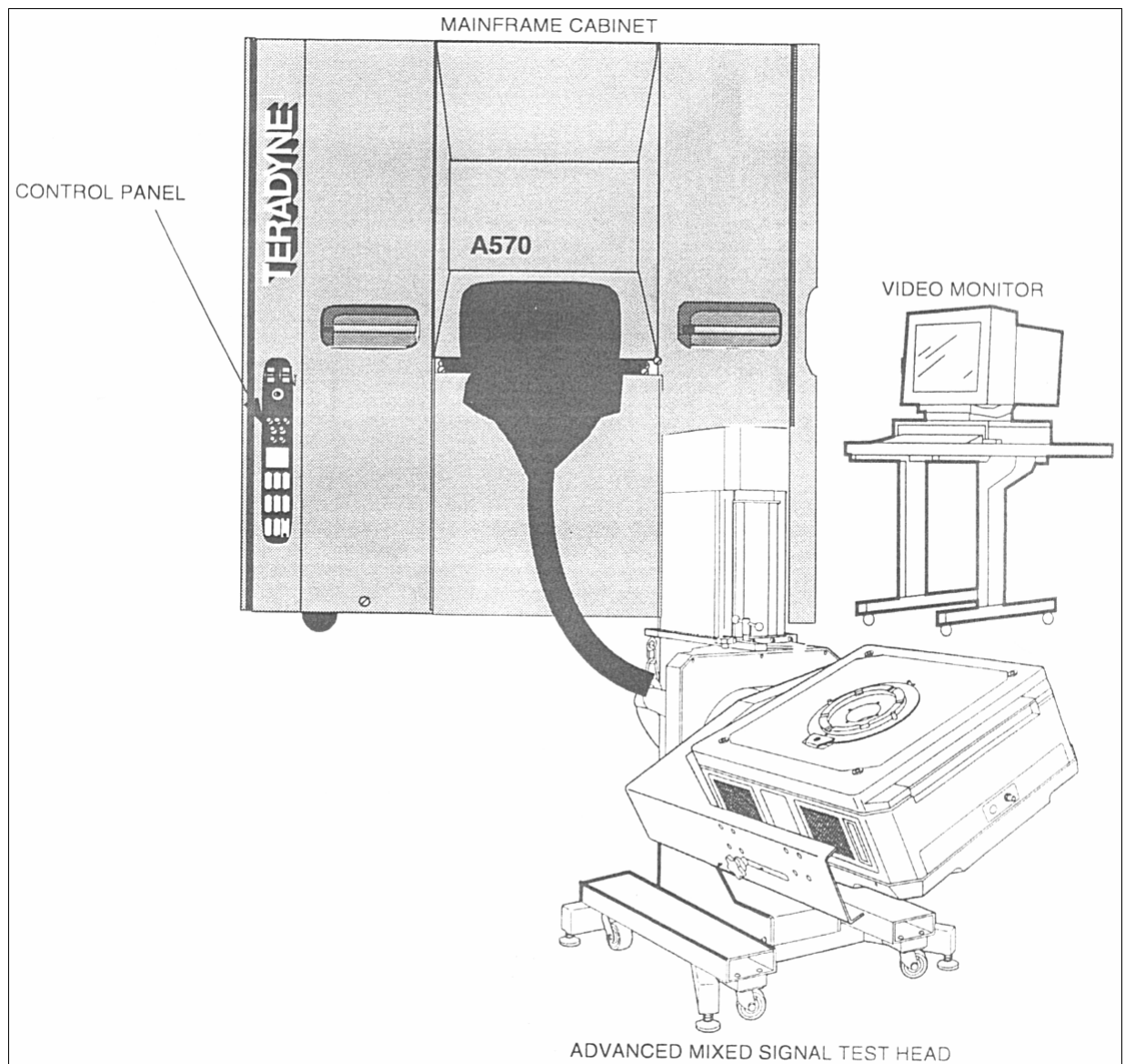


Figura 2.1 Diagrama del sistema A575.

2.1.4 Descripción del Sistema Central

La mayoría de los instrumentos del probador están compuestos esencialmente por dos partes: las tarjetas “Mainframe” que son las que generan y reciben las señales y las tarjetas de canales ubicadas en el “Test Head” que son las que interactúan con el dispositivo bajo prueba.

Los componentes del sistema de pruebas están protegidos por cubiertas removibles. Debido a regulaciones de seguridad, todas las cubiertas tienen mecanismos de cierre que necesitan de una herramienta especial para poderse abrir. Las cubiertas tienen empaques EMI que reducen a un nivel aceptable la interferencia electromagnética producida.

La Cabeza de Pruebas y el Sistema Central están conectados por un conjunto de cables conocido como “trunk” de aproximadamente 20 pulgadas de largo y que permite el movimiento físico del “Test Head”. Por él se envían y se reciben las señales de pruebas para las tarjetas junto con los voltajes de alimentación. El sistema puede ser configurado para operar con dos cabezas de pruebas a la vez, lo que permite al cliente trabajar o probar dos tipos de dispositivos diferentes sin tener que cambiar la configuración del probador.

Las tarjetas “Mainframe” están distribuidas según su función y utilidad en las diferentes partes que conforman el sistema central, el cual está dividido en tres columnas: la columna analógica, la columna digital y la columna de suministro de poder.

2.1.5 Descripción de la Cabeza Avanzada de Pruebas

La Cabeza Avanzada de Pruebas de Señal Mixta o “Advanced Mixed Signal Test Head” (AMSTH), es el acoplamiento crucial para mantener la integridad y fidelidad de las señales que van hacia y que vienen desde el dispositivo bajo prueba. La figura 2.2 muestra el camino típico seguido por una señal a través del “Test Head”.

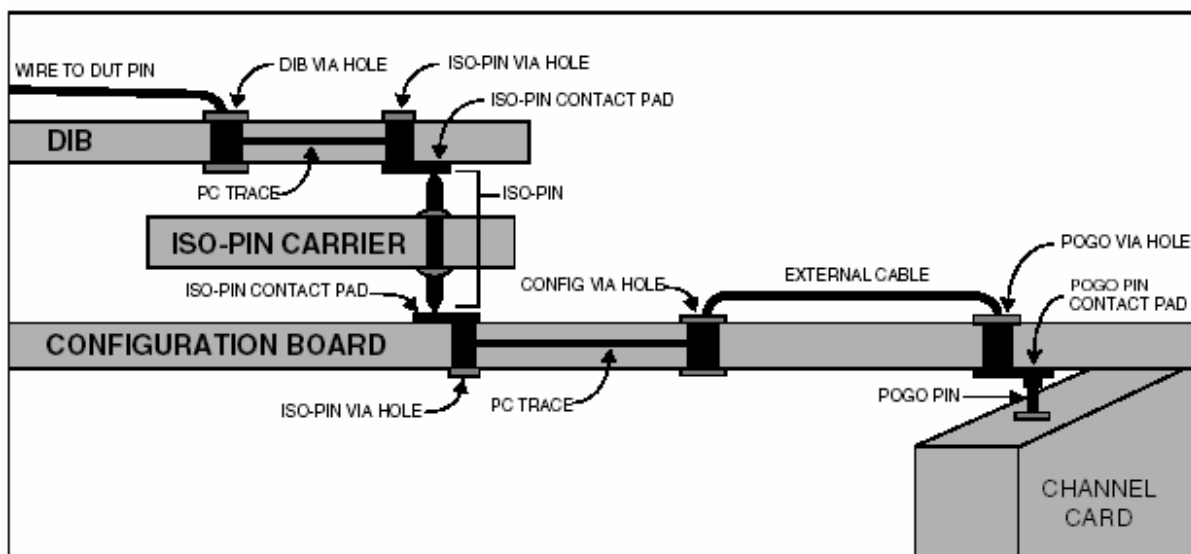


Figura 2.2 Camino típico de una señal a través del “Test Head”.

Las principales partes que conforman el “Test Head” son las siguientes:

1. **“Device Under Test (DUT)” (Tarjeta de dispositivo bajo prueba):** proporciona una plataforma de pruebas para conectar un dispositivo que se somete a alguna prueba con una tarjeta de interfaz del dispositivo.
2. **“Device Interface Board (DIB)” (Tarjeta de interfaz del dispositivo):** es la interfaz eléctrica entre los pines del dispositivo bajo prueba y los “Iso-pins”. La DIB es la entrada al hardware del probador. Cada entrada aparece como un agujero llamado “DIB via hole”.

El término “via hole” es definido como cualquier punto de acceso a la tarjeta de la DIB. Los “DIB via holes” son puntos de conexión entre los pines del dispositivo bajo prueba y los circuitos de diferentes aplicaciones, es decir, detrás de cada uno de ellos hay un canal que lleva a un recurso específico del probador. Por ejemplo, el “via hole” marcado como +5V es un canal que lleva a una fuente de alimentación de 5V. La figura 2.3 muestra un diagrama de un prototipo de tarjeta DIB.

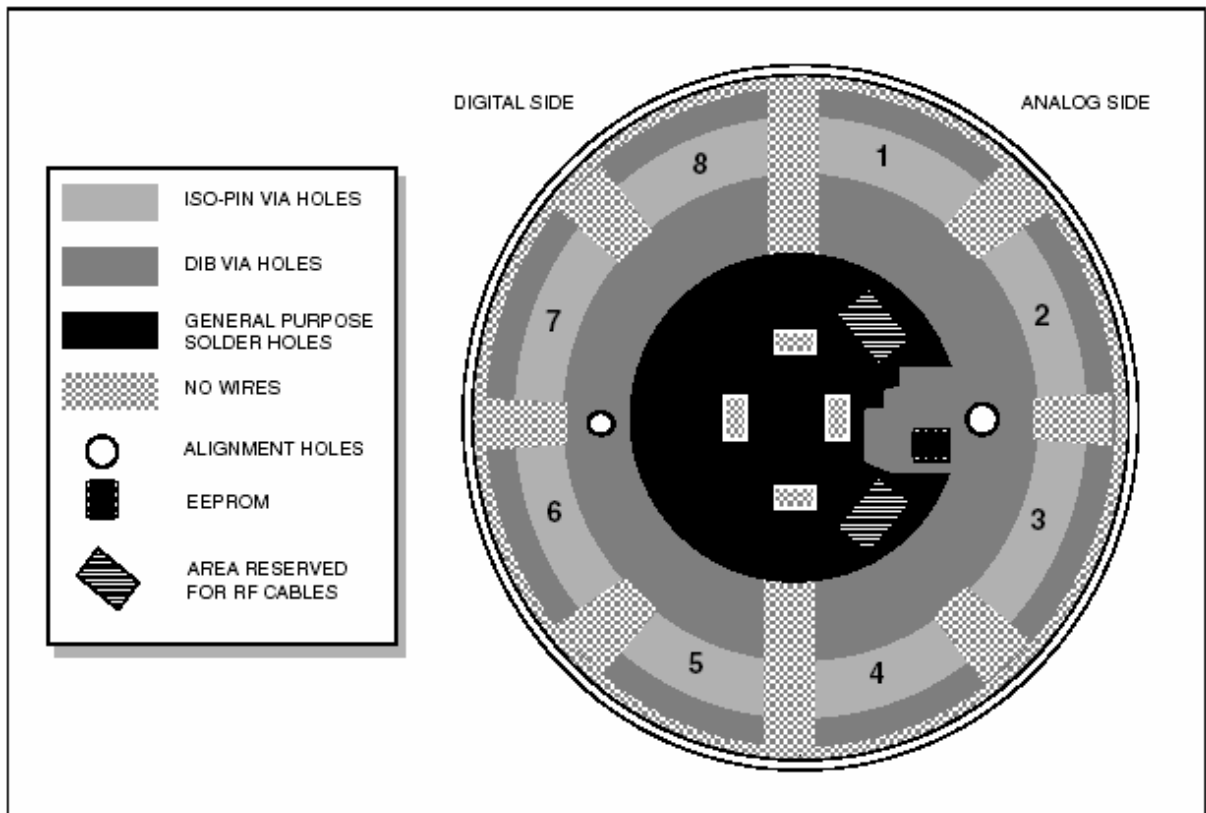


Figura 2.3 Tarjeta de interfaz de dispositivo prototipo AD672.

3. **“J ring” (Anillo de seguridad):** asegura a la DIB en su lugar.
4. **“Iso-pin Carrier” (Portador de los “Iso-pins”):** coloca los “Iso-pins” entre la DIB y la tarjeta de configuración. Funciona como una cubierta para el “Test Head”.

5. **“Iso-pins”**: proporcionan las conexiones eléctricas entre la DIB y la tarjeta de configuración. Las almohadillas de contacto o “pads” establecen la conexión eléctrica entre la DIB y los “Iso-pins” y entre los “Iso-pins” y la tarjeta de configuración como se muestra en la figura 2.4.

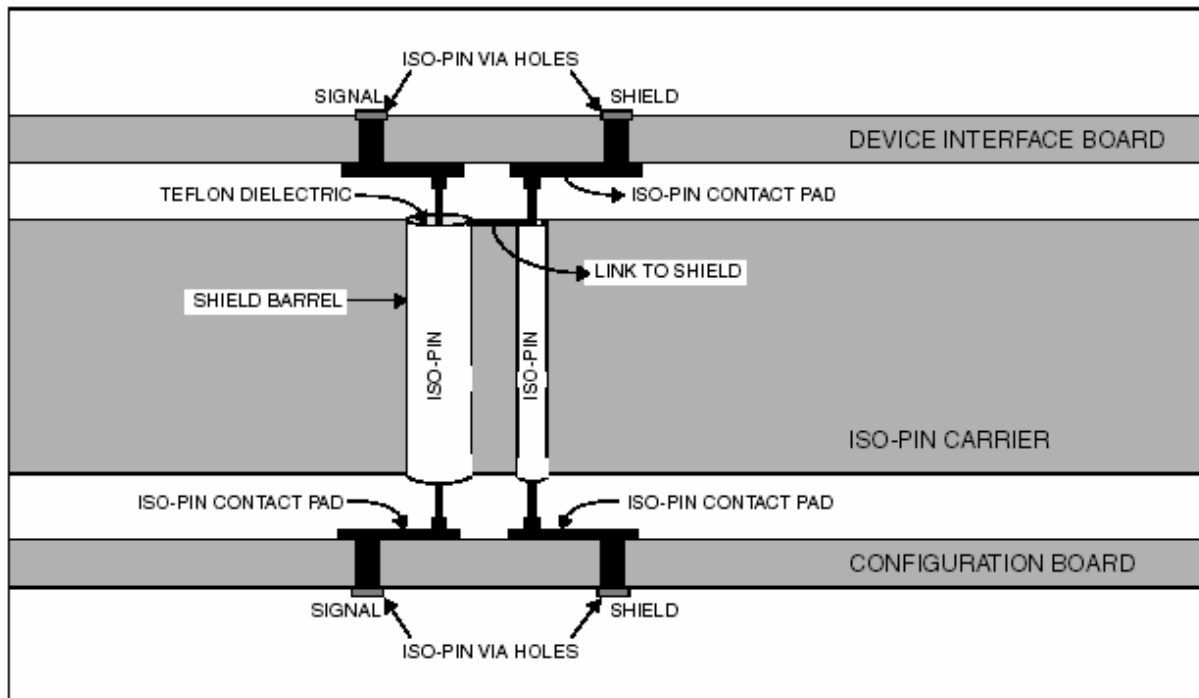


Figura 2.4 Estructura de los “Iso-pins”.

6. **“Configurations boards” (Tarjetas de configuración)**: extienden las conexiones eléctricas a las tarjetas del “Card Cage”. Esta tarjeta se ubica entre la parte inferior del “Iso-pin Carrier” y sobre el “Card Cage”. Proporciona conexiones eléctricas entre los “Iso-pins” en la parte superior y los conectores de las tarjetas de canales y control en la parte inferior conocidos como “Pogo pins”. Con esto se cierra el circuito para las señales provenientes de la DIB.

7. **“Card Cage” (Soporte de tarjetas):** mantiene y posiciona las tarjetas ubicadas debajo de la tarjeta de configuración. Esta placa de conectores o “digital backplane” tiene cuatro ranuras pequeñas dedicadas a una tarjeta de calibración y a tres tarjetas de soporte y 27 ranuras grandes divididas en tres secciones llamadas octantes. Cada octante consiste de una tarjeta de soporte de canal digital y ocho tarjetas de canales digitales.
8. **“Sync jack (t_sync)”:** puerto de salida para pulsos de disparador.
9. **“Sync jack (HSD sync)”:** puerto de salida para los pulsos de sincronización digital de alta velocidad.
10. **“General Resource Integration and Distribution (GRID) network” (Red general de integración y distribución de recursos):** red de señales entre las tarjetas del “Card Cage” y entre éstas y los recursos del probador ubicados en el “Mainframe”.

En la figura 2.5 se muestran las partes principales de la Cabeza de Pruebas o “Test Head” del sistema A575. La figura 2.6 proporciona una visión más detallada del montaje.

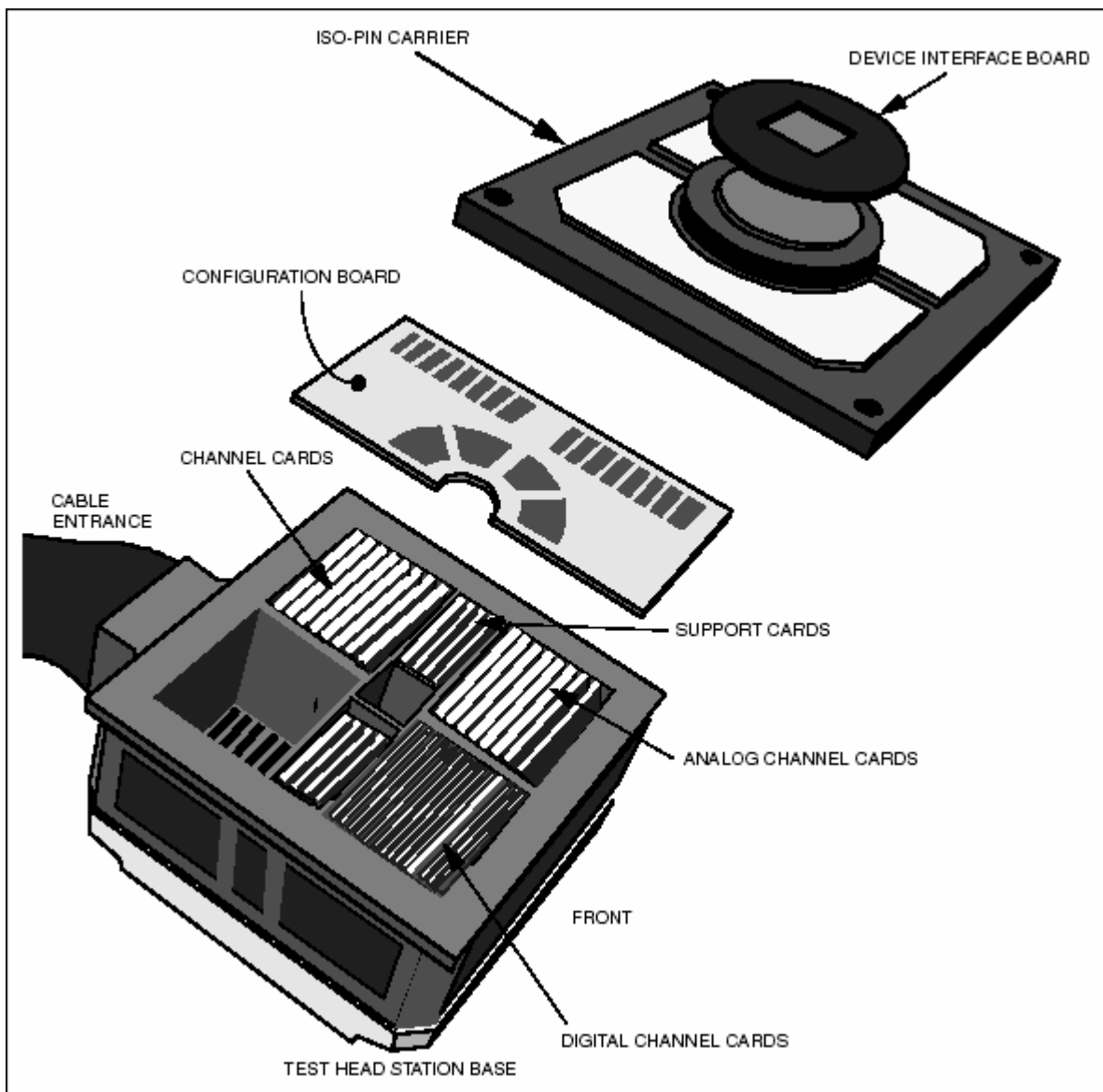


Figura 2.5 Vista superior del "Test Head".

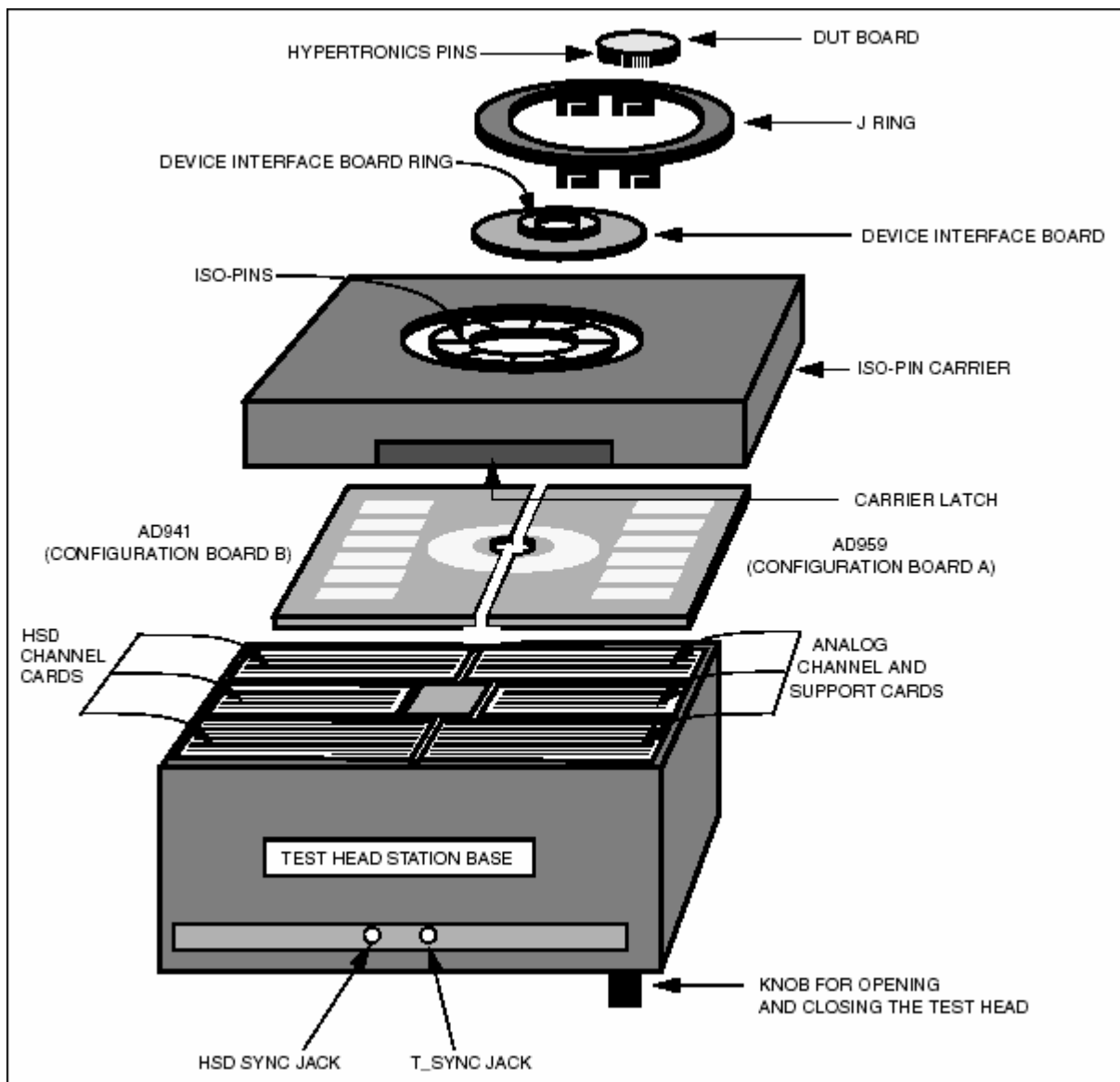


Figura 2.6 Principales partes que componen el "Test Head".

2.1.5.1 Distribución de las tarjetas

El “Test Head” tiene dos secciones: una sección analógica o lado A y una sección digital de alta velocidad o lado B. La sección analógica con sus cables y tarjetas de canales asociadas, funciona como un todo completamente separada de la sección digital de alta velocidad. La distribución de las tarjetas depende del tipo de tarjeta de configuración que se use.

Cada tipo de tarjeta de configuración tiene asociada una asignación de ranuras específica o predefinida. Estas configuraciones son recomendadas para evitar que se coloque una tarjeta en una ranura que no sea la correspondiente. Las tarjetas se pueden poner en cualquier ranura mientras se cumplan las siguientes condiciones:

- a. Algunas tarjetas de canales tiene ranuras dedicadas.
- b. Las tarjetas de soporte se deben colocar en ranuras específicas.
- c. Las tarjetas de canales digitales deben colocarse en ranuras específicas.
- d. Las tarjetas de canales AC pueden colocarse en cualquier ranura de la zona AC.
- e. Las tarjetas de canales RF pueden colocarse en cualquier ranura de la zona RF.

2.1.5.2 Tarjetas de soporte

Las tarjetas de soporte proporcionan los circuitos de apoyo necesarios para ciertas pruebas o para generar señales especiales. Están localizadas en las mismas ranuras para todas las tarjetas de configuración, por esta razón se denominan como tarjetas “dedicadas” a ciertas ranuras específicas.

La tabla 2.1 muestra las tarjetas de soporte del “Test Head”.

Tabla 2.1 Tarjetas de soporte.

Tarjeta de soporte	Lado	Ranura	Función
Relay Disconnect Card (RDC48)	A	1	Conecta los primeros 48 puntos cruzados de la matriz de DC o “DC Matrix XPTs” a la DIB y a otras tarjetas del “Test Head”.
Head Access Card (HAC)	A	9	Contiene relés para direccionar señales a través del sistema de distribución analógica del “Test Head” (Test Head Analog Distribution System).
Trigger Access Card (TACH)	A	10	Conecta el bus del disparador y el bus de la base de tiempo del “Test Head” con los canales de medida de tiempo y el bus del disparador del “Mainframe”.
Calibration Strobe Buffer (CSB)	A	11	Recibe la señal CAL STROBE desde la Trigger Access Card y la distribuye a todas las ranuras del “Test Head”.
Head Utility Card (HUC)	A	12	Proporciona acceso a las fuentes, bits de datos y señales de soporte para aplicaciones del dispositivo bajo prueba.
Analog Test Head Data Buffer	A	13	Mantiene los datos transferidos entre el “Test Head” y las tarjetas del “Mainframe”.
Test Head Time Domain Reflectometry Card	B	38	Mide la longitud de las trayectorias eléctricas del “Test Head” durante la calibración.
Digital Channel Support Card	B	31, 33, 53	Proporciona circuitos de apoyo para las tarjetas de canales digitales.

2.1.5.3 Tarjetas de canales digitales

Las tarjetas de canales digitales se conectan en el soporte de placas del “Test Head” y proveen la electrónica local requerida para interconectar al dispositivo bajo prueba con los recursos digitales del probador.

Todos los canales tienen acceso al subsistema de medición de tiempo a través de las tarjetas del “Digital Mainframe” y a las señales de calibración de la tarjeta “Time Domain Reflectometer”. En la tabla 2.2 se listan las tarjetas de canales digitales.

Tabla 2.2 Tarjetas de canales digitales.

Tarjeta	Nombre de la tarjeta	Abreviatura del nombre de la tarjeta
AD935	Digital Test Head Channel Card	DTH
AD936	Test Head Support Card	THS
AD943	Time Domain Reflectometer Calibration Card	TDR
AD933	Digital Mainframe Formatter	DMF
AD934	Mainframe Support Card	MFS
AD937	Sequencer Control Module	SCM
AD938	Dual Master Clock	DMC
AD939	Digital Signal Interface	DSI
AD942	State Fan Out Card	SFO
AD945	Alternate Fan Out Card	AFO
AD953	Vector Bus Interface	VBF

2.1.5.4 Tarjetas de canales analógicos

Las tarjetas de canales analógicos se conectan en el soporte de placas del “Test Head” y brindan la electrónica local requerida para interconectar al dispositivo bajo prueba con los recursos analógicos del probador.

Todas estas tarjetas tienen acceso directo a las funciones de medición de DC y medición de tiempo, así como al Sistema de Distribución Analógico del “Test Head” o “Test Head Analog Distribution System” (THADS) y al bus de calibración.

En la tabla 2.3 se listan las tarjetas de canales analógicos.

Tabla 2.3 Tarjetas de canales analógicos.

Tarjeta	Nombre de la tarjeta	Abreviatura del nombre de la tarjeta
AD657	Relay Disconnect Card (24 Channels)	RDC24
AD658	HSDS 24 Channel Relay Disconnect Card	HSDS
AD661-02	User Prototype Channel Card	USER
AD663	Pulse Driver Channel Card	PULSE
AD678	Low Current Ammeter Channel Card	LCA
AD682/AD683	Quad Op Amp Channel Card	OPAMP
AD709/AD710	Synchronized Power AL Disconnect Card	SPS ALDC
AD792	Time Measurement Front End Channel Card	TMS
AD855	Precision Low Frequency Source Channel Card	PLFSRC
AD856	Precision Low Frequency Digitizer Channel Card	PLFDIG
AD857-01	Precision Multimeter Channel Card	PMM
AD858-23	Precision DC Reference Source Channel Card	REFSRC
AD906	VHF Continuous Wave Source Channel Card	VHFCW
AD909/AD910	High Speed Sampler Channel Card Master/Slave Controller	SAMPLER
AD920	Absolute Level Reference Oscillator Channel Card	ALRO
LA309/LA326	UHF Continuous Wave Source Channel Card	UHFCW

2.1.5.5 Distribución de buses de datos

El “Test Head” recibe la información de datos y control a través del bus de datos del “Mainframe”. Dentro del “Test Head” hay dos estructuras de buses de datos: una digital y una analógica. Ambas llevan los datos necesarios para las tarjetas en el “Card Cage”.

Red general de integración y distribución de recursos o “General Resource Integration and Distribution (GRID) network”

La red GRID funciona como un enlace de comunicación entre las tarjetas de canales y los recursos del probador en el “Mainframe”. La red GRID está compuesta de los siguientes buses:

1. **“Trigger bus” (Bus del disparador):** es un bus diferencial ECL de seis líneas para distribuir pulsos de disparador asincrónicos entre los instrumentos.
2. **“Time bus” (Bus de tiempo):** es un bus diferencial ECL, blindado, de dos líneas que funciona como una ruta unidireccional hacia el Subsistema de Medición de Tiempo, “Time Measurement Subsystem (TMS)”.
3. **“Waveform bus” (Bus de forma de onda):** es un bus blindado con una señal diferencial de $\pm 4.095\text{V}$. Principalmente distribuye la forma de onda e información de la amplitud a las fuentes de DC ubicadas en el “Mainframe”. También puede distribuir información de forma de onda entre las tarjetas de canales del “Test Head” y entre los instrumentos del “Mainframe” y las tarjetas del “Test Head”.
4. **“Measure bus” (Bus de medición):** bus blindado con una señal diferencial de $\pm 10.24\text{V}$ para realizar mediciones analógicas.
5. **“Calibration bus” (Bus de calibración):** un par de canales Kelvin protegidos para la calibración de instrumentos.
6. **“THADS (Test Head Analog Distribution System) bus” (Bus del Sistema de Distribución Analógica del “Test Head”):** proporciona conexiones por medio de cable coaxial entre las tarjetas de canales en el “Test Head”.

La figura 2.7 muestra un diagrama de la red GRID y de los buses que la conforman.

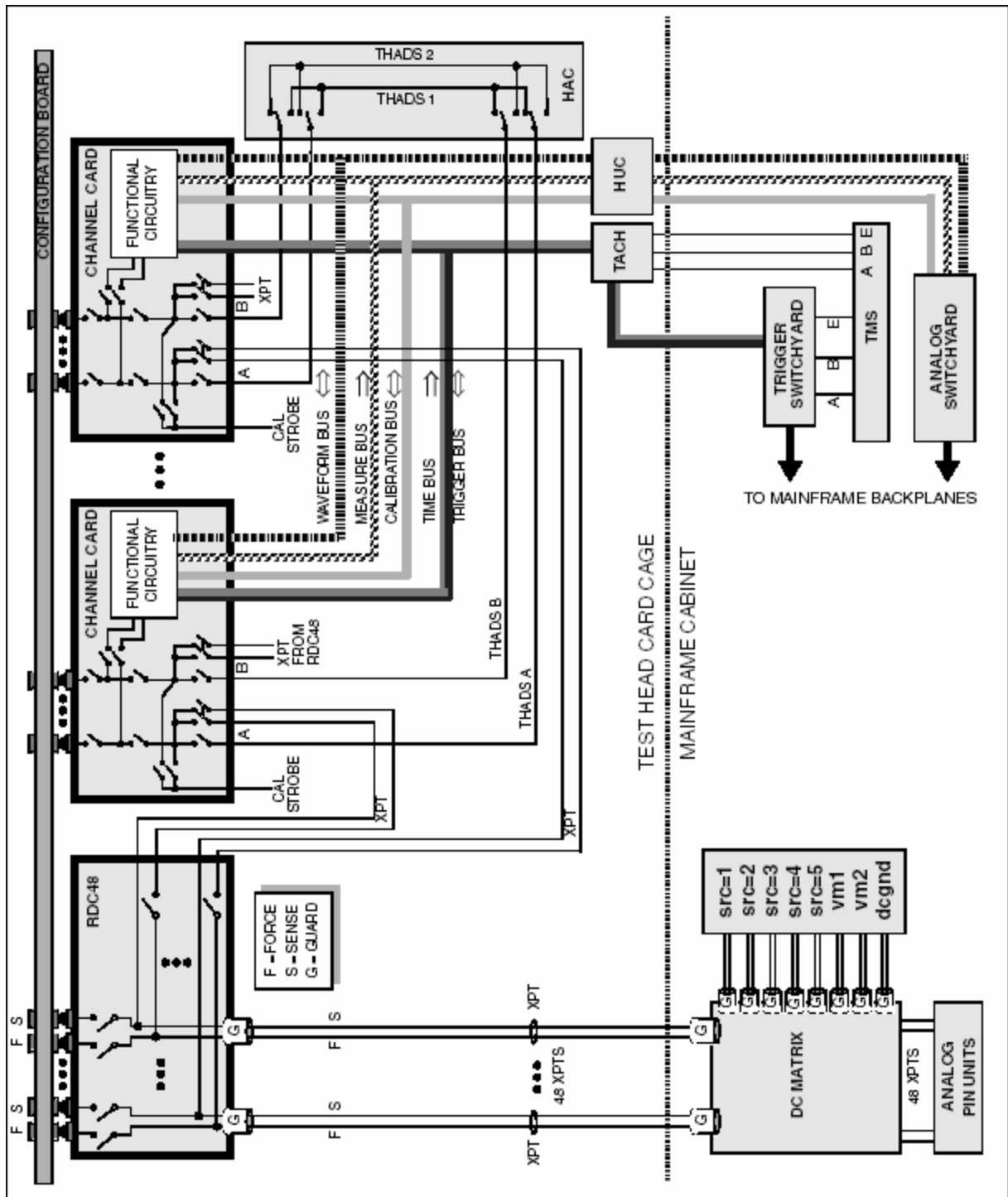


Figura 2.7 Red general de integración y distribución de recursos (GRID).

2.1.5.6 Distribución de datos analógicos

El bus de datos analógico interconecta la computadora de pruebas con las tarjetas de canales del lado analógico del “Test Head”. Es usado para controlar el estado inicial de las tarjetas de canales, lectura de estado, alarmas y para transferir datos. La conexión con la computadora de pruebas se hace a través de la tarjeta AD700-01 “Terabus interface” y con la tarjeta AD726, la cual convierte 16 bits de entrada/salida en líneas separadas de dirección y datos.

2.1.5.7 Descripción del bus de datos analógicos

El bus de datos del “Test Head” consiste de las siguientes señales:

- a. Líneas de datos bidireccionales (8 líneas).
- b. Líneas de datos unidireccionales (4 líneas).
- c. Líneas de direcciones (8 líneas).
- d. Líneas de control (9 líneas).
- e. Línea de control de multi-unidad (1 líneas).

En total, hay 30 líneas en el bus de datos del “Test Head”. Las interfases con el bus de datos usan niveles lógicos de voltaje TTL (+5V). Todas las señales de datos y control, excepto SEL* e IDEN*, son llevadas en buses de colector abierto. Las resistencias de “pull-up” se encuentran en las tarjetas de terminación, las AD659, que se conectan en el “backplane”. Las tarjetas individuales del “Test Head” no usan resistencias de “pull-up” en esas líneas. Las señales SEL* e IDEN* usan manejadores TTL con salida “totem pole”.

1. **Líneas de datos bidireccionales:** las líneas de datos bidireccionales se usan para transferir datos entre las tarjetas del “Test Head” y el Terabus a través de la interfase de datos. El Terabus es un tipo de bus de datos desarrollado por Teradyne para sus sistemas.
2. **Líneas de datos unidireccionales:** las líneas de datos unidireccionales son conocidas como “ID data lines” y son usadas para la lectura de una memoria PROM ubicada en las tarjetas.
3. **Líneas de direcciones:** son usadas para controlar la fuente o destino de los datos que son escritos o leídos desde las tarjetas del “Test Head”. Todas las tarjetas analógicas reciben las mismas líneas de direcciones. Si se activa una línea de selección de ranura, la tarjeta debe descifrar la dirección y realizar la acción apropiada.
4. **Líneas de control:** son líneas que vienen desde la tarjeta de interfase de datos a través de la “buffer card”. Las líneas de control son las siguientes:
 - a. **WRITE*:** señal de habilitación de escritura usada para enviar datos a un registro que haya sido seleccionado.
 - b. **READ*:** cuando se activa, la línea de lectura indica que el Terabus está listo para recibir datos.
 - c. **INIT*:** cuando se vuelve activa, todas las tarjetas del “Test Head” deben reajustarse a un estado conocido. Esta línea se activará cuando se encienda el sistema y también en un “system clear”.
 - d. **PROMPWR:** en sentido estricto, esta es una línea de alimentación y no una señal de control, pero debido a su naturaleza especializada, se incluye dentro del grupo de control. Se dedica a suplir energía al circuito de identificación o “ID circuitry” de la tarjeta. La alimentación que da esta línea es de 150Ma a 5V.

- e. **IDEN***: habilita al circuito de identificación de la tarjeta para la lectura de una posición en la memoria PROM. La dirección en la PROM aparece en las líneas de direcciones. No se necesita de la señal READ* para realizar esta acción.
- f. **SAFETY***: indica que el dispositivo de seguridad ha sido abierto y que todas las tarjetas son puestas a un estado que reduce al mínimo los posibles peligros para un operador.
- g. **SEL***: línea de selección usada para escoger una ranura en particular para direccionar un registro.
- h. **GATE***: permite que múltiples instrumentos apliquen simultáneamente señales a los pines del dispositivo bajo prueba. GATE* es una señal de habilitación que es distribuida entre las tarjetas del “Test Head”. La señal SEL* no puede estar activa junto con la señal GATE*.
- i. **ALARM ENABLE***: es la habilitación de alarma del sistema. Cuando no está activa, todas las funciones de alarma deberían estar deshabilitadas.

NOTA: El asterisco (*) después del nombre de la señal indica que ésta es activa en un nivel bajo.

2.1.5.8 Matriz de puntos cruzados de DC

La matriz de DC (DC Matrix Cross-points (XPTs)), se compone de ocho líneas y de 48 puntos cruzados o “crosspoints” (XPTs), en configuración básica. Cada XPT se compone de tres cables: “force”, “sense” y “guard”. Los XPTs permiten a las tarjetas acceder a los recursos de corriente directa del sistema de pruebas a través de la matriz, por lo que también son conocidos como canales analógicos.

Cada ranura para tarjetas de canales en el “Test Head” tiene acceso a dos “crosspoints” asignados a ella, uno a través del puerto A y el otro a través del puerto B. Cada cruce se puede utilizar dentro de la tarjeta de canales o dirigirse a través de la DIB. Esto es útil para las pruebas de continuidad o al hacer una medida del voltaje de DC en un pin específico del dispositivo.

Se puede direccionar una fuente o un voltímetro de la matriz de DC a la tarjeta usando una conexión Kelvin o de cuatro terminales. Este tipo de conexión es muy usada en sistemas de medición muy precisos. Una conexión Kelvin es una configuración de circuito que compensa automáticamente los errores en la medición de voltajes causados por la resistencia de los pines o el contacto entre un probador y un punto de medida en el dispositivo bajo prueba.

La tarjeta de desconexión de relés o “Relay Disconnect Card” (RDC48 o AD656), distribuye los primeros 48 puntos cruzados de la matriz de DC a 48 “DIB via holes”. También distribuye los puntos cruzados en las ranuras de las tarjetas del “Test Head”. La interconexión de los recursos de DC hecha por la tarjeta AD656 es mostrada en la figura 2.8.

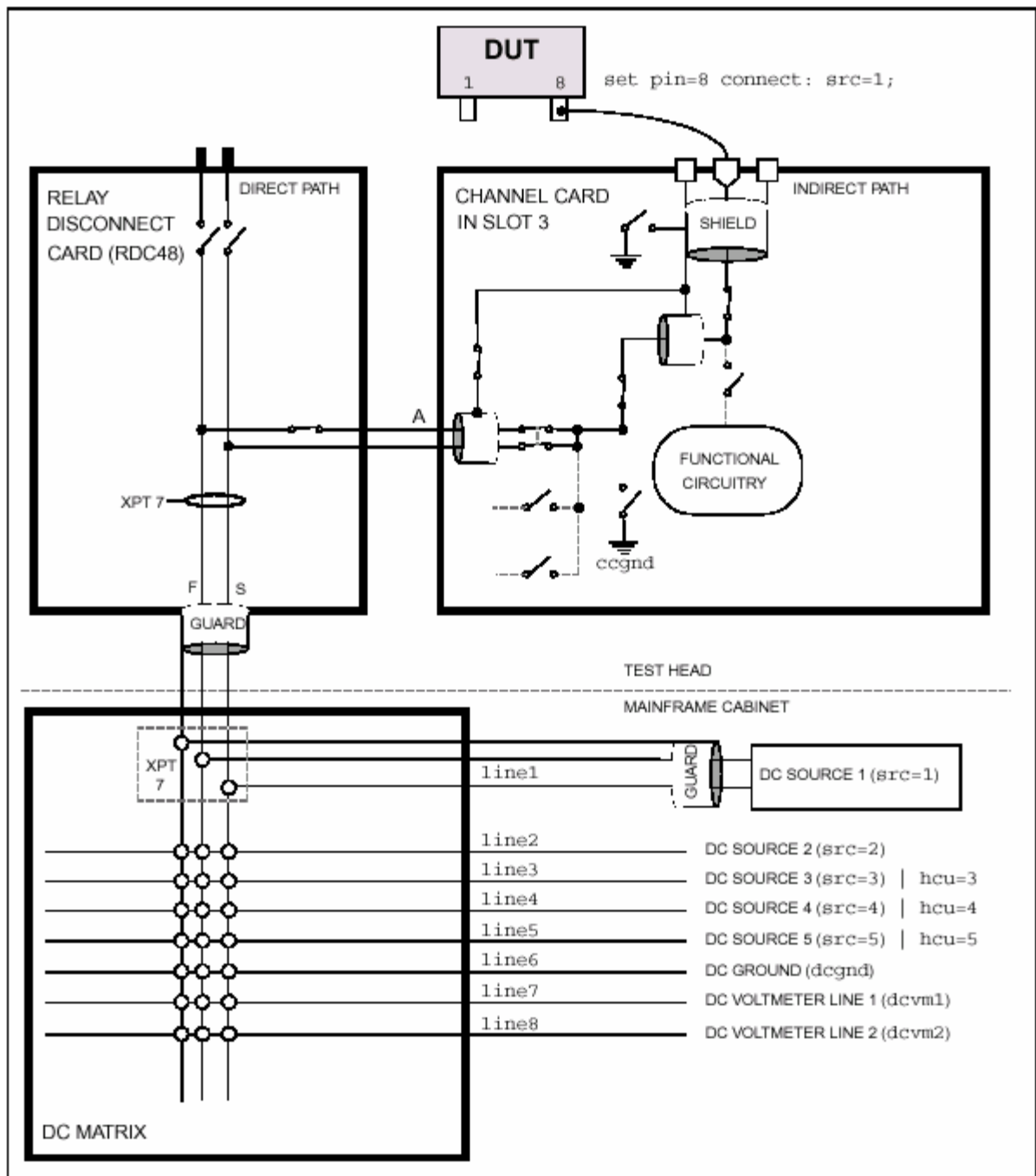


Figura 2.8 Distribución de los recursos de DC mediante una tarjeta AD656.

2.1.6 Descripción del grupo de computadoras

El sistema de pruebas A575 utiliza una arquitectura dual basada en computadoras SUN 4/40 SPARC (Scalable Processor ARChitecture) o SUN 4/30 LX, de SUN Microsystems, las cuales pueden tener muchas posibles configuraciones. Cada computadora está dedicada a efectuar funciones específicas:

1. Computadora de usuario y red (“User/network Computer”): se dedica a funciones de usuario como el manejo, análisis y presentación de datos, un ambiente interactivo e interfaz gráfica de alta resolución para un rápido desarrollo de programas de prueba. También proporciona comunicación en red al sistema de pruebas si la computadora está conectada a una red Ethernet. Esta computadora incluye:

- a. Estación Sun 4/40 SPARC IPC (Integrated Personal Computer) RISC, estación de trabajo con un disco duro interno de 207MB y diskette de 3.5 pulgadas.
- b. 24Mb de memoria RAM estándar expandible a un máximo de 48MB.
- c. Disco duro externo de 1GB.
- d. Unidad de disco de 1/4 de pulgada (opcional).
- e. Unidad de CD-ROM (opcional).
- f. Servidor serial de cuatro puertos (opcional).
- g. Terminal gráfica de alta resolución (monitor) de 19 pulgadas.
- h. Mouse de tres botones.

2. Computadora de pruebas (“Test Computer”): se encarga de controlar el hardware del sistema de pruebas y no se comunica con otras computadoras en red. Debe interactuar con la computadora de usuario para proporcionar información al sistema. Esta computadora incluye:

- a. Montaje de “card cage” de cinco ranuras y “backplane” para bus VME que incluye una fuente de poder y ventiladores para la disipación de calor.
- b. Tarjeta Sun SPARCengine IE RISC con 4MB de memoria RAM integrada.
- c. Tarjeta Sun 4E60-SRX de expansión de memoria con 8MB, expandible hasta 64MB.
- d. Tarjeta AD700-02 “TeraBus Adapter” para comunicaciones dentro del sistema de pruebas.
- e. Módulo de interfaz VME/IEEE-488.
- f. Módulo “Array Processor”.

2.1.6.1 Software de la familia de probadores A5

La serie de probadores A5 de Teradyne operan con un programa de aplicación llamado IMAGE (Interactive Menu Assisted Graphics Environment), el cual está basado en un conjunto de programas conocido colectivamente como Solaris que incluye al sistema operativo SunOS 4.1.3 con plataforma UNIX y el sistema de ventanas OpenWindows 3.0.

SunOS se encarga de manejar los recursos de hardware y software de la computadora de pruebas del sistema. OpenWindows 3.0 está basado en el sistema Xwindow, un sistema industrial estándar de ambiente gráfico con ventanas de aplicaciones. Este permite dividir la pantalla en varias áreas de trabajo o ventanas para hacer actividades de propósito general como editar archivos de texto, correr comandos del sistema operativo, correr y depurar programas, enviar y recibir correo electrónico, entre otras. IMAGE está completamente integrado con OpenWindows, es decir, cualquier tarea efectuada en OpenWindows, puede ser hecha también en IMAGE.

IMAGE es una colección integrada de programas que permiten cargar, compilar y correr programas de pruebas escritos en IMAGE Test Language (ITL), examinar y analizar los resultados generados por el programa de pruebas, recopilar datos, modificar hardware y depurar programas. El sistema de software IMAGE tiene los siguientes componentes básicos:

1. Aplicaciones ejecutables que controlan los siguientes programas de IMAGE y SunOS:
 - a. Sistema operativo SunOS 4.1.3 y programas utilitarios básicos.
 - b. Sistema gráfico de ventanas de alta resolución.
 - c. Ambiente operativo ATE de dos computadoras.
 - d. Programas instaladores para controlar la instrumentación del probador.
 - e. Software de red Ethernet TCP/IP con sistema de archivos de red NFS.
2. Lenguaje compilador interactivo de programas de pruebas que incluye:
 - a. Compilación incremental.
 - b. Lenguaje de programación C.
 - c. Organización estructurada del programa de pruebas alrededor de funciones específicas.
 - d. Lenguaje orientado a la ubicación de los pines de un dispositivo.
3. Editor y depurador interactivo de programas de pruebas.
4. Diseñador interactivo analógico-digital y herramientas de depuración que incluyen:
 - a. Editor de patrones digitales.
 - b. Depurador de patrones digitales.
 - c. Historial de memoria RAM para guardar la ejecución de patrones digitales.
 - d. Analizador lógico de patrones digitales.

5. Analizador de datos y herramientas de caracterización que permiten producir:
 - a. Reporte de datos.
 - b. Sumario de actividades.
 - c. Histogramas en tiempo real.

2.1.7 Proceso de reparación de tarjetas en el área ICD

El proceso de reparación, inspección, empaque y envío de cualquier tarjeta en el área ICD consta de varios pasos o etapas. Este proceso fue modificado en Costa Rica para incluir los pasos de Pre-inspección y Post-inspección con respecto al mismo procedimiento en otros Centros de Reparación alrededor del mundo.

Se considera como tarjeta de ICD, a aquellas cuyos números de parte comienzan con la numeración 879-XXX-XX y 949-XXX-XX. Entre estas tarjetas se encuentran las siguientes:

- a. 879-656-00 : Relay Disconnect Card (48 channels).
- b. 879-657-00 : Relay Disconnect Card (24 channels).
- c. 879-667-00 : CAL Strobe Buffer Card.
- d. 879-935-00 : Digital Channel Card.
- e. 879-936-00 : Test Head Support Board.
- f. 879-653-00 : Head Analog Access Card.
- g. 949-672-00 : VHFDIG CC, Digitizer.
- h. 949-672-01 : VHFDIG CC, Digitizer.
- i. 949-672-50 : VHFDIG CC, HYDRA W/O D/C.
- j. 949-672-51 : VHFDIG CC, HYDRA.

El trato que se les da a las tarjetas en el proceso de reparación es bastante cuidadoso. Los técnicos de pruebas deben tomar precauciones contra descargas electroestáticas (ESD) que puedan dañar los componentes electrónicos de la tarjeta. Entre estas precauciones o medidas de seguridad están el uso de gabachas, pulseras y tobilleras antiestáticas, así como también equipo debidamente aterrizado para hacer las mediciones. La figura 2.9 muestra el diagrama de flujo del proceso de reparación de la tarjeta AD656 en el área de ICD.

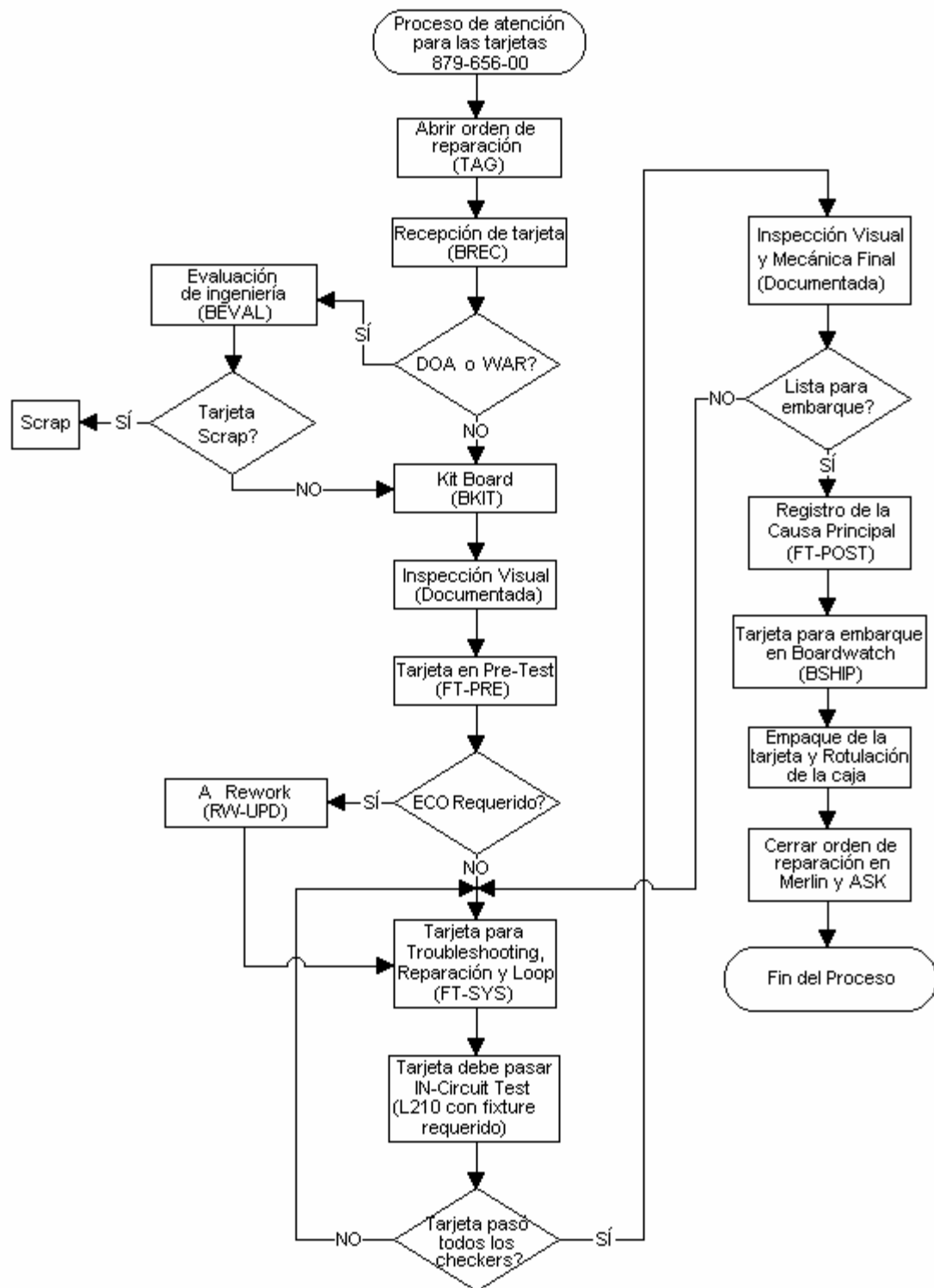


Figura 2.9 Diagrama de flujo de la atención a una tarjeta en el área ICD.

1. **“Abrir orden de reparación, Recepción de tarjeta, Kit Board”:** el grupo de Logística debe desempeñar estas tres tareas en dos bases de datos llamadas “Merlin” y “Boardwatch” en las que se llevan los registros de las tarjetas recibidas en Costa Rica.

La primera acción que se le hace a la tarjeta es abrir una orden de reparación o TAG, con esto se declara como recibida en el “Repair Center” (BREC). Si la tarjeta trae especificaciones de DOA (Death On Arrival), esto es cuando la tarjeta llega defectuosa al cliente después de estar en reparación debido a factores como transporte, falta de calibración, entre otras; o WAR (Warranty) o falla de garantía; se pasa a una evaluación por parte de los ingenieros (BEVAL), y la tarjeta puede ser declarada como “Scrap”. Estas son tarjetas que no se pueden devolver al cliente debido a daños físicos y sus componentes son reutilizados como partes de repuesto.

Por último, la tarjeta es enviada al piso de planta con la documentación necesaria para que el técnico pueda saber el cliente y la falla por la que se envió la tarjeta (BKIT). A partir de este momento es que se empiezan a contar los días de reparación de la tarjeta.

2. **“Inspección Visual”:** las características físicas de cada tarjeta son inspeccionadas antes de que ésta sea reparada para verificar que no faltan componentes, módulos o dispositivos mecánicos en la tarjeta.

Cualquier componente, conector o dispositivo mecánico faltante, dañado o quebrado, se debe reemplazar antes de iniciar la reparación para que la tarjeta sea probada en condiciones normales de operación. El paso de Pre-inspección debe ser documentado y firmado por el técnico que recibe la tarjeta.

3. **“Tarjeta en Pre-Test”**: las fallas de la tarjeta son registradas en este paso. El técnico debe correr los “checkers” apropiados en el sistema de pruebas y registrar la falla reportada por el cliente (Customer Reported Failure), cuando ésta se especifica, en la base de datos “Boardwatch” en la etapa FT-PRE.
4. **“Rework-Update”**: antes de empezar con la reparación propiamente de la tarjeta el técnico de pruebas debe revisar que ésta se encuentra en su última revisión.

La revisión son modificaciones al diseño original de la tarjeta. También se debe revisar que la tarjeta no tenga Acciones de Corrección de Ingeniería o ECO (Engineering Correction Order) que tengan que ser aplicadas. Si la tarjeta no está en su última revisión o si hay una ECO pendiente, la tarjeta será enviada al técnico de “Rework” para que se le aplique el debido trabajo.

El técnico de “Rework”, es el encargado de hacer modificaciones en las tarjetas sin tener que hacer mediciones o revisiones en ellas. Una vez que el trabajo de revisión o ECO es terminado, la transacción será registrada por el técnico de “Rework” en la base de datos “Boardwatch”, en la etapa RW-UPD y la tarjeta será enviada de vuelta al técnico reparador.

5. **“Troubleshooting”**: el técnico de pruebas debe correr los “checkers” apropiados, hacer mediciones, determinar posibles fallas y reparar la tarjeta.

Todos los componentes o dispositivos cambiados o reemplazados serán registrados en la etapa FT-SYS de “Boardwatch”. La tarjeta será considerada como buena hasta que todos los “checkers” corran apropiadamente por un mínimo de diez sesiones de pruebas continuas o “loops”.

6. **“Overnight Loop”**: todas las tarjetas reparadas serán puestas en pruebas continuas por un mínimo de ocho horas en una sesión conocida como “overnight loop”, ya que se deja la tarjeta en el sistema de pruebas durante toda una noche.

Esta prueba sirve para asegurar el desempeño apropiado de la tarjeta en un estado de operación permanente. Si la tarjeta es una NFF (No Fault Found) o falla no encontrada; una DOA, una “Warranty Failure”; una RO (Repeat Offender) o si la tarjeta presentó fallas intermitentes durante la reparación, el tiempo de “overnight loop” se extenderá a tres días.

Si la tarjeta fallara en cualquier “checker” durante el esta etapa, será enviada de vuelta a “Troubleshooting”. La transacción será registrada en Boardwatch, en la etapa FT-SYS.

7. **“Board Type and Revisión Inspection”**: el técnico de pruebas verificará que la tarjeta tiene el número de parte correcto registrado en las bases de datos “Boardwatch” y “Merlin”. También debe revisar que la tarjeta fue llevada a su revisión más reciente.

Si se necesitaran implementar algunos cambios, éstos serán hechos mediante una transacción RW-UPD en “Boardwatch” y la tarjeta será enviada de nuevo al técnico de “Rework”.

8. **“Inspección Final”**: el técnico de pruebas debe efectuar una inspección final de la tarjeta. Esta inspección debe ser documentada y firmada por él mismo. Si hay algún componente, conector o dispositivo en malas condiciones, faltante o quebrado, será reemplazado y la tarjeta será enviada de vuelta al “overnight loop” para verificar que el cambio no tuvo un impacto significativo en su desempeño o funcionalidad. Si la tarjeta cumple con todas las pruebas que se le han realizado hasta esta etapa, se prepara para su embarque.

- 9. “Registro de la Causa Principal”:** la causa principal de la o las fallas en la tarjeta será registrada en “Boardwatch” en la etapa FT-POST. El ingeniero debe firmar la orden de reparación y la tarjeta es enviada para su empaque.
- 10. “Empaque de la tarjeta y Rotulación de la Caja”:** la tarjeta debe ser empacada usando las mismas precauciones contra ESD que se usaron mientras la tarjeta estaba en reparación. La tarjeta será empacada en una nueva bolsa antiestática y será sellada en una caja nueva con espuma como protección contra golpes y presión excesiva. El número de parte y el número de serie de la tarjeta serán rotulados en la caja.
- 11. “Cierre de la orden de reparación y exportación de la tarjeta”:** una vez que la tarjeta es recibida desde el piso de reparación, el grupo de Logística expeditará su embarque. La orden de reparación en “Merlin” será cerrada y la documentación de exportación de la tarjeta será procesada. Las exportaciones se hacen diariamente.

2.1.8 La Tarjeta AD656

2.1.8.1 Descripción física

La AD656 reside en la ranura 1 del “Card Cage” y es una tarjeta que es indispensable para el funcionamiento adecuado del “Test Head”.

Las tarjetas AD656 están formadas por una tarjeta de circuito impreso con diferentes componentes electrónicos. Contienen 144 relés que se encargan de cerrar el circuito de los 48 canales de analógicos de la matriz de DC y 12 controladores o “drivers” que llevan a cabo la selección y activación de los relés mediante direccionamiento digital por medio de las señales del bus de datos. También cuentan con “buffers” o restauradores de señal para las señales de datos y de dirección, una memoria PROM con un código de identificación para la tarjeta, “resistor networks” como resistencias de “pull-up”, varias compuertas analógicas y dispositivos electrónicos discretos como resistencias, capacitores, bobinas y fusibles.

Estas tarjetas se vinculan con el “Test Head” mediante un conector de matriz de 48 canales conocido como VERSACON. Éste tiene tres filas de 80 pines cada una para un total de 240 pines. A este conector llegan varios tipos de señales provenientes de los diferentes buses de datos del “Test Head” del sistema A575:

- a. Señales digitales: señales de datos, direcciones y de control para la tarjeta.
- b. Señales analógicas: señales de los canales analógicos.
- c. Voltajes de alimentación: voltajes necesarios para el funcionamiento de los circuitos integrados y demás dispositivos de la tarjeta.

Las señales salen de la tarjeta a través de un “High Density Plus Connector (HD+)” o conector de alta densidad. Tiene cuatro filas de 15 pines cada una, por lo que se necesitan dos conectores HD+ para dar las salidas de los 48 canales analógicos. La figura 2.10 muestra un diagrama físico de la tarjeta AD656.

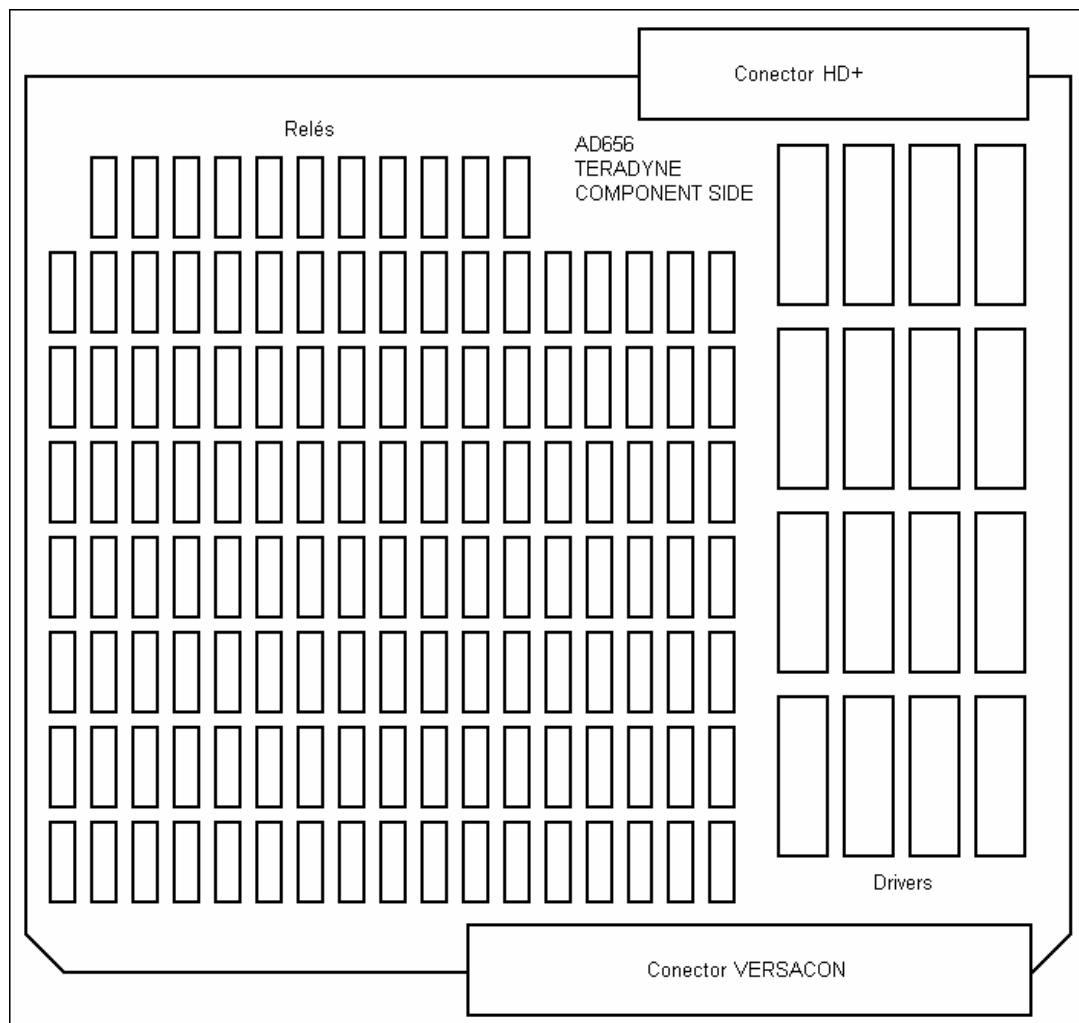


Figura 2.10 Tarjeta AD656 de Teradyne.

La función principal de las AD656 es brindar la capacidad de conexión y desconexión para los 48 “crosspoints” o canales de la matriz de DC, por lo que son llamadas tarjetas de canales analógicos o “Analog Channel Cards”.

En estas tarjetas las señales provenientes desde los instrumentos del “Mainframe” entran a la tarjeta a través de una matriz de relés donde las señales analógicas o canales son dirigidas al dispositivo bajo prueba mediante la activación del relé que está conectado a un canal específico. Estas tarjetas sirven para proporcionar las señales de pruebas del lado analógico del “Test Head”. La figura 2.11 muestra un diagrama funcional de la tarjeta AD656.

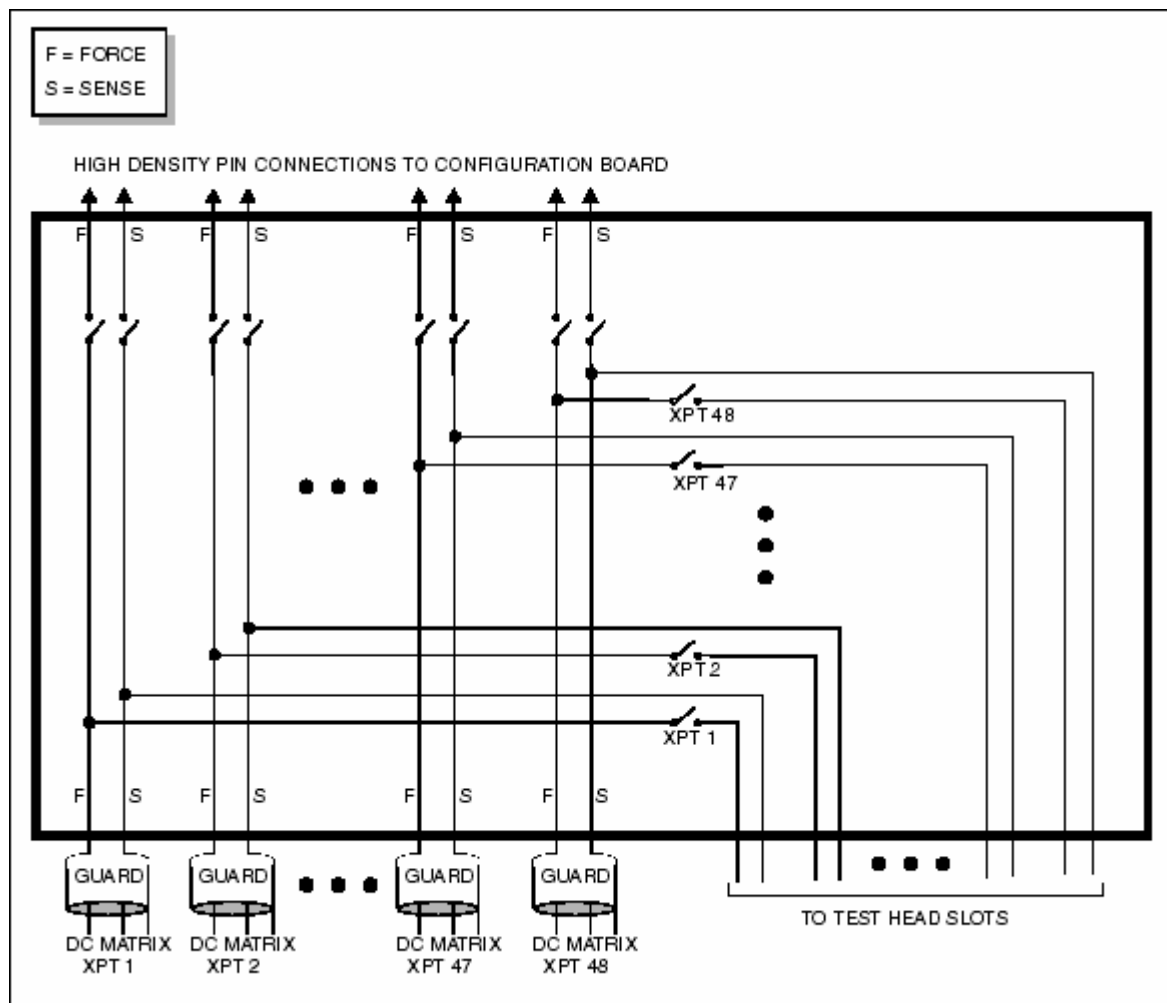


Figura 2.11 Diagrama funcional de la tarjeta AD656.

2.1.9 Pruebas en la tarjeta AD656

En el sistema A575 se realizan pruebas de continuidad a las tarjetas AD656. La prueba de continuidad es una de las primeras pruebas que se realiza a todas las tarjetas y tiene dos funciones principales:

1. Comprobar la existencia de circuitos abiertos o cortos circuitos en los pines de los dispositivos de las tarjetas. Estos errores son producidos por la vida útil de la tarjeta. Los componentes se dañan por el uso continuo y en condiciones extremas de rendimiento.
2. Comprobar si la tarjeta se interconecta correctamente con el equipo de pruebas. Si no se establece un buen contacto eléctrico entre la tarjeta y el probador antes de que las pruebas comiencen, las pruebas fallarán sin importar el estado de la tarjeta. Por lo tanto, es esencial que exista una buena continuidad.

En general, las pruebas de continuidad son realizadas mediante la aplicación de un voltaje conocido a todos dispositivos de la tarjeta. El voltaje resultante es medido y comparado con los límites o rangos de operación permitidos dados por el fabricante. El proceso se repite para todos los componentes de la tarjeta.

2.1.10 Programas de pruebas o “Checkers”

Existen dos “checkers” o programas de pruebas para medir la continuidad en las tarjetas AD656: `th_config_continuity_mi` y `ams_th_config_continuity_mi`. Ambos son idénticos excepto por una señal llamada `HSD50_ENA`. El valor de `HSD50_ENA` es usado condicionalmente para compilar el archivo del programa de pruebas y producir las dos versiones del “checker”:

1. Si `HSD50_ENA` = 0, entonces el “checker” es llamado `th_config_continuity_mi`.
2. Si `HSD50_ENA` = 1, entonces el “checker” es llamado `ams_th_config_continuity_mi`.

El `ams_th_config_continuity_mi` es usado para realizar las pruebas de continuidad de las señales de la parte analógica de las tarjetas del “Test Head” y por lo tanto es el que se aplica a las tarjetas AD656. Este “checker” tiene la particularidad de que no hace la prueba de continuidad en la totalidad de los relés.

Debido a esta incertidumbre en la detección de los relés que están defectuosos, se hace necesario probar las tarjetas en otro sistema ATE conocido como el sistema L210, el cual sí prueba la continuidad en todos los relés ya que hace una prueba in-circuit de los componentes de la tarjeta.

2.1.11 El sistema L210

En el sistema L210, las tarjetas AD656 son puestas en una base de pruebas o “fixture”. Esta máquina pertenece al departamento de ATB (Assembly Test Boston) y es muy vieja en comparación con un sistema A575. Debido a esto el L210 a menudo presenta fallas en su funcionamiento y no está en la total disposición de los técnicos de ICD que tienen que esperar hasta que el L210 se repare o funcione correctamente para llevar las tarjetas AD656 y poder realizar las pruebas en la totalidad de los relés.

“Fixture” o Base de Pruebas

Una de las principales partes del sistema L210, y de cualquier sistema automático de pruebas, es el “fixture”, el cual es la interfase entre la tarjeta bajo prueba y el probador. Éste permite suplir los voltajes de alimentación y enviar las señales analógicas y digitales entre la tarjeta y el probador.

Hay tres tipos de bases de pruebas:

1. **“Edge connector fixture” (de conector):** este tipo es usado para realizar pruebas funcionales ya que permite el contacto entre los canales del probador y el conector de la tarjeta.
2. **“Bed-Of-Nails (BON) fixture” (de “cama de pines”):** es usado para pruebas en circuito y/o funcionales. Permite el contacto con los nodos internos de la tarjeta, típicamente en el lado de la soldadura en la tarjeta.
3. **“Surface Mount Technology (SMT) fixture” (de tecnología de montaje superficial):** es usado para pruebas en circuito o funcionales. Permite el contacto con los dispositivos de montaje superficial en ambos lados de la tarjeta.

En la figura 2.12 se muestran los tres tipos de “fixtures” que existen.

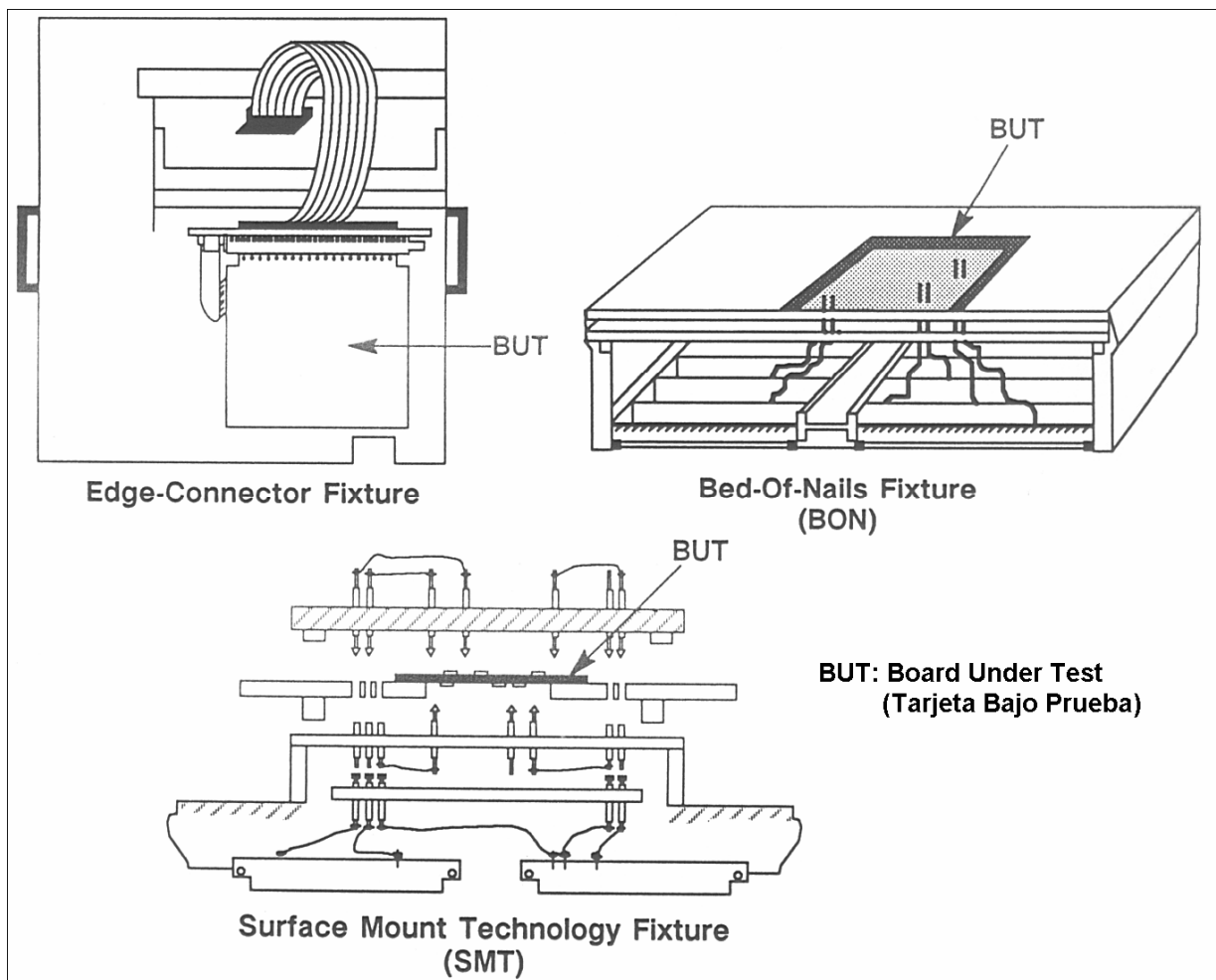


Figura 2.12 Tipos de “fixtures” o bases de pruebas.

El “fixture” que se utiliza en el L210 es del tipo “Bed of nails” o BON. Cuando se realiza la prueba de continuidad, el sistema por medio de un vacío hace que la tarjeta quede en contacto con los pines del “fixture”.

2.1.12 Problemas en la reparación de las tarjetas AD656

En la etapa de “Board Troubleshooting” del proceso de reparación de la tarjeta AD656, el técnico de pruebas debe llevar la tarjeta al sistema L210 para efectuar la prueba de continuidad en todos los relés de la tarjeta. La realización de esta prueba depende de la disponibilidad del “fixture” del L210.

El “fixture” del sistema L210 pertenece a la casa matriz de Boston en Estados Unidos y tiene que ser enviado a Costa Rica debido a que la máquina sin él no puede funcionar. Éste es prestado cada cierto tiempo según la utilidad que se le dé en la división ICD de Boston. Una vez que el tiempo de préstamo haya terminado el “fixture” debe ser enviado de vuelta a Estados Unidos. El “Repair Center” de Costa Rica no cuenta con un “fixture” propio para el sistema L210.

Si una tarjeta AD656 llega al “Repair Center” mientras el “fixture” del L210 se encuentra en Estados Unidos, el método de reparación de las tarjetas no incluye la prueba de continuidad de los relés en el sistema L210, sino que se procede directamente a cambiar la totalidad de los relés sin importar si se encuentran buenos o malos.

Cada relé tiene un valor de \$1.06, por lo que si se cambian los 144 relés de la tarjeta, el costo de reparación base de la tarjeta sería de \$152.64, monto al cual habría que agregarle los gastos de envío y la mano de obra. Este costo de reparación para una tarjeta de aproximadamente \$300 es considerado muy alto por parte de la empresa.

2.1.13 Información técnica de los relés usados en la tarjeta AD656

2.1.13.1 Molded SIP Reed Relays de la serie 9000 de Coto Relays

Los relés SIP “Single In-line Package” son el estándar en la industria cuando se requiere de una alta confiabilidad y un funcionamiento constante en un empaque compacto. Los relés de lámina sirven en muchas y diferentes aplicaciones en las que se requiere de una resistencia de contacto baja y estable, capacitancia de bajo valor, alta resistencia de aislamiento, larga vida de operación y un tamaño pequeño. Los modelos 9001 y 9002 son relés de alto desempeño idealmente preparados para aplicaciones en equipos automáticos de pruebas, sistemas de instrumentación, sistemas de alta frecuencia (RF) y telecomunicaciones. Se pueden usar relés de lámina con cable coaxial blindado para aplicaciones de alta frecuencia. Están disponibles con voltajes térmicos muy bajos para uso en equipos de adquisición de datos y control de procesos. También su bajo costo y versatilidad los hace convenientes para muchas aplicaciones de seguridad y de propósito general. En la figura 2.13 se muestra un diagrama del modelo 9001 que es el que se usa en las tarjetas AD656.

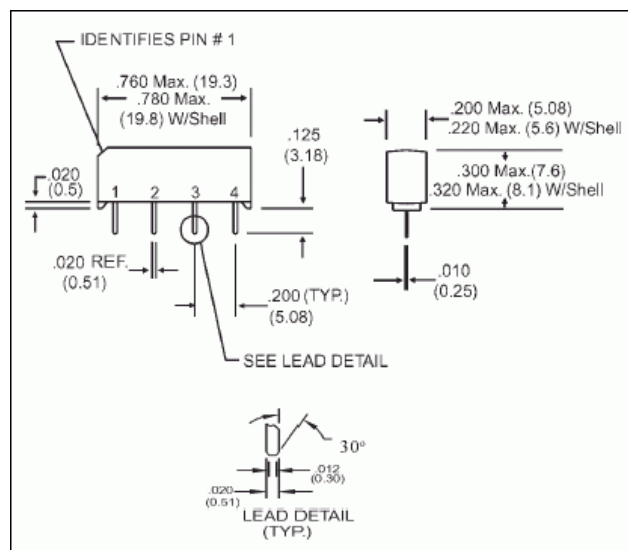


Figura 2.13 Relé modelo 9001 de Coto Relays.

2.1.13.2 Pruebas de producción y de muestras

Un aspecto importante en el continuo proceso de mejora para los relés de lámina es la habilidad de probarlos eficaz y minuciosamente. Los datos obtenidos de este proceso permiten mantener una base de datos estadísticos para el análisis posterior del desempeño de los siguientes parámetros en el relé:

- a. Resistencia de la Bobina.
- b. Resistencia de Contacto Estática.
- c. Resistencia de Contacto Dinámica.
- d. Estabilidad de la Resistencia de Contacto.
- e. Resistencia de Aislamiento.
- f. Voltaje de Operación.
- g. Voltaje de Descarga.
- h. Proporción entre Voltaje de Operación / Descarga.
- i. Tiempo de Operación (al primer cierre).
- j. Tiempo de Activación (incluido el sobresalto).
- k. Tiempo de Descarga.
- l. Voltaje de Ruptura.
- m. Comprobación de diodo (si es aplicable).

Los datos de cada lote de relés son automáticamente organizados y presentados en gráficos de Pareto y en histogramas como los mostrados en figuras 2.14 y 2.15.

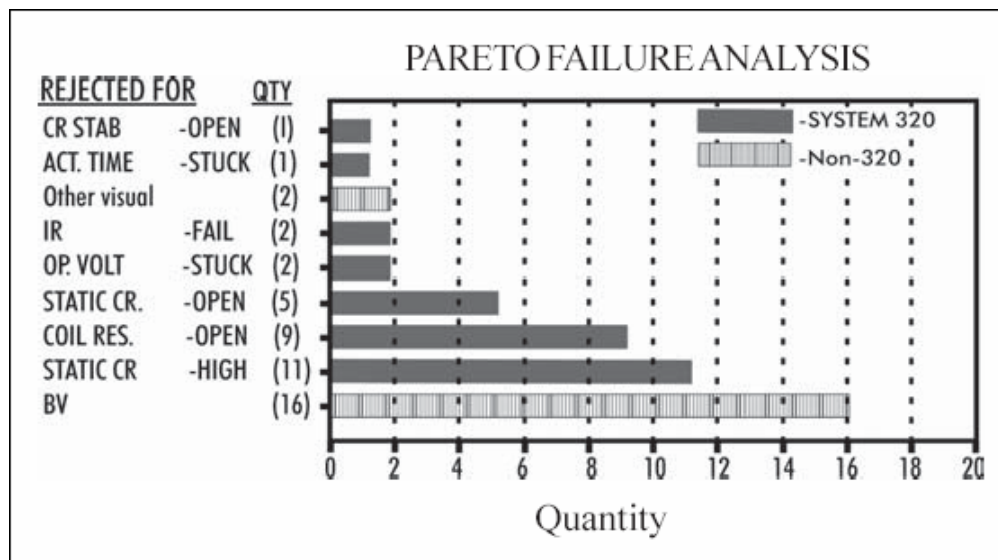


Figura 2.14 Diagrama de Pareto de fallas en los relés.

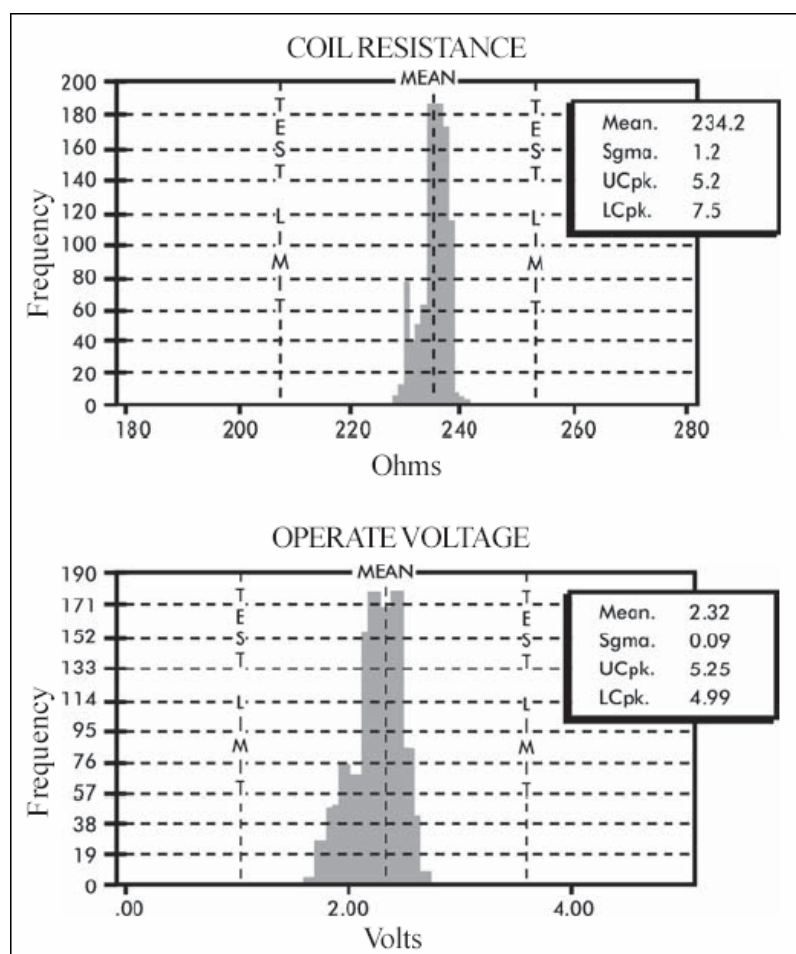


Figura 2.15 Histogramas de los parámetros de pruebas.

2.1.13.3 Resistencia de contacto y características dinámicas

Los relés de lámina ofrecen varias ventajas sobre los relés electromecánicos. Una de estas ventajas es la velocidad de conmutación o “switching”. Hay relés de lámina con una velocidad de conmutación con un tiempo de activación típico de $100\mu\text{s}$ como se muestra en la figura 2.16. El tiempo de descarga es de aproximadamente $50\mu\text{s}$. El tiempo de activación se define como el periodo comprendido desde la activación de la bobina hasta que el contacto está cerrado y ha terminado de rebotar.

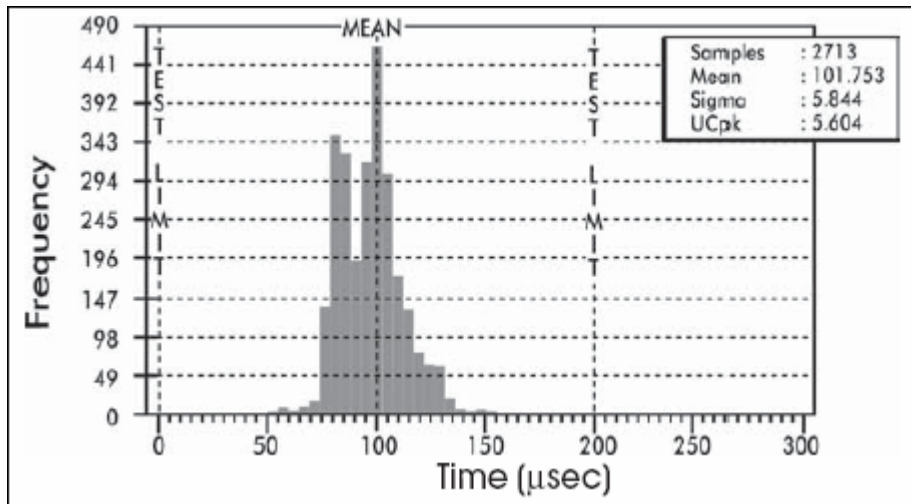


Figura 2.16 Tiempo de activación de la serie 9800.

Después de que los contactos han dejado de rebotar, continúan vibrando mientras están unidos entre sí aproximadamente por un periodo de 1ms. Esta vibración crea una presión de contacto variable. Se han desarrollado pruebas de Resistencia de Contacto Dinámica, “Dynamic Contact Resistance” (DCR) para evaluar los relés fabricados, la integridad de los sellos herméticos del interruptor, la presencia de torsiones o presiones internas y la solidez de las conexiones dentro del relé.

El máximo valor de resistencia de contacto dinámico y su variación pico-a-pico son medidos y comparados contra los límites normales de operación especificados. Gráficas empíricas y reales de la DCR se muestran en la figura 2.17.

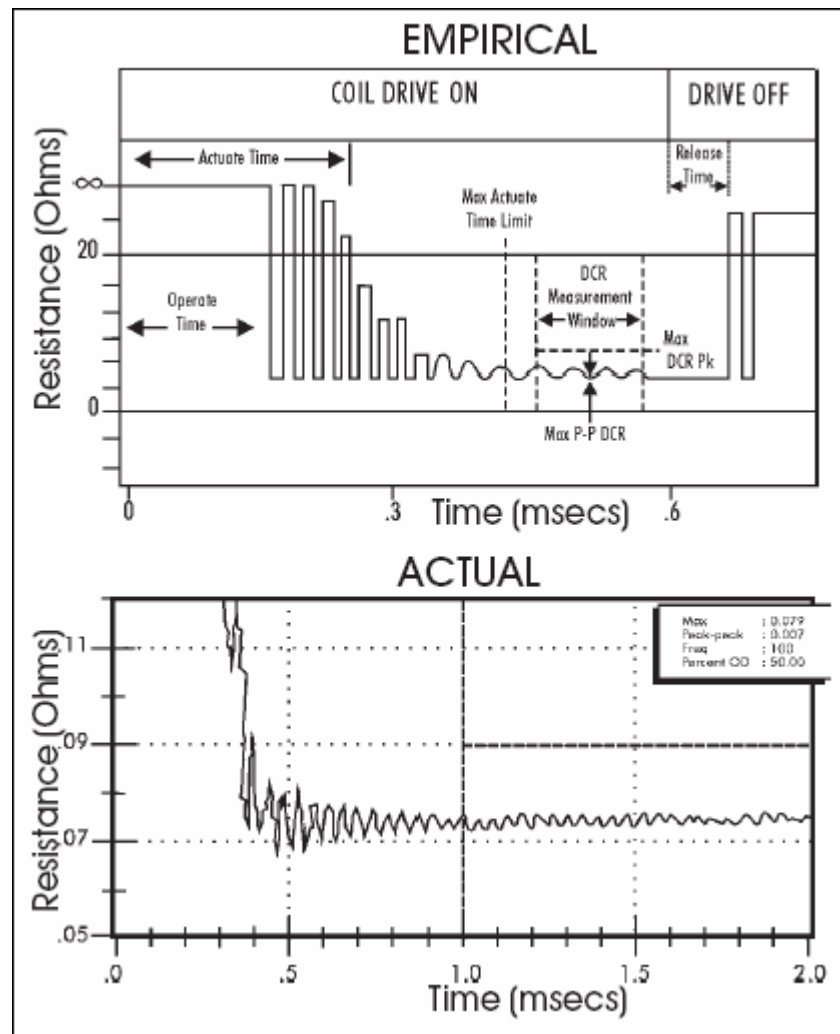


Figura 2.17 Resistencia de contacto dinámica.

La Resistencia de Contacto Estática, “Static Contact Resistance” (SCR) es la resistencia entre los terminales de los contactos del relé después de que han estado cerrados por un periodo suficiente de tiempo para permitir un estado estable en el relé. Para la mayoría de los relés de lámina, unos milisegundos son más que adecuados, pero la norma industrial usa 50 milisegundos para definir dicha medida.

Otra medida de la resistencia de contacto es la Estabilidad de la Resistencia de Contacto, “Contact Resistance Stability” (CRS). CRS mide la repetición de medidas sucesivas en la resistencia de contacto estática. En la figura 2.18 se muestra una gráfica de la medición de la SCR y la CRS.

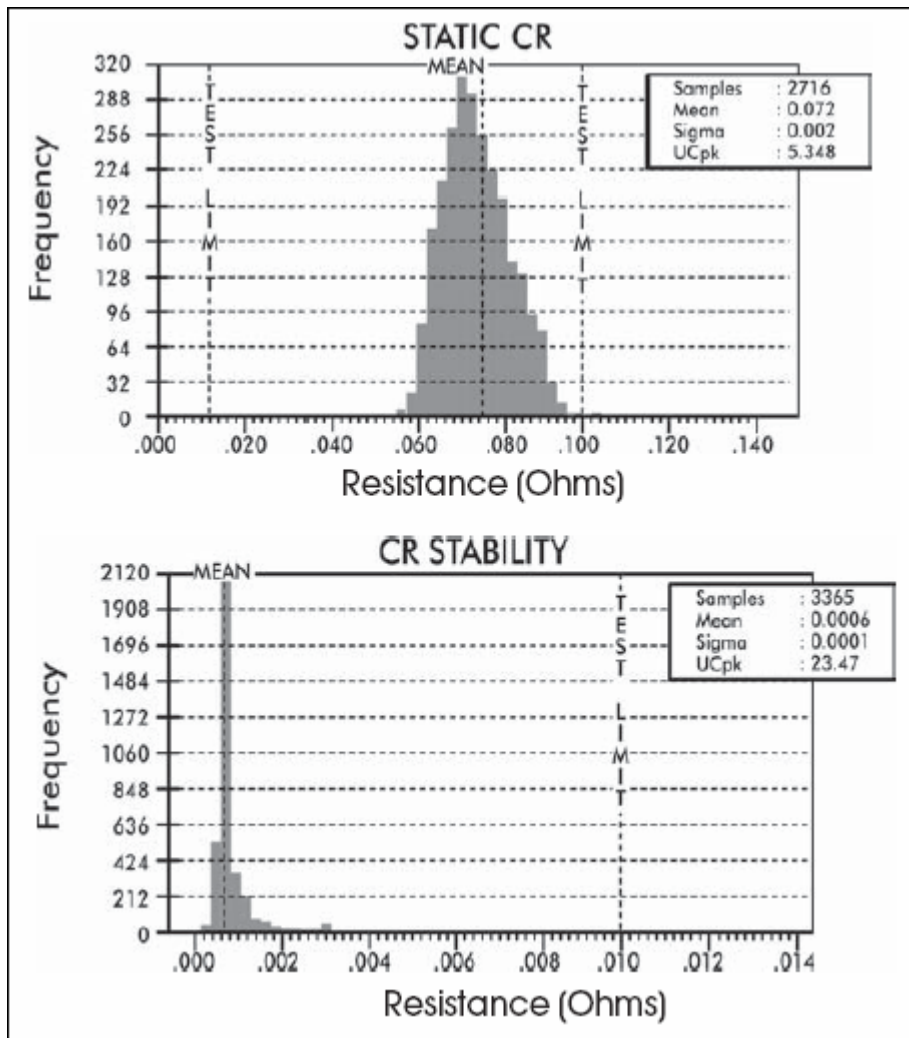


Figura 2.18 Resistencia de contacto estática y su estabilidad.

2.1.13.4 Interacción magnética

Los relés de lámina están sujetos a efectos magnéticos externos que pueden cambiar sus características de funcionamiento. Tales fuentes magnéticas incluyen el campo magnético de la tierra, equivalente a aproximadamente 0.5 Gauss y que generalmente es despreciable, motores eléctricos, transformadores, etc. Una fuente común de un campo magnético externo que actúa sobre un relé, es otro relé que opera en la proximidad del primero.

El potencial de acoplamiento magnético debe tenerse en cuenta cuando se diseñan montajes con relés densamente montados en un circuito impreso o con relés de múltiples canales. Un ejemplo de interacción magnética se muestra en figura 2.19.

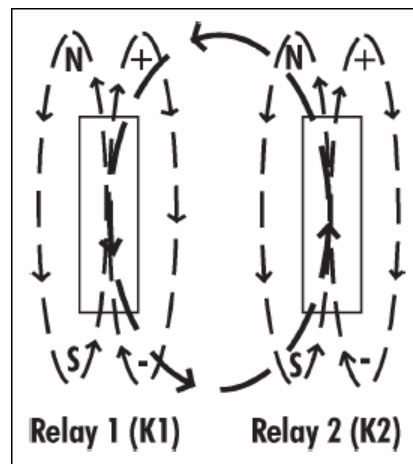


Figura 2.19 Interacción magnética entre relés montados adyacentemente.

Aquí, dos relés K1 y K2 están montados adyacentemente con polaridades de bobinas idénticas. Con K2 “desactivado” K1 requiere de cierto voltaje para operar. Cuando K2 se activa, los campos magnéticos aparecen como en la figura 2.19. Puesto que los campos magnéticos se oponen, el flujo magnético eficaz dentro de K1 se reduce y se requiere de un aumento proporcional en el voltaje de la bobina para compensar y operar el interruptor del relé.

Para relés estrechamente condensados sin escudos magnéticos un aumento en el voltaje de operación del 10% al 20% es típico. Tal vez esto posiblemente lleve a los relés sobre sus límites especificados. El efecto inverso ocurre si se polarizan K1 y K2 en direcciones opuestas. En este caso, el voltaje de operación para K1 se reducirá en un porcentaje similar aunque esta situación raramente es problemática.

Hay varias maneras de reducir la interacción magnética entre los relés:

- a. Usar relés que tengan un escudo magnético interno o externo.
- b. Aplicar un escudo magnético externo al área donde los relés están montados.
- c. Aumentar el espacio entre los centros de los relés, cada vez que se duplica esta distancia, se reduce el efecto de interacción magnética en un factor de aproximadamente cuatro.
- d. Evitar el funcionamiento simultáneo de relés adyacentes.
- e. Proporcionar polaridades de bobinas alternas para relés usados en una matriz.

Al orientarse las polaridades de las bobinas como se muestra en la figura 2.20, se minimiza la interacción magnética entre los relés, haciendo que las bobinas queden arrolladas en la misma dirección. Todos los relés de lámina son fabricados con un equipo automático que garantiza una misma dirección de arrollamiento. Una sección típica de una matriz de relés se muestra en la figura 2.20.

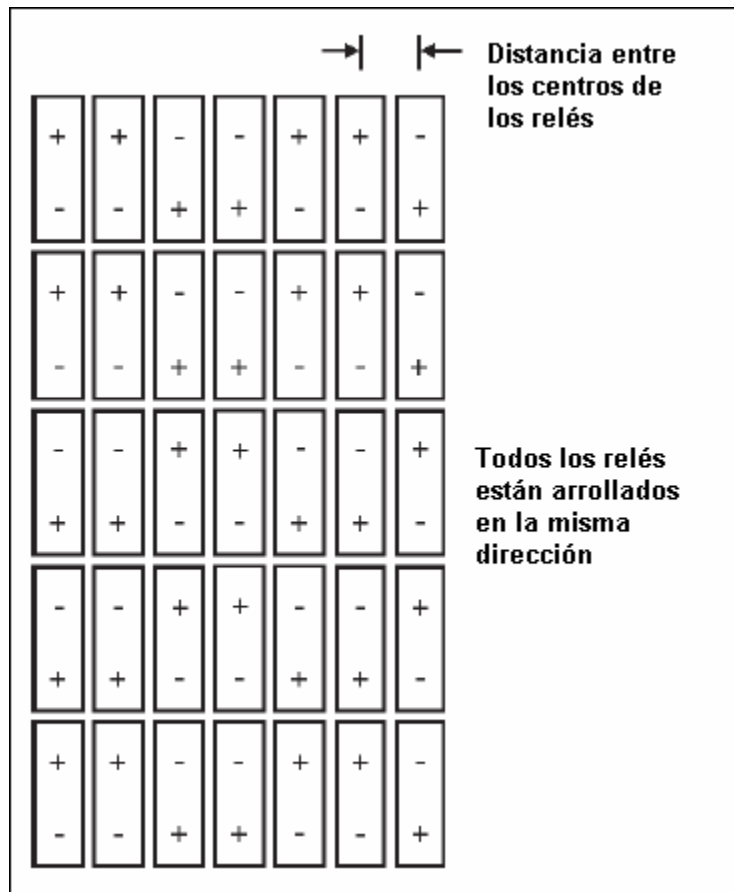


Figura 2.20 Relés en configuración de matriz de canales.

2.1.13.5 Efectos de la temperatura y del voltaje térmico de offset

El alambre de cobre usado para arrollar las bobinas de los relés incrementa su resistencia en 0.4% por cada 1°C que suba la temperatura. Los relés de lámina son dispositivos sensibles a la corriente. Sus niveles de operación y de descarga están basados en la corriente de entrada a la bobina. Si se usa una fuente de voltaje para activar los relés, un aumento en la resistencia causa que menos corriente pueda fluir a través de la bobina. El voltaje se debe aumentar para compensar y mantener el flujo de corriente. Desde una perspectiva de voltaje, el relé se vuelve menos sensible.

Las normas de la industria definen que los relés se deben especificar típicamente a 25°C o temperatura ambiente. Si un relé se usara bajo condiciones ambientales más altas o cerca de fuentes externas de calor se deben tomar medidas compensatorias para los efectos de la temperatura.

Los contactos en los relés de lámina son hechos de varios tipos de aleaciones de níquel y hierro que tienen propiedades eléctricas deseables desde el punto de vista de conducción. En algún punto del circuito eléctrico, dentro del relé o en el circuito impreso, es necesario hacer una transición del níquel-hierro al conductor de cobre o a una aleación de cobre. Esta transición hace que dos metales diferentes se unan y se genere un voltaje que depende de los metales particulares en contacto y de la temperatura de la unión. Este voltaje se llama Voltaje Termoeléctrico o Fuerza Electromotriz Térmica, "Thermal Electromotive Force" (EMF). Desgraciadamente, el níquel, el hierro y el cobre están entre los metales más activos con respecto a la generación de voltaje. Aunque este voltaje es muy pequeño, hay algunas aplicaciones, como voltímetros digitales, donde debe ser considerado y manejado.

Los relés normalmente están envueltos o moldeados en epoxy que es un pobre conductor térmico y una masa térmica grande con respecto a las uniones. Cuando el relé está apagado, es probable que las uniones estén a la misma temperatura. El relé se activa al aplicar corriente a la bobina. Esta corriente produce el campo magnético requerido pero también un subproducto indeseable: calor. La cantidad de calor depende del diseño eléctrico de la bobina y del tiempo en que la bobina permanezca energizada. El efecto de este calor en el voltaje de generación termoeléctrico depende de la simetría del relé desde una perspectiva térmica. La figura 2.21 muestra una gráfica de la EMF térmica para un relé de lámina típico.

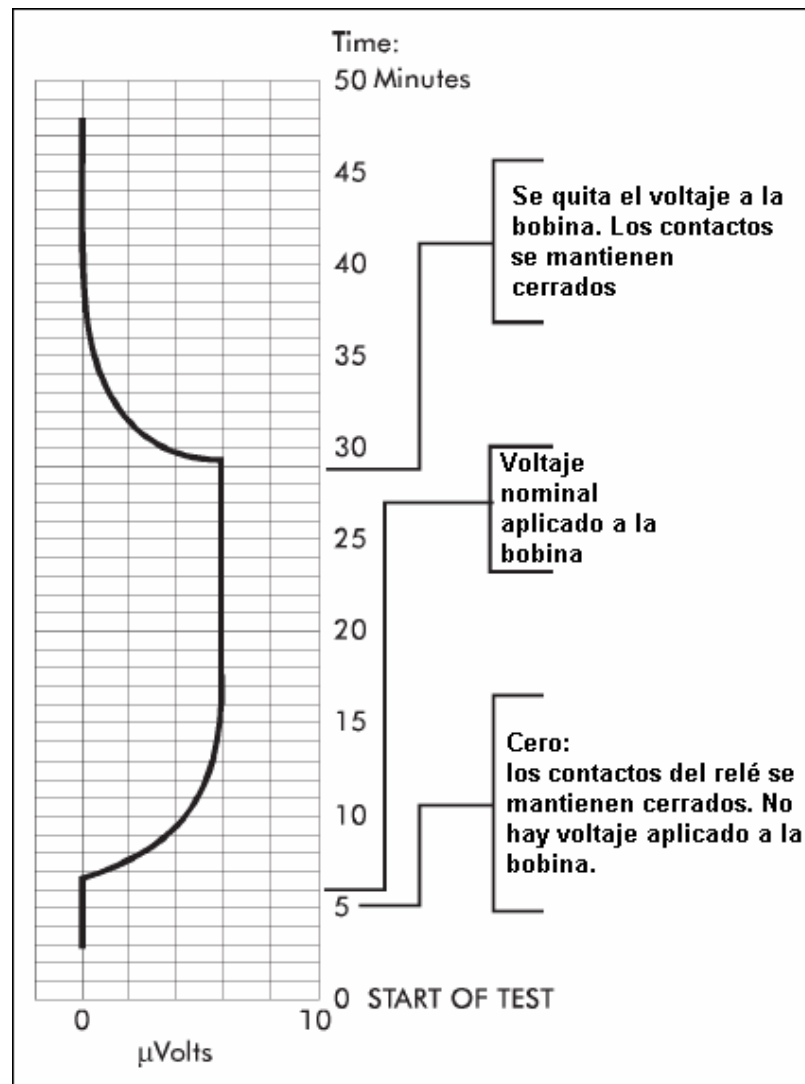


Figura 2.21 Fuerza electromotriz térmica (EMF) en un relé.

2.1.13.6 Medida de los parámetros de alta frecuencia

Los parámetros típicos que cuantifican la actuación en alta frecuencia o RF en los relés de lámina son: pérdidas por inserción, pérdidas por aislamiento y pérdidas de retorno o reflexión. Éstas son cantidades vectoriales relacionadas con la frecuencia que describen la cantidad relativa de potencia RF que entra al relé y que también es transmitida a la salida o que es reflejada de vuelta a la fuente.

Pérdidas por aislamiento

Las pérdidas debidas al aislamiento RF del relé pueden ser determinadas al inyectar una señal de RF de una amplitud y potencia conocida con el interruptor del relé abierto (bobina no activada). Se barre la frecuencia de RF y se traza la cantidad de energía que sale del relé, esto permite que la curva de aislamiento pueda ser dibujada. A frecuencias más bajas, el aislamiento puede ser -40Db o mayor, lo que indica que menos del 0.01% de la energía entrante se escapa a través del relé. Las pérdidas por aislamiento disminuyen a frecuencias más altas debido a las fugas capacitivas (leakage) a través de los contactos del interruptor de láminas del relé.

Pérdidas de retorno o pérdidas por reflexión

Las pérdidas de retorno representan la cantidad de energía que es reflejada de nuevo a la fuente con el relé de lámina cerrado y la salida terminada con una impedancia estándar normalmente de 50Ω . Si el relé fuera terminado a 50Ω en todas las frecuencias, la energía reflejada sería una fracción muy pequeña de la energía incidente desde bajas a altas frecuencias. En la práctica, las pérdidas de retorno aumentan gradualmente, se refleja más energía conforme la frecuencia aumenta. Las pérdidas de retorno se calculan a partir del coeficiente de reflexión (ρ), que es el cociente de la magnitud de energía de la señal que es reflejada por un relé cerrado entre la entrada de energía a una frecuencia especificada.

La caracterización del funcionamiento en RF de un relé de lámina implica inyectar una señal barrida de RF de una frecuencia y potencia conocidas y medir la cantidad de energía de RF transmitida a través, o reflejada desde el dispositivo bajo prueba. Estas medidas se pueden hacer convenientemente con un Analizador de Red de Vectores o “Vector Network Analyzer” (VNA). Estos instrumentos de pruebas abarcan un generador de frecuencia unificado de barrido de RF y un receptor/detector cuantitativo.

En el caso de un relé “Form A” (FORM-A: configuración de contacto que tiene un polo simple-interruptor simple normalmente abierto (Single Pole-Single Throw: SPST n.o.)), el dispositivo se trata como una red con una entrada y un puerto de salida y la cantidad de energía que entra y que es reflejada de cada puerto se registra en función de frecuencia. La caracterización completa de un relé “Form A” abarca cuatro vectores de datos representados de la siguiente manera:

- a. S_{11} : potencia reflejada desde un puerto de entrada.
- b. S_{12} : potencia transmitida a un puerto de entrada desde un puerto de salida.
- c. S_{21} : potencia transmitida a un puerto de salida desde un puerto de entrada.
- d. S_{22} : potencia reflejada desde un puerto de salida.

En la práctica, estas medidas pueden ser simplificadas: los relés “Form A” son dispositivos mecánica y eléctricamente simétricos, por lo que se puede inyectar una señal de RF en cualquier conexión del interruptor con los mismos o al menos muy similares resultados, por lo que solamente S_{11} y S_{21} necesitan ser registrados. Las medidas que dan las pérdidas por inserción, por aislamiento y por retorno, son simplemente S_{21} (interruptor cerrado), S_{21} (interruptor abierto) y S_{11} (interruptor cerrado) respectivamente. Para la representación gráfica, la información de la magnitud y fase en cada frecuencia, pueden ser combinadas simplemente computando la longitud del vector de las componentes de magnitud y fase de la raíz de la suma de sus cuadrados.

Relación de onda estacionaria (ROE)

El ROE es una medida que define el grado de acople entre una línea de transmisión y una carga que hace que parte de la energía que va hacia la carga se refleje al generador a una frecuencia especificada.

Un ROE de 1 indica una terminación perfecta entre la fuente, el relé y la impedancia de carga de la salida y nunca es realizable en la práctica. El ROE se calcula convenientemente de los datos del parámetro S_{11} usando la siguiente transformación:

$$ROE = \frac{(1 + \rho)}{(1 - \rho)} \quad (2.1)$$

donde $\rho = \log_{10} \left(\frac{-R_{dB}}{20} \right)$; R_{Db} = pérdidas por retorno a una frecuencia específica.

Los analizadores de red tratan los datos de la reflexión S_{11} como cantidades con signo negativo de modo que el signo necesita ser cambiado antes de que se aplique esta transformación. ROE a un frecuencia particular puede ser convertida a pérdidas de retorno usando la tabla 2.4:

Tabla 2.4 Tabla de conversión entre pérdidas por retorno y ROE.

Pérdidas de retorno (Db)	ROE
-50	1.01
-40	1.02
-30	1.07
-20	1.22
-10	1.93
-3	5.85

Tiempo de Subida

El tiempo de subida de un relé de lámina es el tiempo requerido para que el nivel de la señal de salida aumente a partir de un 10% al 90% de su valor final cuando la entrada es cambiada precipitadamente por una función escalón. El relé puede ser aproximado a un filtro pasa bajas simple de primer orden. El tiempo de subida es aproximadamente:

$$T_r = RC * \ln(90\% / 10\%) = 2.2RC \quad (2.2)$$

sustituyendo en la ecuación para la frecuencia de -3Db , $f_{-3\text{Db}} = 1/(2\pi RC)$, lleva a la relación:

$$T_r = \frac{0.35}{f_{-3\text{dB}}} \quad (2.3)$$

Así el tiempo de subida del relé se puede estimar simplemente a partir de la curva de pérdidas por inserción S_{21} dividiendo la frecuencia de -3Db en 0.35. La tabla 2.5 muestra la frecuencia de pérdidas por inserción $f_{-3\text{Db}}$ y el tiempo de subida estimado para diferentes modelos de relés para alta frecuencia.

Tabla 2.5 Frecuencias de pérdidas por inserción y tiempos de subida para diferentes tipos de relés.

Tipo de Relé	Forma del pin	$f_{-3\text{Db}}$ (GHz)	Tiempo de Subida (ps)
9002	Through-hole	1.6	220
9202	Gull	2.0	175
9202	J	2.0	175
9290	Gull	1.25	280
9290	J	3.0	117
9402	Gull	1.25	280
9402	J	1.25	280
9802	Gull	4.7	74
9802	J	6.3	56
9802	Axial	7.1	49
9814	Gull	5.0	70
9814	J	5.8	60
9814	Axial	6.3	56
9852 NO	Gull	4.0	88
9852 NO	J	4.0	88
9852 NO	Axial	4.0	88
9852 NC	Gull	3.2	109
9852 NC	J	3.8	92
9852 NC	Axial	3.8	92
B10	Ball Grid	10.4	34
B40	Ball Grid	11.5	30

2.1.13.7 Efecto piel en los relés de lámina

Es bien sabido que a altas frecuencias las señales de RF tienden a viajar más cerca de la superficie de los conductores que a través del cuerpo del material. El efecto piel se exagera en metales con alta permeabilidad magnética, como la aleación níquel-hierro usada para las láminas del interruptor del relé. En un relé de lámina, el mismo metal tiene que llevar la corriente y también tiene que responder a un campo magnético. Hay varias razones posibles de esto:

1. El aumento en la resistencia de CA debido al efecto piel es solamente proporcional a la raíz cuadrada de la frecuencia, mientras que las pérdidas debido al aumento de la reactancia son directamente proporcionales a L e inversamente proporcionales a C y tienden a eliminar el efecto piel en frecuencias más altas.
2. Los materiales de lámina usados en los relés tienen capas superficiales difundidas hechas de metales más conductores que níquel-hierro que tienden a incrementar la conductividad cerca de la superficie.
3. Las superficies externas de los pines están cubiertas con las aleaciones de lata o de soldadura para mejorar la soldabilidad que también ayudan a reducir las pérdidas por el efecto piel.

El efecto piel está tan controlado como puede ser y no es un contribuyente importante a la degradación del funcionamiento en alta frecuencia bajo condiciones prácticas del uso.

2.1.13.8 Presentación de datos de RF de los relés

Los datos demostrados en los gráficos de la figura 2.22, se derivan de las medidas hechas de los parámetros S y se presentan como potencia relativa usando la transformación:

$$dB_f = 20 \log(S_{p_{ij}}), i=1 \text{ o } 2, j=1 \quad (2.4)$$

donde $S_{p_{ij}}$ es la magnitud polar del parámetro S a una frecuencia particular y Db_f es la energía de la señal en decibeles. Las pérdidas por inserción se derivan de los datos de S_{21} con el interruptor de láminas cerrado.

Las pérdidas por el aislamiento se derivan de los datos de S_{21} con el interruptor de láminas abierto. La pérdida de retorno o pérdidas de reflexión, se derivan de los datos de S_{11} con el interruptor de láminas cerrado. Cada punto de referencia se traza como la magnitud polar de los componentes verdaderos e imaginarios de los parámetros S complejos registrados en cada paso de frecuencia.

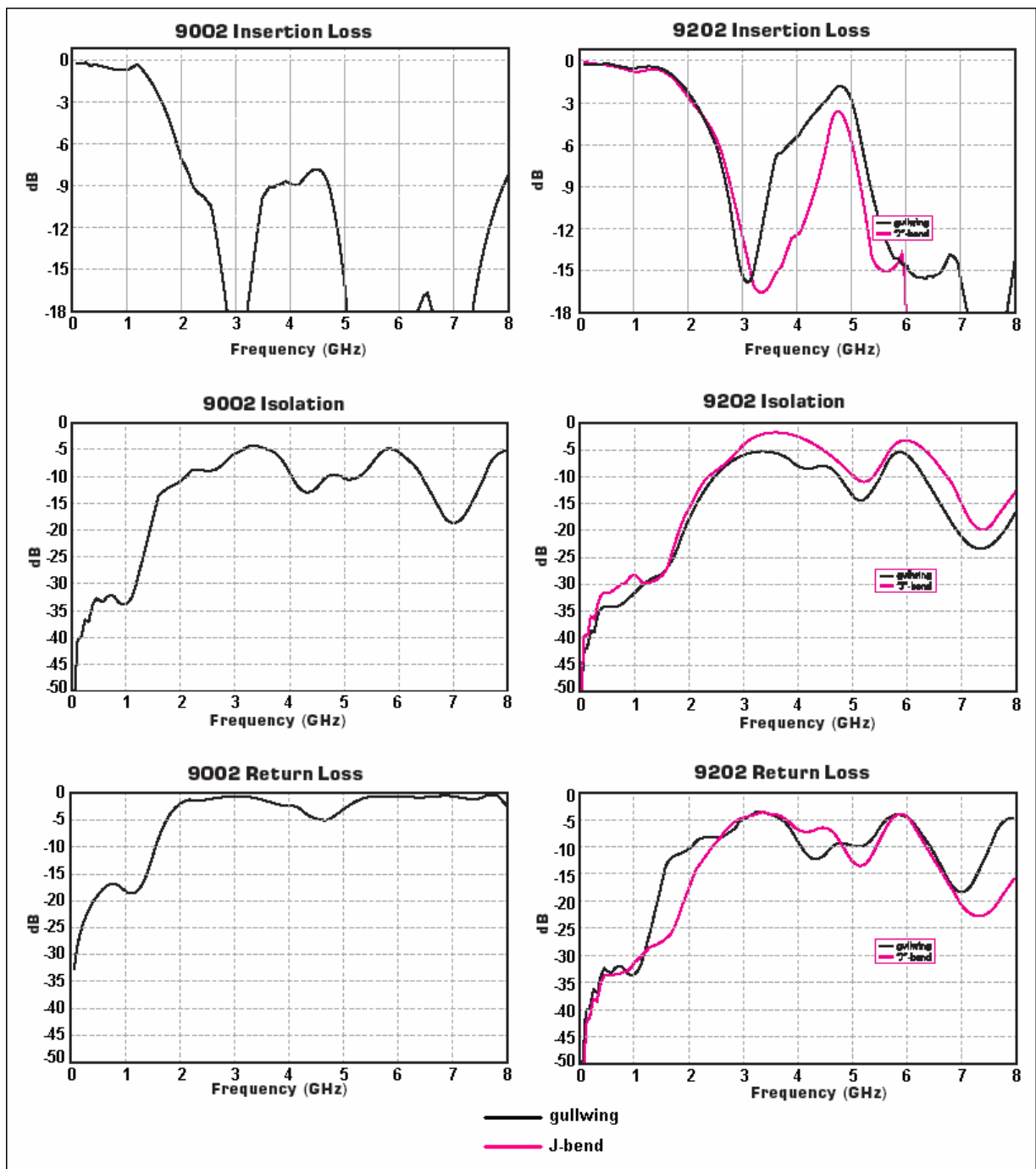


Figura 2.22 Gráficas de parámetros de alta frecuencia de los relés.

2.1.13.9 Pruebas de confiabilidad

Además de la comprobación paramétrica realizada en cada relé, éstos son probados a diferentes valores de corriente y voltaje de carga. Los tamaños de muestra y el número de ciclos de prueba son escogidos para permitir una valoración exacta del MCBF, “Mean Cycle Before Failure” o media de ciclos antes de ocurrir una falla y otras estadísticas de fiabilidad, a menudo involucrando tamaños de muestras diferentes como por ejemplo, 64 o 128 piezas de prueba y varios millones de ciclos durante muchas semanas. Se utiliza el análisis de la distribución de Weibull para predecir el MCBF, la vida esperada antes de que falle el 1% de la muestra de la prueba, la estimación de una falla temprana de la pieza, las características de desgaste y otros datos de confiabilidad pertinentes.

Distribución de Weibull

El número de ciclos a la ocurrencia de una falla para una muestra de relés, es ajustado por técnicas de los menores cuadrados que usan la función de distribución de Weibull de dos parámetros $F(t)$, donde:

$$F(t) = 1 - \exp\left(-\left(\frac{t}{\eta}\right)^\beta\right) \quad (2.5)$$

Aquí $F(t)$ es una función de no confiabilidad, t es el tiempo o ciclos a que ocurra una falla y β son los parámetros de la distribución de Weibull. Esta ecuación puede ser linealizada trazando:

$$\text{en el eje } y : y = \ln\left(\ln\left(\frac{1}{(1 - F(t))}\right)\right) \quad (2.6)$$

$$\text{en el eje } x : x = \ln(t) \quad (2.7)$$

Después de la regresión lineal de y en x , la pendiente de la línea de regresión es β y el punto de intercepción es $\beta \ln(\eta)$.

Dado un conjunto de ciclos a que ocurra una falla para una muestra particular de relés, los valores de $F(t)$ se calculan con la aproximación de Benard para posiciones medias:

$$F(t) = \frac{(j - 0.3)}{(N + 0.4)} \quad (2.8)$$

donde j es el número de la posición donde ocurrió la falla y N es el número total de fallas. Se deben tomar precauciones especiales para tratar de no tomar en cuenta datos de partes que pasaron la prueba sin fallas.

El MCBF del producto y sus límites de confiabilidad se calculan entonces de los parámetros ajustados de Weibull η y β . El parámetro de pendiente de Weibull β es particularmente útil ya que su magnitud se relaciona con las características de desgaste del producto que es probado. Un valor de $\beta < 1$ indica “mortalidad infantil” o fallas en poco tiempo de uso que pueden potencialmente ser reducidas mejorando los procesos de fabricación. Valores de $\beta > 1$ son más deseables ya que indican un mecanismo normal de desgaste después de un tiempo de funcionamiento confiable.

El MCBF puede expresarse también como una proporción de fallas, uno simplemente es el recíproco del otro. Así, un interruptor con un MCBF de 250 millones de ciclos tiene una media proporcional de fracaso de 4.0×10^{-9} por ciclo. Esto necesariamente no infiere que una parte tenga una proporción de fracaso constante a lo largo de su vida; por ejemplo, una pieza que muestra características de desgaste, beta de Weibull grande, mostrará una proporción de fracaso creciente cuando se acerca al final de su vida de servicio.

2.1.13.10 ¿Qué es una falla?

Los relés de lámina eventualmente fallan en una de tres maneras:

- a. No abren los contactos cuando deberían (“sticking”).
- b. No cierran los contactos cuando deberían (“missing”).
- c. Su resistencia de contacto estático tiende gradualmente hacia un nivel inaceptable.

A cargas livianas, las fallas no pueden ocurrir hasta después de varios millones de ciclos de cierre. Los dos primeros mecanismos enumerados pueden subdividirse en fallas “suaves” y “severas”. Una falla suave ocurre cuando un interruptor no se activa inmediatamente o se pega unos milisegundos después de la activación o desactivación de la bobina, pero se encuentra que se ha recuperado del problema cuando se verifica de nuevo un corto tiempo después. Si la recuperación de la falla suave inicial no ha ocurrido cuando el segundo chequeo se hace, la falla es clasificada como permanente o “severa”. Como una falla suave puede ser problemática en aplicaciones críticas como en sistemas ATE, las fallas se especifican para la estimación de la “vida media útil” a la primera falla suave debida a “sticking”, “missing” o a un valor de resistencia de contacto excesiva. Esto es deliberadamente un criterio conservador.

En las especificaciones de los relés, el término “Expected life” o “Vida esperada” es sinónimo del MCBF. Puesto que los límites de confiabilidad que se asociaron con el MCBF son normalmente bastante amplios, las estimaciones de vida se redondean a un número apropiado de cifras significativas para dar una exactitud relevante implícita. Sólo se dan datos de confiabilidad de relés para cargas resistivas de 1V, 10Ma o 1V, 1Ma. Los datos de la vida media del interruptor son dados a diferentes cargas dependiendo de la aplicación.

2.1.13.11 Proceso de montaje y otras consideraciones

Soldadura

Relés de pines por agujero (through-hole pin relays)

La soldadura de estaño es típicamente el método para montar relés a una tarjeta o circuito impreso. Esto puede ser hecho a mano o mediante un proceso de soldadura conocido como de ola (“wave”). Se recomienda una temperatura máxima de soldadura, medida en los pines del relé, de 270°C durante 10 segundos. Temperatura y tiempo en exceso más allá de los niveles recomendados pueden producir daños en los relés.

Limpieza después de la soldadura

Se debe realizar la limpieza de una tarjeta o circuito impreso hecho con componentes de montaje superficial o componentes de montaje por pines, para remover el líquido para soldar o “flux” y otros residuos de sustancias que se usaron durante el proceso de soldadura de los componentes. Si estos residuos se dejan en la superficie de la tarjeta o en los pines y cojines (“pads”) de los componentes, se pueden afectar las características de funcionamiento y también la vida útil de la tarjeta.

El resultado de esto es la reducción de la resistencia de aislamiento debido a las propiedades conductivas del “flux”. Además algunos líquidos para soldar tienen características corrosivas que podrían interactuar con superficies metalizadas de la tarjeta del circuito y con los componentes.

Los interruptores usados en los relés tienen cápsulas de vidrio herméticamente sellado para proteger los contactos de la lámina. Sin embargo, los relés no son componentes totalmente herméticos. Se deben tomar precauciones durante el proceso de limpieza para no exponer o sobre exponer los relés a condiciones que permitirían que la humedad ingrese en el paquete.

Retiro de los Relés

Si se utiliza para remover la soldadura una pistola de vacío, una pistola de aire caliente o una placa caliente, la temperatura máxima y el tiempo de aplicación recomendados no pueden ser excedidos. La temperatura y el tiempo en exceso pueden dar lugar a daños internos en el relé.

Toda la soldadura del pin se debe quitar en estado líquido antes de que el relé se remueva del circuito impreso. No hacerlo de esa manera puede dar lugar a tensión en el relé y a daños internos potenciales. No se deben cortar los pines del relé para removerlo. Los pines se requieren para el análisis de fallas y el normal funcionamiento. También se pueden causar daños internos si los pines son cortados.

2.1.14 Instrumentación Virtual

El concepto de instrumentación virtual nace a partir del uso de la computadora personal (PC) como “instrumento” de medición de señales como: temperatura, presión, caudal, etc. Es decir, la computadora personal comienza a ser utilizada para realizar mediciones de fenómenos físicos representados en señales de corriente y/o voltaje.

Sin embargo, el concepto de “instrumentación virtual” va más allá de la simple medición de corrientes o voltajes, sino que también involucra el procesamiento, análisis, almacenamiento, distribución y despliegue de los datos e información relacionados con la medición de una o varias señales específicas. Es decir, el instrumento virtual no se conforma con la adquisición de la señal, sino que también involucra la interfaz hombre-máquina, las funciones de análisis y procesamiento de señales, las rutinas de almacenamiento de datos y comunicación con otros equipos.

El término “virtual” nace precisamente a partir del hecho de que cuando se utiliza la PC como instrumento, es el usuario mismo quien a través del software, define su funcionalidad y apariencia, por eso se dice que se “virtualiza” el instrumento, ya que su funcionalidad puede ser definida una y otra vez por el usuario y no por el fabricante.

El instrumento virtual es definido entonces como una capa de software y hardware que se le agrega a una computadora personal de tal forma que permite a los usuarios interactuar con la computadora como si estuviesen utilizando su propio instrumento electrónico hecho a la medida.

2.1.15 Elementos de un instrumento virtual

Para construir un instrumento virtual sólo se requieren de tres elementos clave en la conformación de un instrumento virtual: una computadora personal, una tarjeta de adquisición de datos con acondicionamiento de señales, si es necesario; y el software apropiado. El acondicionamiento de señales es opcional porque según las señales y/o aplicaciones, se puede o no requerir amplificación, atenuación, filtraje, aislamiento, etc., de cada señal. Si la señal está en el rango de los $\pm 5\text{VDC}$ y no se requiere de aislamiento o filtraje y la misma puede ser conectada directamente a la tarjeta de adquisición de datos.

En el instrumento virtual, el software es la clave del sistema, a diferencia del instrumento tradicional, donde la clave es el hardware. El software que el usuario escoge debe ser versátil para adaptarse a diversas arquitecturas de computadores, al desarrollo de actividades en diferentes plataformas, a diversos instrumentos y dispositivos de adquisición de datos. Es allí donde radica uno de los principales beneficios del instrumento virtual, su flexibilidad.

Existe una tarjeta de adquisición de datos para casi cualquier bus o canal de comunicación de computadoras: ISA, PCI, USB, serial RS-232/485, paralelo EPP, PCMCIA, CompactPCI, PCI; y existe un “driver” o programa manejador para casi cualquier sistema operativo: Windows 3.1/95/98/2000/NT/ME/XP, DOS, Unix, MAC OS, etc.

El bajo costo de mantenimiento, la reutilización, la personalización de cada instrumento, la rápida incorporación de nuevas tecnologías, el bajo costo por función, el bajo costo por canal, entre otros, también son algunos de los beneficios que ofrece la instrumentación virtual.

La tabla 2.6 muestra algunas de las principales diferencias entre un instrumento convencional o tradicional y un instrumento virtual.

Tabla 2.6 Instrumentos tradicionales vs. Instrumentos virtuales.

Instrumento Tradicional	Instrumento Virtual
• Definido por el fabricante.	• Definido por el usuario.
• Funcionalidad específica, con conectividad limitada.	• Funcionalidad ilimitada, orientado a aplicaciones, conectividad amplia.
• Hardware es la clave.	• Software es la clave.
• Alto costo/función.	• Bajo costo/función, variedad de funciones, reutilizable.
• Arquitectura “cerrada”.	• Arquitectura “abierta”.
• Lenta incorporación de nuevas tecnología.	• Rápida incorporación de nuevas tecnologías, gracias a la plataforma PC.
• Bajas economías de escala, alto costo de mantenimiento.	• Altas economías de escala, bajos costos de mantenimiento.

La instrumentación virtual también puede ser implementada en equipos móviles (lap tops), equipos distribuidos en campo (RS-485), equipos a distancia (conectados vía radio, Internet, redes inalámbricas, etc.) o equipos industriales.

Un instrumento virtual puede realizar las tres funciones básicas de un instrumento convencional: adquisición, análisis y presentación de datos. Sin embargo, el instrumento virtual tolera personalizar el instrumento y agregarle mucha más funcionalidad sin incurrir en costos adicionales. Mediante el software que lo acompaña, el nivel de adaptabilidad y personalización del instrumento virtual es casi ilimitado.

2.1.16 Estrategia básica para diseños de Instrumentación Virtual

A la hora de diseñar un sistema basado en el uso de instrumentos virtuales se deben tomar en cuenta algunos factores de importancia:

1. **Identificar los tipos de señales de entrada y salida:** cuando se usa una tarjeta de adquisición de datos se deben identificar los tipos de sensores y señales de entrada y salida con los que se trabajará. Entre los tipos de entradas y salidas de un sistema de adquisición de datos, usualmente se consideran las siguientes:
 - a. Entradas analógicas: temperatura, presión, voltaje, corriente, señales acústicas y vibración.
 - b. Salidas Analógicas: voltaje, corriente.
 - c. Entradas y salidas digitales: entradas y salidas compatibles TTL, comunicación paralela, reguladores de control.
 - d. Entradas y salidas cronometradas: cronómetros y eventos, entradas y salidas de frecuencia.
2. **Escoger un método de acondicionamiento de señal:** muchos tipos de señales, provenientes de diversos sensores, deben acondicionarse antes de ser conectados a la tarjeta de adquisición de datos. Se tiene que hacer una buena elección de transductores y convertidores que se ajusten a los requerimientos del proceso y cuyo costo no resulte muy elevado para lograr un acople entre los elementos que integran el lazo de control.
3. **Selección de la tarjeta de adquisición:** escoger una tarjeta de adquisición adecuada de acuerdo a los criterios de selección.
4. **Selección de los cables de conexión:** escoger el cableado adecuado para la conexión entre la tarjeta y el computador.
5. **Selección del software:** seleccionar el método de programación adecuado.

2.1.17 Software de adquisición de datos

El software de adquisición de datos debe de ser capaz de comunicarse con el sistema, controlarlo y a la vez guardar las muestras tomadas desde el sistema de medición o del sistema de acondicionamiento de señal.

La elección del software de adquisición se debe hacer de acuerdo a las necesidades y preferencias del usuario. Muchos factores afectan la elección del software incluyendo aplicaciones, requerimientos, el hardware del computador, sistema operativo y el hardware de instrumentación.

Los lenguajes de programación permiten definir las órdenes y por lo tanto el comportamiento del sistema de adquisición de datos. Cada lenguaje tiene sus ventajas e inconvenientes y es necesario saber escoger uno u otro en función de la aplicación a realizar.

No todos los sistemas de adquisición de datos necesitan los mismos sistemas de software ya que esto dependerá de las velocidades de adquisición necesarias, de la interacción que necesita realizar el usuario con el sistema y del número de muestras por adquirir, entre otros factores.

2.2 Circuitos analógicos programables

Los circuitos analógicos programables se denominan FPAA (Field Programmable Analog Array). Estos circuitos son el equivalente analógico de los circuitos digitales FPGA (Field Programmable Gate Array). Un circuito analógico programable es un circuito que puede ser configurado para implementar una variedad de funciones analógicas. El circuito consta de un arreglo de bloques analógicos configurables (Configurable Analog Block: CAB), una red de interconexión programable y un registro para programar los bits de configuración. Todos los dispositivos FPAA no disponen de la misma arquitectura, lo que implica que están orientados hacia aplicaciones diferentes. Esta aproximación, junto con las herramientas de software, permiten que el usuario realice el diseño e implementación de una gran variedad de funciones analógicas diferentes de forma sencilla y en un proceso bastante guiado. En la figura 2.23 se muestra el diagrama de bloques para un circuito FPAA.

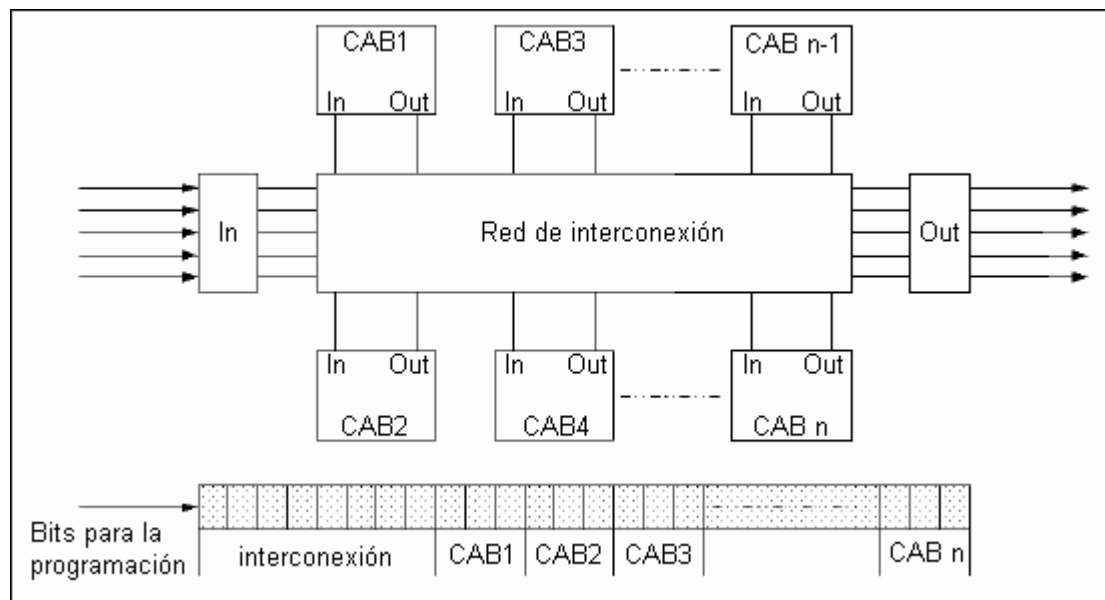


Figura 2.23 Diagrama de bloques de un FPAA.

De acuerdo a las características impuestas por el fabricante del FPAA, la red de interconexión proporciona la ruta entre los bloques CAB o entre los bloques de entrada y salida (I/O). El registro con las cadenas de bits almacena la información para configurar los bloques CAB.

2.2.1 FPAAs comerciales

Actualmente, tres compañías fabricantes de semiconductores producen circuitos FPAAs. En la tabla 2.7 se muestran los fabricantes y tipos de FPAAs comerciales.

Tabla 2.7 FPAAs comerciales.

Fabricante	Modelo	Tecnología	Ancho de banda
Lattice	IspPAC10	UltraMOS tiempo continuo	550 kHz (G=1)
	IspPAC20		330 kHz (G=100)
	IspPAC30		1.5 MHz
	IspPAC80		500 kHz
	IspPAC81		75kHz
	IspPAC POWR1208		---
Zetex	TRAC20	Bipolar tiempo continuo	4MHz
	TRAC20LH		12MHz
Anadigm	AN10E40	Switched capacitor	5MHz
	AN120E04		2MHz
	AN220E04		

2.2.1.1 Circuitos FPAAs de Lattice

El elemento funcional activo básico de los circuitos FPAAs de Lattice es el PACell (Programmable Analog Cell) que, dependiendo de la arquitectura específica del circuito IspPAC, puede ser un amplificador de instrumentación, un amplificador-sumador u otra etapa activa elemental.

En todos los circuitos IspPAC, las celdas programables PACells se combinan cuidadosamente para formar macroceldas analógicas o PACblocks. En este caso no se requiere de ningún componente externo, lo cual flexibiliza la implementación de funciones analógicas básicas como: filtrado con precisión, suma o diferencia, ganancia o atenuación y conversión.

En la figura 2.24 se muestra el diagrama de bloques básico de un PACblock.

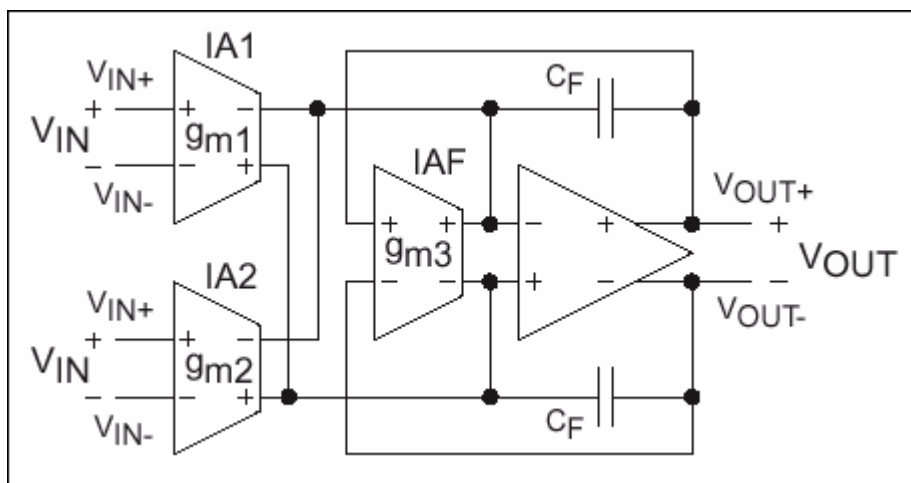


Figura 2.24 Diagrama de bloques de un PACblock.

Los circuitos IspPAC funcionan con una sola fuente de alimentación de +5V y ofrecen una arquitectura que es completamente diferencial desde la entrada hasta la salida, esto duplica la eficiencia del rango dinámico versus I/O “single-ended”, (voltaje de entrada). También estos dispositivos tienen un funcionamiento mejorado con respecto a parámetros tales como: CMR (Common-Mode Rejection), PSR (Power-Supply Rejection), y THD (Total Harmonic Distortion).

La metodología de diseño de programación en el sistema (In-System Programmable: ISP) de Lattice permite simplificar el proceso de diseño y acelerar la implementación del circuito analógico.

En este caso, la herramienta de software PAC-Designer suministra al usuario una ventana con una interfaz gráfica para especificar fácilmente el diseño usando librerías y macros generadores de circuitos. La tabla 2.8 presenta los diferentes circuitos de la familia IspPAC y la respectiva área de aplicación de cada uno.

Tabla 2.8 Circuitos FPAAs de la familia IspPAC.

Circuito	Función	Encapsulado
IspPAC-POWR1208	Control y monitoreo de fuentes de potencia	44-TQFP
IspPAC-POWR604	Control y monitoreo de fuentes de potencia	44-TQFP
IspPAC10	Acondicionamiento de señal	28-SOIC 28-PDIP
IspPAC20	Lazo de control y monitoreo	44-PLCC 44-TQFP
IspPAC30	Versatilidad analógica front-end	24-SOIC 28-PDIP
IspPAC80	Ultra-flexible, tiempo continuo, filtro paso bajo de 5 ^{to} orden con frecuencia de corte programable en el rango de 50kHz – 750kHz.	16-SOIC 16-PDIP
IspPAC81	Ultra-flexible, tiempo continuo, filtro paso bajo de 5 ^{to} orden con frecuencia de corte programable en el rango de 10kHz – 75kHz.	16-SOIC 16-PDIP

2.2.1.2 Circuitos FPADs de Zetex

Los circuitos FPADs (Field Programmable Analog Device) de Zetex son el TRAC020 y el TRAC020LH, versión del TRAC020 para baja potencia. En la figura 2.25 se muestra el diagrama de bloques básico del TRAC020.

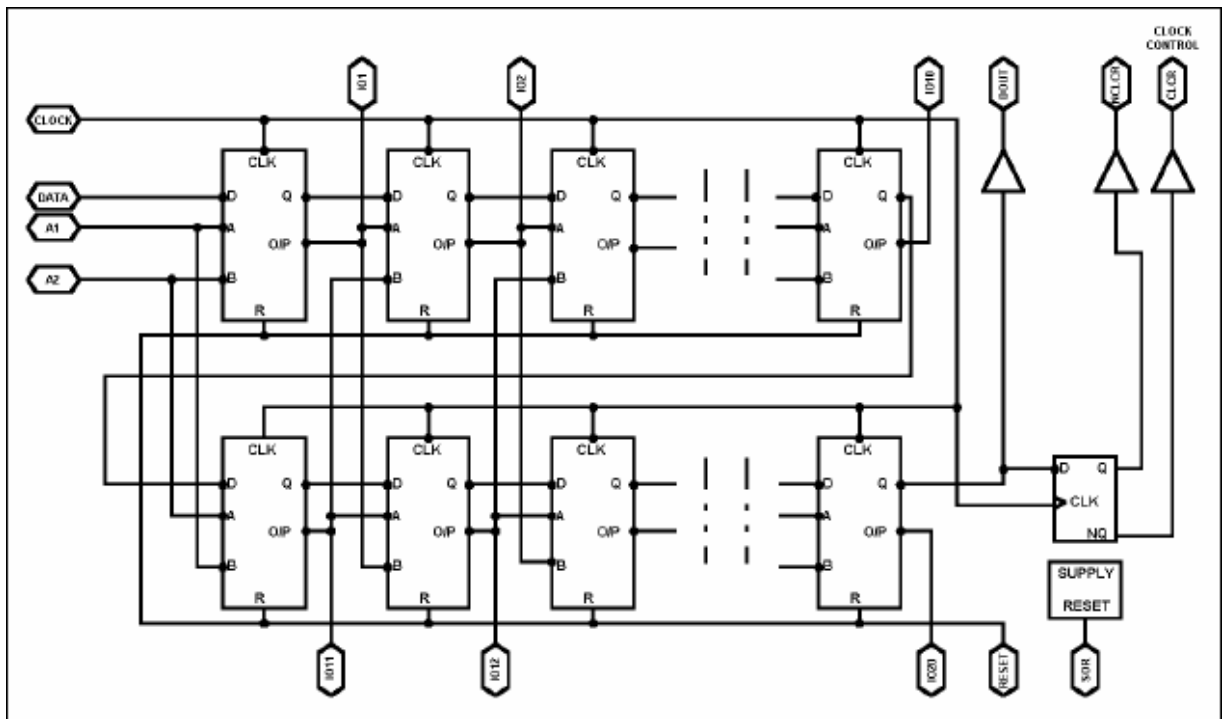


Figura 2.25 Diagrama esquemático del TRAC020.

El circuito TRAC se basa en una única celda analógica configurable, la cual es flexible a la programación para llevar a cabo diferentes funciones tales como: adición, negación, logaritmo, antilogaritmo, amplificación, diferenciación, integración, rectificación y seguidor de voltaje. Estas funciones son combinadas para implementar un sistema de procesamiento de señal o acondicionamiento de señal. Ellas también facilitan el uso de las técnicas estructuradas de diseño matemático. En este caso, no es necesario entender muy bien la estructura de las funciones analógicas, sólo es necesario entender su función a nivel de sistema. Las funciones básicas pueden ser configuradas en cada una de las veinte celdas interconectables entre sí para facilitar el diseño y configuración de cualquier circuito analógico en el chip; es decir, la configuración es realizada digitalmente mediante un registro de desplazamiento, mientras la señal permanece en el dominio analógico todo el tiempo, por lo tanto se evitan los errores de muestreo y retardos de procesamiento hallados en soluciones equivalentes con DSP (Digital Signal Processing).

2.2.1.3 Circuitos FPAA de Anadigm

El FPAA AN10E40 de Anadigm, es un dispositivo adecuado para el diseño e implementación de diferentes circuitos analógicos basados en usar la técnica de diseño SC (switched-capacitor).

Este circuito dispone de macros llamados “Ipmodules”, los cuales implementan las funciones de amplificación, suma, integración, diferenciación, comparación y rectificación, fuentes de DC (voltajes de referencia), filtros, osciladores senoidales y circuitos S/H (Sample and Hold) y T/H (Track and Hold), es decir, puede ser usado en diversas aplicaciones tales como: filtrado de señales, implementación de circuitos de control, generadores de señal, etc. El chip se divide en 20 bloques analógicos configurables (Configurable Analog Block: CAB), cada uno con un amplificador operacional, cinco bancos de capacitores e interruptores como se ilustra en la figura 2.26.

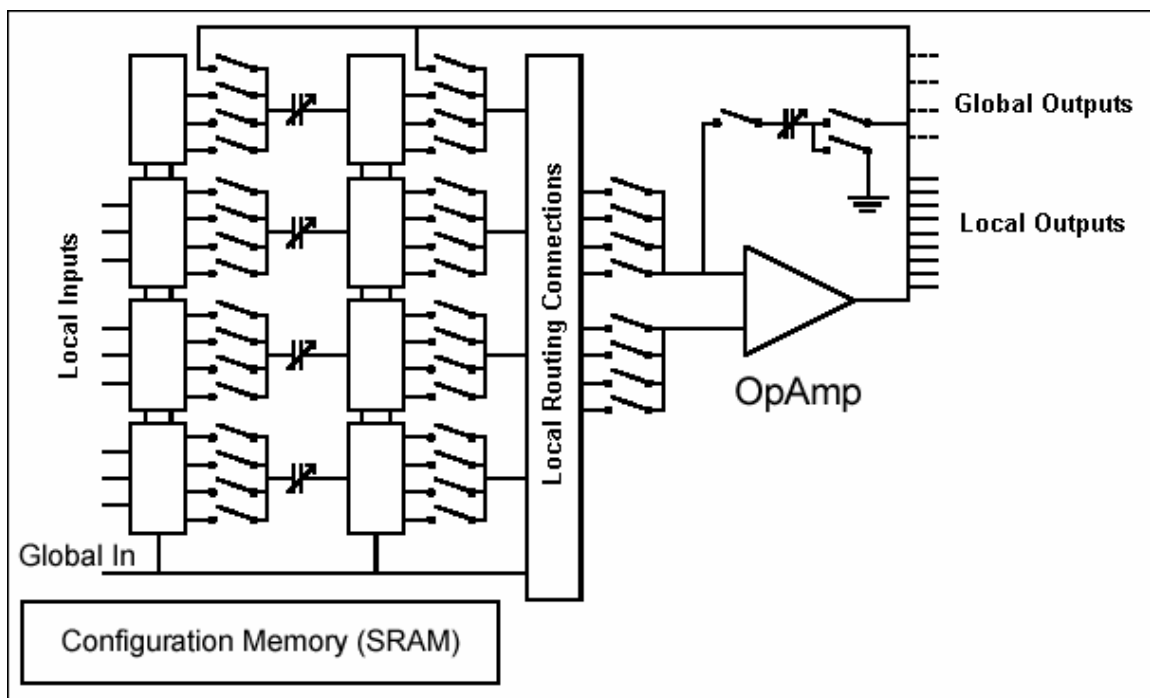


Figura 2.26 Diagrama de bloques básico de un CAB.

En el lado izquierdo de los bancos de capacitores existen diversas etapas de entrada, a las cuales llegan las entradas “Local inputs”, y sus salidas llegan a los bloques de interruptores. En el lado derecho del op-amp están las salidas del CAB. La información para las interconexiones y el comportamiento de los CABs es almacenada en el bloque SRAM, el cual es cargado durante la configuración. El proceso de configuración típicamente ocurre al energizar el circuito, pero puede ser reiniciado en cualquier momento. La habilidad para reconfigurar el bloque SRAM en cualquier momento le permite al usuario gran flexibilidad para diseñar un sistema.

El AN10E40 está organizado en una matriz de bloques CABs de 4x5, una red interconexión para el reloj, interruptores y recursos para interconexión local y global. Cada bloque del AN10E40 es programable, lo cual permite una gran flexibilidad para diferentes circuitos para procesamiento analógico. Un diagrama de un AN10E40 se muestra en la figura 2.27.

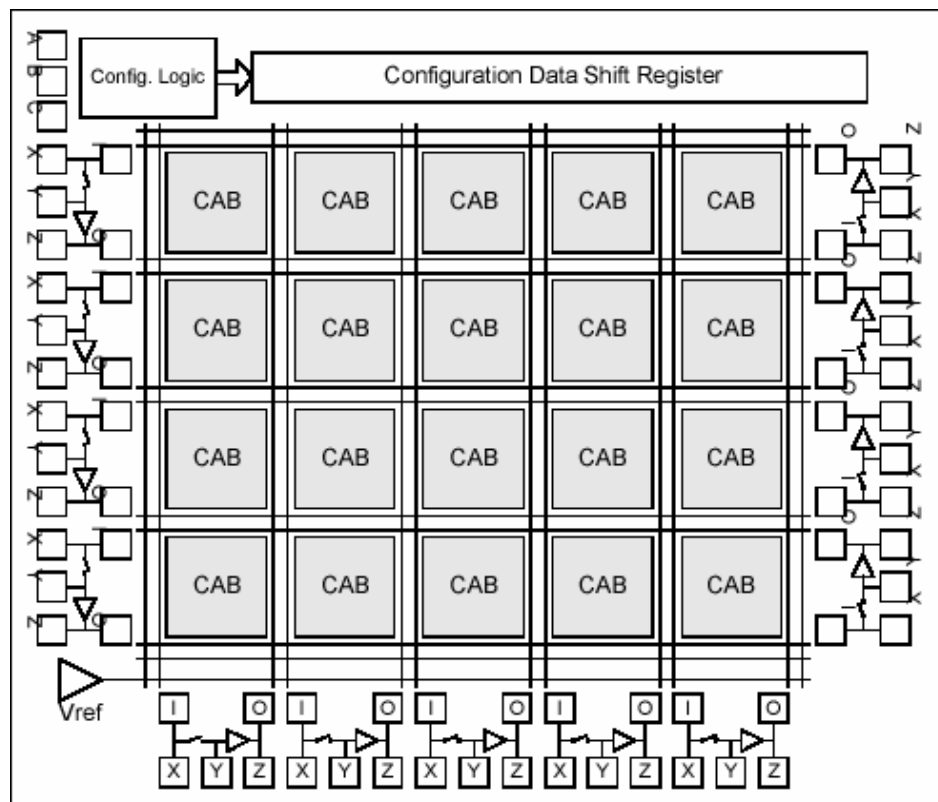


Figura 2.27 Diagrama de bloques de la matriz del AN10E40.

Debido a que el AN10E40 está basado en circuitos switched-capacitor, sus señales de salida no están libres de la presencia de ruido, entonces la flexibilidad de las celdas I/O es importante cuando se considera la implementación de filtros “anti-aliasing”. Adicionalmente, debido a la naturaleza misma del sistema de datos muestreados (Sampled Data System), el cuidado que se debe tener es limitar el ancho de banda de la señal de entrada para evitar aliasing.

2.3 Requerimientos de la empresa

El desarrollo de las pruebas para las tarjetas debe cubrir los siguientes requerimientos:

1. **Configuración del probador:** configuración física del probador y el montaje de la tarjeta en el probador.
2. **Prueba funcional de los relés:** las pruebas deben ser funcionales y no paramétricas, ya que el diseño debe ser fácil de implementar.
3. **Selección del tipo de prueba:** se selecciona en la interfase de usuario el tipo de prueba a realizar. Se colocan las condiciones iniciales de la prueba como la frecuencia a la que se realizará la prueba. Las diferentes pruebas pueden ser elegidas mediante la pulsación de una sola tecla.
4. **Ejecución de la prueba:** consiste en empezar la prueba escogida y ésta es automáticamente controlada por el hardware y software del probador.
5. **Verificación de resultados:** después de la ejecución de una determinada prueba, se procede a evaluar si los resultados obtenidos son correctos conforme a la selección de la prueba. La verificación corre a cuenta del técnico que repara la tarjeta y comprende entre otros, la medición de la impedancia de los relés para asegurarse del estado del relé y el reemplazo de los relés defectuosos por relés nuevos.

6. **Validación de resultados:** la validación sería una nueva serie de pruebas para confirmar el estado de todos los relés. Una vez que la prueba ha sido exitosa, se valida que la tarjeta cumple con las especificaciones dadas por el fabricante de los relés.
7. **Las pruebas deben ser integrales:** mediante la selección de la prueba se llevarán a cabo todos los comandos y procesos involucrados en ella hasta su terminación, sin tener que detener la simulación para modificar algún parámetro del proceso.

2.3.1 Requerimientos de software

1. El programa debe tener una interfase gráfica de fácil interpretación para el técnico.
2. El programa debe presentar un diagrama con la distribución real de los relés en la tarjeta.
3. El programa debe hacer una prueba funcional de la totalidad de los relés.
4. El programa debe indicar cuáles relés están en perfectas condiciones y cuáles están defectuosos, así el técnico encargado de reparar la tarjeta sabrá de antemano cuáles relés se deben cambiar.
5. La prueba funcional debe realizarse a diferentes frecuencias seleccionadas por el usuario.
6. El programa debe hacer una prueba funcional a un relé seleccionado específicamente y a una frecuencia también seleccionada por el técnico.
7. El programa debe crear un archivo con los resultados de las pruebas a los relés.

2.3.2 Requerimientos de hardware

1. El probador debe mantener en posición vertical a la tarjeta para que el técnico pueda tener acceso a los relés en cualquier momento y pueda hacer mediciones con un multímetro o con un osciloscopio.
2. El probador debe tener una base o estructura en la que se puedan colocar las tarjetas entre dos conectores, uno superior y otro inferior, los cuales actuarían como ruta de entrada y salida para los datos y las señales de las rutinas de prueba.
3. El probador debe tener un circuito con una lógica de tratamiento y enrutamiento de las señales hacia y desde la tarjeta.
4. En el circuito del probador se deben ubicar los conectores necesarios para la tarjeta de adquisición de datos y los conectores que fijarían la tarjeta.
5. El probador debe tener un medio de orientar o direccionar las 144 señales analógicas conmutadas de la tarjeta hacia una etapa de conversión analógica-digital.
6. Conversión analógica-digital con una resolución de 16 bits.

2.4 Solución desarrollada

La escogencia de la mejor opción para diseñar y construir el probador, se basó en la cantidad y el tipo de información que se obtuvo del proceso de atención y reparación de las tarjetas, los diferentes componentes de la tarjeta, equipo de instrumentación, plataformas y lenguajes de programación y otros aspectos relacionados con las tarjetas AD656.

La solución se desarrolló como una plataforma de pruebas de conector o “Edge Connector Fixture”, donde se coloque la tarjeta y por medio de un programa de pruebas con una interfase gráfica, el técnico pueda realizar las pruebas a la totalidad de los relés en la tarjeta.

Esta plataforma de pruebas o sistema de adquisición de datos está basada en una computadora personal y en una tarjeta de adquisición de datos. Con un sistema de adquisición se puede usar el computador para capturar, monitorear, mostrar y analizar los datos producidos en un proceso. La figura 2.28 muestra un diagrama general de cómo quedaría el sistema probador de las tarjetas AD656.

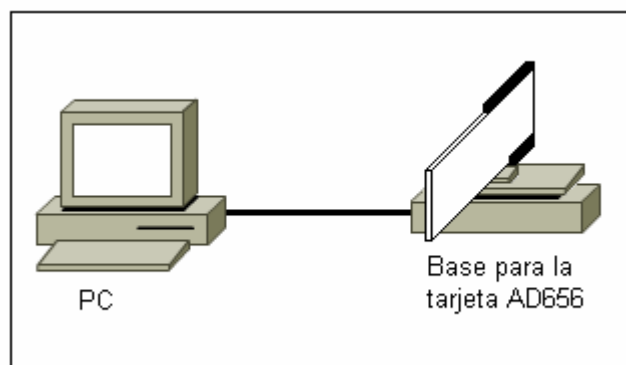


Figura 2.28 Diagrama del probador de las tarjetas AD656.

El probador basa su funcionamiento en la simulación del funcionamiento normal de la tarjeta AD656 al representar el comportamiento de la tarjeta ante diferentes condiciones de operación y obtener así, información que permita llegar a la reparación óptima de la tarjeta. Con la simulación de las condiciones normales de operación se deben generar las señales lógicas y analógicas con base en modelos matemáticos del funcionamiento de la tarjeta y que se ejecutan en tiempo real.

Debido a esto se hace posible verificar y validar que los componentes de la tarjeta cumplen con sus especificaciones de funcionamiento, además de que permiten reducir al mínimo los problemas que pueden presentarse en el campo y el tiempo de puesta en servicio.

La prueba más importante que tendría que realizar el probador sería confirmar el estado eléctrico de los relés cuando se realiza la conmutación y que no se den pérdidas en la señal. Esto se tendría que realizar antes de que las tarjetas sean puestas en el “Test Head” del sistema A575 para la fase de pruebas con los “checkers”. En la figura 2.29 se muestra un diagrama de bloques general de los componentes del probador y sus respectivas conexiones.

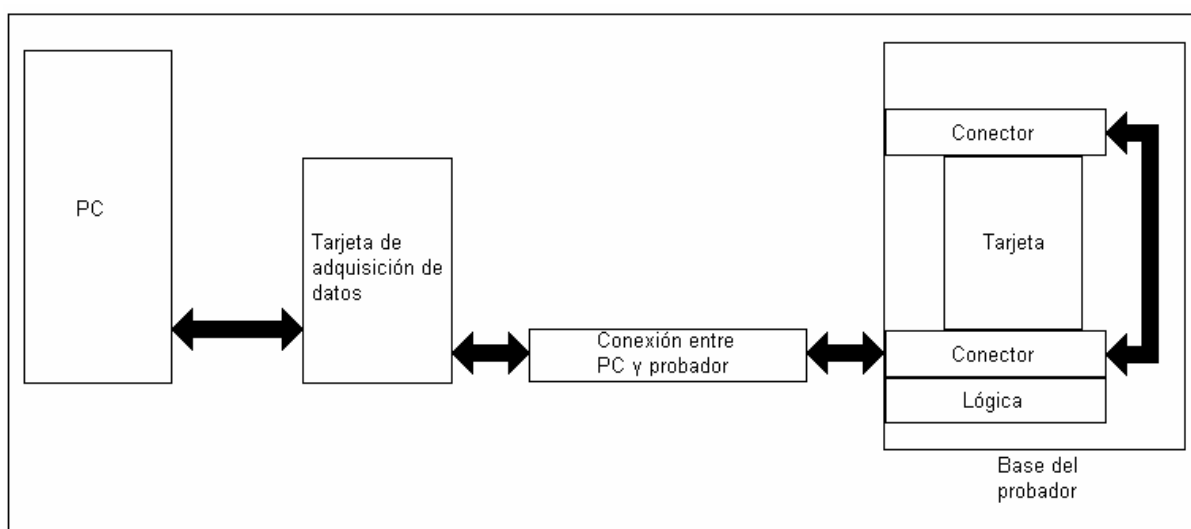


Figura 2.29 Diagrama de bloques de los componentes del probador.

El programa de pruebas se realizó con el lenguaje de programación LabVIEW en su versión 6.1. El programa tiene que ser capaz de comunicarse con el sistema, controlarlo y a la vez guardar los resultados de las pruebas. También permite definir las acciones a realizar y por lo tanto el comportamiento del sistema de adquisición de datos.

El probador para las tarjetas AD656 se va a implementar de acuerdo con los elementos de un instrumento virtual:

- a. Computadora personal o PC.
- b. Tarjeta de adquisición de datos.
- c. Software y programa de pruebas.
- d. Hardware de la base de pruebas.

Se escogió la implementación de un instrumento virtual por las siguientes razones:

- a. Es un diseño versátil que perfectamente se puede implementar en cualquier parte de la empresa.
- b. El diseño se puede expandir o modificar para que se puedan revisar otros tipos de tarjetas.
- c. Bajo costo con respecto a la implementación de un sistema automático de pruebas más grande y complejo.
- d. Rápida implementación.

3 Capítulo 3

Procedimiento metodológico

El diseño y la construcción del probador se llevó a cabo según el siguiente procedimiento metodológico:

1. Observación y documentación del proceso de reparación de la tarjeta AD656:
 - 1.1. Conseguir información del proceso de reparación de la tarjeta en el “Repair Center”.
 - 1.2. Definir en qué parte del proceso se presentan los problemas y por qué.
 - 1.3. Determinar cuáles son las fallas más comunes en la tarjeta AD656.
 - 1.4. Determinar cómo solucionan los técnicos esas fallas en las tarjetas.
 - 1.5. Determinar cuáles dificultades tienen los técnicos para reparar las tarjetas.
 - 1.6. Determinar cuáles son los “checkers” que se les aplican a las tarjetas y qué tipo de pruebas hacen.
 - 1.7. Documentar la información recopilada.
2. Investigar las características físicas y eléctricas de las tarjetas AD656:
 - 2.1. Buscar información de las características físicas, eléctricas y funcionales de las tarjetas en fuentes como: manuales técnicos, red interna de Teradyne, Internet.
 - 2.2. Definir los principales componentes electrónicos de las tarjetas.
 - 2.3. Conseguir las hojas de datos con las especificaciones de los componentes electrónicos de las tarjetas AD656.
 - 2.4. Determinar las características físicas de los conectores de las tarjetas.
 - 2.5. Definir los voltajes de operación de la tarjeta.

- 2.6. Definir las señales de entrada y salida de la tarjeta y su naturaleza.
 - 2.7. Definir el tipo de bus de datos con el que funciona la tarjeta.
 - 2.8. Hacer una investigación de las características de los relés, su funcionamiento y posibles factores que producen fallas y sus medios de detección.
 - 2.9. Documentar la información recopilada.
3. Características físicas y de funcionamiento del probador:
- 3.1. Definir junto con el ingeniero de la empresa, qué funciones debe realizar el probador a nivel eléctrico y a nivel de software.
 - 3.2. Definir junto con un técnico las características físicas del probador y las características de la interfase del programa.
 - 3.3. Definir la forma física del probador, así como las pruebas eléctricas y funcionales del probador.
 - 3.4. Documentar la información generada.
4. Diseño físico del probador, hardware que compone el probador:
- 4.1. Definir el tipo de interfaz entre la computadora y el probador.
 - 4.2. Definir el tipo de tarjeta de adquisición de datos.
 - 4.3. Definir el tipo de conectores que se necesitan.
 - 4.4. Definir el tipo de cables de conexión.
 - 4.5. Diseñar el tipo de estructura que tendrá el probador.
 - 4.6. Definir el tipo de fuentes de alimentación.
 - 4.7. Definir las características de seguridad y correcto funcionamiento.
 - 4.8. Definir otros componentes del probador.

- 4.9. Documentar la información generada.
- 5. Diseño eléctrico del probador:
 - 5.1. Definir el voltaje de operación del probador.
 - 5.2. Definir las señales que van a estar presentes siempre en el probador.
 - 5.3. Definir el voltaje de las señales de los canales analógicos.
 - 5.4. Definir el voltaje de las señales de datos y dirección.
 - 5.5. Definir el voltaje de funcionamiento en los conectores.
 - 5.6. Definir posibles problemas de carga.
 - 5.7. Diseñar posibles etapas de desacople si hay problemas de carga.
 - 5.8. Documentar la información generada.
- 6. Diseño del programa de pruebas:
 - 6.1. Definir el lenguaje de programación con el que se pueda realizar el programa de pruebas.
 - 6.2. Diseñar la interfaz gráfica del programa de pruebas.
 - 6.3. Diseñar una rutina para la comunicación entre la computadora y la tarjeta de adquisición de datos.
 - 6.4. Diseñar una rutina de direccionamiento de los relés para su activación.
 - 6.5. Diseñar una rutina para recibir la señal proveniente del probador según el protocolo de comunicación de la tarjeta de adquisición de datos.
 - 6.6. Diseñar una rutina para comparar el nivel de la señal proveniente del probador y compararla con un rango aceptable de señal conmutada.
 - 6.7. Diseñar una rutina de generación de archivo con los resultados de las pruebas.

- 6.8. Diseñar las rutinas de pruebas de los relés.
- 6.9. Documentar la información generada.
- 7. Pedido de componentes y materiales:
 - 7.1. Buscar proveedores nacionales o internacionales para la compra de los componentes del probador.
 - 7.2. Pedido de los componentes de hardware del probador.
 - 7.3. Pedido del software si fuera necesario.
 - 7.4. Documentar la información generada.
- 8. Montaje de los componentes:
 - 8.1. Hacer el montaje preliminar de los componentes.
 - 8.2. Conexión de las fuentes de alimentación.
 - 8.3. Realizar pruebas de funcionamiento eléctrico del probador.
 - 8.4. Hacer la conexión del probador con la tarjeta de adquisición de datos.
 - 8.5. Documentar aciertos y desaciertos en el proceso de montaje de los componentes del probador.
- 9. Etapa de pruebas de funcionamiento del probador:
 - 9.1. Realizar pruebas de comunicación entre el probador y la tarjeta de adquisición de datos.
 - 9.2. Realizar pruebas con varias tarjetas, en buen y en mal estado, en el sistema L210 para ver qué fallos presentan.
 - 9.3. Realizar pruebas de funcionamiento en el probador con las mismas tarjetas AD656 usadas en el L210.

9.4. Comprobar el funcionamiento del probador comparando los resultados del probador, con los resultados de las tarjetas probadas en el equipo L210.

9.5. Documentar la información generada.

10. Mejorar y corregir el diseño del probador según el resultado de las pruebas:

10.1. Comprobar los resultados de las pruebas en las tarjetas con la información de los archivos generados.

10.2. Comprobar el nivel de las señales generadas y recibidas en el probador de acuerdo con los niveles de señales definidos.

10.3. Documentar la información generada.

11. Documentación del proyecto:

11.1. Realizar un manual de uso para los técnicos acerca del funcionamiento y normas de seguridad del probador.

11.2. Realizar un informe para la empresa con toda la información que el proyecto generó.

12. Transferencia de tecnología:

12.1. Realizar la presentación del proyecto en la empresa.

12.2. Realizar charlas o seminarios para los técnicos sobre el funcionamiento del probador.

4 Capítulo 4

Descripción del hardware utilizado

4.1 Computadora personal

La computadora es la encargada de contener y ejecutar el programa de pruebas del probador. El sistema escogido fue una computadora personal con microprocesador AMD-K6 de 150MHz, 196MB de memoria RAM y 20GB de disco duro, con sistema operativo MS Windows 2000 y con el programa LabVIEW 6.1 instalado. Este sistema cuenta con ranuras de expansión de buses o canales de comunicación PCI donde se conectó la tarjeta de adquisición de datos, como se muestra en la figura 4.1.

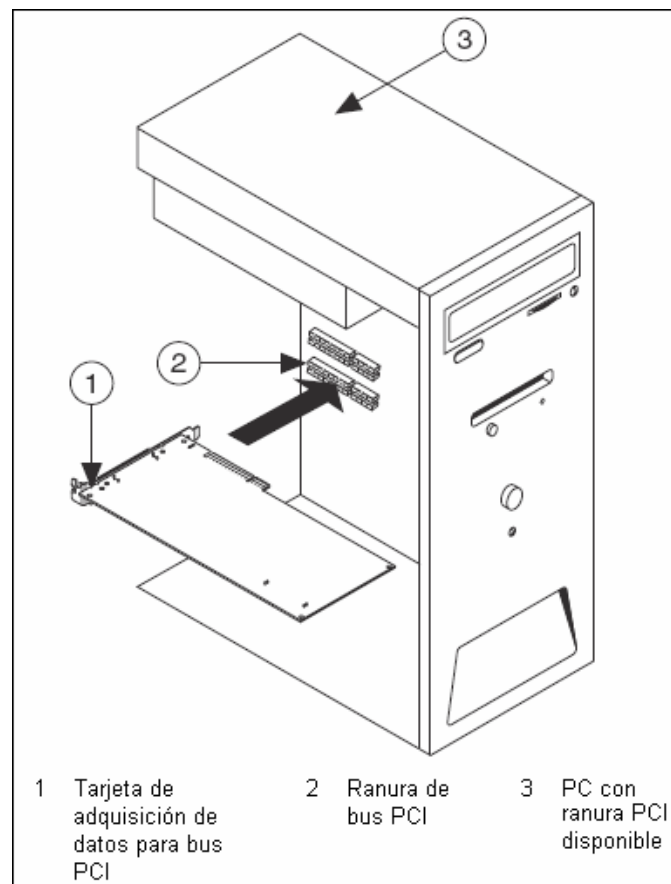


Figura 4.1 Computadora y tarjeta de adquisición de datos.

4.2 Tarjeta de adquisición de datos

Las tarjetas de adquisición de datos se conectan directamente al bus de datos de la computadora y permiten adquirir y procesar datos en tiempo real. Cada tarjeta presenta funcionalidades diferentes lo que da la posibilidad de utilizar una tarjeta para aplicaciones muy variadas. Normalmente una tarjeta de adquisición de datos sólo aporta los bloques de direccionamiento de la señal, así como la medida de ésta, con posibilidad de amplificación. Las funciones de cálculo, memoria y visualización las tiene que realizar la computadora a la cual esté conectada la tarjeta.

Las ventajas de utilizar las tarjetas de adquisición son importantes: precio, facilidad de instalación, disponibilidad de herramientas y toda la potencia de una computadora personal para realizar el control. Una ventaja importante de las tarjetas de adquisición de datos es que se evita la duplicidad de diferentes bloques en el instrumento y en la computadora, como pueden ser memoria o funciones de cálculo. También es importante la facilidad de instalación, de puesta en marcha y su flexibilidad de uso en muchas aplicaciones.

Un problema con las tarjetas de adquisición de datos es que se trata de un sistema de control centralizado, lo que significa que todas las señales que se quieran adquirir y los dispositivos que se vayan a controlar deben estar conectados directamente a la tarjeta de adquisición de datos. La condición anterior obliga a colocar el ordenador junto a estos dispositivos o a realizar un importante trabajo de cableado para su conexión. Otro inconveniente es el bajo voltaje y corriente que estas tarjetas pueden manejar. Esto obliga a diseñar una etapa de potencia, es decir, un circuito electrónico o eléctrico que convierta las salidas de la tarjeta en señales de potencia, si se requieren activar dispositivos que funcionen con niveles de voltaje y corriente más altos.

Características de las tarjetas de adquisición de datos

- a. **Función principal:** conversión de datos digitales del ordenador en señales eléctricas y viceversa.
- b. **Salidas y entradas digitales:** permiten generar y obtener señales eléctricas en dos posiciones o valores: activada y desactivada.
- c. **Número de entradas y salidas digitales:** la cantidad de señales digitales que se pueden manejar tanto para salida como para entrada.
- d. **Voltaje y corriente de las señales digitales:** sirven para definir el tipo de señales eléctricas que se pueden manejar y por tanto los dispositivos eléctricos y electrónicos que se pueden conectar a la tarjeta.
- e. **Salidas y entradas analógicas:** uno de los dispositivos más utilizados con las tarjetas de adquisición de datos son los sensores de diversos tipos que permiten medir magnitudes físicas para convertirlas en señales eléctricas.
- f. **Número de entradas y salidas analógicas:** número de señales analógicas que se pueden conectar a la tarjeta tanto de entrada como de salida.
- g. **Voltaje y corriente de las entradas/salidas analógicas:** definen el tipo de señales eléctricas que se pueden manejar y por tanto los dispositivos eléctricos que se pueden conectar a la tarjeta.
- h. **Contadores y temporizadores:** son circuitos capaces de contar cuántas veces cambia el valor de una señal eléctrica que se encuentra conectada a la tarjeta o generar una señal eléctrica cada cierto periodo de tiempo.
- i. **Interrupción y acceso directo a memoria (DMA):** la tarjeta de adquisición de datos puede avisar al programa que la gobierna mediante una interrupción y transferir los datos mediante el DMA o Acceso Directo a Memoria del ordenador. Suelen ser de gran utilidad sobre todo en situaciones en las que se quieran realizar aplicaciones con restricciones de tiempo importantes o que adquieran datos a gran velocidad.

4.2.1 Entrada/Salida Digital (E/S Digital)

Las interfaces de Entrada/Salida Digital (E/S Digital) o “Digital I/O”, son utilizadas para controlar procesos, generar patrones digitales de pruebas y para establecer comunicación con equipos periféricos. Los componentes de E/S Digital en las tarjetas de adquisición de datos consisten de partes de hardware que generan o aceptan señales binarias de encendido y apagado.

Como se muestra en la figura 4.2, todas las líneas digitales en la tarjeta son agrupadas en puertos de entrada o de salida. El número de líneas digitales por puerto es específico de un dispositivo en particular. La mayoría de los puertos están constituidos de cuatro u ocho líneas. Al escribir o leer en un puerto se pueden fijar y recuperar simultáneamente los estados de múltiples líneas digitales.

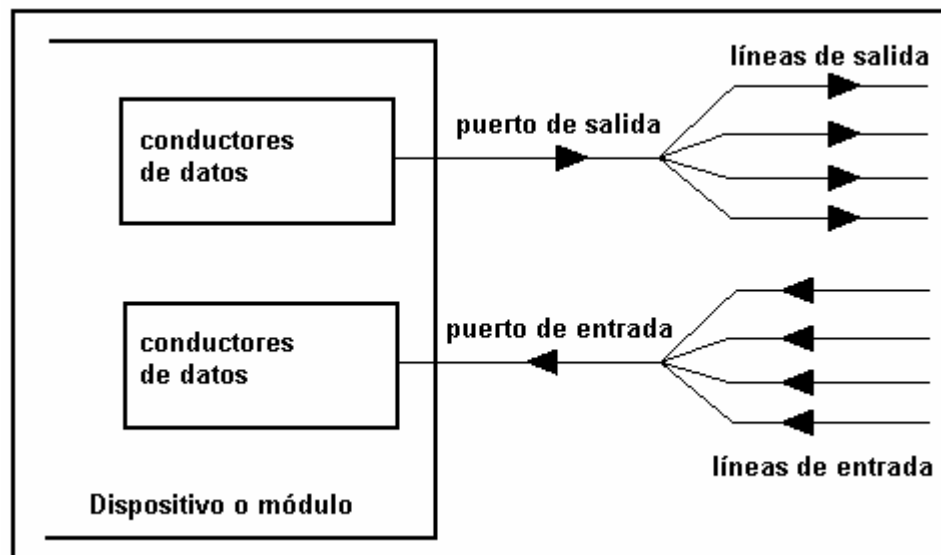


Figura 4.2 Líneas y puertos digitales en una tarjeta de adquisición de datos.

4.2.2 Tipos de adquisición y generación digital

Hay dos tipos de adquisición y generación digital: inmediata o “nonlatched” y sincronizada o “handshaked”.

E/S Digital Inmediata

La manera más común de utilizar líneas digitales es con E/S digital inmediata. Cuando un programa llama una función en modo de E/S digital inmediata, LabVIEW actualiza inmediatamente el estado de la línea digital o de la salida del puerto o vuelve el valor digital actual de una línea de entrada, dependiendo de la dirección de ésta. Un ejemplo típico de cuando se puede utilizar E/S digital inmediata, consiste en controlar o monitorear relés. También se pueden utilizar puertos múltiples o grupos de puertos para realizar funciones digitales de E/S.

E/S Digital Sincronizada o “handshake”

La capacidad de “handshake” permite sincronizar la transferencia de datos digitales entre la tarjeta de adquisición de datos y un instrumento o un dispositivo. El “handshake” o procedimiento de intercambio de señales de control se usa cuando se desea pasar un patrón digital después de recibir un pulso digital proveniente del dispositivo que manda dicho patrón, es decir, se debe establecer y mantener una sincronización entre ambos dispositivos en el momento en que se efectúe la transferencia de datos.

4.2.3 Tarjeta de adquisición de datos PCI-DIO-96

La PCI-DIO-96 de National Instruments es una tarjeta de adquisición de datos que contiene 96 líneas de entrada/salida (E/S) digital para computadoras con bus de datos PCI. Estas líneas están divididas en un conjunto de doce puertos de E/S digital de ocho bits cada uno: APA, APB, APC, BPA, BPB, BPC, CPA, CPB, CPC, DPA, DPB, y DPC. Las líneas digitales de E/S son todas accesibles a través del conector de 100 pines de la PCI-DIO-96 por las que se pueden recibir o generar señales de niveles compatibles con el nivel lógico TTL.

La tarjeta PCI-DIO-96 es completamente configurable por software y no contiene medios de configuración física como interruptores o “jumpers”. Cumple completamente con la Especificación de Bus Local PCI, Revisión 2.1 (PCI Local Bus Specification), por lo tanto, la asignación de todos los recursos de la tarjeta se hace automáticamente en el arranque y no se necesitan fijar niveles de interrupción o direcciones en memoria.

La E/S digital en esta tarjeta es controlada por cuatro circuitos integrados programables 82C55A PPI “Parallel Peripheral Interface” cuyo fabricante es la compañía OKI. Estos dispositivos pueden funcionar en modo unidireccional, modo bidireccional o modo “handshake” y también pueden generar peticiones de interrupción a la computadora.

Se pueden configurar todos los doce puertos ya sea como puertos de entrada o de salida. Estos puertos son referidos como puertos del 0 al 11 para las funciones de E/S digital. Información detallada de la tarjeta PCI-DIO-96 se especifica en el anexo A.

La tabla 4.1 muestra la etiqueta de cada puerto, su respectivo número y los modos en los que se pueden usar.

Tabla 4.1 Puertos de la tarjeta PCI-DIO-96.

Etiqueta de puerto	Número de puerto	Modo
APA	0	Handshaking no-handshaking
APB	1	Handshaking no-handshaking
APC	2	no-handshaking
BPA	3	Handshaking no-handshaking
BPB	4	handshaking no-handshaking
BPC	5	no-handshaking
CPA	6	handshaking no-handshaking
CPB	7	handshaking no-handshaking
CPC	8	no-handshaking
DPA	9	handshaking no-handshaking
DPB	10	handshaking no-handshaking
DPC	11	no-handshaking

4.2.4 Descripción funcional de la PCI-DIO-96

El diagrama de bloques de la figura 4.3 ilustra los principales componentes funcionales de la tarjeta PCI-DIO-96.

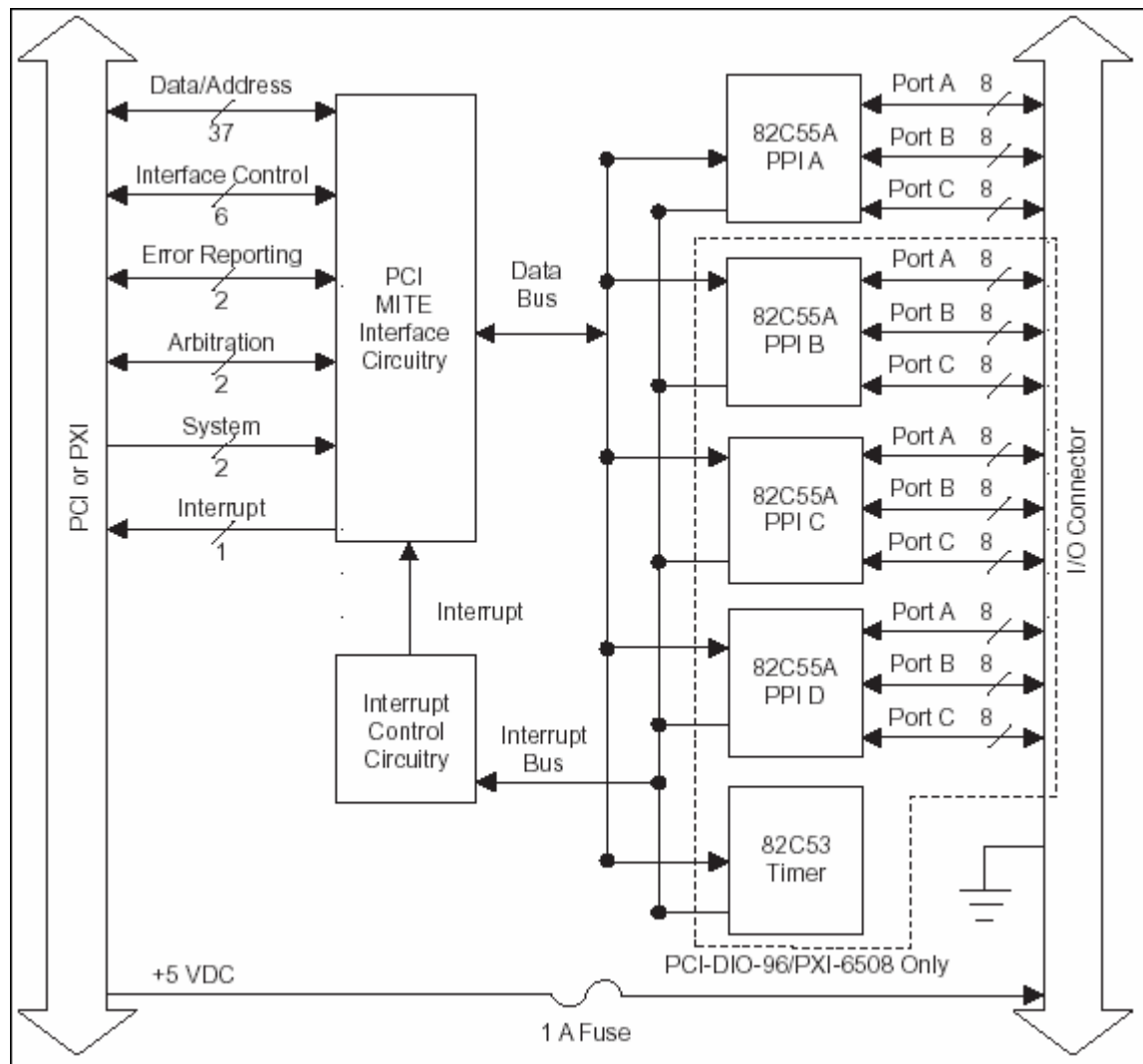


Figura 4.3 Diagrama de bloques de la tarjeta PCI-DIO-96.

- 1. Interfase con el bus PCI (PCI MITE):** la tarjeta usa un circuito integrado ASIC llamado PCI MITE para comunicarse con el bus PCI de la computadora. El PCI MITE fue diseñado por National Instruments específicamente para la adquisición de datos y cumple completamente con la Especificación 2.1 del Bus Local PCI (PCI Local Bus Specification 2.1).
- 2. Interfase periférica programable 82C55A (Programmable Peripheral Interface – PPI):** la tarjeta PCI-DIO-96 contiene cuatro PPIs. Cada uno de estos circuitos integrados tiene 24 pines programables de E/S que representen tres puertos de 8 bits: PA, PB y PC. Cada puerto se puede programar como puerto de entrada o puerto de salida. El 82C55A tiene tres modos de operación: “I/O simple” (modo 0), “strobed I/O” (modo 1), e “I/O bidireccional” (modo 2). En los modos 1 y 2, los tres puertos se dividen en dos grupos: grupo A y grupo B. Cada grupo tiene ocho bits de datos, más bits de control y de estado del puerto C (PC). En los modos 1 y 2 se utilizan señales de sincronización o “handshaking” para sincronizar las transferencias de datos.
- 3. Contador de intervalos programable 82C53 (Programmable Interval Timer):** el PCI-DIO-96 contiene un contador de intervalos programable 82C53 para su uso en la programación a nivel de registros. El 82C53 puede generar peticiones sincronizadas de interrupción a la computadora.
- 4. Circuito de control de interrupciones (Interrupt Control Circuitry):** dos registros controlados por software determinan qué dispositivos generan interrupciones. Cada uno de los dispositivos 82C55A tiene dos líneas de la interrupción, PC3 y PC0, conectadas con el circuito de interrupción. También, el 82C53 tiene dos de sus tres salidas del contador, conectadas con el circuito de interrupción. Cualquiera de estas diez señales pueden generar una interrupción a la computadora si el circuito de interrupción está habilitado y el correspondiente bit de habilitación está activado.

4.3 Conectores de las señales

4.3.1 Conector de E/S de la tarjeta PCI-DIO-96

El conector de E/S de la tarjeta PCI-DIO-96 tiene 100 pines que se pueden acceder a través de dos conectores de 50 pines mediante el cable opcional R1005050. La figura 4.4 muestra la asignación de pines para el conector digital de la tarjeta PCI-DIO-96.

APC7	1	51	CPC7
BPC7	2	52	DPC7
APC6	3	53	CPC6
BPC6	4	54	DPC6
APC5	5	55	CPC5
BPC5	6	56	DPC5
APC4	7	57	CPC4
BPC4	8	58	DPC4
APC3	9	59	CPC3
BPC3	10	60	DPC3
APC2	11	61	CPC2
BPC2	12	62	DPC2
APC1	13	63	CPC1
BPC1	14	64	DPC1
APC0	15	65	CPC0
BPC0	16	66	DPC0
APB7	17	67	CPB7
BPB7	18	68	DPB7
APB6	19	69	CPB6
BPB6	20	70	DPB6
APB5	21	71	CPB5
BPB5	22	72	DPB5
APB4	23	73	CPB4
BPB4	24	74	DPB4
APB3	25	75	CPB3
BPB3	26	76	DPB3
APB2	27	77	CPB2
BPB2	28	78	DPB2
APB1	29	79	CPB1
BPB1	30	80	DPB1
APB0	31	81	CPB0
BPB0	32	82	DPB0
APA7	33	83	CPA7
BPA7	34	84	DPA7
APA6	35	85	CPA6
BPA6	36	86	DPA6
APA5	37	87	CPA5
BPA5	38	88	DPA5
APA4	39	89	CPA4
BPA4	40	90	DPA4
APA3	41	91	CPA3
BPA3	42	92	DPA3
APA2	43	93	CPA2
BPA2	44	94	DPA2
APA1	45	95	CPA1
BPA1	46	96	DPA1
APA0	47	97	CPA0
BPA0	48	98	DPA0
+5 V	49	99	+5 V
GND	50	100	GND

Figura 4.4 Asignación de pines para el conector de la tarjeta PCI-DIO-96.

4.3.2 Descripción de las señales del conector de E/S

La tabla 4.2 lista la descripción de las señales para el conector de E/S para la tarjeta PCI-DIO-96.

Tabla 4.2 Descripción de las señales de la tarjeta PCI-DIO-96.

Número de pin	Nombre de la señal	Identificación alternativa del puerto	Descripción
1, 3, 5, 7, 9, 11, 13, 15	APC<7..0>	2	Líneas de datos bidireccionales para el puerto C de PPI A. APC7 es el MSB, APC0 el LSB.
2, 4, 6, 8, 10, 12, 14, 16	BPC<7..0>	5	Líneas de datos bidireccionales para el puerto C de PPI B. BPC7 es el MSB, BPC0 el LSB.
17, 19, 21, 23, 25, 27, 29, 31	APB<7..0>	1	Líneas de datos bidireccionales para el puerto B de PPI A. APB7 es el MSB, APB0 el LSB.
18, 20, 22, 24, 26, 28, 30, 32	BPB<7..0>	4	Líneas de datos bidireccionales para el puerto B de PPI B. BPB7 es el MSB, BPB0 el LSB.
33, 35, 37, 39, 41, 43, 45, 47	APA<7..0>	0	Líneas de datos bidireccionales para el puerto A de PPI A. APA7 es el MSB, APA0 el LSB.
34, 36, 38, 40, 42, 44, 46, 48	BPA<7..0>	3	Líneas de datos bidireccionales para el puerto A de PPI B. BPA7 es el MSB, BPA0 el LSB.
49, 99	+5 V de alimentación	---	+5 voltios. Estos pines están conectados a un fusible de 1A. Rango de voltaje: +4.65V a +5.25V.
50, 100	GND	---	Tierra. Estos pines están conectados a la tierra de la computadora.
51, 53, 55, 57, 59, 61, 63, 65	CPC<7..0>	8	Líneas de datos bidireccionales para el puerto C de PPI C. CPC7 es el MSB, CPC0 el LSB.
52, 54, 56, 58, 60, 62, 64, 66	DPC<7..0>	11	Líneas de datos bidireccionales para el puerto C de PPI D. DPC7 es el MSB, DPC0 el LSB.
67, 69, 71, 73, 75, 77, 79, 81	CPB<7..0>	7	Líneas de datos bidireccionales para el puerto B de PPI C. CPB7 es el MSB, CPB0 el LSB.
68, 70, 72, 74, 76, 78, 80, 82	DPB<7..0>	10	Líneas de datos bidireccionales para el puerto B de PPI D. DPB7 es el MSB, DPB0 el LSB.
83, 85, 87, 89, 91, 93, 95, 97	CPA<7..0>	6	Líneas de datos bidireccionales para el puerto A de PPI C. CPA7 es el MSB, CPA0 el LSB.
84, 86, 88, 90, 92, 94, 96, 98	DPA<7..0>	9	Líneas de datos bidireccionales para el puerto A de PPI D. DPA7 es el MSB, DPA0 el LSB.

4.3.3 Cable conector R1005050

El cable opcional R1005050 se puede utilizar con la tarjeta PCI-DIO-96. Este es un montaje de dos cables de 50 pines y tres conectores. Ambos cables se ensamblan al conector de 100 pines en un extremo y a los conectores individuales de 50 pines en el otro extremo, uno de los cuales contiene los pines 1 a 50 y el otro los pines 51 a 100 de la PCI-DIO-96. La figura 4.5 muestra la distribución de los pines en los conectores de 50 pines en el cable R1005050.

APC7	1	2	BPC7	CPC7	51	52	DPC7
APC6	3	4	BPC6	CPC6	53	54	DPC6
APC5	5	6	BPC5	CPC5	55	56	DPC5
APC4	7	8	BPC4	CPC4	57	58	DPC4
APC3	9	10	BPC3	CPC3	59	60	DPC3
APC2	11	12	BPC2	CPC2	61	62	DPC2
APC1	13	14	BPC1	CPC1	63	64	DPC1
APC0	15	16	BPC0	CPC0	65	66	DPC0
APB7	17	18	BPB7	CPB7	67	68	DPB7
APB6	19	20	BPB6	CPB6	69	70	DPB6
APB5	21	22	BPB5	CPB5	71	72	DPB5
APB4	23	24	BPB4	CPB4	73	74	DPB4
APB3	25	26	BPB3	CPB3	75	76	BPB3
APB2	27	28	BPB2	CPB2	77	78	DPB2
APB1	29	30	BPB1	CPB1	79	80	DPB1
APB0	31	32	BPB0	CPB0	81	82	DPB0
APA7	33	34	BPA7	CPA7	83	84	DPA7
APA6	35	36	BPA6	CPA6	85	86	DPA6
APA5	37	38	BPA5	CPA5	87	88	DPA5
APA4	39	40	BPA4	CPA4	89	90	DPA4
APA3	41	42	BPA3	CPA3	91	92	DPA3
APA2	43	44	BPA2	CPA2	93	94	DPA2
APA1	45	46	BPA1	CPA1	95	96	DPA1
APA0	47	48	BPA0	CPA0	97	98	DPA0
+5 V	49	50	GND	+5 V	99	100	GND
pines 1 al 50							
			pines 51 al 100				

Figura 4.5 Distribución de pines para los conectores del cable R1005050.

4.4 Convertidor Analógico-Digital ADS7805

El ADS7805 es un convertidor 16-bit completo, fabricado a partir de estructuras avanzadas de tecnología CMOS. Contiene un registro de aproximaciones sucesivas de 16 bits, basado en capacitores, con registro Sample-and-Hold (S/H), referencia y reloj internos, interfase para uso con microprocesador y registros de salida de tercer estado. El ADS7805 está especificado para funcionar hasta una tasa de muestreo máxima de 100kHz. Resistores escalados ajustados por láser hacen que pueda tener un rango de entrada de $\pm 10V$, mientras que su diseño innovador permite la operación del convertidor con una sola fuente de +5V y una disipación de energía por debajo de 100mW. La figura 4.6 muestra el circuito básico de operación del ADS7805 con una salida de datos paralela completa.

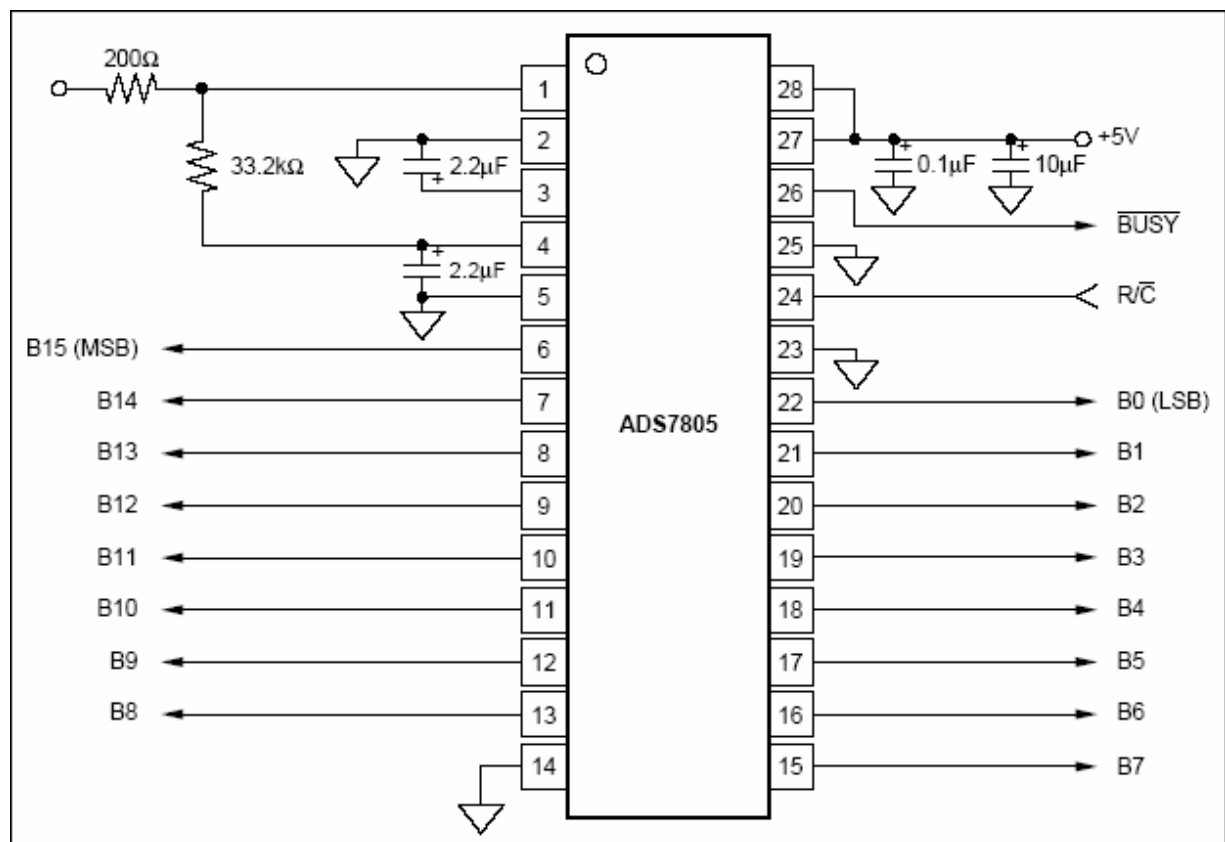


Figura 4.6 Circuito de operación básica del ADS7805.

La combinación de las señales CS* (pin 25) y de R/C* (pin 24) en nivel bajo por un mínimo de 40ns pone inmediatamente el registro de Sample-and-Hold en estado de captura, iniciando así una nueva conversión. La señal BUSY* pasará a nivel bajo y se mantendrá en nivel bajo hasta que la conversión se complete y los registros de salida sean actualizados. Todos los comandos serán ignorados mientras la señal BUSY* se mantenga en nivel bajo.

Para reducir el número de señales de control, la señal CS* se puede fijar a nivel bajo y la señal R/C* se puede usar para hacer la lectura y la conversión. La salida de los datos en paralelo estará activa cuando la señal R/C* esté en nivel alto.

La salida de datos del ADS7805 se da en el formato de valor binario en complemento a dos. La salida en paralelo estará activa mientras la señal R/C* esté en nivel alto y la señal CS* esté en nivel bajo. Cualquier otra combinación de los estados de estas señales pondrá a los registros de salida en tercer estado. Un dato válido de conversión puede ser leído en una representación de 16 bits. La tabla 4.3 muestra los códigos ideales de salida, así como las escalas de operación.

Tabla 4.3 Voltajes ideales de entrada y códigos de salida.

Descripción	Entrada analógica	Salida digital en complemento a dos	
		Código binario	Código hexadecimal
Rango de escala completa	$\pm 10V$		
Bit menos significativo (LSB)	$305\mu V$		
+ escala completa (10V-1LSB)	9.999695V	0111 1111 1111 1111	7FFF
Media escala	0V	0000 0000 0000 0000	0000
Un bit por debajo de la media escala	$-305\mu V$	1111 1111 1111 1111	FFFF
- escala completa	-10V	1000 0000 0000 0000	8000

A partir de los datos de la tabla anterior, se obtuvo una expresión matemática de conversión para obtener el valor del voltaje medido:

A escala completa: $9.999695 = 0111\ 1111\ 1111\ 1111_{(b)} = 32767_{(10)}$

$$\text{Entonces: } \frac{9.999695V}{X} = \frac{32767}{\text{valor_de_la_conversión}}$$

$$X = \frac{(9.999695V)(\text{valor_de_la_conversión})}{32767} \quad (4.1)$$

El valor de X corresponde a una expresión equivalente del valor de la conversión digital de la señal en términos de voltaje. Esta expresión fue usada en el programa con la ligera diferencia de que en vez de 9.999695, LabVIEW redondeó esta constante a un valor de 10.

5 Capítulo 5

Descripción del software utilizado

5.1 LabVIEW

National Instruments es una de las compañías pioneras en el desarrollo de instrumentos virtuales y ha ofrecido paquetes que se han vuelto muy populares en el diseño de la instrumentación virtual. En 1986 introdujo su primera versión de LabVIEW (LabVIEW 1.0), desde la cual ha venido creciendo continuamente, hasta ofrecer hoy en día más de treinta paquetes sobre varias plataformas (Windows, Linux, MacOS, SunOS). LabVIEW es una herramienta diseñada especialmente para monitorear, controlar, automatizar y realizar cálculos complejos de señales analógicas y digitales capturadas a través de tarjetas de adquisición de datos, puertos serie y bus GPIB (Bus de Intercambio de Propósito General). Es un lenguaje de programación de propósito general, como C++ o Visual Basic, pero con la característica de que es totalmente gráfico, facilitando de esta manera el entendimiento y manejo de dicho lenguaje para el diseñador y programador.

LabVIEW está basado en la programación modular lo que permite crear tareas muy complicadas a partir de módulos o submódulos mucho más sencillos. Además estos módulos pueden ser usados en otras tareas con lo que se permite una programación más rápida y provechosa. También ofrece la ventaja de depuración o “debugging” en cualquier punto de la aplicación. Permite la posibilidad de ejecución paso a paso, ejecución hasta un punto determinado y de observar como los datos van tomando valores a medida que se va ejecutando la aplicación. También LabVIEW es un sistema abierto, por lo que cualquier fabricante de tarjetas de adquisición de datos o instrumentos en general puede proporcionar el manejador de su producto en forma de instrumento virtual dentro del entorno de LabVIEW. También es posible programar módulos para LabVIEW en lenguajes como C y C++.

5.1.1 Filosofía de LabVIEW

LabVIEW es un lenguaje de programación completamente gráfico y el resultado de ello es que las aplicaciones desarrolladas en él son totalmente parecidas a un instrumento, por eso a todos los programas creados con LabVIEW se les llama Instrumentos Virtuales o VIs. Una de las más poderosas características que LabVIEW ofrece a ingenieros y científicos es su ambiente gráfico de programación. La semejanza entre los diagramas de flujo y los programas gráficos acorta la curva de aprendizaje asociada con lenguajes de programación basados en líneas de texto. Con la programación gráfica, se pueden desarrollar sistemas más rápidamente que con lenguajes de programación convencionales, mientras se conserva el poder y la flexibilidad necesarias para crear una variedad de aplicaciones.

Existen dos conceptos básicos en LabVIEW: el Panel Frontal o “Front Panel” y el Diagrama de Bloques o “Block diagram”.

El Panel Frontal es la cara que el usuario de la aplicación ve cuando se está monitoreando o controlando un sistema, o sea, es la interfase del usuario. Se pueden crear paneles frontales con controles particulares como perillas, botones, diales y gráficos para simular los paneles de control de instrumentos tradicionales o representar visualmente el control y operación de los procesos.

El Diagrama de Bloques del VI sería la cara oculta del Panel Frontal. En él están todos los controles e indicadores interconectados, por lo que se parece mucho a un diagrama de flujo. Todos los módulos están unidos mediante líneas de conexión por donde circulan los diferentes datos o valores del VI, de esta manera se logra que el VI funcione como un conjunto de elementos, módulos y submódulos.

5.1.2 Conectividad y control del instrumento

La productividad del software de instrumentación virtual se debe a que se basa en la integración del hardware. LabVIEW contiene librerías de programas para integrar instrumentos, dispositivos de adquisición de datos, productos de control de movimiento y de visión, dispositivos independientes GPIB/IEEE 488, serial RS-232 y PLCs, entre otros, para construir una solución completa de medición y automatización. También incorpora estándares importantes de instrumentación como:

- a. VISA, un estándar interoperable para buses GPIB, serial e instrumentación VXI.
- b. PXI, software y hardware basados en el estándar de la Systems Alliance CompactPCI.
- c. “Drivers” o programas manejadores IVI, conductores virtuales permutables del instrumento virtual.
- d. VXIplug&play, un estándar para los instrumentos VXI.

6 Capítulo 6

Análisis del sistema

6.1 Explicación del diseño de hardware

Para el análisis del diseño del sistema se siguió la metodología del diseño modular que pretende diseñar y ejecutar un proyecto mediante la subdivisión del problema general en tantas partes como sea posible, con el fin de lograr módulos de trabajo sobre los cuales se basará el diseño final.

6.1.1 Diagrama de primer nivel

El diagrama de primer nivel trata de introducir los primeros conceptos de la solución desarrollada. Su objetivo es mostrar a grandes rasgos la relación entre el problema y la solución concebida. Es un único bloque general con las entradas y salidas del sistema.

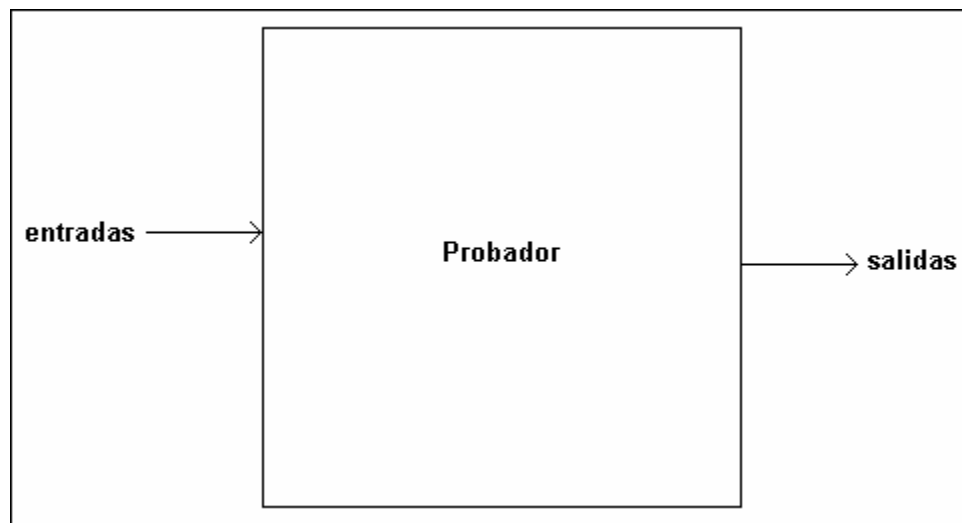


Figura 6.1 Diagrama de primer nivel del probador.

Objetivo:

El objetivo principal del probador es servir como una base para probar los relés de la tarjeta AD656 mediante un programa de pruebas.

Entradas	Salidas
• Señales analógicas de conmutación • Señales digitales • Señales de control • +6V y +5V	• Señales digitales

Explicación general

La principal prueba que debe efectuar el probador es medir el nivel de una señal conmutada y compararla con un rango de señal aceptable. Esto se logra con la activación de cada uno de los relés de la tarjeta mediante direccionamiento digital por medio de un patrón digital en las señales de datos, control y dirección de la tarjeta AD656. Estas son las señales de entrada.

Un relé específico se activa según la combinación de ceros y unos de dicho patrón, el cual es producido por la tarjeta de adquisición de datos ubicada en la computadora personal. La señal que se conmuta es una señal de voltaje analógico presente permanentemente en el probador. Esta señal tiene que ser convertida a un valor digital con una resolución de 16 bits y ser enviada de vuelta a la tarjeta de adquisición de datos.

Mediante los algoritmos del programa de pruebas se decidirá si el nivel de la señal se encuentra ubicado en un rango aceptable y se considerará al relé como bueno. Si por el contrario, la señal conmutada está fuera del rango de aceptación, el relé se tomará como defectuoso.

6.1.2 Diagramas de segundo nivel

Estos diagramas fueron la subdivisión del diagrama de primer nivel en bloques generales internos con sus entradas y salidas. Su objetivo es justificar la presencia de módulos dentro de la solución que se desarrolló.

6.1.2.1 Conector de entrada / salida del probador

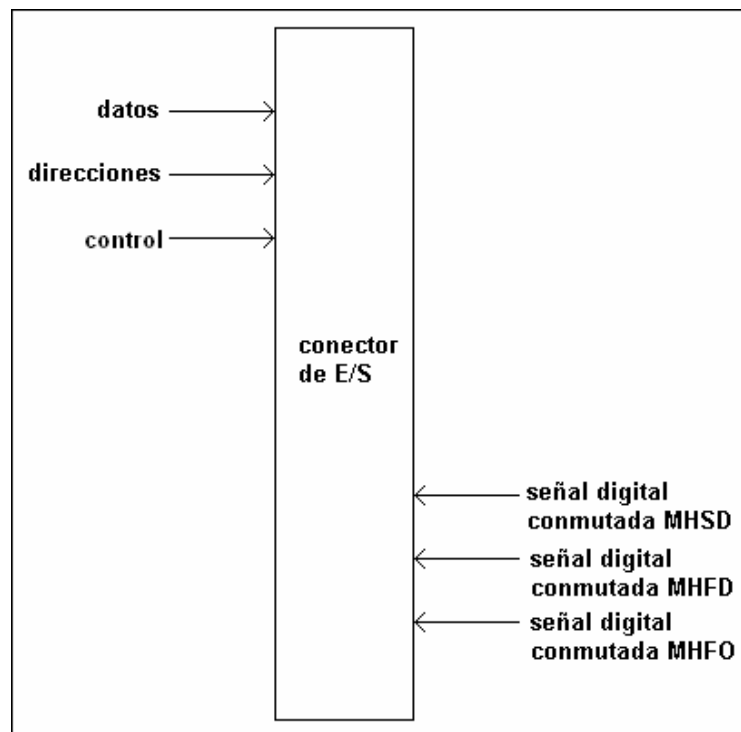


Figura 6.2 Diagrama de segundo nivel: conector de E/S del probador.

Objetivo: este conector es el medio de conexión entre el probador y la tarjeta de adquisición de datos. Es por donde pasan todas las señales de entrada y salida del probador.

Entradas

- Señales digitales de datos
- Señales digitales de dirección
- Señales digitales de control

Salidas

- Señal digital MHSD
- Señal digital MHFD
- Señal digital MHFO

Explicación general: este conector es un bloque pasivo, es decir, por él sólo pasan las señales necesarias para el funcionamiento del probador: No realiza ninguna función que afecte las señales de entrada o salida.

6.1.2.2 Conector de base para la tarjeta

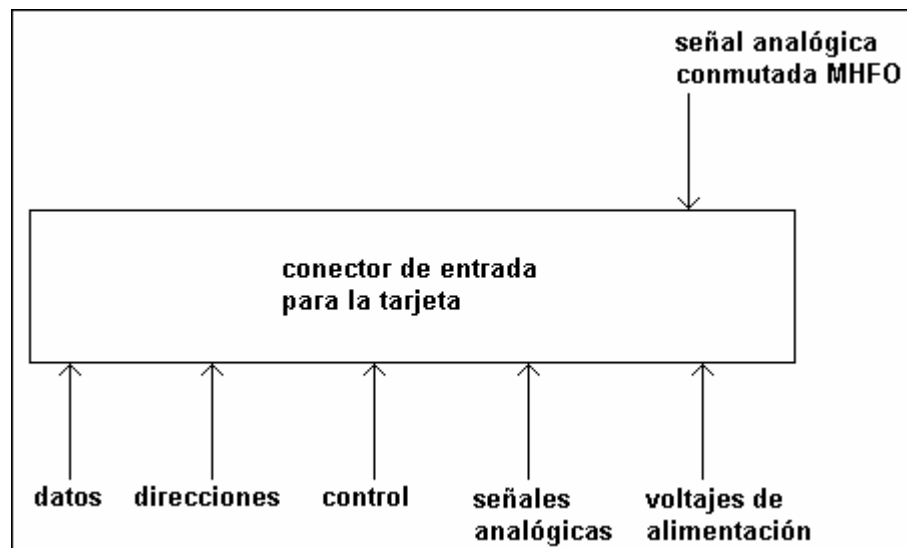


Figura 6.3 Diagrama de segundo nivel: conector de base de la tarjeta.

Objetivo: servir de base para la tarjeta, es decir, la tarjeta que va a ser probada se coloca sobre este conector y por él pasan las señales necesarias para el funcionamiento de la tarjeta.

Entradas

- Señales digitales de datos
- Señales digitales de direcciones
- Señales de control
- Señales analógicas de conmutación
- Voltajes de alimentación

Salidas

- Señales analógicas MHFO

Explicación general: es un bloque pasivo. A este conector llegan las señales de datos y dirección provenientes del conector de E/S. Las señales de control son señales necesarias para el funcionamiento de la tarjeta que va a ser probada. Las señales analógicas de conmutación es un nivel de voltaje analógico presente en el probador y que sirve como señal de comparación luego de ser conducido por los relés. Las señales analógicas conmutadas MHFO, provienen directamente de los relés y deben ser enviadas hacia la etapa de multiplexores. Este conector debe ser del mismo tamaño que el conector de entrada de la tarjeta AD656.

6.1.2.3 Faja conductora de señales

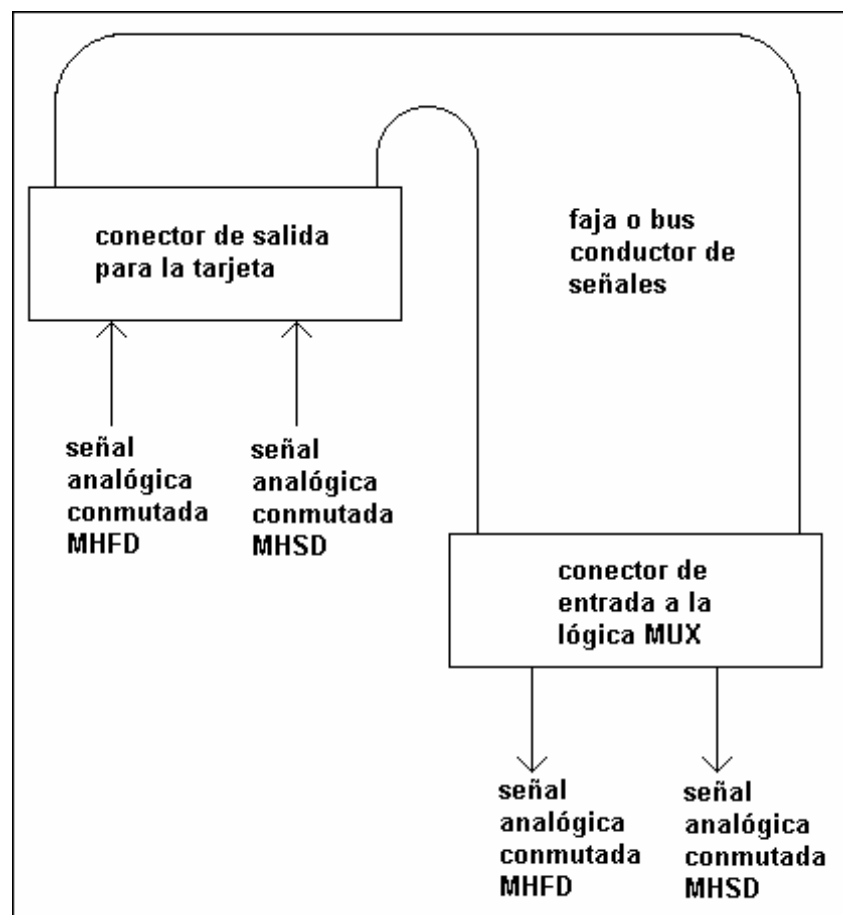


Figura 6.4 Diagrama de segundo nivel: faja conductora de señales.

Objetivo: se encarga de llevar las señales de los relés de la tarjeta a la lógica de multiplexores.

Entradas	Salidas
- Señales analógicas conmutadas MHFD - Señales analógicas conmutadas MHSD	- Señales analógicas conmutadas MHFD - Señales analógicas conmutadas MHSD

Explicación general: la faja conductora es el puente entre la tarjeta bajo prueba y la lógica de multiplexores del circuito impreso. Ambos conectores son iguales.

6.1.2.4 Lógica de multiplexores

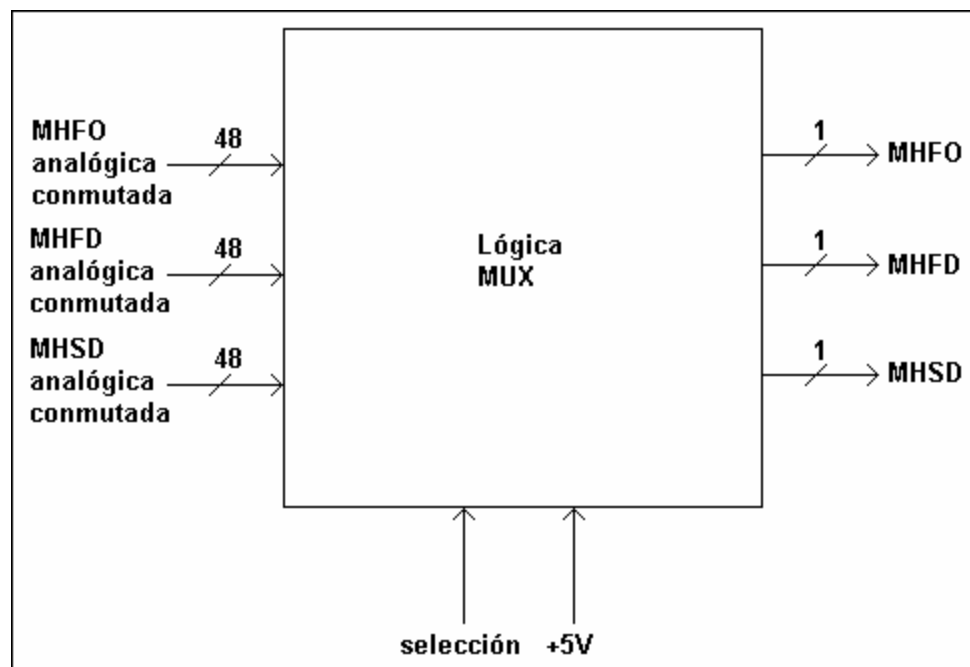


Figura 6.5 Diagrama de segundo nivel: lógica de multiplexores.

Objetivo: conducir una señal analógica conmutada por medio de una serie de multiplexores hacia una única señal o canal.

Entradas

- Señales analógicas conmutadas MHFO
- Señales analógicas conmutadas MHFD
- Señales analógicas conmutadas MHSD
- Señales digitales de selección
- Señales digitales de habilitación
- +5V de alimentación

Salidas

- Señal analógica conmutada MHFO
- Señal analógica conmutada MHFD
- Señal analógica conmutada MHSD

Explicación general: la etapa de multiplexores dirige la señal del relé activado hacia una única ruta que llevará la señal para su conversión analógica/digital. Las señales de selección de canal provienen de la tarjeta de adquisición de datos.

6.1.2.5 Etapa de conversión analógica / digital

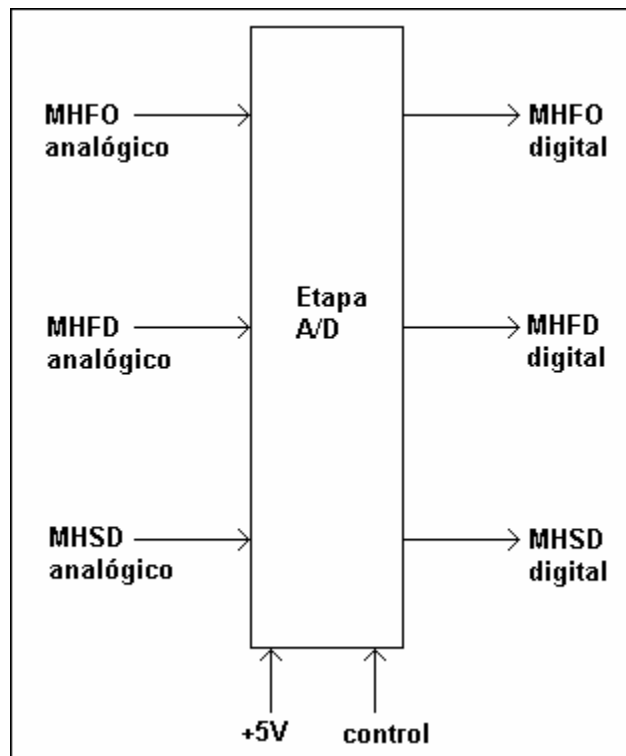


Figura 6.6 Diagrama de segundo nivel: etapa de conversión analógica/digital.

Objetivo: se encarga de convertir la señal analógica en una señal digital de 16 bits.

Entradas

- Señal analógica conmutada MHFO
- Señal analógica conmutada MHFD
- Señal analógica conmutada MHSD
- +5V de alimentación
- Señales digitales de control de los convertidores A/D

Salidas

- Señal digital MHFO
- Señal digital MHFD
- Señal digital MHSD

Explicación general: la etapa de conversión A/D convierte la señal analógica conmutada a una señal digital a su correspondiente valor con una precisión de 16 bits.

6.1.2 Diagramas de tercer nivel

En estos diagramas se da una descripción a nivel de bloques detallada del sistema desarrollado. Se utilizan bloques funcionales interconectados por medio de buses definidos y nombrados según la funcionalidad de éstos.

6.1.3.1 Conector de entrada / salida del probador

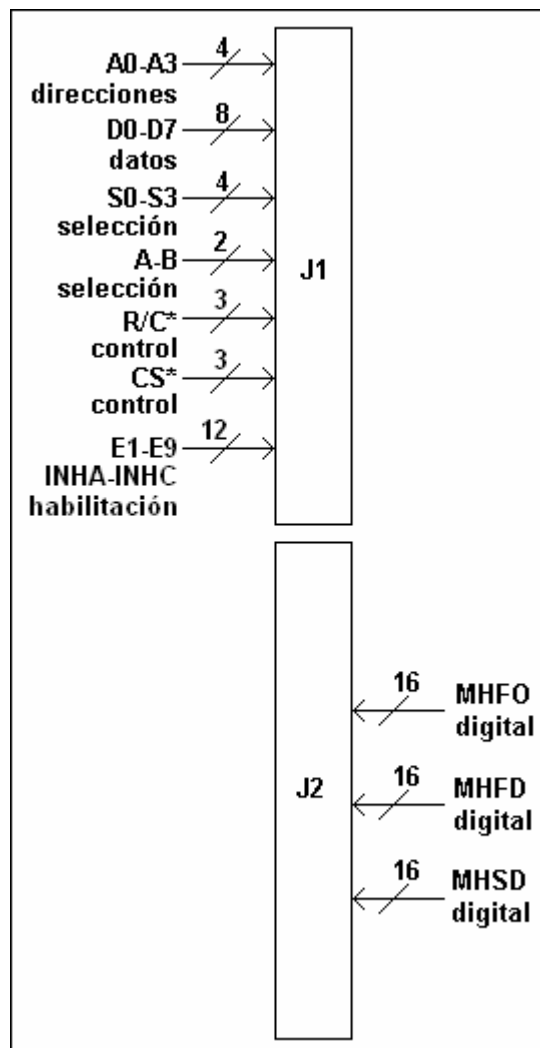


Figura 6.7 Diagrama de tercer nivel: conector de entrada/salida.

Objetivo: este conector es el medio de conexión entre el probador y la tarjeta de adquisición de datos. Es por donde pasan todas las señales de entrada y salida del probador.

Entradas	Salidas
• Señales digitales de datos (D0-D7) • Señales digitales de dirección (A0-A3) • Señales digitales de selección de canal, multiplexores 16x1 (S0-S3) • Señales digitales de selección de canal, multiplexores 4x1 (A-B) • Señales digitales de habilitación de los multiplexores (E1-E9, INHA-INHC) • Señales digitales de control de los convertidores A/D (R/C*, CS*)	• Señal digital MHFO • Señal digital MHFD • Señal digital MHSD

Explicación general: el conector de E/S está dividido en dos conectores de 50 pines cada uno, de los cuales, uno se escogió como conector de entrada y el otro como conector de salida.

Al conector de entrada llegan las señales provenientes de la tarjeta de adquisición de datos. Éstas se dividen en ocho señales de datos (D0-D7), cuatro señales de direcciones (A0-A3), cuatro señales de selección para los multiplexores de 16 canales (S0-S3), dos señales de selección para los multiplexores de 4 canales (A y B), doce señales de selección de canal de los multiplexores (E1-E9 y INHA-INHC) y seis señales de control para el convertidor analógico-digital (R/C*1- R/C*3 y CS*1- CS*3).

6.1.3.2 Conector de base para la tarjeta

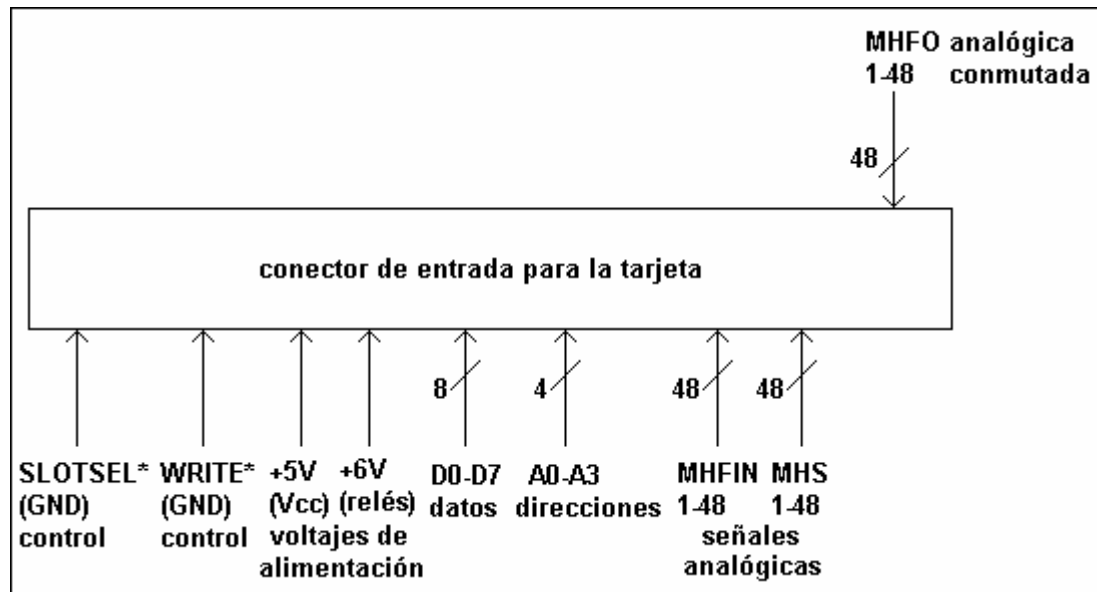


Figura 6.8 Diagrama de tercer nivel: conector base de la tarjeta.

Objetivo: este conector sirve de base para la tarjeta, es decir, la tarjeta que va a ser probada se coloca sobre este conector y por él pasan las señales necesarias para el funcionamiento de la tarjeta.

Entradas

- Señales digitales de datos (D0-D7)
- Señales digitales de dirección (A0-A3)
- Señales de control (SLOTSEL* y WRITE*)
- Señales analógicas de conmutación (MHFIN1-48, MHS1-48)
- Voltajes de alimentación (+5V, +6V)

Salidas

- Señales analógicas conmutadas MHFO1-48

Explicación general: este conector es de 80 pines y tres filas, por lo que las conexiones que se hicieron en a él fueron hechas según la distribución de señales del diagrama esquemático de la tarjeta AD656.

A este conector llegan las señales digitales de datos (D0-D7) y dirección (A0-A3) provenientes del conector de E/S. Las señales de control SLOTSEL* y WRITE*, son señales necesarias para el funcionamiento de la tarjeta que va a ser probada. Como estas señales son activas en nivel bajo, serán conectadas a la tierra (GND) del probador para que sean permanentes y no tengan que ser configuradas o generadas cada vez que se quiera colocar una nueva tarjeta.

Las señales analógicas de conmutación son señales presentes en el probador y que van a ser conducidas por los relés. Las señales analógicas conmutadas MHFO, provienen directamente de los relés y deben ser enviadas hacia la etapa de multiplexores.

6.1.3.3 Faja conductora de señales

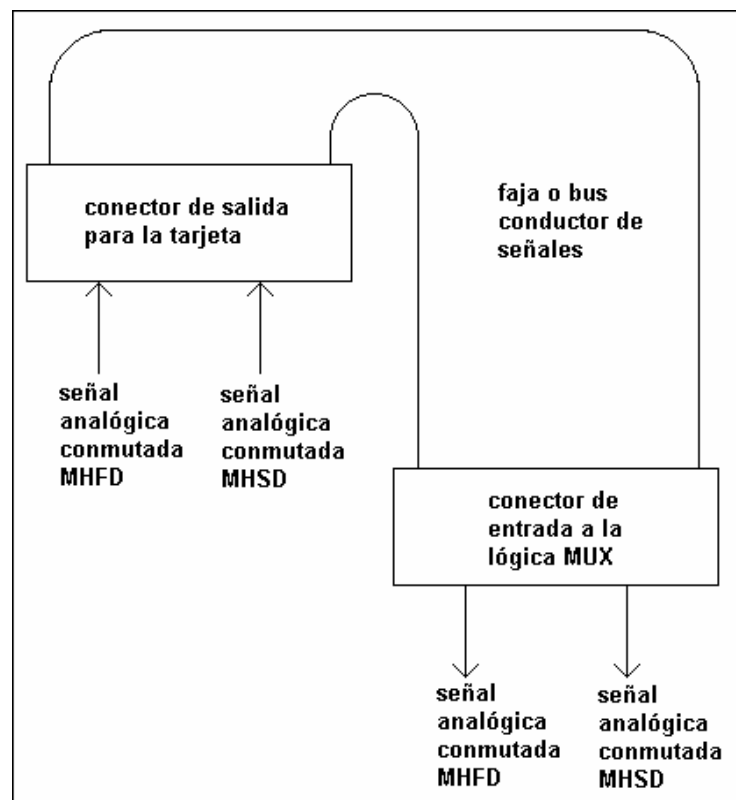


Figura 6.9 Diagrama de tercer nivel: faja conductora de señales.

Objetivo: se encarga de llevar las señales de los relés de la tarjeta a la lógica de multiplexores.

Entradas	Salidas
• Señales analógicas conmutadas MHFD • Señales analógicas conmutadas MHSD	• Señales analógicas conmutadas MHFD • Señales analógicas conmutadas MHSD

Explicación general: los conectores de la faja son módulos de 60 pines distribuidos en cuatro filas de 15 pines cada una por lo que se necesitaron dos módulos para tener 30 pines por fila. De estos 30 pines, sólo se utilizan los primeros 24.

Cada fila contiene señales MHFD o MHSD, ya sea con numeración par o impar, es decir, en una fila van a estar las señales MHFD con numeración impar del 1 al 47, en la segunda fila van a estar las señales MHSD con numeración impar del 1 al 47, en la tercera van a estar las señales MHFD con numeración par del 2 al 46 y en la última van a estar las señales MHSD con numeración par del 2 al 46.

6.1.3.4 Lógica de multiplexores

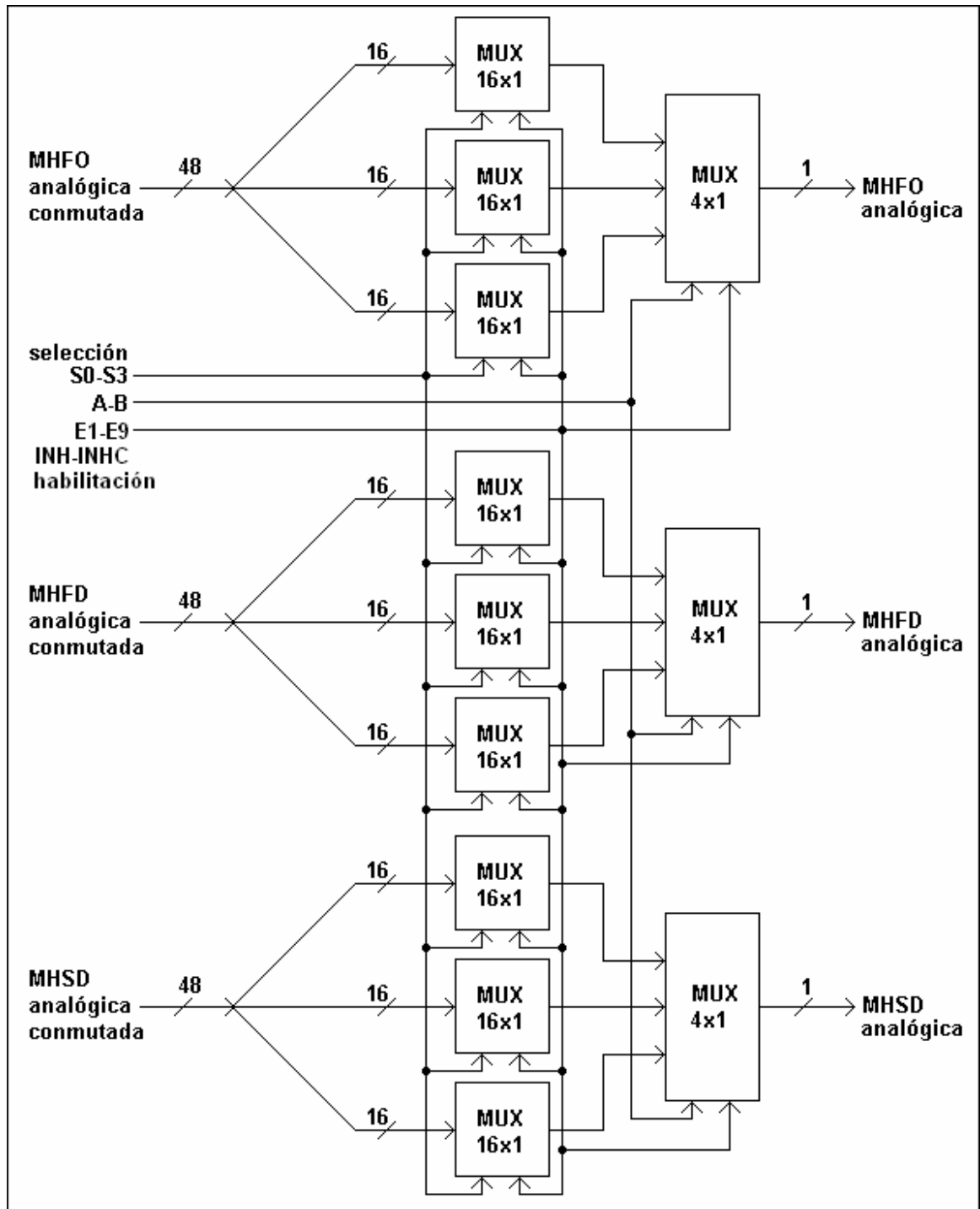


Figura 6.10 Diagrama de tercer nivel: lógica de multiplexores.

Objetivo: conducir la señal analógica conmutada por medio de una serie de multiplexores hacia una única señal o canal.

Entradas	Salidas
• Señales analógicas conmutadas MHFO1-48 • Señales analógicas conmutadas MHFD1-48 • Señales analógicas conmutadas MHSD1-48 • Señales digitales de selección para los multiplexores 16x1 (S0-S3) • Señales digitales de selección para los multiplexores 4x1 (A-B) • Señales digitales de habilitación de los multiplexores (E1-E9, INHA-INHC) • +5V de alimentación	• Señal analógica conmutada MHFO • Señal analógica conmutada MHFD • Señal analógica conmutada MHSD

Explicación general: la etapa de multiplexores se divide en dos partes: la primera etapa de multiplexores 16x1 y la segunda etapa de multiplexores 4x1. Las 48 señales analógicas conmutadas de MHFO, MHFD y MHSD, provenientes de la faja conductora de señales, se dividen en tres grupos de 16 señales y son llevadas a uno de los multiplexores analógicos de la primera etapa.

Con las señales de habilitación se determina cuál multiplexor va a estar activo según el tipo y número de señal. Mediante las señales de selección (S0-S3), se escoge cuál de las señales conmutadas pasa a uno de los multiplexores de la segunda etapa. Por medio de las señales de selección (A y B), se escoge cual de las señales pasa a la etapa de conversión digital.

6.1.3.5 Etapa de conversión analógica / digital

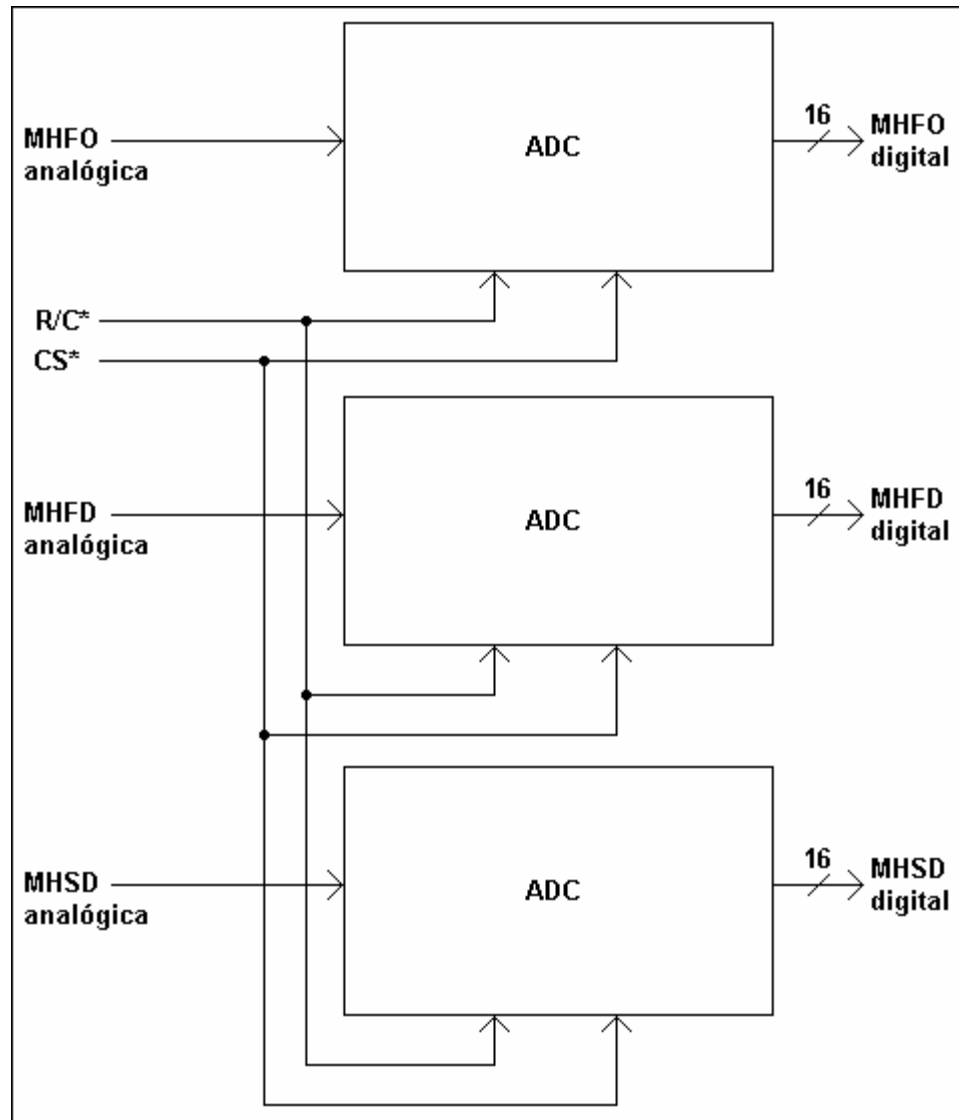


Figura 6.11 Diagrama de tercer nivel: etapa de conversión analógica/digital.

Objetivo: se encarga de convertir la señal analógica en una señal digital de 16 bits de precisión.

Entradas

- Señal analógica conmutada MHFO
- Señal analógica conmutada MHFD
- Señal analógica conmutada MHSD
- +5V de alimentación
- Señales digitales de control para los convertidores A/D (R/C*, CS*)

Salidas

- Señal digital MHFO de 16 bits
- Señal digital MHFD de 16 bits
- Señal digital MHSD de 16 bits

Explicación general: la etapa de conversión analógico-digital está formada por tres convertidores con una precisión de 16 bits cada uno. Las señales de control R/C* (Read/Convert input) y CS* (Chip Select Input), son las que controlan el proceso de conversión de la señal analógica en digital. Estas señales son producidas por la tarjeta de adquisición de datos en la rutina de control de los convertidores del programa de pruebas.

6.1.4 Diagramas de cuarto nivel

Estos diagramas muestran a nivel específico e individual, todos y cada uno de los módulos del tercer nivel.

6.1.4.1 Conector de entrada / salida del probador

Objetivo: este conector es el medio de conexión entre el probador y la tarjeta de adquisición de datos.

Entradas	Salidas
• Señales digitales de datos (D0-D7) • Señales digitales de dirección (A0-A3) • Señales digitales de selección de los multiplexores 16x1 (S0-S3) • Señales de selección de los multiplexores 4x1 (A-B) • Señales digitales de habilitación de los multiplexores (E1-E9, INHA-INHC) • Señales de control del ADC (R/C*, CS*)	• Señal digital MHFO • Señal digital MHFD • Señal digital MHSD

Relación con otros módulos: el conector de E/S da señales al conector base de la tarjeta, a la lógica de multiplexores, a la etapa de conversión digital y recibe señales de la lógica de multiplexores.

Explicación de funcionamiento: el conector de E/S es un bloque pasivo ya que no afecta ni modifica las señales que pasan por él. Al conector de entrada llegan las señales provenientes de la tarjeta de adquisición de datos y se dividen en ocho señales de datos (D0-D7), cuatro señales de direcciones (A0-A3), cuatro señales de selección para los multiplexores de 16 canales (S0-S3), dos señales de selección para los multiplexores de 4 canales (A y B), doce señales de habilitación para los canales de los multiplexores (E1-E9, INHA-INHC) y seis señales de control para el ADC (R/C*1- R/C*3 y CS*1- CS*3).

Diseño: el conector de E/S está dividido en dos conectores de 50 pines cada uno, de los cuales, uno se escogió como conector de entrada y el otro como conector de salida. Estos conectores fueron del tipo “Edge connector” macho, ya que la terminación del cable de la tarjeta de adquisición de datos es de tipo hembra.

Diagrama de conexiones eléctricas

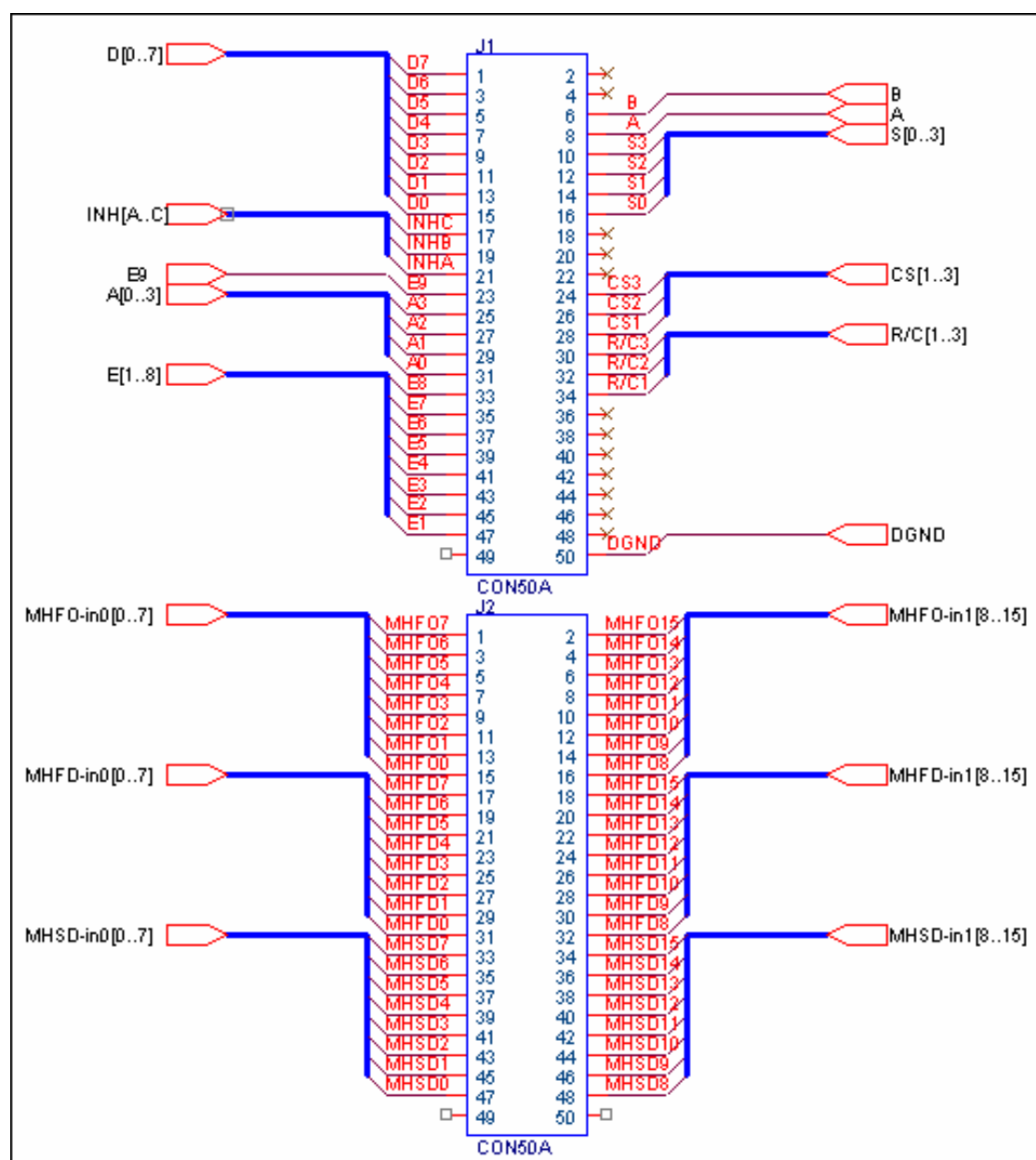


Figura 6.12 Diagrama de cuarto nivel: conector de entrada/salida.

6.1.4.2 Conector de base para la tarjeta

Objetivo: servir de base para la tarjeta. La tarjeta que va a ser probada se coloca sobre este conector y por él pasan las señales necesarias para el funcionamiento de la tarjeta.

Entradas	Salidas
• Señales digitales de datos (D0-D7) • Señales digitales de dirección(A0-A3) • Señales de control (SLOTSEL* y WRITE*) • Señales analógicas de conmutación (MHFIN1-48, MHS1-48) • Voltajes de alimentación (+5V,+6V)	• Señales analógicas conmutadas MHFO1-48

Relación con otros módulos: el conector de base para la tarjeta AD656 se relaciona con el conector de E/S del probador y con la etapa de multiplexores.

Explicación de funcionamiento: el conector de base para la tarjeta recibe las señales de voltaje analógico, las señales de control SLOTSEL* y WRITE* que fueron conectadas a la tierra del probador y las señales digitales de dirección y datos.

Las señales analógicas de conmutación son señales presentes en el probador y que van a ser conducidas por los relés. Las señales analógicas conmutadas MHFO, provienen directamente de los relés y son enviadas hacia la etapa de multiplexores.

Diseño: para este conector, se hizo uso de uno de los conectores de un “backplane” de un sistema A5. Éste fue modificado para que tuviera la misma distribución de señales del conector de la tarjeta AD656.

Diagrama de conexiones eléctricas

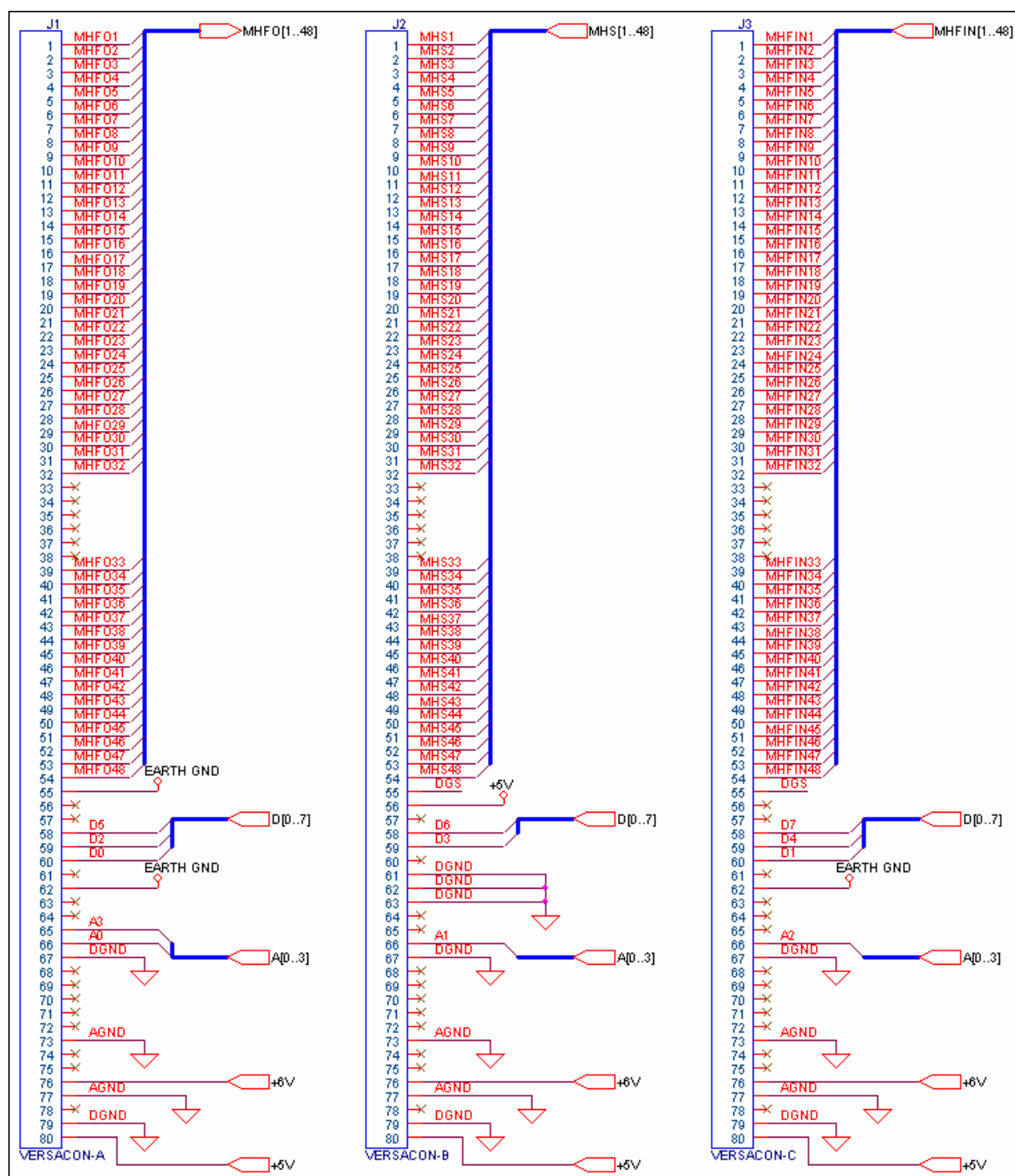


Figura 6.13 Diagrama de cuarto nivel: conector de base.

6.1.4.3 Faja conductora de señales

Objetivo: se encarga de llevar las señales de los relés de la tarjeta bajo prueba hacia la lógica de multiplexores.

Entradas	Salidas
• Señales analógicas conmutadas MHFD • Señales analógicas conmutadas MHSD	• Señales analógicas conmutadas MHFD • Señales analógicas conmutadas MHSD

Relación con otros módulos: la faja de señales se relaciona con el conector de salida de la tarjeta AD656 y con la etapa de multiplexores.

Explicación de funcionamiento: esta faja la única funcionalidad que tiene es llevar las señales desde la tarjeta bajo prueba hacia el circuito de la etapa de multiplexores del probador.

Diseño: los extremos de la faja conductora de señales se hicieron con cuatro conectores HD+ de cuatro filas de 15 pines cada una. El bus de datos se hizo con fajas de cable conocidas como “flat ribbon” de 30 pines cada una. Estas fajas están metidas a presión en los conectores HD+.

Diagrama de conexiones eléctricas

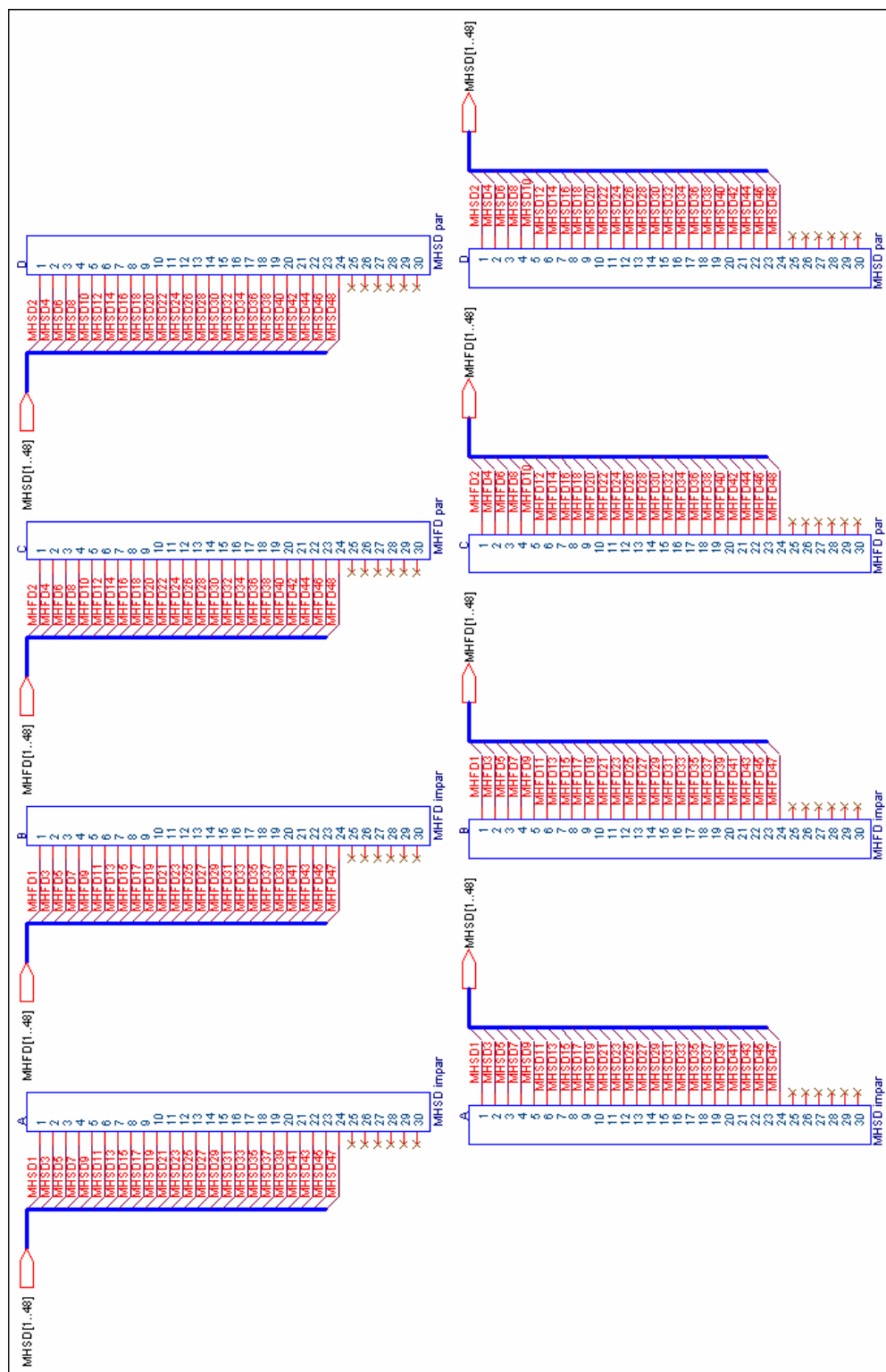


Figura 6.14 Diagrama de cuarto nivel: faja conductora de señales.

6.1.4.4 Lógica de multiplexores

Objetivo: conducir la señal analógica conmutada por medio de una serie de multiplexores hacia la etapa de conversión analógico-digital.

Entradas	Salidas
• Señales analógicas conmutadas MHFO1-48 • Señales analógicas conmutadas MHFD1-48 • Señales analógicas conmutadas MHSD1-48 • Señales digitales de selección de canal (S0-S3) • Señales digitales de selección de canal (A-B) • Señales digitales de habilitación de los multiplexores (E1-E9, INHA-INHC) • +5V de alimentación	• Señal analógica conmutada MHFO • Señal analógica conmutada MHFD • Señal analógica conmutada MHSD

Relación con otros módulos: la etapa de multiplexores se relaciona con la faja conductora de señales, el conector base de la tarjeta y con la etapa de conversión analógica – digital.

Explicación de funcionamiento: las señales conmutadas de los relés llegan a esta etapa donde son divididas en tres grupos dependiendo de donde provengan: MHFO1-48 que vienen desde el conector base de la tarjeta AD656, MHFD1-48 y MHSD1-48 que vienen desde la faja conductora.

Cuando se presenta una señal conmutada, la señal digital de habilitación, activa un multiplexor específico para que la señal conmutada pueda ser llevada, primero a la etapa primaria de multiplexores 16x1 y luego a la etapa secundaria de multiplexores 4x1. Por medio de las señales de selección de los canales se determina cuál señal pasa a la etapa de conversión digital.

Diseño: esta etapa está diseñada con nueve multiplexores analógicos de 16 canales 74HCT4067 y tres multiplexores analógicos de cuatro canales MC14052B0. Los multiplexores 74HCT4067 tienen cuatro entradas de selección de canal (S0-S3), una entrada habilitadora activa en nivel bajo (E*).

Con E* en nivel bajo, una de las 16 entradas es seleccionada por el valor presente en S0-S3. Todas las demás entradas que no son seleccionadas permanecen en un estado de alta impedancia. Las entradas analógicas pueden variar entre Vcc como límite positivo y GND como límite negativo. El voltaje entre Vcc y GND no debe exceder los 10V.

Las líneas de selección de canal S0-S3 son generadas por el programa de pruebas y provienen de la tarjeta de adquisición de datos, al igual que las líneas de selección de los multiplexores de cuatro canales A y B. La salida de estas señales en la tarjeta de adquisición de datos se da en la forma de un patrón digital generado por el valor de la representación binaria del valor de una constante definida según el tipo y el número de la señal que se quiera dejar pasar hacia la etapa de conversión digital.

Diagrama de conexiones eléctricas

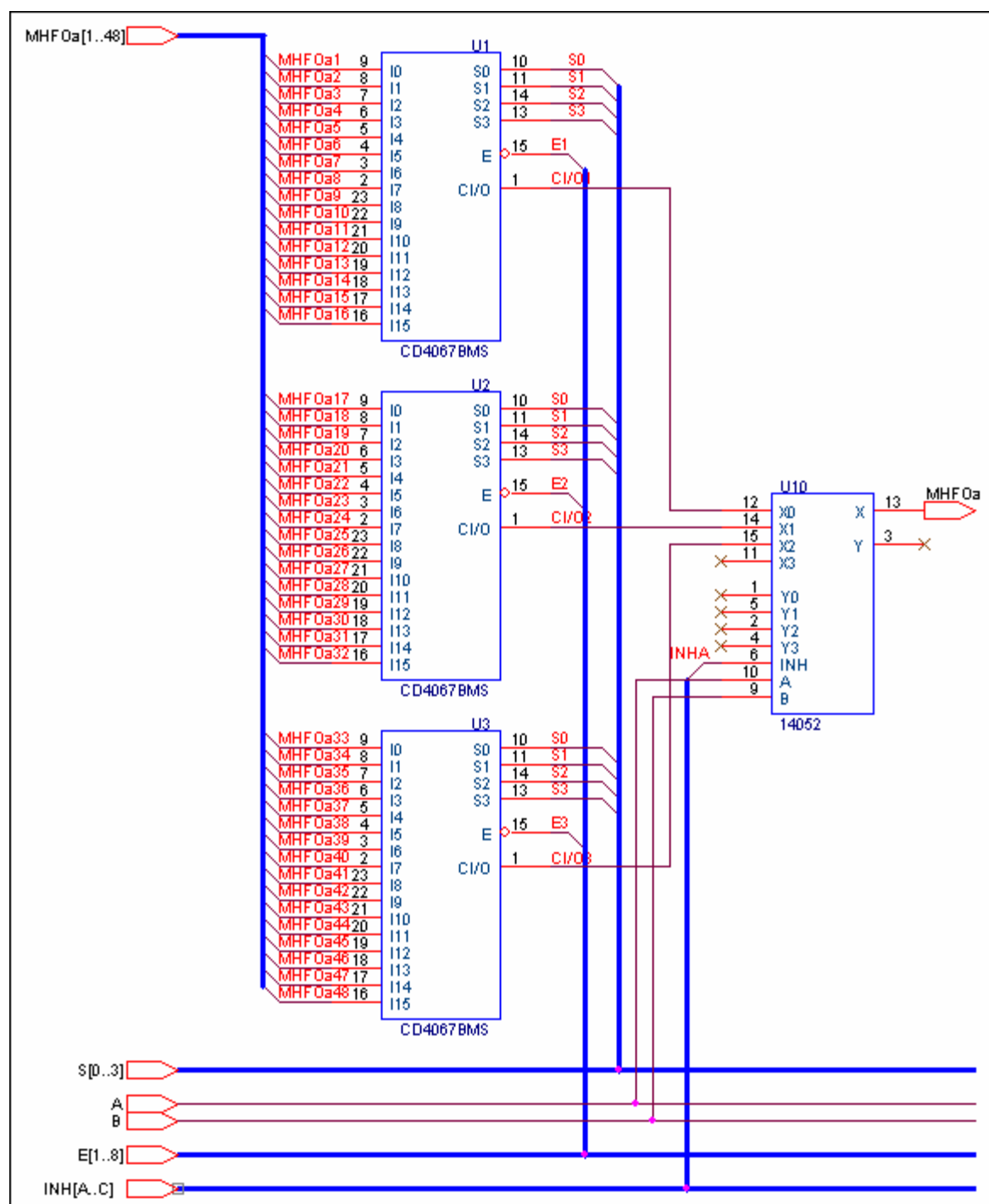


Figura 6.15 Diagrama de cuarto nivel: lógica de multiplexores (señales MHFO).

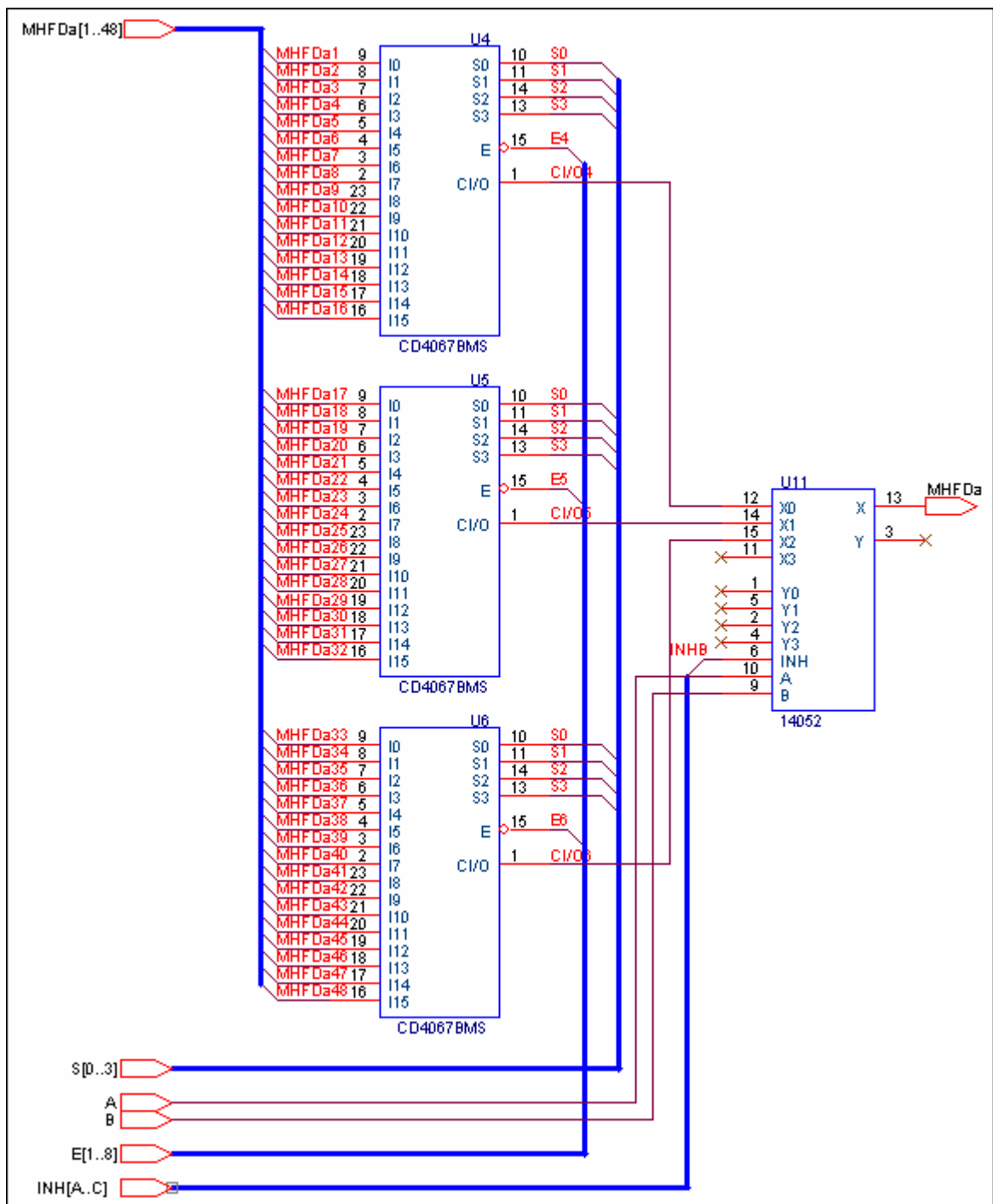
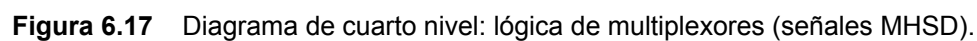


Figura 6.16 Diagrama de cuarto nivel: lógica de multiplexores (señales MHFD).



6.1.4.5 Etapa de conversión analógica / digital

Objetivo: se encarga de convertir la señal analógica conmutada por los relés en una señal digital de 16 bits de precisión.

Entradas	Salidas
• Señal analógica conmutada MHFO • Señal analógica conmutada MHFD • Señal analógica conmutada MHSD • +5V de alimentación • Señales digitales de control de los convertidores A/D (R/C* y CS*)	• Señal digital MHFO de 16 bits • Señal digital MHFD de 16 bits • Señal digital MHSD de 16 bits

Relación con otros módulos: la etapa de conversión analógico-digital se relaciona con la etapa de multiplexores y con el conector de E/S del probador.

Explicación de funcionamiento: la etapa de conversión analógico-digital funciona mediante la activación en nivel bajo de las señales de control R/C* (Read/Convert input) y CS* (Chip Select Input), que son las que controlan el proceso de conversión. Para iniciar una conversión, ambas señales deben ser puestas en nivel bajo por al menos 50ns. Luego la lectura de la conversión se da al poner en nivel alto a las señales R/C* y por último, se vuelven a poner en nivel alto las señales CS* para deshabilitar cualquier lectura indebida de los convertidores y para reinicializar el proceso de conversión.

Diseño: la etapa de conversión analógico-digital está formada por tres convertidores ADS7805 de Burr-Brown con una precisión 16 bits cada uno. A la entrada del voltaje analógico, Vin, se debe conectar una resistencia de 200Ω como recomendación del fabricante con el fin de proporcionar una compensación para un ajuste interno del “offset” y la ganancia para así eliminar fuentes de error en la conversión. Se deben colocar capacitores de 2.2μF entre los pines de AGND1 y REF, y entre CAP y AGND2.

El ADS7805 cuenta con dos entradas para las fuentes de alimentación del convertidor: V_{ANA} y V_{DIG} , las cuales proporcionan los voltajes de alimentación para las partes del convertidor analógica y digital, respectivamente. Ambas deben tener un valor de +5V. El ADS7805 también tiene tres pines de tierra o GND: AGND1, AGND2 y DGND.

Las tierras analógicas tienen que ser puntos de referencia de alta confiabilidad y deben estar conectadas con el común del sistema analógico de alimentación. AGND2 es la tierra a la que están referidas la mayoría de las señales analógicas del convertidor. Esta tierra es susceptible a corrientes inducidas por caídas en el voltaje, por lo que debe estar conectada al camino de menor resistencia hacia la fuente.

AGND1 es la tierra de baja corriente analógica y debe ser el común cuando se utilice una referencia externa. Al aplicar las señales de entrada referidas a esta tierra, cualquier variación en el nivel de tierra será eliminada como un valor de “offset” y tendrá el mínimo efecto en la entrada analógica resultante hacia el convertidor. El pin de tierra digital, DGND, es el punto de referencia de todas las señales digitales que controlan al ADS7805.

Diagrama de conexiones eléctricas

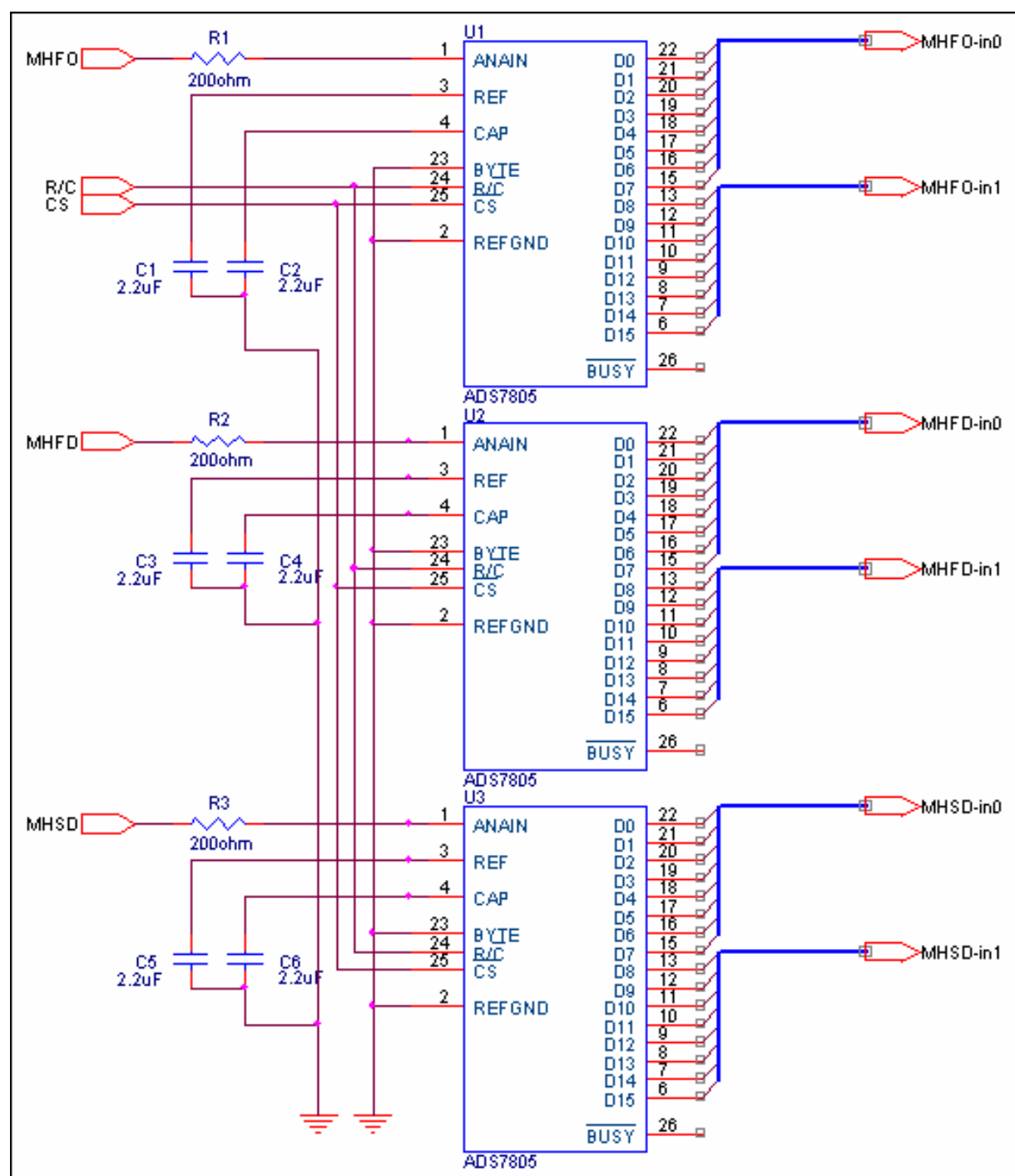


Figura 6.18 Diagrama de cuarto nivel: etapa de conversión analógico-digital.

6.2 Explicación del diseño de software

6.2.1 Panel frontal

El panel frontal se construyó con controles e indicadores los cuales son, respectivamente, las terminales de entrada y salida para los datos del instrumento virtual. Los controles empleados fueron:

- a. Tres botones de selección de prueba.
- b. Una caja de ingreso del número de relé como control de selección individual.
- c. Una barra desplazadora para la selección de frecuencia a la que se realizan las pruebas.
- d. Una barra desplazadora para la selección de la cantidad de mediciones por relé.
- e. Un botón de parada de la ejecución del programa.

Los indicadores en el panel frontal utilizados fueron:

- a. 144 indicadores rectangulares que tienen la misma numeración y distribución de los relés en la tarjeta AD656.
- b. Un indicador con un mensaje de la última acción realizada por el programa de pruebas.
- c. Dos indicadores circulares para situaciones especiales.
- d. Un indicador de numérico de la cantidad de mediciones por relé.

Todos estos controles e indicadores se ubicaron dentro de un control de viñetas o “Tab Control”. La figura 6.19 muestra el panel frontal del programa de pruebas con todos los componentes listados anteriormente.

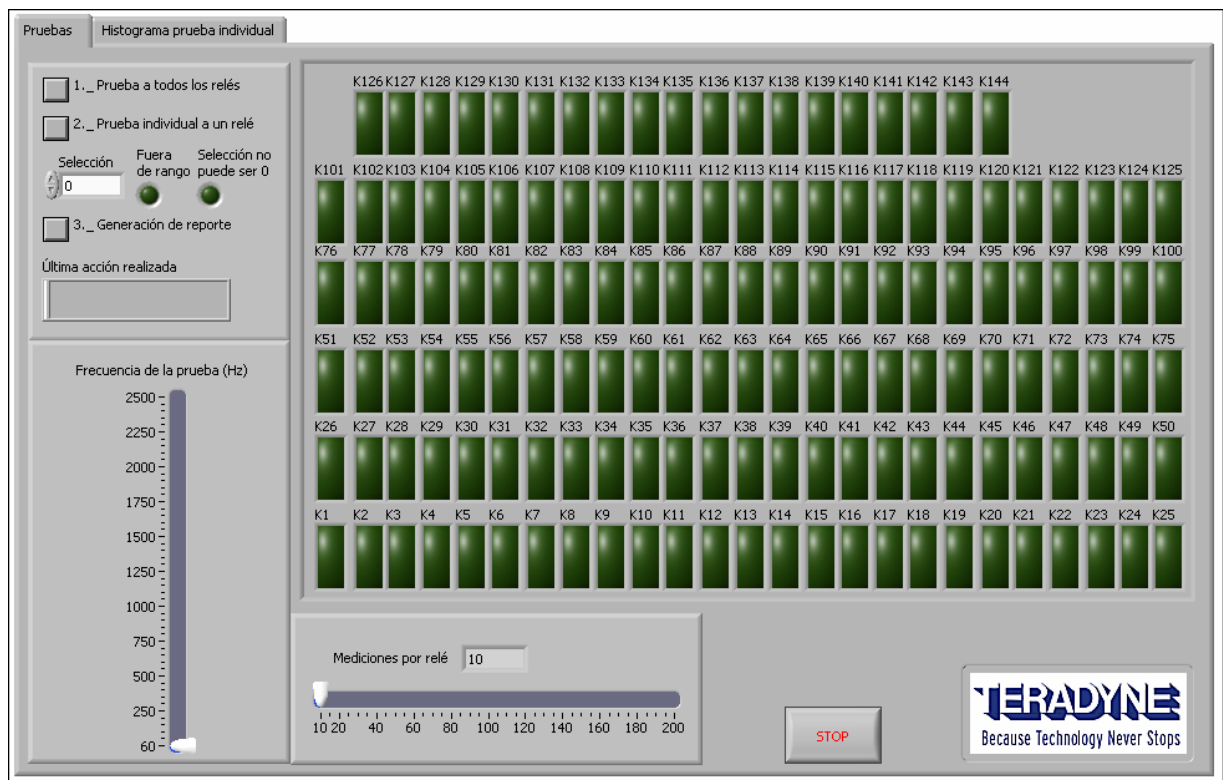


Figura 6.19 Panel frontal del programa de pruebas.

El panel frontal está formado por las siguientes secciones:

- Controles de selección de prueba.
- Control de selección de frecuencia.
- Control de número de mediciones por relé.
- Control de parada.
- Diagrama de los relés en la tarjeta.
- Viñeta con histograma de la prueba individual.

6.2.1.1 Controles de selección de pruebas

La función principal de este conjunto de controles es la de brindar la interfase para seleccionar las diferentes opciones que realiza el programa. La figura 6.20 muestra los controles de selección de pruebas.

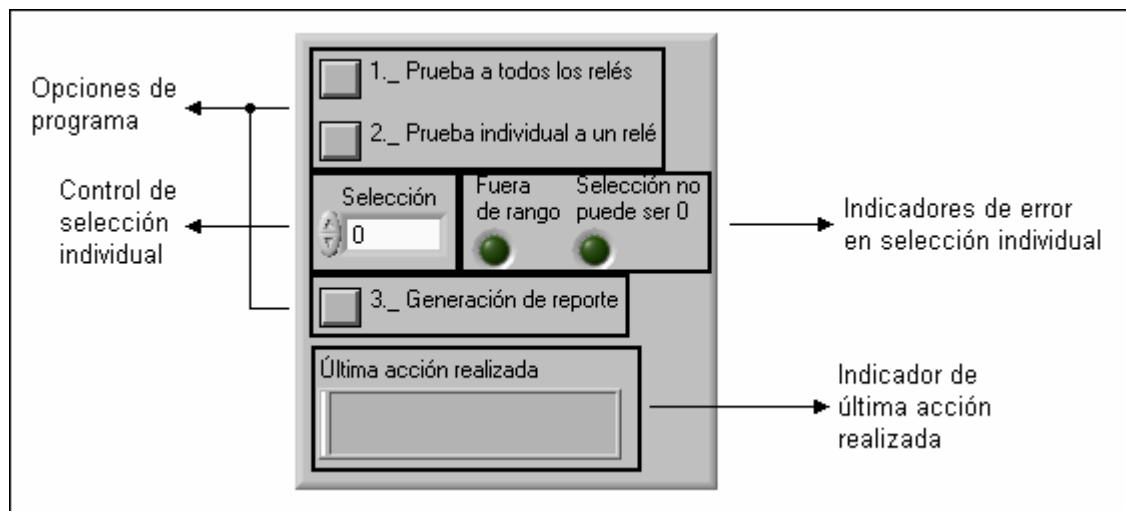


Figura 6.20 Controles de la selección de prueba.

- 1. Opciones del programa:** con estos botones se puede escoger el tipo de prueba que realiza el programa. Estos botones usan la acción mecánica "Latch when Release", mediante la cual se puede mantener el botón presionado, pero su valor no cambiará hasta que se suelte el botón del Mouse. Cuando se cambia el valor, LabVIEW automáticamente devuelve el botón a su valor por defecto después de que haya leído el valor una vez.

Uso con Mouse: cada opción puede ser ingresada presionando el botón izquierdo del Mouse sobre el botón correspondiente.

Uso con teclado: las teclas asignadas son: <F1> a "Prueba a todos los relés", <F2> a "Prueba individual a un relé" y <F3> a "Generación de reporte".

- 2. Control de selección individual:** en este control se introduce el número del relé que se quiere probar de manera individual.

Uso con Mouse: se presiona el botón izquierdo del Mouse sobre la casilla del control, se ingresa el número de relé con el teclado y se presiona el botón de “Prueba individual a un relé”.

Uso con teclado: la tecla asignada a este control es <F5>. Primero se debe presionar esta tecla, luego se introduce el número de relé con el teclado y por último se debe presionar <F2>.

- 3. Indicadores de error en selección individual:** son dos indicadores circulares ubicados al lado del control de selección individual. Uno indica si el número introducido en el control de selección está fuera de rango, es decir, el número fue mayor a 144 y otro que indica si el número de selección introducido fue 0. En ambos casos se indica que se dio una situación que no tiene sentido para el programa de pruebas.

- 4. Indicador de última acción realizada:** despliega un mensaje que corresponde con la acción del último botón de opción presionado.

6.2.1.2 Control de selección de frecuencia

La función de este control es la de seleccionar la frecuencia a la que se efectuarán las pruebas en los relés. La figura 6.21 muestra la sección del control de selección de frecuencia.

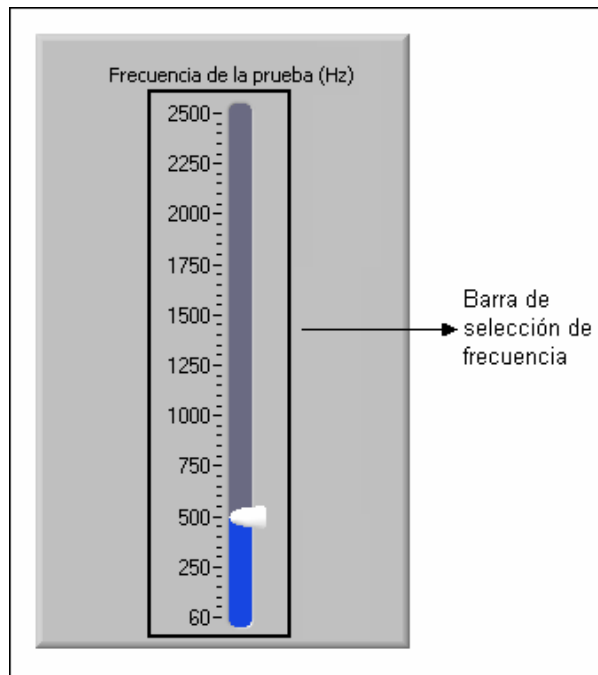


Figura 6.21 Control de selección de frecuencia.

1. **Barra de selección de frecuencia:** se mueve hacia arriba o hacia abajo para seleccionar una frecuencia específica. La frecuencia mínima que se puede seleccionar es 60 Hz y la máxima frecuencia es 2500 Hz. Los incrementos que hace esta barra de selección son de 250 Hz.

Uso con Mouse: se pone el cursor sobre el control y se presiona el botón izquierdo del Mouse. Mientras se mantenga presionado se puede mover el cursor hacia arriba y hacia abajo para seleccionar un valor de frecuencia deseado.

Uso con teclado: la tecla asignada a este control es <PageDown>. Una vez que se presiona esta tecla, se puede seleccionar la frecuencia con las teclas de flecha hacia arriba y flecha hacia abajo.

6.2.1.3 Control de cantidad de mediciones por relé

La función de este control es la de seleccionar la cantidad de mediciones que se hacen sobre cada uno de los relés. La figura 6.22 muestra la sección del control de cantidad de mediciones.

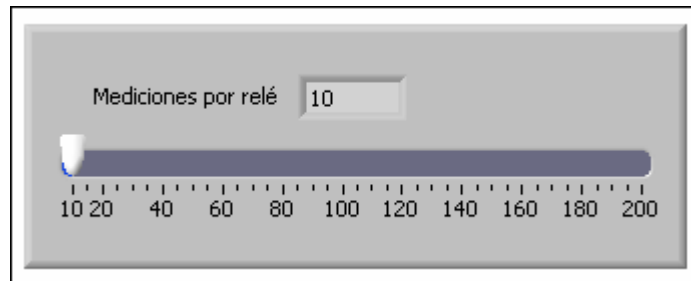


Figura 6.22 Control de la cantidad de mediciones por relé.

1. Barra de selección de cantidad de mediciones por relé: se mueve de izquierda a derecha para seleccionar una cantidad específica entre 10 y 200. Los incrementos en esta barra de selección se hacen de 10 en 10.

Uso con Mouse: se pone el cursor sobre el control y se presiona el botón izquierdo del Mouse. Mientras se mantenga presionado se puede mover el cursor de la barra hacia la izquierda y derecha para seleccionar el valor de cantidad de mediciones por relé deseado.

Uso con teclado: la tecla asignada a este control es <PageUp>. Una vez que se presiona esta tecla, se puede seleccionar la cantidad deseada con las teclas de flecha hacia arriba y flecha hacia abajo.

6.2.1.4 Control de parada de ejecución del programa

Este es un control booleano que detiene la ejecución del programa de pruebas. Al igual que los botones de opción, el control de parada tiene la acción mecánica de “Latch when Release”. Cuando el programa se está ejecutando, este control se puede presionar con el cursor del Mouse o mediante la tecla asignada <Esc>. La figura 6.23 muestra el control de parada del programa.



Figura 6.23 Control de parada de la ejecución del programa.

6.2.1.5 Diagrama de los relés en la tarjeta

Es un diagrama hecho con 144 indicadores rectangulares y que tiene la misma distribución y numeración de los relés en la tarjeta AD656. Su función es la de indicar el avance y el resultado de las pruebas efectuadas. Todos los indicadores son de tipo booleano por lo que si un relé no pasó las pruebas, su correspondiente indicador cambia de color.

Para los valores booleanos de verdadero y falso se tomó el rojo como el color para el valor verdadero, es decir, el relé está defectuoso y el verde para el valor falso o el relé no está defectuoso. La figura 6.24 muestra el diagrama de la tarjeta en el panel frontal.



Figura 6.24 Diagrama de la tarjeta en el panel frontal.

6.2.1.6 Histograma de la prueba individual a un relé

Un histograma es un gráfico estadístico que se utiliza para representar unos datos continuos cuando vienen agrupados en intervalos. Sobre cada uno de estos intervalos se levanta una franja tan ancha como el intervalo y de forma que su área sea proporcional a su frecuencia. Esta herramienta se utiliza especialmente en la comprobación de teorías, pruebas de validez y cuando se necesita obtener una revisión rápida de la variabilidad dentro de un proceso.

El histograma de la prueba individual a un relé se puede ver en la viñeta ubicada en la parte superior izquierda del panel frontal. La función de este histograma es la de tener una idea de cómo estuvieron distribuidos los valores de las mediciones hechas en los relés y también de poder obtener los valores de voltaje máximo y mínimo medidos y el valor del voltaje en cualquier punto del histograma.

La figura 6.25 muestra el histograma de la prueba individual.

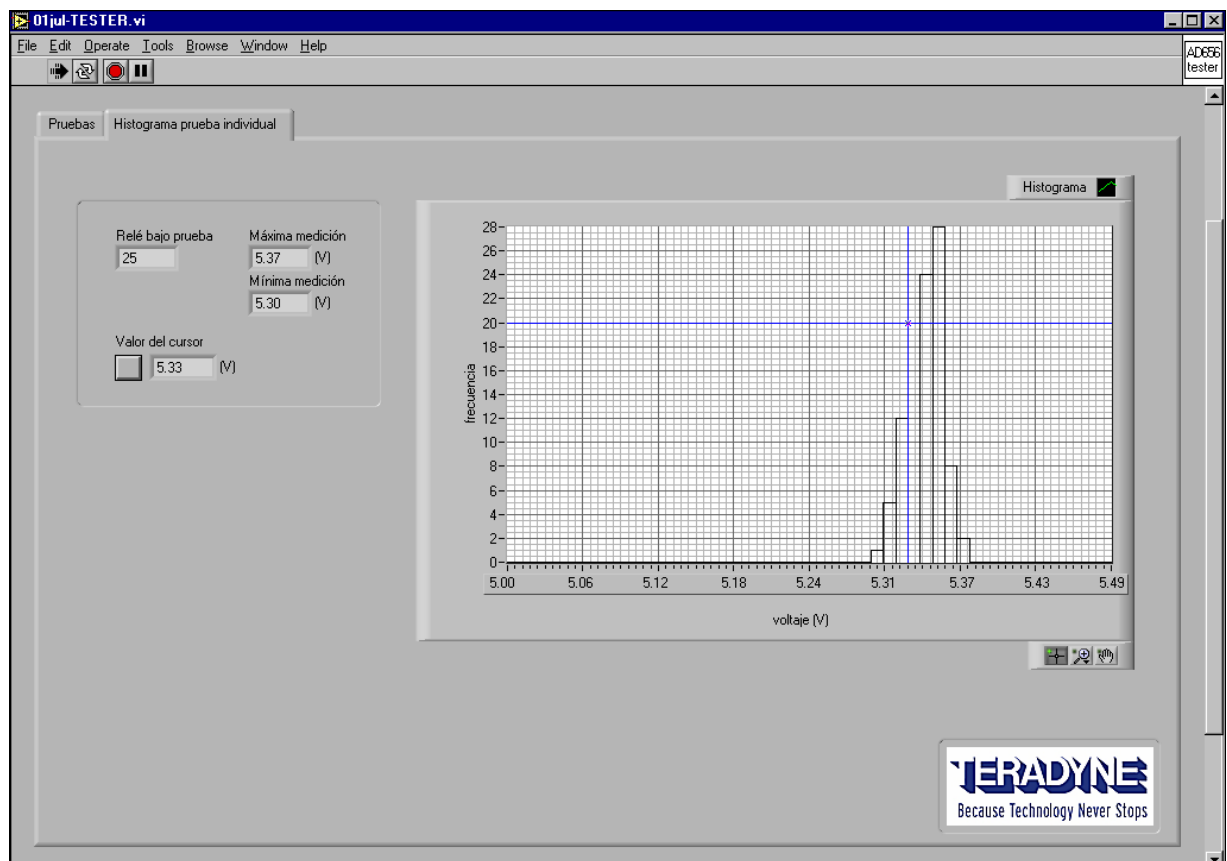


Figura 6.25 Histograma de la prueba individual a un relé.

1. **Botón de valor del cursor:** con este botón se obtiene el valor del voltaje en la posición que se encuentra el cursor sobre el histograma.

Uso con Mouse: se pone el cursor sobre el control y se presiona el botón izquierdo del Mouse.

Uso con teclado: la tecla asignada a este control es <F4>.

2. **Indicador del valor del cursor:** muestra el valor del voltaje después de haber presionado el botón del valor del cursor en un punto cualquiera del histograma.

3. **Indicador de relé bajo prueba:** muestra el valor del relé al que se le hizo la prueba individual.
4. **Indicadores de máxima y mínima medición:** muestran los valores máximo y mínimo de todas las mediciones hechas sobre el relé en la prueba individual.

Los controles e indicadores del histograma se muestran en la figura 6.26.

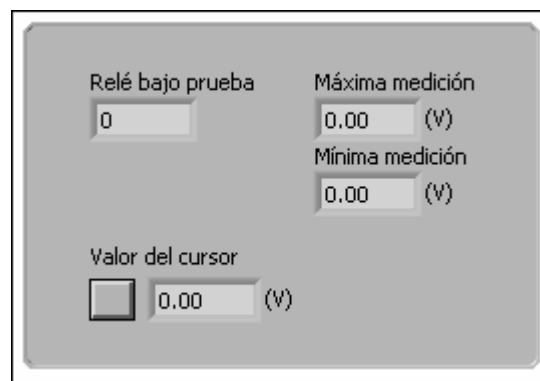
The image shows a software interface for histogram controls. It contains four input fields with labels: 'Relé bajo prueba' with a value of '0', 'Máxima medición' with a value of '0.00 (V)', 'Mínima medición' with a value of '0.00 (V)', and 'Valor del cursor' with a value of '0.00 (V)'. Each field has a small square icon to its left, likely for selection or activation.

Figura 6.26 Controles e indicadores del histograma.

5. **Histograma:** muestra el gráfico del histograma de las mediciones hechas sobre el relé. Cuenta con un cursor formado por dos líneas amarillas perpendiculares en cuya intersección hay una equis. El cursor se puede posicionar en cualquier parte del histograma con el uso de Mouse.

La escala vertical del histograma se hizo variable con el fin de que pudiera cambiar con la cantidad de mediciones que se seleccione. La escala horizontal permanece constante en sus valores para fijar el rango de aceptación de la señal conmutada y hacer que éste siempre sea visible.

La figura 6.27 muestra una imagen más detallada del histograma.

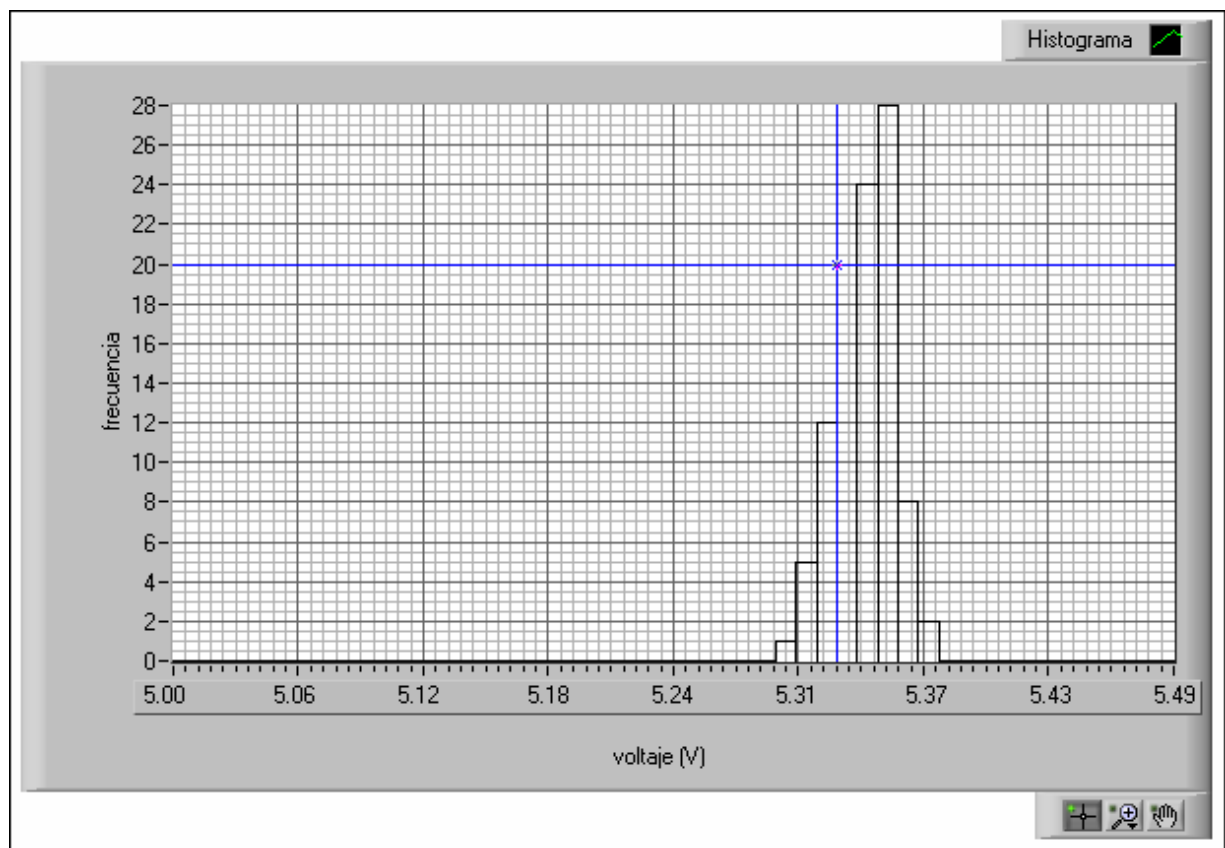


Figura 6.27 Histograma de la prueba individual a un relé.

6.2.2 Diagrama de bloques

El diagrama de bloques es el código fuente del programa de pruebas. Los indicadores y controles del panel frontal aparecen como terminales de control o terminales de indicador en el diagrama de bloques. Estas terminales se comportan como puertos de entrada y salida que intercambian información entre el panel frontal y el diagrama de bloques. Los datos que ingresan al diagrama de bloques lo hacen por medio de las terminales de control. Correspondientemente, los datos de salida pasan al panel frontal por las terminales de los indicadores.

Los objetos en el diagrama de bloques incluyen terminales, constantes y nodos. El diagrama de bloques se construye conectando estos objetos por medio de líneas llamadas “alambres” (wires).

Los terminales representan diferentes tipos de datos en el panel frontal y pueden ser de entrada (control) o de salida (indicador). Las constantes son terminales que proporcionan valores fijos en el diagrama de bloques y hay de tres tipos: constantes universales para cálculos matemáticos, constantes de formato en cadenas de caracteres y constantes definidas por el usuario. Los nodos son objetos que tienen entradas y/o salidas y que llevan a cabo una operación cuando el programa se ejecuta. LabVIEW incluye diferentes tipos de nodos como: funciones, SubVIs, estructuras, nodos de fórmulas, nodos de propiedad, nodos de invocación y nodos de interfase de código.

Las funciones son los elementos operativos esenciales de LabVIEW. Hay de diferentes tipos y entre las más usadas se encuentran: funciones numéricas, booleanas, de cadenas, de arreglos, de “clusters” o registros, de comparación, de tiempo y diálogo, de archivo.

La mayoría de estas funciones son polimórficas, es decir, pueden aceptar diferentes tipos de datos de entrada y generar también diferentes tipos de datos de salida.

Las estructuras son representaciones gráficas de los ciclos iterativos y de los ciclos de decisión de los lenguajes basados en líneas de texto y se usan para ejecutar bloques de código un determinado número de veces, condicionalmente o en un orden específico.

A partir de los requerimientos de software se desarrollaron diversas rutinas para cubrir cada una de las funciones que debía realizar el programa. Cuando se creó la aplicación en LabVIEW, se empezó por el VI de nivel superior y se definieron las entradas y salidas para el programa. Uno de los puntos importantes de la programación en LabVIEW fue entender y usar la naturaleza jerárquica de un VI. Después de que se crearon VIs para funciones o rutinas específicas, se usaron como SubVIs en el diagrama de bloques principal. Este acercamiento modular se hizo para mantener la simplicidad del diagrama y lo hace más fácil para depurar, entender y mantener.

6.2.2.1 Estructura del diagrama de bloques

Para facilitar la comprensión del diagrama de flujo y a partir de una estructura de eventos, se dividió el programa en dos áreas:

- a. Área externa: abarca todo el código por fuera de la estructura de eventos.
- b. Área interna: abarca todo el código dentro de la estructura de eventos.

Debido al tamaño del diagrama de bloques, la figura 6.28 muestra un diagrama simplificado del área externa del programa de pruebas, en la cual se pueden ver varias estructuras del programa en forma anidada.

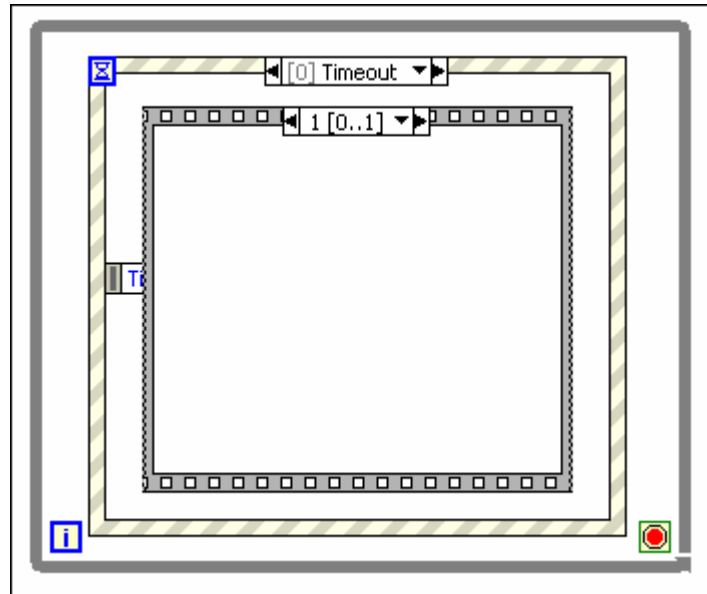


Figura 6.28 Estructura externa del programa.

El cuadro externo es una estructura WHILE que es usada en el control de parada de ejecución del programa, según el cual, el programa se va a ejecutar mientras la variable del control de parada no sea verdadera. El cuadro del centro es una estructura de eventos con el código de diagrama de bloques que corresponde a cada control del panel frontal. El cuadro más interno es una estructura de secuencia para crear un flujo de programa entre los cuadros de esta estructura.

De acuerdo con la distribución anterior, en el área externa del diagrama de bloques se ubicó el código correspondiente al indicador de la última acción realizada, ya que éste no depende de ningún control en el panel frontal y se deseaba que se ejecutara una vez que las pruebas terminaran. En la figura 6.29 se muestra del indicador de última acción realizada.

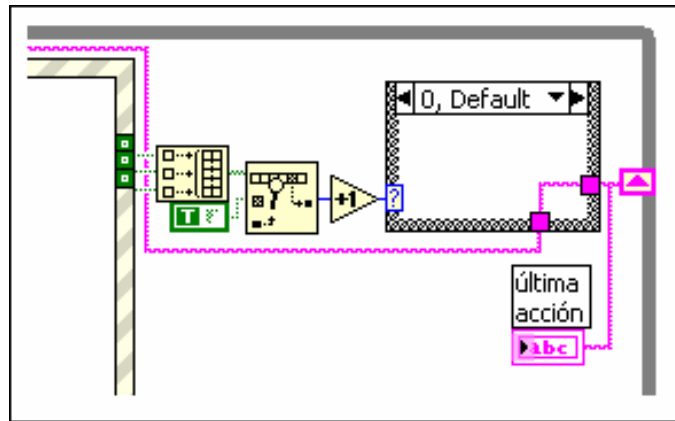


Figura 6.29 Diagrama de bloques del indicador de la última acción realizada.

Después de que se haya ejecutado cualquiera de los cuadros de la estructura de eventos, se forma un arreglo con los valores provenientes de los botones de opción del programa. Con una función “Search 1D Array”, se busca la posición del arreglo donde haya un valor TRUE. Este valor corresponde con el botón de la última opción presionada y se usa como selector en la estructura CASE que contiene los diferentes mensajes de salida que se despliegan en el indicador, como se muestra en la figura 6.30.

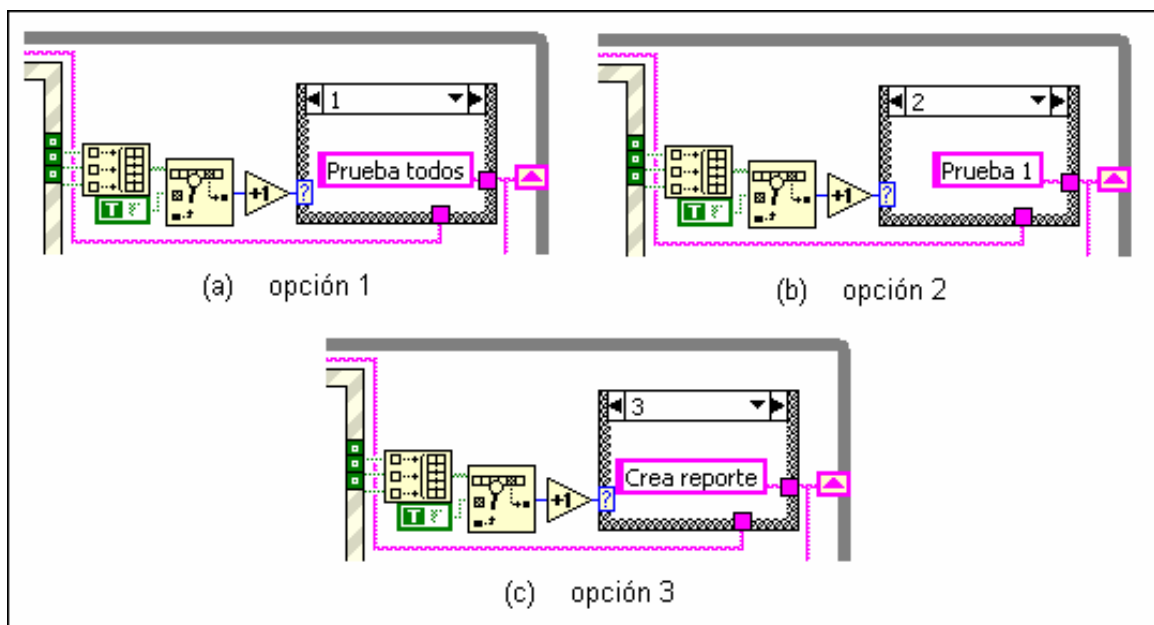


Figura 6.30 Mensajes de salida en el indicador de la última acción realizada.

6.2.2.2 Programación orientada por eventos

En la parte interna del diagrama de bloques, debido a la naturaleza secuencial e iterativa del programa, se hizo necesario ejecutar un mismo conjunto de sentencias un número determinado de veces o que estas se repitieran mientras se cumplieran ciertas condiciones. También se hizo necesario que se pudiera ejecutar una u otra sentencia dependiendo de las condiciones fijadas o simplemente forzar a que unas se ejecutaran siempre antes que otras en un orden secuencial. El diagrama de bloques se diseñó con varias estructuras iterativas anidadas unas dentro de otras y con una estructura especial que maneja las acciones hechas por el usuario en el panel frontal cuando está haciendo uso del programa. Estas acciones en programación gráfica, son llamadas eventos. Un evento puede ser presionar un botón del “Mouse” o presionar una tecla.

En un programa manejado por eventos, el programa primero espera a que éstos ocurran, entonces responde ante esos eventos y por último vuelve a esperar a que ocurra el siguiente evento. La manera que en que el programa responde depende del código escrito para cada evento en específico. El orden en el cual un programa manejado por eventos se ejecuta, depende de los eventos que ocurran y del orden en que se presenten.

Debido a que cada prueba y opción del programa se activa con un control en el panel frontal, cada control tiene un evento asociado a él. La estructura de eventos se hizo con siete subdiagramas o casos de eventos, cada uno con su correspondiente código. Se definieron siete eventos diferentes para los controles del programa de pruebas basados en el cambio del valor de la terminal relacionada a cada uno de los controles del programa de pruebas.:

- a. Control de parada de ejecución del programa.
- b. Control de frecuencia de la prueba.

- c. Control de cantidad de mediciones por relé.
- d. Control del valor del cursor en el histograma.
- e. Control de prueba a todos los relés.
- f. Control de prueba individual a un relé.
- g. Control de generación de reporte.

6.2.2.3 Control de parada de ejecución del programa

Ocupa el cuadro 0 de la estructura de eventos. En este cuadro se encuentra la terminal de control que pasa su valor a la terminal condicional de la estructura WHILE cuando el botón de parada de ejecución del programa es oprimido por el usuario. El cuadro con un círculo rojo en la esquina inferior derecha de la estructura WHILE es la terminal condicional que se fijó en la opción de “Stop if true”, con la cual, si la variable tiene un valor verdadero, la estructura dejará de ejecutarse y con ello la totalidad del programa de pruebas. En la figura 6.31 se muestra un diagrama simplificado de este cuadro de la estructura de eventos.

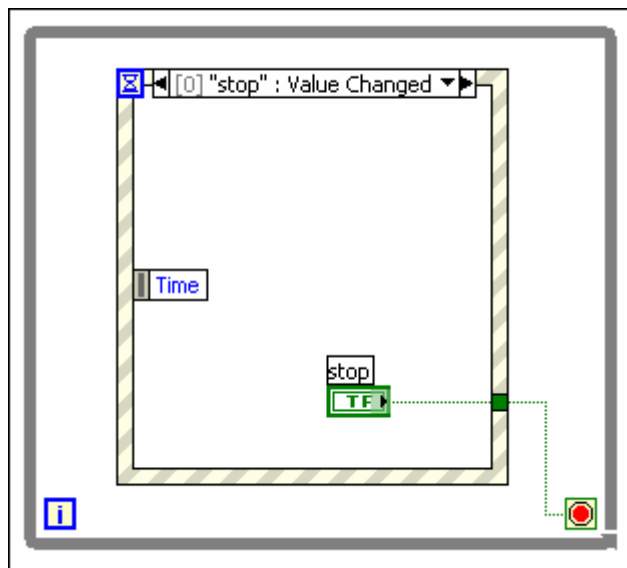


Figura 6.31 Diagrama del control de parada del programa.

6.2.2.4 Control de frecuencia de la prueba

Ocupa el cuadro 1 de la estructura de eventos. En este cuadro se encuentra la terminal de control de la barra desplazadora de selección de frecuencia. La escala de la barra de selección de frecuencia está en múltiplos de 250, excepto por la primera posición que corresponde a 60 Hz. El valor del cursor de la barra desplazadora es dividido entre 250. El resultado de esta operación se usa para seleccionar una posición de un arreglo de constantes de frecuencia por medio de la función “Index Array”.

Este arreglo de constantes está contenido en un SubVI y sus valores se calcularon a partir de la fórmula básica para la obtención del periodo según una frecuencia dada:

$$T = \frac{1}{f} \quad (6.1)$$

Donde T es el periodo y f es la frecuencia.

Para este arreglo se calcularon los periodos de las diferentes frecuencias a las que se querían hacer las pruebas y con los valores obtenidos se construyó dicho arreglo. Los valores de estas constantes se van a usar en la función “Wait Until Next ms Multiple” en los cuadros 4 y 5 y es pasada a estos cuadros por medio de una variable local. En la tabla A.1 del apéndice A.1 se muestran los valores de las constantes.

En la figura 6.32 se muestra el código contenido en el cuadro 1 de la estructura de eventos (a), el arreglo de las constantes de frecuencia (b) y la variable local de la constante (c).

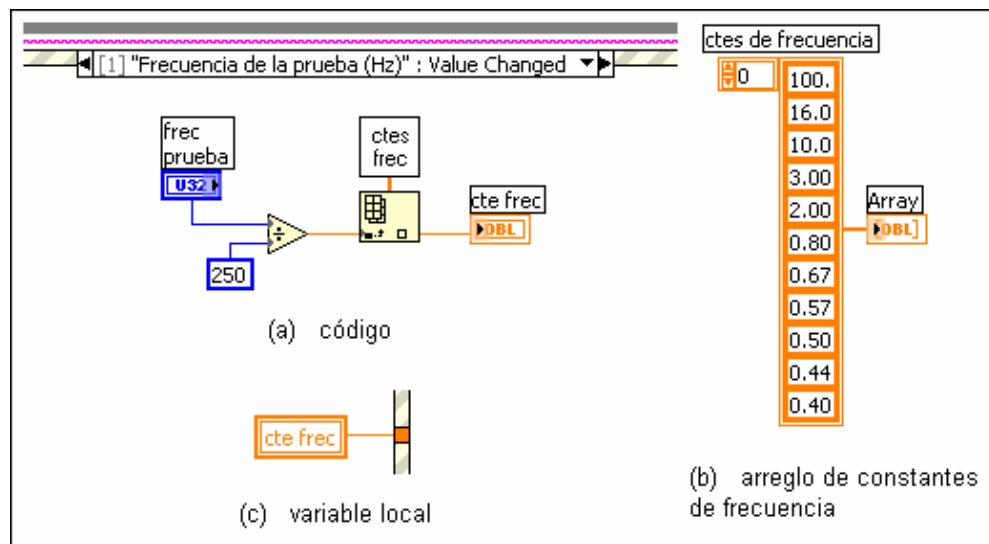


Figura 6.32 Código del control de frecuencia de la prueba.

6.2.2.5 Control de la cantidad de mediciones por relé

Ocupa el cuadro 2 de la estructura de eventos. En este cuadro se encuentra la terminal de control de la barra desplazadora de la cantidad de mediciones por relé. El valor del cursor de la barra desplazadora es pasado directamente a una variable local. Este valor se va a usar en los cuadros 4 y 5 en los ciclos FOR de generación de señales digitales. En la figura 6.33 se muestra el código contenido en el cuadro 2 de la estructura de eventos (a) y la variable local (b).

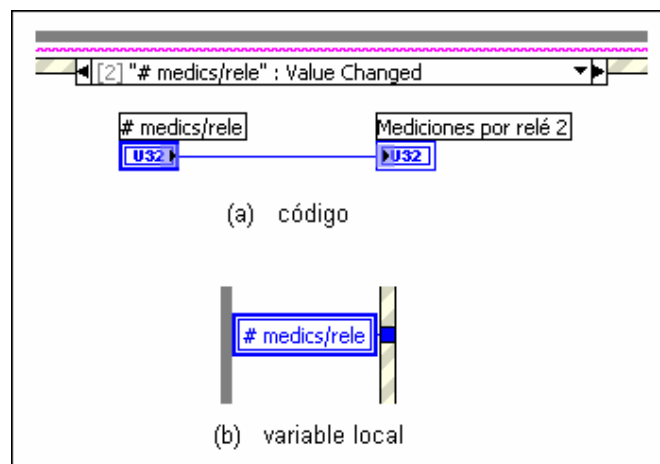


Figura 6.33 Código del control de la cantidad de mediciones por relé.

6.2.2.6 Control del valor del cursor en el histograma

Ocupa el cuadro 3 de la estructura de eventos. En este cuadro se encuentra la terminal de control del botón ubicado en los controles e indicadores del histograma de la prueba individual a un relé. Cuando se oprime este botón, se obtiene el valor del cursor en el eje X del histograma por medio del nodo de propiedad “Value”. Este valor corresponde al valor de la conversión del convertidor analógico-digital y es transformado a una expresión de voltaje según la conversión matemática de escala del convertidor analógico-digital. En la figura 6.34 se muestra el código contenido en el cuadro 3 de la estructura de eventos.

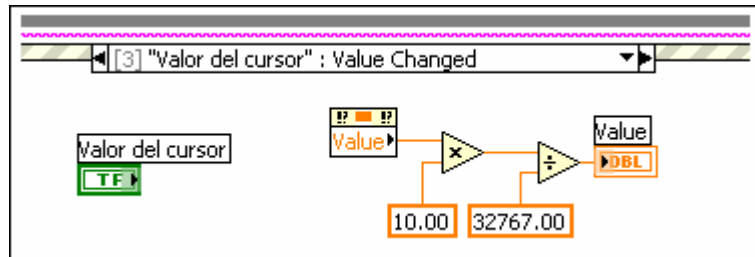


Figura 6.34 Código del control del valor del cursor en el histograma.

6.2.2.7 Control de prueba a todos los relés

Ocupa el cuadro 4 de la estructura de eventos. En este cuadro se encuentra la terminal de control del botón de la opción de “Prueba a todos los relés”. Cuando se oprime este botón, se ejecuta el código de este cuadro, el cual es más complicado que los anteriores y se encuentra dentro de una estructura de secuencia. En este tipo de estructura cada subdiagrama está contenido en un “frame” o marco y éstos se ejecutan en orden de aparición: primero el “frame” 0 o marco 0, después el “frame” 1 o marco 1 y así sucesivamente hasta el último.

Diferentes estructuras anidadas componen el cuadro 0 de la estructura secuencial. La más externa es una estructura FOR que cuenta con una terminal de contador (N) que es una constante con el número de veces que se quiere que se ejecute el código y tiene además una terminal de iteración que indica el número de veces que se ha ejecutado la estructura: cero durante la primera iteración, uno durante la segunda y así hasta N-1.

En el caso de esta prueba, la terminal de contador tiene un valor de N=145, así el código contenido en la estructura se va a repetir desde la iteración 0 hasta la 144. En la figura 6.35 se muestran estas dos terminales.

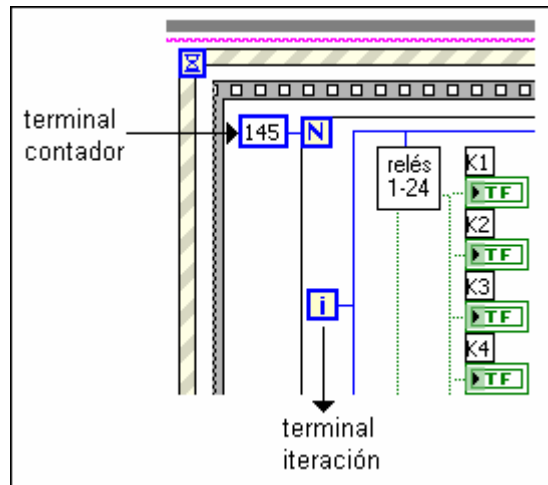


Figura 6.35 Terminales de contador y de iteración de la estructura FOR.

Cada iteración de esta estructura define la actuación del programa sobre un relé en específico. De acuerdo con la ejecución del diagrama de flujo, lo primero que se ejecuta es la parte de las terminales booleanas de los indicadores de los relés. Las terminales de estos indicadores se organizaron en seis grupos de 24 indicadores cada uno, como se muestra en la figura 6.36.

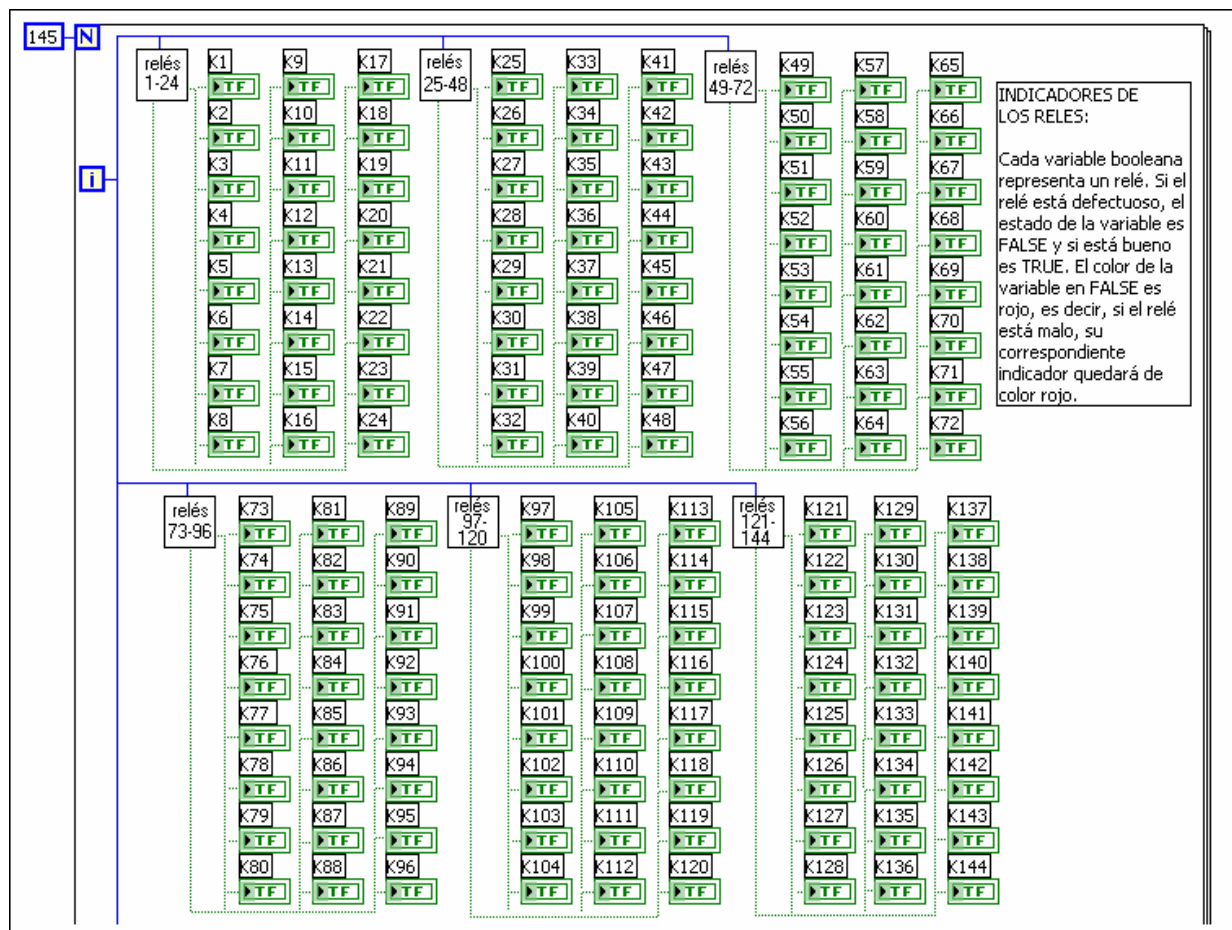


Figura 6.36 Terminales de los indicadores de los relés.

Cada grupo de terminales tiene un SubVI asociado según el rango de terminales que gobierna: relés 1-24, relés 25-48, relés 49-72, relés 73-96, relés 97-120 y relés 121-144. Dentro de estos SubVIs el número de la iteración de la estructura FOR es comparado con las constantes de los números de las terminales de los relés. Si el número de la iteración es igual al número del relé, entonces la terminal cambia su valor a TRUE, cambia su color de verde a rojo y se mantiene en ese color hasta que haya terminado la secuencia de pruebas sobre el relé. El diagrama de bloques es el mismo para todos estos SubVIs, lo único que cambia es el valor de las constantes de cada terminal, como se muestra en la figura 6.37 que corresponde al SubVI “relés 1-24”.

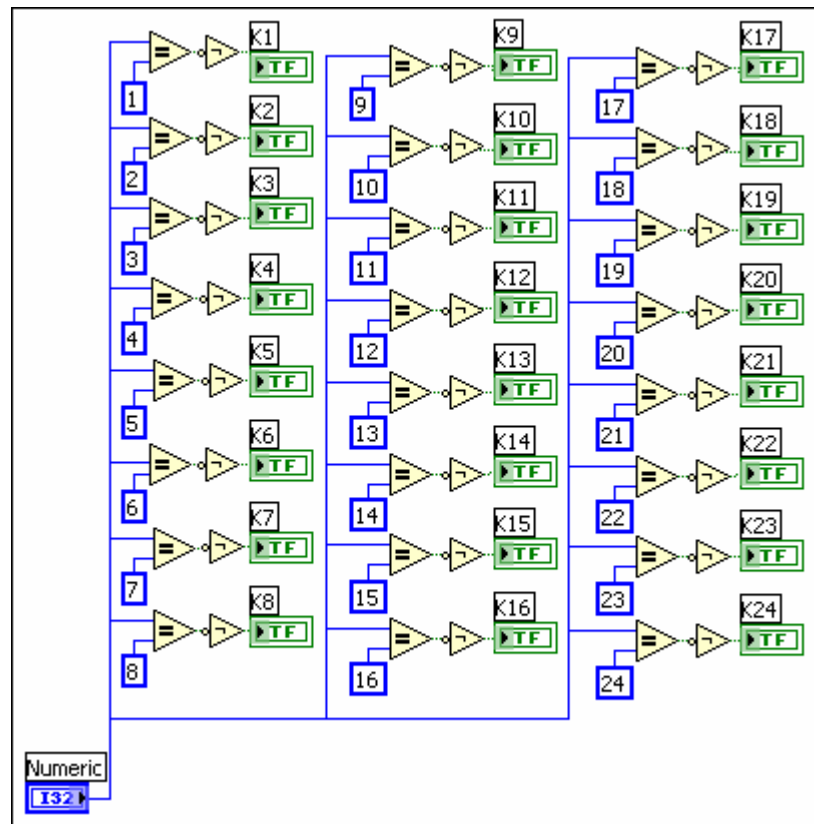


Figura 6.37 Diagrama de bloques del SubVI “relés 1-24”.

Lo siguiente en la ejecución del diagrama de bloques es el paso de las constantes de direcciones, datos, selección de canal de los multiplexores y señales de habilitación contenidas en un arreglo.

Los valores de estas constantes fueron calculados a partir de un estudio de los diagramas esquemáticos de las tarjetas AD656 y del circuito del probador. Son diferentes para cada relé, están ordenadas según el número de relé y se utilizaron como los valores para el patrón digital de salida en la tarjeta de adquisición de datos. Estos patrones digitales se necesitaron para activar o desactivar, según el caso, a los diferentes componentes de la tarjeta como las constantes de datos D0-D7 y de direcciones A0-A3 para activar los relés de las tarjetas. Las constantes de habilitación INHA-INHC, E1-E9 y las constantes de selección de canales A-B y S0-S3, se utilizaron en los multiplexores analógicos del circuito del probador.

Los valores de estas constantes se muestran en las tablas A.2, A.3 y A.4 del apéndice A.1. En la tabla A.2, la primera línea con la señal MHFO0, es una línea de inicialización para los dispositivos de la tarjeta

Las constantes se obtienen del arreglo mediante una función “Index Array”. La selección se realiza mediante las constantes 0, 1, 2 y 3 que corresponden a las diferentes columnas del arreglo y con el valor de la iteración de la estructura FOR. En la figura 6.38 se muestra esta parte del diagrama de bloques (a), así como una parte del arreglo de constantes (b).

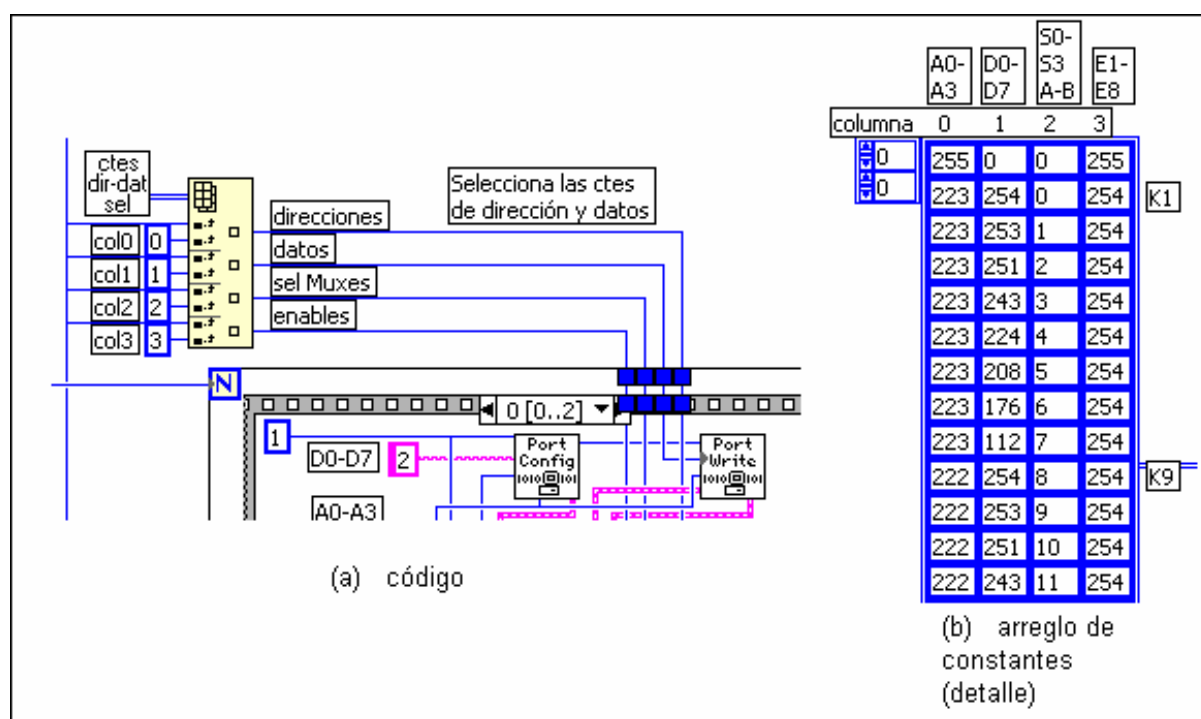


Figura 6.38 Selección de las constantes del patrón digital.

Una vez obtenidos los valores de las constantes, éstos deben salir por la tarjeta de adquisición de datos en forma de un patrón digital. Este proceso se debe llevar a cabo las veces especificadas por el usuario en el control de cantidad de mediciones por relé, por lo que todo el código correspondiente a la salida de las señales digitales se ubicó dentro de una estructura FOR.

Los datos de entrada de esta estructura son: las constantes del patrón digital de salida, el valor de la terminal de iteración de la estructura FOR principal que corresponde al relé que está siendo probado, el valor de la variable local del número de mediciones por relé para la terminal de contador, el valor de la variable local de la constante de frecuencia y un registro de constantes booleanas TRUE en cada una de sus posiciones que es donde se llevará el resultado de las comparaciones de rango. El tamaño de este registro es variable ya que depende del valor del número de mediciones por relé. La única salida de este bloque es un registro con variables booleanas. En la figura 6.39 se muestra la estructura FOR encargada de la salida de las señales digitales.

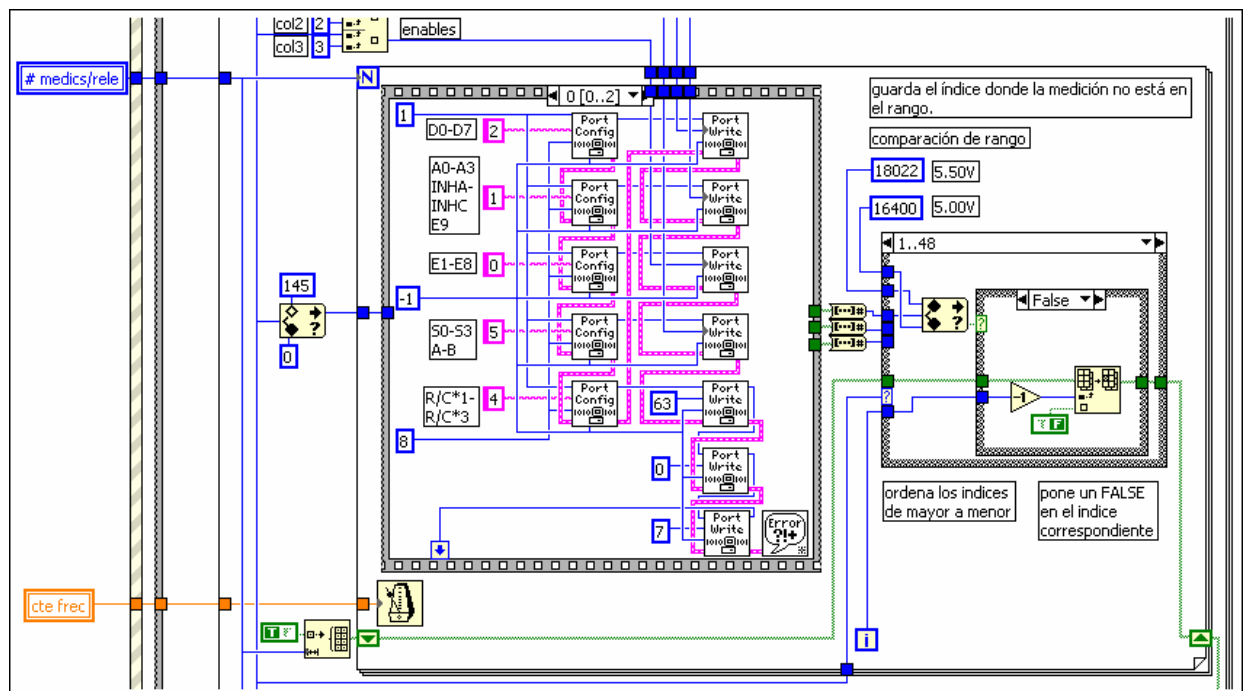


Figura 6.39 Salida de las señales digitales.

El bloque de la salida digital de las señales funciona con una estructura SEQUENCE y una estructura CASE. Se usó una estructura de secuencia para ejecutar los pasos necesarios para la salida digital de las señales de activación de los relés, la rutina de manejo de los convertidores analógico-digitales y la lectura del valor de la conversión digital.

El primer cuadro en la estructura de secuencia (a), tiene el código necesario para la salida de las constantes de activación por los diferentes puertos de la tarjeta de adquisición de datos y las señales de control de los convertidores. El segundo cuadro (b), contiene una estructura CASE con el código para la lectura de los puertos de entrada en la tarjeta de adquisición según el número de iteración y según el tipo de señal conmutada por los relés. En el tercer cuadro (c), se genera una señal para poner a los convertidores digitales en un estado de reinicialización en espera de la siguiente medición. Los cuadros que conforma la estructura secuencial se muestran en la figura 6.40.

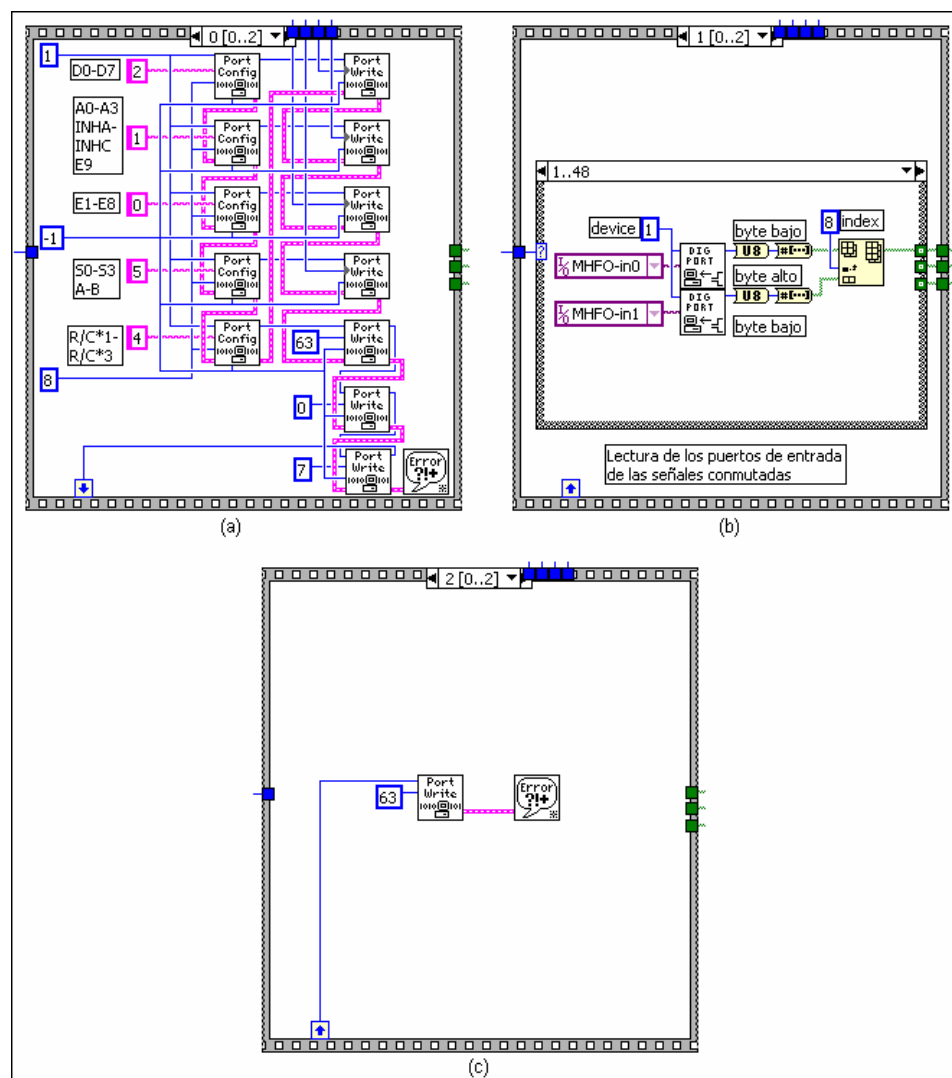


Figura 6.40 Estructura secuencial de salida digital.

Las entradas a la estructura CASE son las constantes del rango de voltaje según la escala del convertidor, el valor de la lectura de los convertidores, un arreglo de constantes booleanas, la iteración de la estructura FOR externa que se usa como selector de casos y la iteración de la estructura FOR interna que se usa como índice para poner constantes FALSE en el arreglo. La salida es un arreglo de constantes booleanas.

Todos los subdiagramas de la estructura CASE tienen el mismo código que se encarga de tomar el valor de la lectura del convertidor analógico-digital y verificar si se encuentra dentro del rango de voltaje especificado por los valores de las constantes. Si el valor de la lectura del convertidor no está dentro del rango, el programa pone una constante FALSE en la posición del arreglo booleano determinada por el valor de la iteración de la estructura FOR interna, de lo contrario no se afecta al arreglo. El estado final del arreglo es pasado a través de registros de desplazamiento al comienzo de la siguiente iteración. En la figura 6.41 se muestran los detalles de la estructura de comparación de rango.

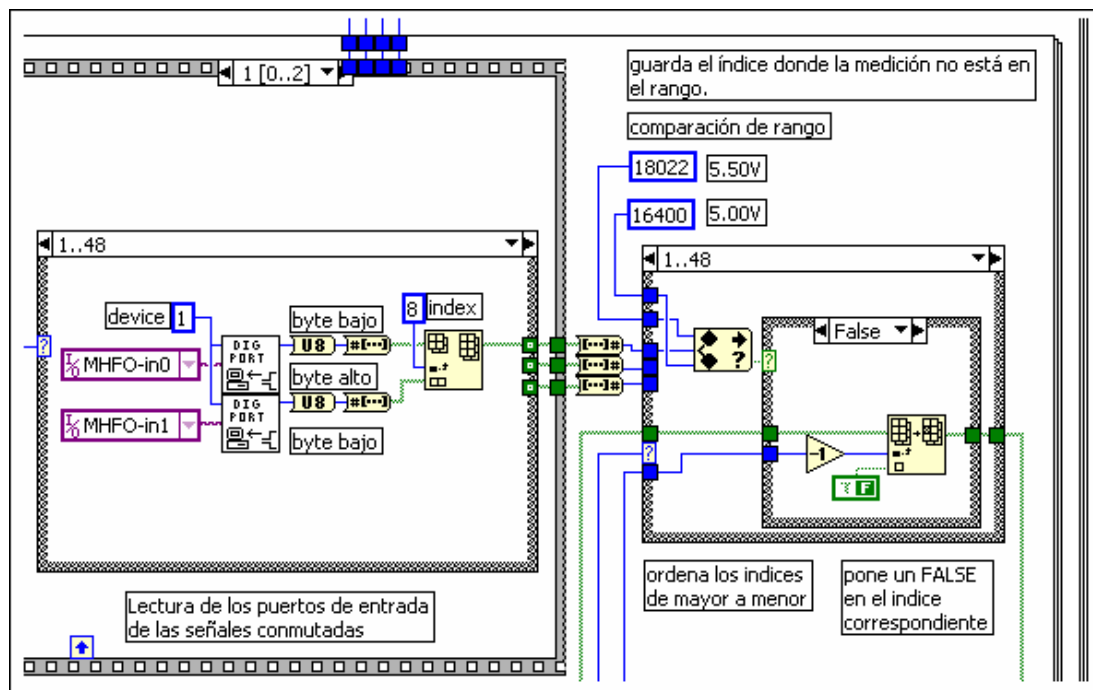


Figura 6.41 Estructura CASE de comparación de rango.

El arreglo de constantes booleanas es llevado a un pequeño bloque FOR cuya función es la de contar el número de constantes FALSE que tiene. El resultado de esta cuenta es comparado con cinco. Si este número es mayor que cinco se afectan dos registros que vienen del lado izquierdo de la estructura FOR y que son los que transfieren el resultado a los indicadores de los relés mediante un arreglo de constantes booleanas y al arreglo de cadenas de caracteres (texto) que se utiliza en la generación del reporte. La constante de cinco es un valor que se puede modificar según el número de mediciones fuera del rango de aceptación que se quieran definir como válidas o aceptadas. En la figura 6.42 se muestra esta parte del diagrama de bloques.

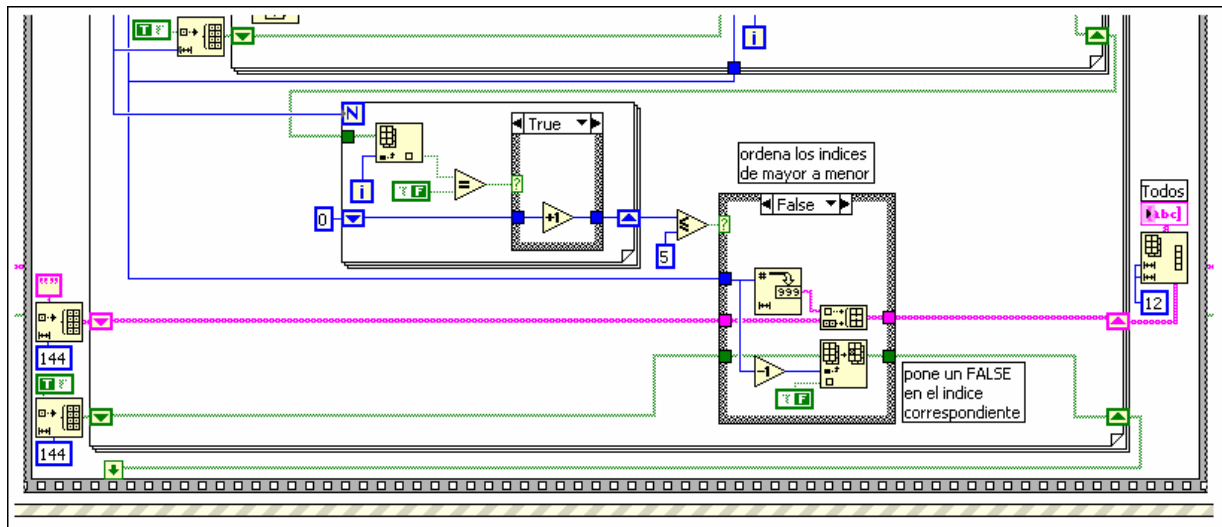


Figura 6.42 Manejo de los arreglos de resultado.

En el cuadro 1 de la estructura de secuencia se encuentra una función “Array to Cluster” que convierte el arreglo booleano de resultado a un registro o “cluster” formado por constantes. Todos los valores de este registro son mandados al panel frontal por medio de los nodos de propiedad de cada uno de los indicadores de los relés cambiando el estado del indicador según el valor de las constantes del registro. En la figura 6.43 se muestra una parte del cuadro 1 de la estructura de secuencia.

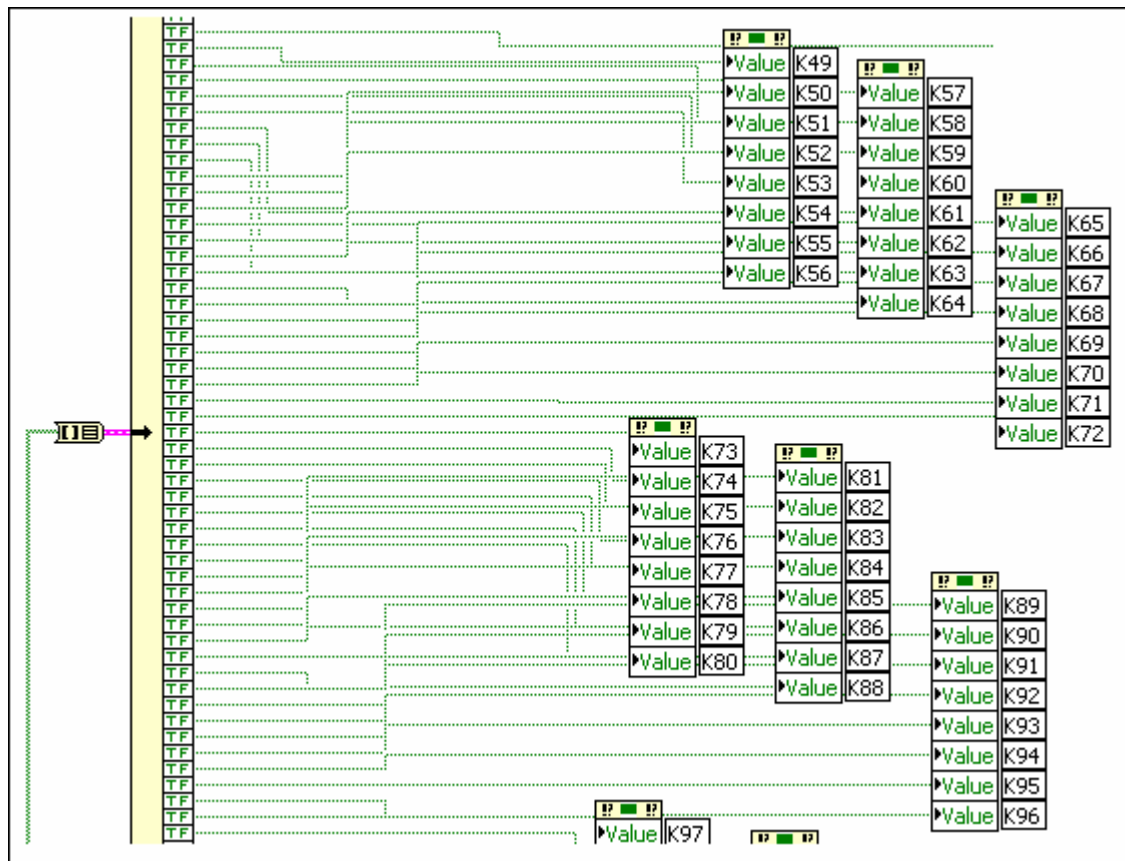


Figura 6.43 Cuadro 1 de la estructura de secuencia (detalle).

6.2.2.8 Control de prueba individual a un relé

Ocupa el cuadro 5 de la estructura de eventos. En este cuadro se encuentra la terminal de control del botón de la opción de “Prueba individual a un relé”. El código de este cuadro es similar al del cuadro 4. En ambos cuadros, el código se encuentra dentro de una estructura de secuencia, sólo que en este caso, el código no está dentro de una estructura iterativa FOR ya que sólo se debe ejecutar una vez.

La manera de conducir la prueba hacia un relé de manera individual se hace mediante el control de selección. El valor de este control es llevado a las funciones “In Range and Coerce” y “Equal to 0?” que afectan a los indicadores circulares de “Fuera de rango” y “Selección no puede ser 0” respectivamente. El estado de los indicadores de los relés en el panel frontal es cambiado a través de variables locales, como se muestra en la figura 6.44.



Figura 6.44 Control de la prueba individual y variables locales de los indicadores.

La otra diferencia con respecto al código de la prueba a todos los relés, es la incorporación del código para generar el histograma. A partir de cada una de las mediciones tomadas sobre el relé, se forma un registro por medio del proceso de auto indexado, el cual, cuando se termina la ejecución del ciclo FOR de la salida digital de señales, es enviado al código del histograma que se muestra en la figura 6.45.

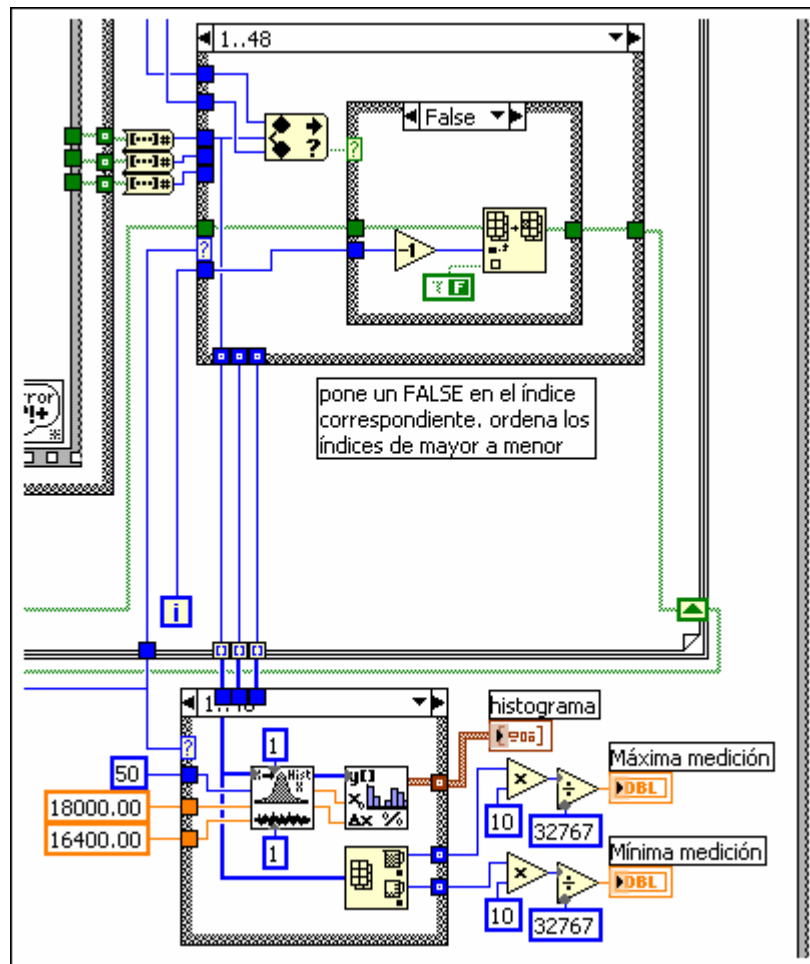


Figura 6.45 Generación del histograma.

El código del histograma se encuentra en una estructura CASE cuya terminal del selector es el valor de selección de relé. Los códigos de los subdiagramas de esta estructura son iguales y contienen los SubVIs para la generación del histograma. Reciben como entradas a los registros con los valores de la conversión digital, las constantes del valor máximo y mínimo de la escala horizontal del histograma y la cantidad de intervalos que conforman el histograma. Con una función “Array Max & Min” se obtienen los valores máximo y mínimo de los valores de los arreglos y son expresados en términos de voltaje después de una conversión según la escala de los convertidores analógico-digitales.

6.2.2.9 Control de generación de reporte

Ocupa el cuadro 6 de la estructura de eventos y en él se encuentra la terminal de control del botón de la opción de “Generación de reporte”. El código de este cuadro está formado por funciones y constantes especializadas en el manejo de cadenas de caracteres y en la generación de archivos. Los arreglos de los resultados de las pruebas son pasados a este cuadro por medio de variables locales donde son convertidos a una forma de tabla estructurada de texto por medio de la función “Array To Spreadsheet String”. Se pusieron también una serie de constantes de texto que se utilizan en los encabezados y para darle formato al reporte. Una función “Concatenate String” une todos los encabezados, constantes y tablas de datos para crear una sola unidad que es guardada en un archivo por una función “Write Characters To File”. El archivo creado es un archivo de texto con extensión “.txt”. En la figura 6.46 se muestra el código para la generación del reporte.

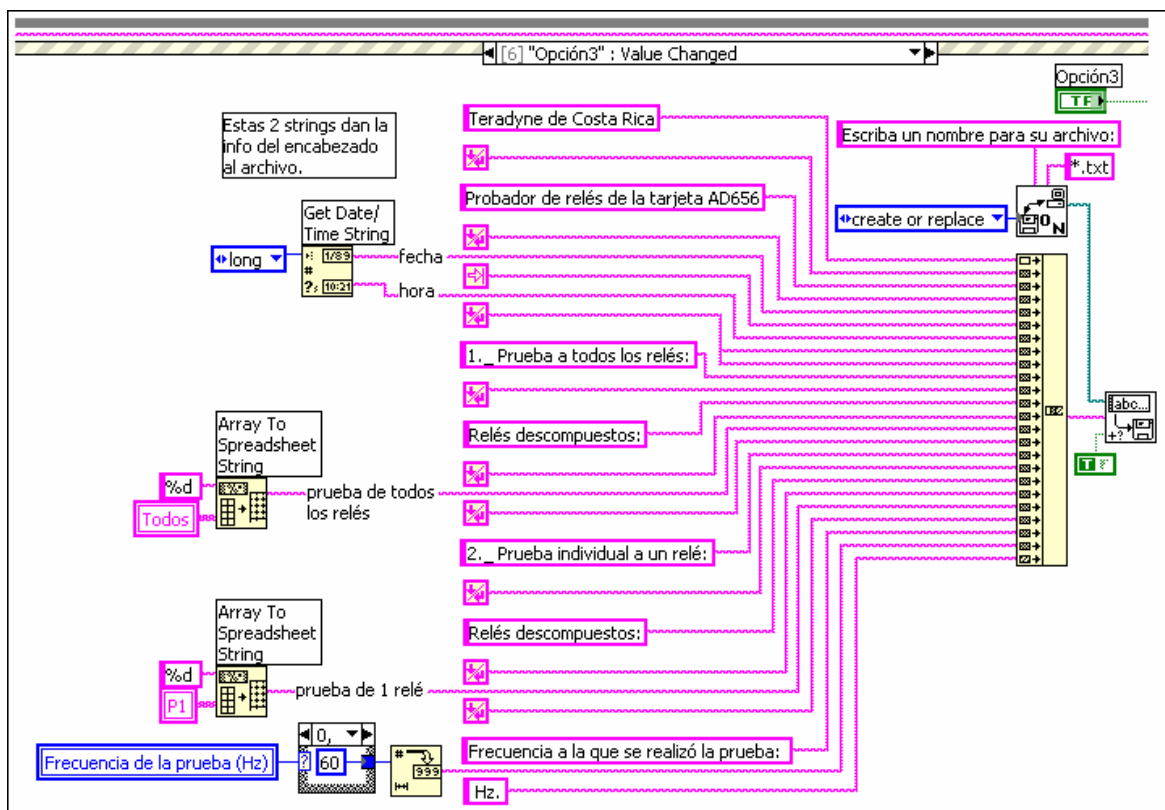


Figura 6.46 Código para la generación del reporte.

7 Capítulo 7

Resultados obtenidos

Las pruebas en un componente son a menudo asociadas con medir, ya sea, "la calidad de la especificación" o "la fiabilidad". Las pruebas de calidad implican medir un estado de aptitud que existe durante la comprobación final por el fabricante antes de distribuir los relés o la inspección inicial por el usuario antes de incorporar el componente en la aplicación. Las pruebas de fiabilidad involucran un estado de aptitud que puede existir sin ninguna falla una vez que el relé esté incorporado en la aplicación.

Debido a esto, el propósito principal del probador fue comprobar la fiabilidad de los relés en las tarjetas AD656. Una pérdida de fiabilidad, es casi siempre una fuente de gastos en reparación. Así, las pruebas en los relés son una "fuerza económica mayor" necesaria.

De las pruebas listadas en la sección 2.1.13.2, la única que se realiza en el sistema diseñado es la prueba de voltaje de operación. Esta prueba es la más orientada hacia una prueba funcional y no paramétrica como las demás de esa lista. El criterio de que el probador hiciera una prueba funcional se tomó con base en los requerimientos de la empresa.

El criterio de fallas de los relés de las tarjetas AD656 se basó en que la señal conmutada tiene que estar entre un rango de aceptación. Este rango se definió mediante un voltaje mínimo (5.00V) y un voltaje máximo (5.50V). Entre estos valores se encuentra el nivel de voltaje dado por la fuente de alimentación. Si la señal conmutada tiene un nivel de voltaje que no está entre estos límites, entonces se determina al relé como defectuoso. La posibilidad de que el relé degrade el nivel de la señal es una muestra de que el relé no funciona correctamente.

Las especificaciones del fabricante fueron la primera fuente de información para definir los niveles de voltaje de operación de los relés y es contra estos valores con los que se realizaron las mediciones y comparaciones en el probador. Las normas que cumple el probador son las que garantizan y cumplen las especificaciones de calidad y funcionalidad de los relés, según el fabricante de éstos, Coto Relays. Con esto, el enfoque que se pretendió para el probador fue el de definir una especificación propietaria para la empresa con la que pueda asegurar a los clientes que los relés de la tarjeta AD656 han sido probados en su totalidad y que cumplen con las especificaciones del fabricante.

En cuanto al diseño físico del probador se utilizó una tarjeta de adquisición de datos PCI-DIO-96 de National Instruments ya que este modelo fue el único que podía manejar la cantidad de señales generadas por la etapa de conversión analógico-digital. Con esta tarjeta se diseñaron las rutinas de software necesarias para la generación de las señales digitales, así como las rutinas de entrada de las señales provenientes del probador.

La estructura del probador fue hecha con un “Card Cage” de un sistema A5 que iba a ser desechado y que se trajo desde Estados Unidos. Este era el lado analógico de un “Test Head” y es conocido como “AD651 Analog Backplane”. En él se escogió una de las ranuras con el mismo tipo de conector de la tarjeta y se acondicionó para que tuviera la misma distribución de señales de la tarjeta AD656.

Ciertos pines tuvieron que ser removidos y ser aislados porque tenían contacto eléctrico con otras partes del “Card Cage” mediante pistas internas. Los pines que tuvieron que ser removidos, se recubrieron con un pedazo de aislante o “tubing” del tipo especial que se encoge con calor para que éste quedara bien pegado al pin. Luego de haber puesto el aislante, el pin se volvió a colocar en el conector y se aseguró firmemente para que quedara bien posicionado y pudiera aguantar las presiones de estar colocando y retirando las tarjetas.

Con un multímetro digital se comprobó que los pines aislados ya no tenían contacto eléctrico con el resto de la estructura que contenía a las tarjetas y se procedió a realizar el alambrado de las señales a dichos pines.

Con la utilización del “AD651 Analog Backplane” se cubrió el requerimiento de que la tarjeta debía estar en posición vertical y así el técnico pudiera tener acceso en ambos lados de la tarjeta para realizar mediciones directas sobre los componentes. De todo el “backplane”, sólo una ranura está habilitada para recibir a las tarjetas AD656, la cual se identificó debidamente. Las demás ranuras pueden ser utilizadas para que el técnico pueda colocar temporalmente a otras tarjetas. La figura 7.1 muestra un diagrama del “backplane” con el conector de la tarjeta.

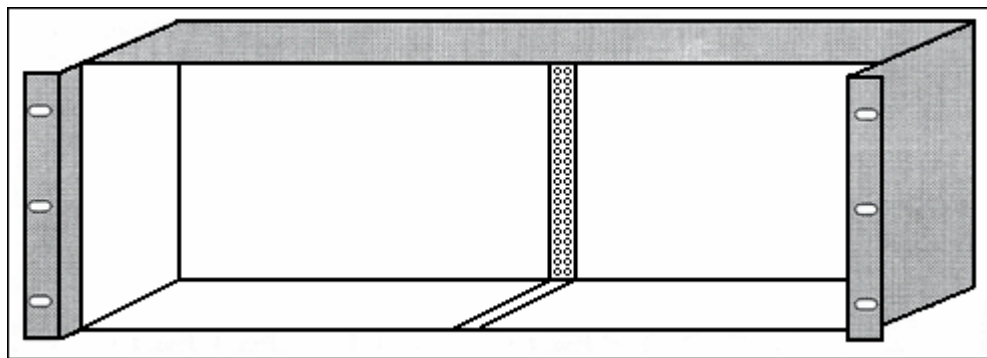


Figura 7.1 Diagrama de la estructura con el conector de la tarjeta.

Los buses de conexión y transporte de señales se implementaron con fajas conocidas como “ribbon cable”. En el sistema del probador se utilizaron cuatro fajas de este tipo:

- 1. Faja de la tarjeta de adquisición de datos:** trasporta las señales de control que van hacia el circuito de enrutamiento y las señales que vienen de los convertidores analógico-digitales. La característica principal de esta faja es la de contar en un extremo con un conector especial de 100 pines que se conecta a la tarjeta de adquisición de datos y dos conectores de 50 pines cada uno que se

conectan en los conectores de entrada y salida de la tarjeta perforada con el circuito del probador. Los pines del 1 al 50 van al conector de entrada y los pines 51 al 100 van al conector de salida.

2. **Faja de las señales MHFO:** esta es una faja “ribbon cable” de 50 pines que lleva las señales conmutadas de los relés 1 al 48 hacia los multiplexores del circuito de enrutamiento. De los pines 1 al 32 y del 39 al 54 de la fila A del conector base de la tarjeta AD656 en el “Analog Backplane”, se hicieron conexiones hacia un conector “Header” de 50 pines donde se colocó un extremo de la faja. El otro extremo se conectó también a un “Header” de 50 pines ubicado en la tarjeta perforada.
3. **Faja de las señales MHFD y MHSD:** lleva las señales conmutadas de los relés 49 al 144 hacia el circuito de enrutamiento. Esta faja fue hecha con dos fajas “ribbon cable” de 60 pines cada una y con cuatro conectores “4x15 HD Plus Module”, metidos a presión. Un extremo de esta faja se fijó a la tarjeta perforada mientras que el otro siempre se debe colocar en el conector “AD656 Header Assembly RDC48” de la tarjeta bajo prueba. La orientación con la que se debe colocar este conector viene dado por una flecha señalada sobre el extremo que se pone en la tarjeta.
4. **Faja de alimentación de las señales analógicas:** lleva la señal analógica de conmutación de la fuente de voltaje hacia el conector de la tarjeta en el probador. Esta es una faja “ribbon cable” normal de 50 pines. Esta faja se conecta en un extremo a un conector de alimentación de un CD-ROM modificado en el que todos sus pines se soldaron para que lleven el mismo voltaje y en el otro extremo, la faja llega a un conector “Header” de 50 pines de donde se hicieron las conexiones hacia los pines del conector base de la tarjeta.

En una tarjeta perforada se hizo el montaje del circuito con los demás componentes del probador. Todos los circuitos integrados de los multiplexores, los convertidores analógico-digitales y componentes como resistencias y capacitores, son del tipo “through-hole” y fueron montados sobre bases de pines largos. El cableado de todos los componentes se hizo mediante la técnica de alambrado “wire wrap”.

Para la entrada y salida de las señales en la tarjeta perforada del circuito se utilizaron dos conectores de 25 pines en doble fila conocidos como “Header 25-Pin, Dual row, Right angle”, con seguros para que los conectores de la faja de la tarjeta de adquisición de datos quedaran bien sujetos. A uno de los conectores llegan las señales digitales provenientes de la tarjeta de adquisición de datos, éste se denominó como conector de entrada. Al otro conector llegan las señales de salida de los convertidores digitales para ser enviadas hacia la tarjeta de adquisición, éste se denominó como conector de salida. La faja de la tarjeta de adquisición de datos se conectó a estos conectores según fuera la entrada o la salida de señales.

Para el voltaje de alimentación del circuito se utilizó una fuente de computadora ATX que proporcionó los niveles de voltaje necesarios para el funcionamiento de los componentes integrados del circuito principal del probador, así como para los componentes de la tarjeta. Esta fuente de alimentación se colocó a un costado del “backplane” y se sujetó con dos tornillos para tener contacto eléctrico entre las dos estructuras. El interruptor de la fuente se colocó en la parte superior derecha del probador. Cuando se enciende la fuente, el interruptor tiene una luz interna que indica que el probador está siendo utilizado.

El valor de la tensión nominal de funcionamiento de la fuente de alimentación es de 110V de corriente alterna. Los voltajes de salida de la fuente que se utilizaron en el probador fueron:

- a. +5V para la señal de conmutación de los relés. Este voltaje se tomó de uno de los conectores secundarios de la fuente de alimentación, se aplicó al conector que contiene la tarjeta en el “backplane” mediante un conector de alimentación de un CD-ROM modificado y con una faja que lleva el voltaje de la fuente a un conector “Header” de 50 pines de donde se hicieron conexiones hacia cada uno de los pines del 1 al 32 y del 39 al 54 de la fila C del conector VERSACON. Este voltaje se aplicó a los pines de la fila B mediante “jumpers” para evitar el exceso de cableado. El nivel de esta señal de voltaje es el que se mide en los convertidores analógico-digitales.
- b. +5V para la alimentación de los circuitos integrados de la tarjeta y para los convertidores analógico-digitales. Para los integrados de la tarjeta se tomó el voltaje de una de las salidas de la fuente de +5V y 25.0A. Para los convertidores, el voltaje se tomó de la salida de +5V y 0.8A, ya que ésta resultó ser más estable en el nivel de los +5V y el amperaje era suficiente para que los convertidores funcionaran adecuadamente.
- c. +12V para un regulador de voltaje ajustable a +6V para el voltaje de alimentación de la bobina de los relés de la tarjeta. Este regulador se montó sobre la tarjeta perforada.
- d. -12V para el voltaje V_{EE} de los multiplexores 4x1. Este voltaje fue necesario para determinar el máximo nivel pico a pico de la señal analógica que pasa por el multiplexor.

Todos estos voltajes se tomaron del conector principal de la fuente de alimentación. Un conector hembra, obtenido de una tarjeta madre de una computadora, se colocó en la tarjeta perforada y a él se hicieron las conexiones correspondientes.

7.1 Instalación del probador

Cuando se tuvieron todas las partes de hardware listas y el programa de pruebas bien depurado y funcional, se procedió a la etapa de realización de pruebas con tarjetas denominadas en la empresa como “In House”. Estas tarjetas son las que se usan en los sistemas de la planta y están en buenas condiciones.

Antes de realizar cualquier prueba se vio la necesidad de definir ciertas condiciones mínimas de seguridad en el área de pruebas para asegurar la integridad de la tarjeta y de los demás componentes del probador. Para una descripción más detallada e ilustrada de la instalación del probador, véase el apéndice A.2 que corresponde al manual de usuario. Como procedimiento para realizar las pruebas se tomaron las siguientes medidas:

1. Se colocó al probador sobre una superficie plana y estable.
2. Se conectó el cable de alimentación de la fuente a un enchufe de 110V AC.
3. Se pusieron en práctica las medidas de control contra descargas electroestáticas (ESD).
4. Se colocó la tarjeta AD656 en el conector debidamente señalizado para contener a la tarjeta.
5. Se aseguró bien la tarjeta al conector del probador con los ganchos que ésta trae para tal efecto.
6. Se colocó la faja de conexión de señales del probador en el conector de salida de la tarjeta.
7. Se le dio alimentación de red al equipo poniendo el interruptor de la fuente en encendido.
8. Se verificó que la luz del interruptor estuviera encendida.

7.2 Operación del programa de pruebas

1. El programa de pruebas se ejecutó a partir del ícono ubicado en el “escritorio” de la computadora, el cual se muestra en la figura 7.2.



Figura 7.2 Ícono del programa.

El programa de pruebas se ejecuta cuando se tiene una flecha de color negro hacia la derecha en el indicador “Run” de la esquina superior izquierda de la pantalla, como se muestra en la figura 7.3.



Figura 7.3 Indicador de ejecución del programa.

2. Se seleccionó la cantidad de mediciones que se querían realizar a cada relé, mediante el control correspondiente. Esta cantidad se fijó en 20 mediciones.
3. Se seleccionó la frecuencia a la que se ejecutó la prueba, mediante el control correspondiente. La frecuencia escogida fue de 2500Hz.
4. Se escogió el tipo de prueba en la tarjeta AD656.

7.2.1 Prueba a todos los relés

Cuando se presionó el botón de la opción “Prueba a todos los relés”, se activó la prueba secuencial a la totalidad de los relés conforme al número de mediciones y a la frecuencia que fueron escogidas. En el momento en que se efectuó la prueba, el indicador del relé que estaba siendo probado se mantuvo en color rojo. Hasta que la prueba abarcó a todos los relés, se mostró el resultado de la misma, dejando en color rojo, los indicadores de los relés que se detectaron como defectuosos.

La figura 7.4 muestra como luce el panel frontal durante una prueba a todos los relés. En esta figura se muestra el sentido de prueba de los relés indicado por la flecha negra en los indicadores de los relés 11 y 12.

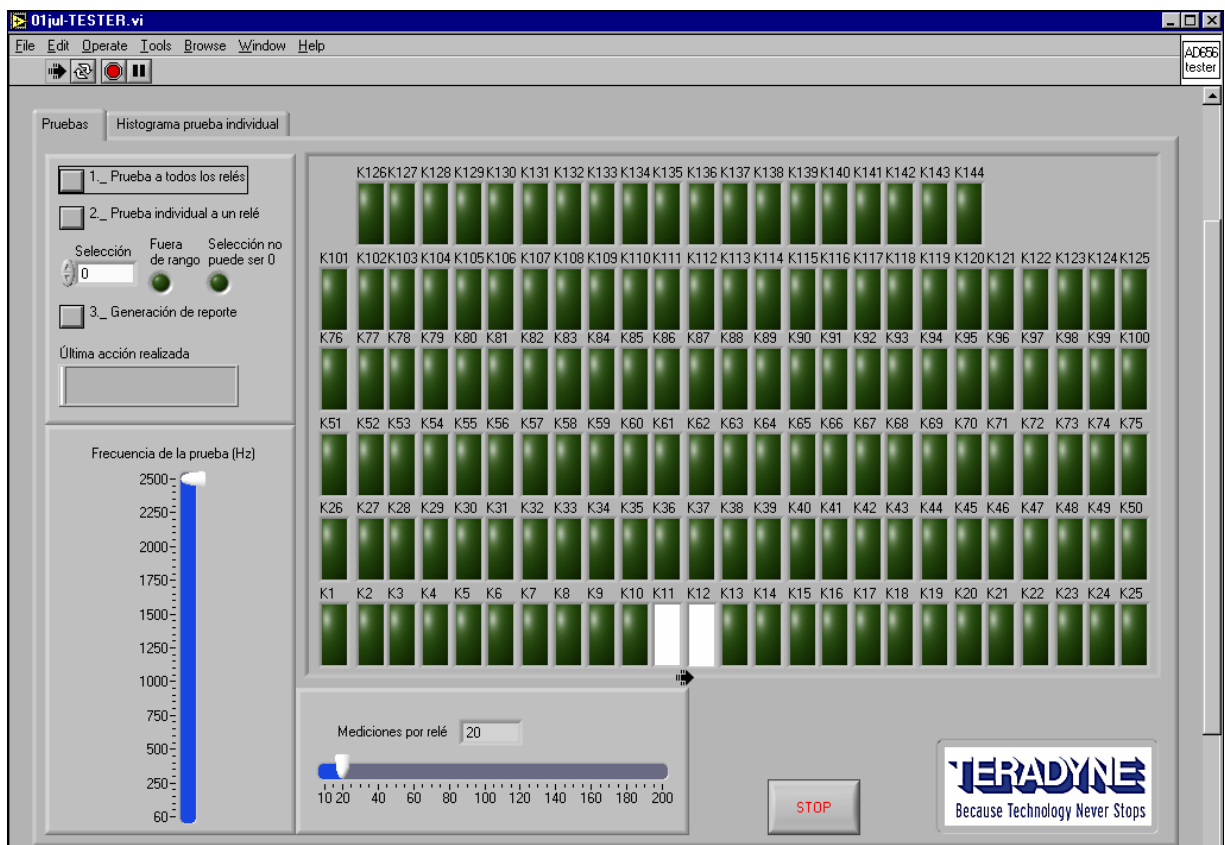


Figura 7.4 Prueba a todos los relés.

El resultado de la prueba con la tarjeta “In House”, fue que no se detectó ningún relé en mal estado y todos los indicadores de los relés en el diagrama de la tarjeta quedaron de color verde, como era de esperar si la tarjeta no tiene relés defectuosos.

Para la siguiente prueba sobre la misma tarjeta, se eliminaron al azar unos cuantos relés de la tarjeta. Se le dio el mismo tratamiento de preparación y se realizó la prueba. El resultado de esta prueba quedó indicado en el diagrama de la tarjeta en la pantalla. Los indicadores que quedaron de color rojo fueron los de los relés que se habían removido de la tarjeta. En la figura 7.5 se muestra el resultado de una prueba a todos los relés.

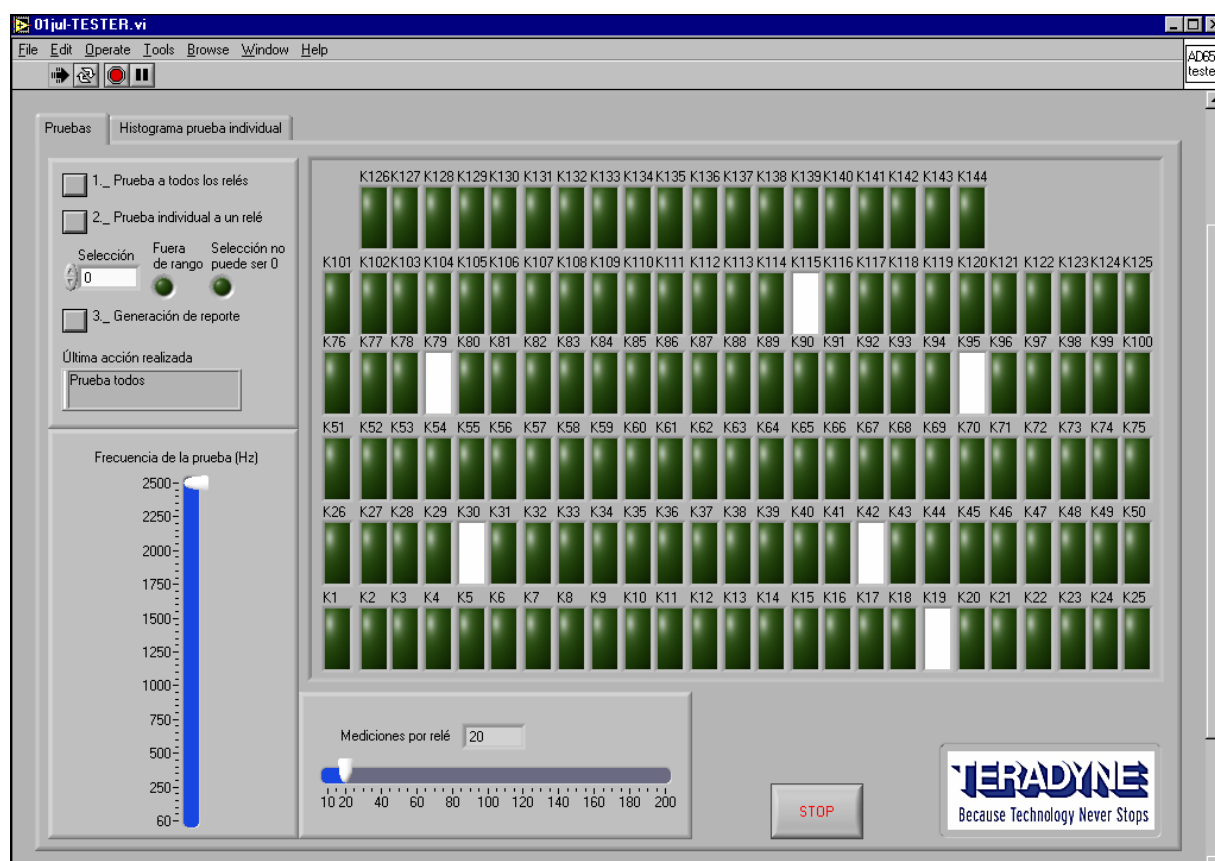


Figura 7.5 Resultado de una prueba a todos los relés.

7.2.2 Prueba individual a un relé

Con la misma tarjeta que se realizó la prueba a todos los relés, se procedió a realizar una prueba individual sobre ciertos relés. El resultado de esta prueba quedó indicado en el diagrama de la tarjeta en pantalla. El indicador del relé 42 que fue escogido para la prueba, quedó de color rojo como en la prueba a todos los relés, como se muestra en la figura 7.6.

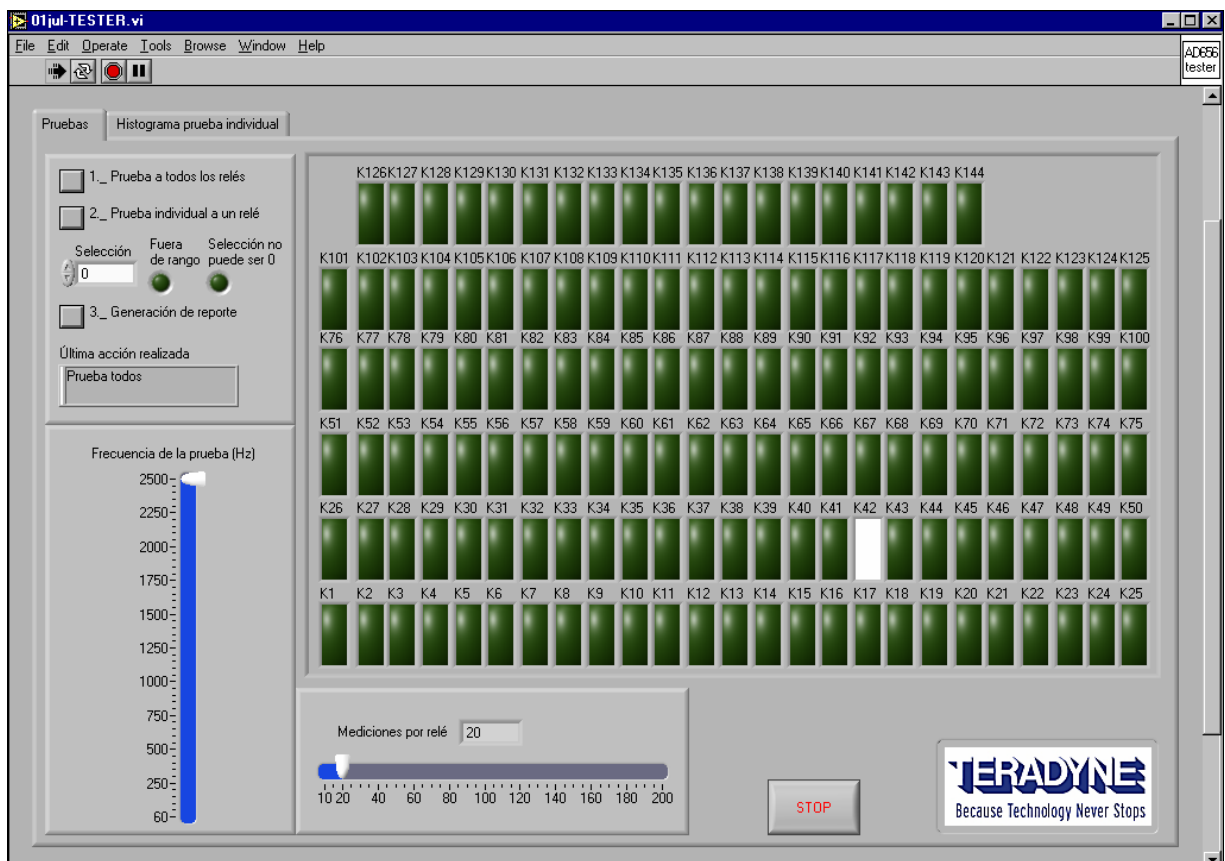


Figura 7.6 Resultado de una prueba individual.

También se pudo tener una visualización del resultado en la viñeta del panel frontal denominada “Histograma prueba individual”.

Si el relé seleccionado fue detectado como defectuoso, en los indicadores de medición máxima y mínima aparecen los valores medidos, pero no se muestra el histograma debido a la escala fija del eje horizontal del histograma, tal como se muestra en la figura 7.7.

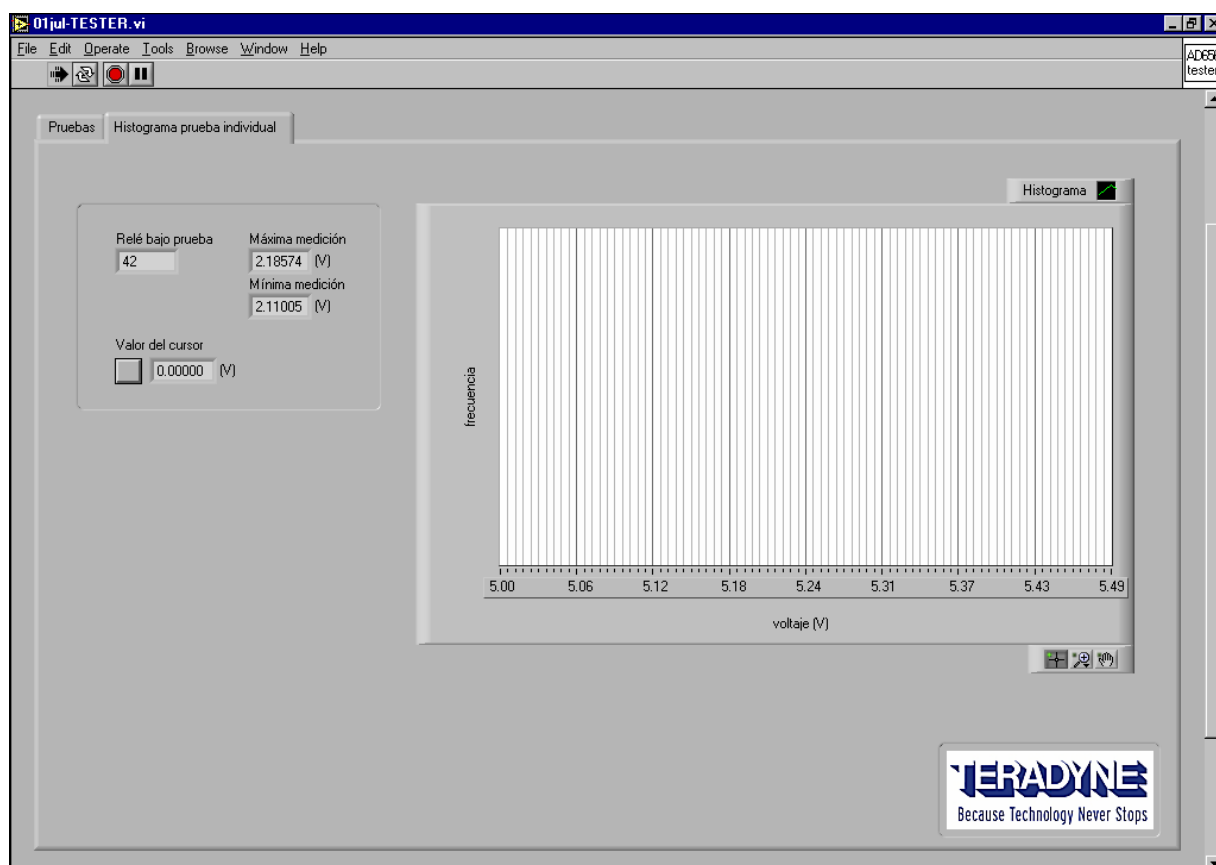


Figura 7.7 Histograma de una prueba de un relé defectuoso.

Los resultados de cada una de las mediciones se muestran en la tabla 7.1. El valor de la lectura de convertidor analógico-digital (ADC) es un número en representación decimal de la lectura del convertidor hecha en representación binaria de 16 bits. El valor del nivel de voltaje, es el resultado de la lectura del ADC aplicado a la fórmula 4.1 de conversión de escala del convertidor.

Tabla 7.1 Mediciones en la prueba individual al relé 42 (20 mediciones por relé).

Número de medición	Lectura del ADC	Nivel de voltaje (V)	Número de medición	Lectura del ADC	Nivel de voltaje (V)
1	7020	2.142399	11	6994	2.134465
2	7082	2.161321	12	7098	2.166204
3	7020	2.142399	13	7148	2.181463
4	7148	2.181463	14	7122	2.173528
5	7116	2.171697	15	7148	2.181463
6	7082	2.161321	16	7042	2.149113
7	6930	2.114933	17	7004	2.137516
8	7042	2.149113	18	6946	2.119816
9	7146	2.180853	19	7074	2.158879
10	6918	2.111270	20	7052	2.152165

La prueba se volvió a realizar, sólo que esta vez se modificó a 40 el número de mediciones hechas sobre el relé. El indicador del relé 42 quedó de color rojo, reportando que dicho relé estaba defectuoso. Los valores de cada una de las mediciones se muestran en la tabla 7.2.

Tabla 7.2 Mediciones en la prueba individual al relé 42 (40 mediciones por relé).

Número de medición	Lectura del ADC	Nivel de voltaje (V)	Número de medición	Lectura del ADC	Nivel de voltaje (V)
1	7058	2.153996	21	7042	2.149113
2	7148	2.181463	22	7074	2.158879
3	7138	2.178411	23	7160	2.185125
4	6962	2.124699	24	6994	2.134465
5	7074	2.158879	25	6994	2.134465
6	6918	2.111270	26	7084	2.161931
7	7090	2.163762	27	7042	2.149113
8	6940	2.117985	28	6962	2.124699
9	6938	2.117374	29	7020	2.142399
10	6994	2.134465	30	7100	2.166814
11	6930	2.114933	31	6924	2.113102
12	6914	2.110050	32	7010	2.139348
13	7004	2.137516	33	7148	2.181463
14	7148	2.181463	34	7058	2.153996
15	7106	2.168645	35	7132	2.176580
16	6914	2.110050	36	7074	2.158879
17	7148	2.181463	37	7132	2.176580
18	7146	2.180853	38	6994	2.134465
19	7084	2.161931	39	6940	2.117985
20	7156	2.183905	40	7116	2.171697

Luego, se efectuó una prueba sobre el relé 25 considerado como bueno. Durante la prueba, el indicador del relé permaneció de color rojo y cuando la prueba concluyó, quedó de color verde, lo que indicó que el relé no estaba defectuoso. A este relé también se le realizaron dos rondas de pruebas: una a 20 mediciones por relé y la otra a 40. Los valores de cada una de las mediciones en ambas pruebas se muestran en las tablas 7.3 y 7.4.

Tabla 7.3 Mediciones en la prueba individual al relé 25 (20 mediciones por relé).

Número de medición	Lectura del ADC	Nivel de voltaje (V)	Número de medición	Lectura del ADC	Nivel de voltaje (V)
1	17628	5.379803	11	17428	5.318766
2	17492	5.338298	12	17602	5.371868
3	17556	5.357830	13	17546	5.354778
4	17428	5.318766	14	17620	5.377361
5	17464	5.329752	15	17530	5.349895
6	17428	5.318766	16	17618	5.376751
7	17580	5.365154	17	17628	5.379803
8	17628	5.379803	18	17554	5.357219
9	17570	5.362102	19	17618	5.376751
10	17578	5.364544	20	17410	5.313272

Tabla 7.4 Mediciones en la prueba individual al relé 25 (40 mediciones por relé).

Número de medición	Lectura del ADC	Nivel de voltaje (V)	Número de medición	Lectura del ADC	Nivel de voltaje (V)
1	17418	5.315714	21	17580	5.365154
2	17572	5.362712	22	17564	5.360271
3	17436	5.321207	23	17538	5.352336
4	17556	5.357830	24	17428	5.318766
5	17554	5.357219	25	17548	5.355388
6	17656	5.388348	26	17570	5.362102
7	17444	5.323649	27	17410	5.313272
8	17554	5.357219	28	17410	5.313272
9	17628	5.379803	29	17546	5.354778
10	17516	5.345622	30	17516	5.345622
11	17548	5.355388	31	17418	5.315714
12	17572	5.362712	32	17442	5.323038
13	17514	5.345012	33	17444	5.323649
14	17524	5.348064	34	17548	5.355388
15	17538	5.352336	35	17434	5.320597
16	17564	5.360271	36	17606	5.373089
17	17418	5.315714	37	17594	5.369427
18	17580	5.365154	38	17610	5.374310
19	17500	5.340739	39	17652	5.387127
20	17474	5.332804	40	17444	5.323649

Se quiso verificar el resultado por medio del histograma; la medición máxima de voltaje fue de 5.38835V y la mínima fue de 5.31327V. El cursor del histograma se llevó a una posición intermedia entre las mediciones mínima y máxima. Se oprimió el botón de “Valor del cursor” para ver cuál fue la medición en ese punto. El resultado apareció en el indicador ubicado contiguo a dicho botón y fue de 5.34884V. El histograma de la prueba individual en el relé 25 se muestra en la figura 7.8.

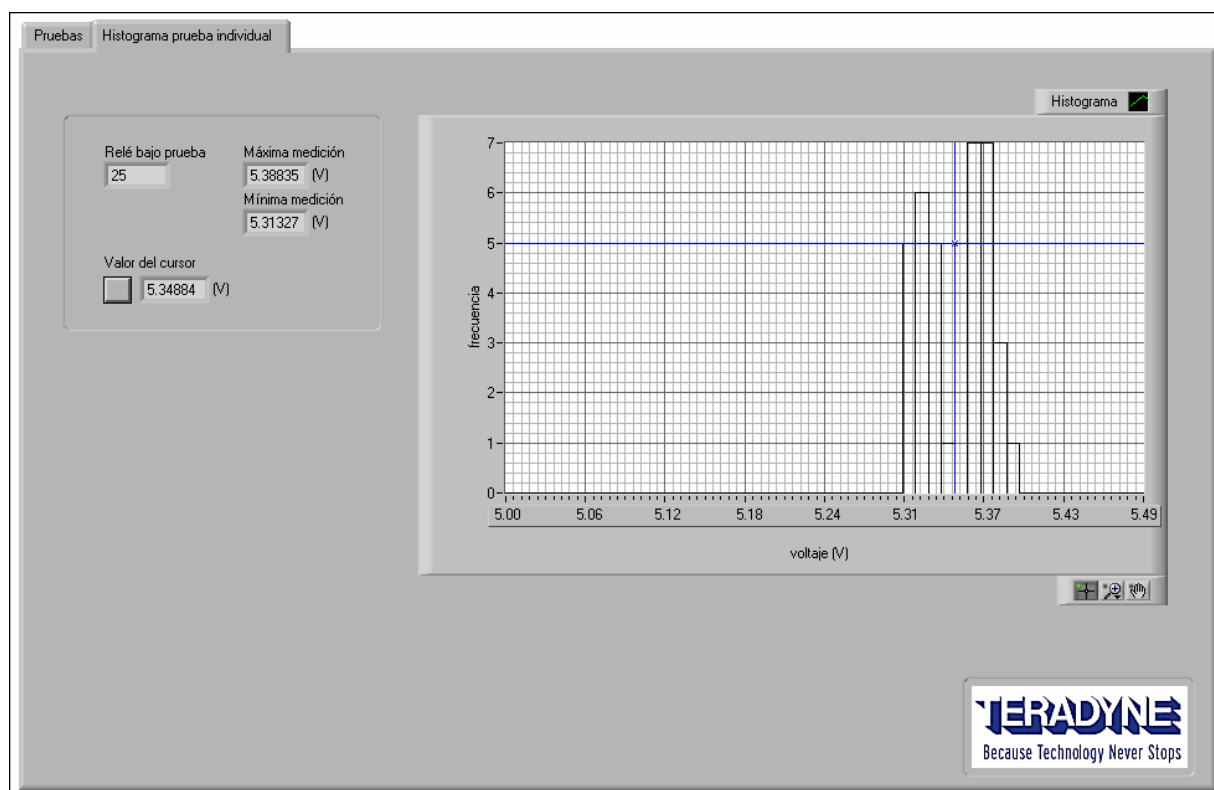


Figura 7.8 Histograma de la prueba individual.

Al hacer la comparación entre los datos de la tabla 7.4 con el histograma de la figura 7.8 se puede comprobar que los valores máximos y mínimos son los mismos que los listados en dicha tabla.

7.2.3 Generación de reporte

Con los resultados de ambas pruebas, se oprimió el botón de generación de reporte. El programa mostró un cuadro para ingresar el nombre y la ubicación que se le quiera dar al archivo con el resultado de las pruebas, como se muestra en la figura 7.9.



Figura 7.9 Ubicación y nombre del archivo.

Al archivo se le dio el nombre de “resultados” y se guardó en la carpeta de “Mis Documentos” por ser la ruta para almacenar un archivo por defecto, pero el archivo se pudo haber guardado en cualquier otra ubicación en el disco duro de la computadora.

Por medio del Explorador de Windows se pudo tener acceso al archivo y al abrirlo, mostró las posiciones de los relés defectuosos organizados según las pruebas realizadas y la frecuencia a la que se hicieron.

El archivo con los resultados de las pruebas se muestra en la figura 7.10.

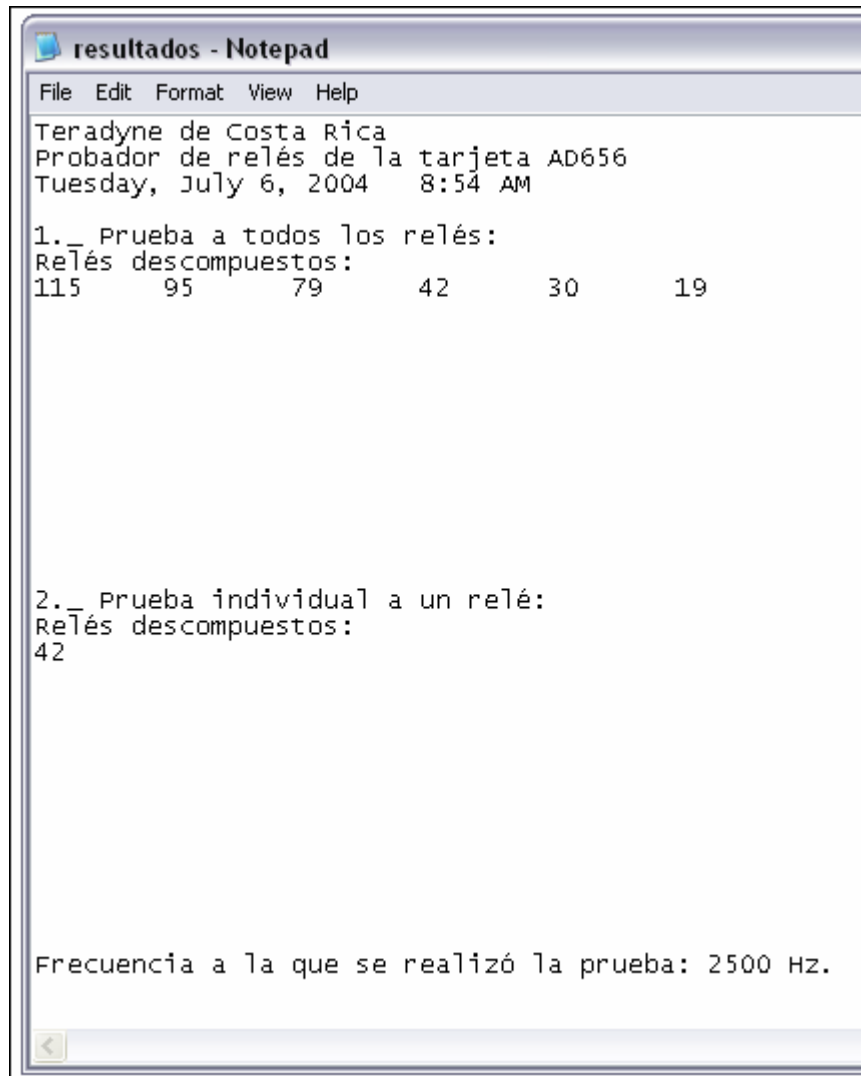


Figura 7.10 Archivo con los resultados de las pruebas.

7.3 Impacto de la solución

Al recibir una tarjeta AD656, la tarjeta se lleva al probador para verificar el estado de los relés antes de la etapa de “Troubleshooting”. La nueva etapa en el proceso de reparación se muestra en la figura 7.11.

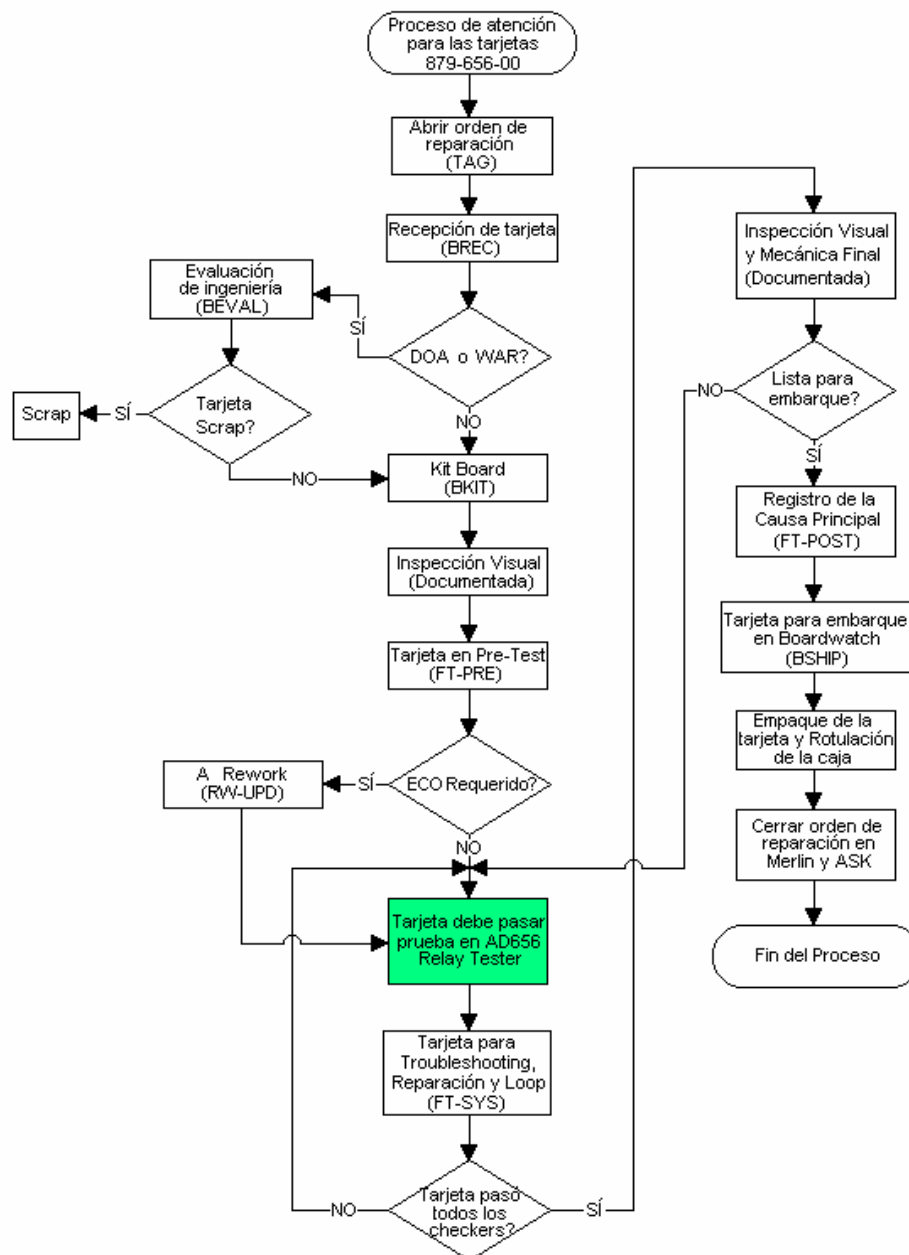


Figura 7.11 Modificación al proceso de reparación de la tarjeta AD656.

El impacto más importante e inmediato del probador ha sido la disminución del tiempo de reparación de la tarjeta AD656. Con la prueba directa de todos los relés, el técnico ya no tiene que hacer mediciones manualmente relé por relé para saber el estado de los mismos y a la vez ya no se depende de la disponibilidad del “fixture” del sistema L210 para hacer la prueba “in-circuit” a la tarjeta. Antes, las pruebas en el sistema L210 podían durar entre 45 minutos y una hora hasta que la máquina se calibrara o se ajustara lo suficiente bien para que siempre diera el mismo resultado. En pruebas consecutivas los resultados podían ser diferentes debido a que, dependiendo de la presión que se ejerciera sobre la tarjeta, el vacío hacía que ésta tuviera un mayor o menor contacto con los pines del “fixture”. La presión variable y la antigüedad del “fixture” hacían que los resultados de las pruebas en el sistema L210 no fueran del todo confiables.

Ahora con el uso del probador, en aproximadamente 10 minutos ya se puede tener un diagnóstico de cuáles relés están defectuosos y se deben cambiar sin la necesidad de llevar las tarjetas a que se les realicen pruebas en equipos de otros departamentos.

Los tiempos del probador dependen la cantidad de veces que se quiera poner a la tarjeta en las diferentes opciones de prueba y de los factores de frecuencia y cantidad de mediciones por relé seleccionadas por el técnico. Si se escoge un valor de frecuencia alta y una cantidad de mediciones baja, la rapidez del probador es alta. Si el valor de frecuencia es bajo y la cantidad de mediciones es alta, el tiempo de la prueba va a ser mayor. De cualquiera de las dos formas, los tiempos de ejecución de las pruebas van a ser considerablemente menores que cuando no se contaba con el probador.

En el aspecto económico, el uso del probador ha disminuido el monto base de reparación de la tarjeta. Durante el primer semestre del 2004, de la semana de trabajo 1 a la 26, llegaron 27 tarjetas AD656 al “Repair Center”, las cuales se muestran en la tabla 7.5.

Tabla 7.5 Tarjetas AD656 recibidas en el primer semestre del 2004.

Número de orden	Cliente	Ubicación del cliente	Cantidad de tarjetas	Semana de trabajo
299281	Texas Instruments	Dallas, TX, EEUU	1	1
10137328	Texas Instruments	Taiwan	1	3
300828	Texas Instruments	Dallas, TX, EEUU	1	4
12133048	Infineon Technologies AG	Villach, Austria	1	4
16222519	Stmicroelectronics	Muar Johor, Malasia	1	5
16222517	Stmicroelectronics	Muar Johor, Malasia	1	5
4149903	Texas Instruments	Boepza, Filipinas	1	5
301532	Texas Instruments	Dallas, TX, EEUU	1	5
301536	Texas Instruments	Dallas, TX, EEUU	1	5
301713	Texas Instruments	Dallas, TX, EEUU	2	6
16222786	Stmicroelectronics	Muar Johor, Malasia	1	6
16222882	Stmicroelectronics	Muar Johor, Malasia	1	6
304049	Intersil Corporation	Palm Bay, FL, EEUU	1	10
304208	Texas Instruments	Dallas, TX, EEUU	1	11
304787	Texas Instruments	Dallas, TX, EEUU	1	12
WXH214498	Philips GMBH	Hamburgo, Alemania	1	13
12133680	Infineon Technologies AG	Villach, Austria	1	14
11142112	Stmicroelectronics	Crolles, Francia	1	16
4151510	Texas Instruments	Boepza, Filipinas	1	18
12134207	Atmel Germany GMBH	Heilbronn, Alemania	1	21
308981	Texas Instruments	Dallas, TX, EEUU	1	21
309583	Texas Instruments	Dallas, TX, EEUU	1	23
16228184	Stmicroelectronics	Muar Johor, Malasia	1	23
16228757	Stmicroelectronics	Muar Johor, Malasia	1	25
311012	Guidant	St. Paul, MN, EEUU	1	26
311192	Texas Instruments	Dallas, TX, EEUU	1	26

A cada una de estas tarjetas se les cambiaron todos los relés por disposición de una orden de ingeniería ya que en todo ese tiempo no se contó con el “fixture” del sistema L210.

Si se toma el monto correspondiente a 144 relés a \$1.06 por relé, el precio básico de reparación de la tarjeta AD656 saldría en \$152.64. En lo que va del año, la empresa ha invertido \$4121.28 sólo por el cambio de los relés. A esta cantidad se le deben agregar los montos correspondientes por cambiar otros componentes, así también como los costos de importación y exportación de la tarjeta, entre otros.

Para el segundo semestre del 2004, se tiene una proyección de que se reciban al menos 20 tarjetas AD656. Con la introducción del uso del probador se esperaría que el gasto en la reparación de estas tarjetas llegue como máximo a \$1000.

8 Capítulo 8

Conclusiones y recomendaciones

8.1 Conclusiones

1. Se definió una especificación propietaria para la prueba de los relés en la tarjeta AD656, en la cual si el nivel de la señal conmutada se encuentra entre 5.00V y 5.50V, el relé se encuentra en buenas condiciones. Si el relé degrada el nivel de la señal por debajo de los 5.00V, el relé se toma como defectuoso.
2. La tarjeta de adquisición de datos PCI-DIO-96 de National Instruments fue la que se seleccionó para el probador debido a la cantidad de señales de entrada y salida que puede manejar.
3. No se necesitó de la aplicación de un circuito de acondicionamiento de señal debido a que las señales que se usaron en el probador las puede manejar perfectamente la tarjeta de adquisición de datos.
4. Los multiplexores analógicos MC14067 fueron los óptimos para el diseño del probador por la cantidad de señales que se pueden multiplexar y también debido a que no se encontró un dispositivo que pudiera manejar una mayor cantidad de señales.
5. El convertidor analógico-digital ADS7805 se escogió debido a que cubría el requerimiento de que la precisión del probador tenía que ser de 16 bits, los componentes externos que requería para su funcionamiento eran pocos y de fácil obtención y de que no necesitaba de una fuente de reloj externa ya que éste la trae incorporada dentro del circuito interno, lo que disminuyó el número de componentes necesarios.

6. Los voltajes de alimentación del circuito fueron suplidos con una fuente de computadora ATX.
7. Para el acabado final del probador se tuvieron que modificar varios conectores para cubrir ciertas necesidades específicas de aplicación.
8. Se decidió hacer una prueba funcional para saber si los relés degradaban la señal debido a que no se necesitaban transductores o convertidores que hubieran sido necesarios si se hubieran realizado pruebas paramétricas.
9. LabVIEW fue el software que ofreció mayores ventajas para el diseño de las rutinas del programa de pruebas, manejo y control del hardware del probador comparado con lenguajes de programación basados en líneas de texto como Visual Basic o C++.
10. Los arreglos analógicos programables no resultaron ser una opción viable para la construcción del probador debido a las limitaciones que éstos tienen en la cantidad de señales que pueden manejar y por lo tanto no representaron una mejora considerable para la etapa de multiplexores.
11. Con ninguno de los modelos comerciales de los arreglos analógicos programables se vio la posibilidad de implementar un dispositivo que se comportara como un multiplexor analógico. Ninguno de los modelos cuenta con una interfase digital con la cual se pueda seleccionar una determinada entrada analógica.
12. El probador permitió analizar los resultados de las pruebas de una manera visual y de fácil entendimiento por parte del usuario debido a que la plataforma desarrollada es interactiva y trabaja sobre ambiente Windows.

8.2 Recomendaciones

1. Usar los convertidores analógico-digitales ADS7805 o cualquier otro que tenga una precisión de 16 bits y que no necesite de una fuente de reloj externo.
2. Si se encontrara un multiplexor con una capacidad de manejo de más de 16 señales analógicas, sería una buena manera de mejorar el diseño del probador.
3. Si se quisiera construir el circuito impreso del circuito, se recomienda usar componentes de montaje superficial.
4. Se recomienda estudiar a fondo un manual del lenguaje de programación LabVIEW antes de hacer alguna modificación o estudio del programa de pruebas.
5. Si se quisiera una velocidad mayor en las pruebas se podría utilizar una computadora con mayor capacidad de procesamiento y mayor cantidad de memoria.
6. Antes de hacer un pedido de componentes a cualquier distribuidor, se debe tener en cuenta un tiempo aproximado de la duración de la entrega de los componentes.
7. Se recomienda seguir los pasos de la implementación de un instrumento virtual para el desarrollo de diseños afines a éste.

9 Bibliografía

- Caicedo, R. & Velasco, J. (2002). *Diseño de circuitos electrónicos análogos usando FPAA's*. Grupo de Bioelectrónica y Nanoelectrónica, Escuela de Ingeniería Eléctrica y Electrónica, Universidad del Valle, Cali, Colombia.

Manuales y hojas de datos:

- Teradyne Inc. (1994). *A570 AVLSI Test System Installation And Theory of Operation Manual*. Boston, Massachusetts, EEUU. Autor.
- Teradyne Inc. (1996). *Advanced Mixed Signal Test Head Manual*. Boston, Massachusetts, EEUU. Autor.
- Teradyne Inc. (2000). *Image V6.4 Software Installation Guide – Version 6.4*. Boston, Massachusetts, EEUU. Autor.
- Teradyne Inc. (2002). *ICD Boards Repair Process*. Boston, Massachusetts, EEUU. Autor.
- Teradyne Inc. (1990). *In-Circuit Training Manual*. Boston, Massachusetts, EEUU. Autor.
- Coto Technology (2001). *Technical & Applications Informations (Relays)*. Rhode Island, EEUU.
- National Instruments (2001). *LabVIEW User Manual*. National Instruments. Austin, Texas, EEUU.
- National Instruments (1998). *Data Acquisition Basics Manual*. National Instruments. Austin, Texas, EEUU.

- National Instruments (1998). *PCI-DIO-96/PXI™-6508/PCI-6503 User Manual*. National Instruments; Austin, Texas, EEUU.

Páginas de Internet:

- Teradyne Inc. *About Teradyne: A Brief History*. Tomado en setiembre 2003 de <http://www.teradyne.com>
- Teradyne Inc. *DTC – Device Test Concepts*. Tomado en setiembre 2003 de <http://www.apps.icd.teradyne.com/~appsweb/dtc>.
- Relay Testing Services, LLC. *Improving Relay Reliability Through Proper Testing*. Tomado en enero 2004 de <http://www.relaytestingservices.com>.
- Anadigm. *Anadigmvortex Silicon*. Tomado en enero 2004 de http://www.anadigm.com/Prod_10.asp.
- Zetex Semiconductors. *TRAC - Totally Reconfigurable Analog Circuit*. Tomado en enero 2004 de <http://www.zetex.com/3.0/a5-6.asp>.
- Lattice Semiconductor Corporation. *Programmable Analog ICs from Lattice: ispPAC Devices*. Tomado en enero 2004 de <http://www.latticesemi.com/products/ispPAC/index.cfm>.

10 Apéndices

Apéndice A.1 Arreglos de constantes

Arreglo de constantes de frecuencia

Tabla A.1 Constantes de frecuencia.

Frecuencia (Hz)	Constante (periodo)
60	17.0
250	4.00
500	2.00
750	1.33
1000	1.00
1250	0.80
1500	0.67
1750	0.57
2000	0.50
2250	0.44
2500	0.40

Arreglo de constantes de activación

NOTA: Estas constantes están ordenadas de acuerdo al tipo y número de señal.

Tabla A.2 Constantes de las señales MHFO.

Señal MHFO	Relé	Constante			
		INHA-C E9 A0-A3	D0-D7	A-B S3-S0	E7-E1
0	0	255	0	0	255
1	1	223	254	0	254
2	2	223	253	1	254
3	3	223	251	2	254
4	4	223	243	3	254
5	5	223	224	4	254
6	6	223	208	5	254
7	7	223	176	6	254
8	8	223	112	7	254
9	9	222	254	8	254
10	10	222	253	9	254
11	11	222	251	10	254
12	12	222	243	11	254
13	13	222	224	12	254
14	14	222	208	13	254
15	15	222	176	14	254
16	16	222	112	15	254
17	17	221	254	16	253
18	18	221	253	17	253
19	19	221	251	18	253
20	20	221	243	19	253
21	21	221	224	20	253
22	22	221	208	21	253
23	23	221	176	22	253
24	24	221	112	23	253
25	25	220	254	24	253
26	26	220	253	25	253
27	27	220	251	26	253
28	28	220	243	27	253
29	29	220	224	28	253
30	30	220	208	29	253
31	31	220	176	30	253
32	32	220	112	31	253
33	33	219	254	32	251
34	34	219	253	33	251
35	35	219	251	34	251
36	36	219	243	35	251
37	37	219	224	36	251
38	38	219	208	37	251
39	39	219	176	38	251
40	40	219	112	39	251
41	41	218	254	40	251
42	42	218	253	41	251
43	43	218	251	42	251
44	44	218	243	43	251
45	45	218	224	44	251
46	46	218	208	45	251
47	47	218	176	46	251
48	48	218	112	47	251

Tabla A.3 Constantes de las señales MHFD.

Señal MHFD	Relé	Constante			
		INHA-C E9 A0-A3	D0-D7	A-B S3-S0	E7-E1
1	51	183	254	0	247
2	54	183	253	1	247
3	55	183	251	2	247
4	58	183	243	3	247
5	59	183	224	4	247
6	62	183	208	5	247
7	63	183	176	6	247
8	66	183	112	7	247
9	67	182	254	8	247
10	70	182	253	9	247
11	71	182	251	10	247
12	74	182	243	11	247
13	75	182	224	12	247
14	50	182	208	13	247
15	77	182	176	14	247
16	78	182	112	15	247
17	81	181	254	16	239
18	82	181	253	17	239
19	85	181	251	18	239
20	86	181	243	19	239
21	89	181	224	20	239
22	90	181	208	21	239
23	93	181	176	22	239
24	94	181	112	23	239
25	97	180	254	24	239
26	98	180	253	25	239
27	101	180	251	26	239
28	104	180	243	27	239
29	105	180	224	28	239
30	108	180	208	29	239
31	109	180	176	30	239
32	112	180	112	31	239
33	113	179	254	32	223
34	116	179	253	33	223
35	117	179	251	34	223
36	120	179	243	35	223
37	121	179	224	36	223
38	124	179	208	37	223
39	125	179	176	38	223
40	127	179	112	39	223
41	128	178	254	40	223
42	131	178	253	41	223
43	132	178	251	42	223
44	135	178	243	43	223
45	136	178	224	44	223
46	139	178	208	45	223
47	140	178	176	46	223
48	143	178	112	47	223

Tabla A.4 Constantes de las señales MHSD.

Señal MHSD	Relé	Constante			
		INHA-C E9 A0-A3	D0-D7	A-B S3-S0	E7-E1
1	52	119	254	0	191
2	53	119	253	1	191
3	56	119	251	2	191
4	57	119	243	3	191
5	60	119	224	4	191
6	61	119	208	5	191
7	64	119	176	6	191
8	65	119	112	7	191
9	68	118	254	8	191
10	69	118	253	9	191
11	72	118	251	10	191
12	73	118	243	11	191
13	49	118	224	12	191
14	76	118	208	13	191
15	79	118	176	14	191
16	80	118	112	15	191
17	83	117	254	16	127
18	84	117	253	17	127
19	87	117	251	18	127
20	88	117	243	19	127
21	91	117	224	20	127
22	92	117	208	21	127
23	95	117	176	22	127
24	96	117	112	23	127
25	99	116	254	24	127
26	100	116	253	25	127
27	102	116	251	26	127
28	103	116	243	27	127
29	106	116	224	28	127
30	107	116	208	29	127
31	110	116	176	30	127
32	111	116	112	31	127
33	114	99	254	32	255
34	115	99	253	32	255
35	118	99	251	34	255
36	119	99	243	35	255
37	122	99	224	36	255
38	123	99	208	37	255
39	126	99	176	38	255
40	129	99	112	39	255
41	130	98	254	40	255
42	133	98	253	41	255
43	134	98	251	42	255
44	137	98	243	43	255
45	138	98	224	44	255
46	141	98	208	45	255
47	142	98	176	46	255
48	144	98	112	47	255

Apéndice A.2 Manual de usuario

1. DESCRIPCIÓN FÍSICA DEL PROBADOR

El AD656 Relay Tester es un probador para los relés de la tarjeta AD656 que se usa en los sistemas A5 del área ICD. Puede funcionar autónomamente sin estar conectado de alguna manera al sistema A5. Este sistema se desarrolló bajo el concepto de instrumentación virtual en el cual una computadora es utilizada para realizar mediciones de fenómenos físicos representados en señales de corriente y/o voltaje. El probador cumple la característica de ser un sistema local de adquisición de datos. Esta configuración de hardware se basa en una computadora personal y en una tarjeta de adquisición de datos. Con un sistema de adquisición se puede usar el computador para capturar, monitorear, mostrar y analizar los datos producidos en un proceso. El AD656 Relay Tester se muestra en la figura 1.1.

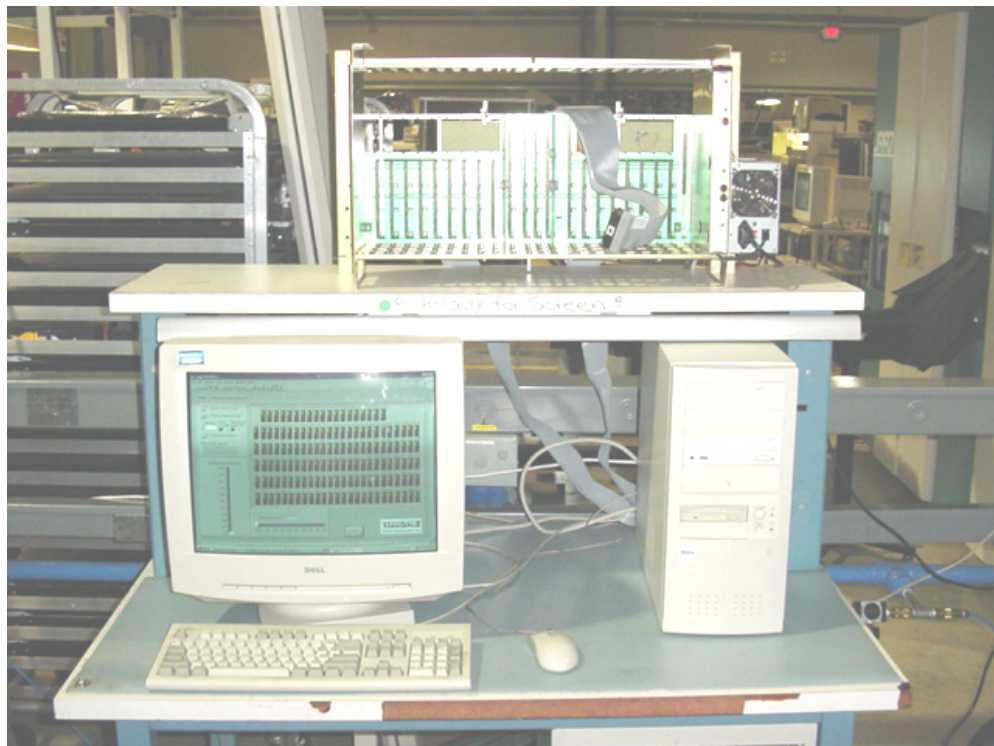


Figura 1.1 AD656 Relay Tester.

El probador está formado por las siguientes partes principales:

1. Computadora personal.
2. Tarjeta de adquisición de datos.
3. Circuito de enrutamiento de señal y de conversión analógica-digital.
4. Buses de conexión y transporte de señales.
5. Conector de la tarjeta en el probador.
6. Fuente de alimentación.

1.1 Computadora personal (PC)

La computadora se encarga de contener y ejecutar el programa de pruebas del probador. El sistema escogido fue una computadora personal con microprocesador AMD-K6 de 150MHz, 196MB de memoria RAM y 20GB de disco duro, con sistema operativo MS Windows NT 4.0 y con el programa LabVIEW 6.1 instalado. Este sistema cuenta con ranuras de expansión de buses o canales de comunicación PCI donde se conecta la tarjeta de adquisición de datos. La computadora personal se muestra en la figura 1.2.

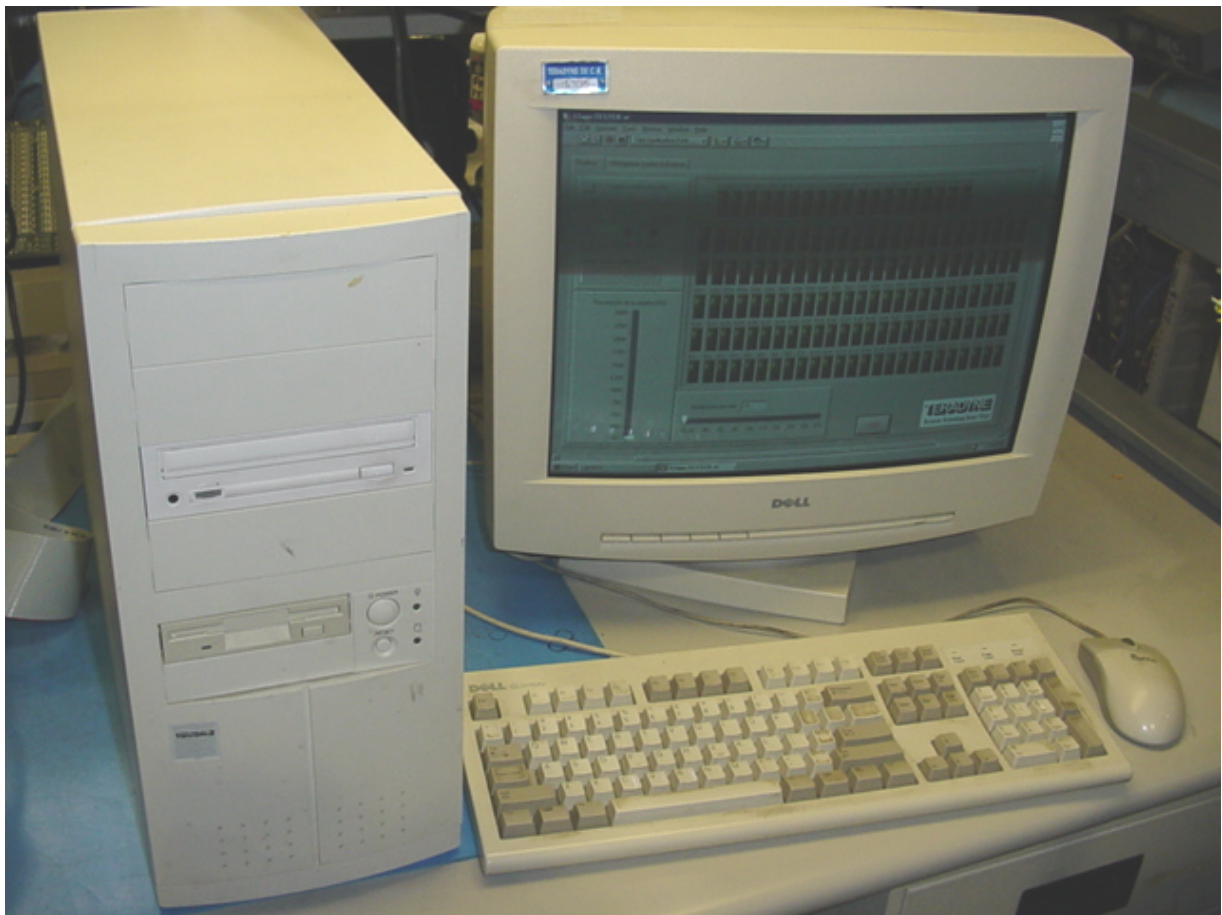


Figura 1.2 Computadora y tarjeta de adquisición de datos.

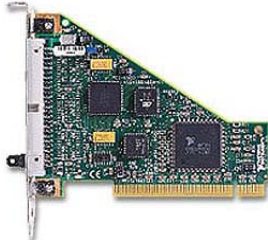
1.2 Tarjeta de adquisición de datos

La computadora contiene la tarjeta de adquisición de datos PCI-DIO-96 de National Instruments, la cual es la interfase entre el software y hardware del probador.

Las tarjetas PCI ofrecen el mayor rendimiento y funcionalidad posible, gracias al ancho de banda del bus PCI y las facilidades Plug-and-Play que este bus ofrece.

Las principales características de la PCI-DIO-96 se muestran en la tabla 1.1

Tabla 1.1 Características principales de la tarjeta de adquisición de datos.

Tarjeta de adquisición de datos	Fabricante	Imagen	Características básicas
PCI-DIO-96	National Instruments Número de parte: NI 6508		• 96 líneas de entrada/salida digitales. • Nivel lógico 5V TTL. • Conector de 100 pines.

El sistema de adquisición de datos no requiere de sistema de acondicionamiento de señales ya que las señales a medir se encuentran en el rango de $\pm 5V$ DC y no se requiere de aislamiento.

Las señales se pueden conectar directamente a la tarjeta de adquisición de datos por medio del conector de 100 pines ubicado en la parte trasera de la computadora, el cual se muestra en la figura 1.3.



Figura 1.3 Conector de la tarjeta de adquisición de datos y su faja de señales.

1.3 Circuito de enrutamiento de señal y de conversión analógica-digital

Está formado por dos etapas de multiplexores analógicos y por una etapa de conversión analógica-digital. La etapa de multiplexores analógicos está compuesta por nueve multiplexores 16x1 y por tres multiplexores 4x1.

La función de esta etapa es la de dirigir la señal analógica proveniente de la tarjeta hacia los convertidores analógico-digitales que dan el valor del voltaje conmutado por el relé con una resolución de 16 bits. La figura 1.4 muestra el circuito de las etapas de enrutamiento de señal y de la etapa de conversión digital.

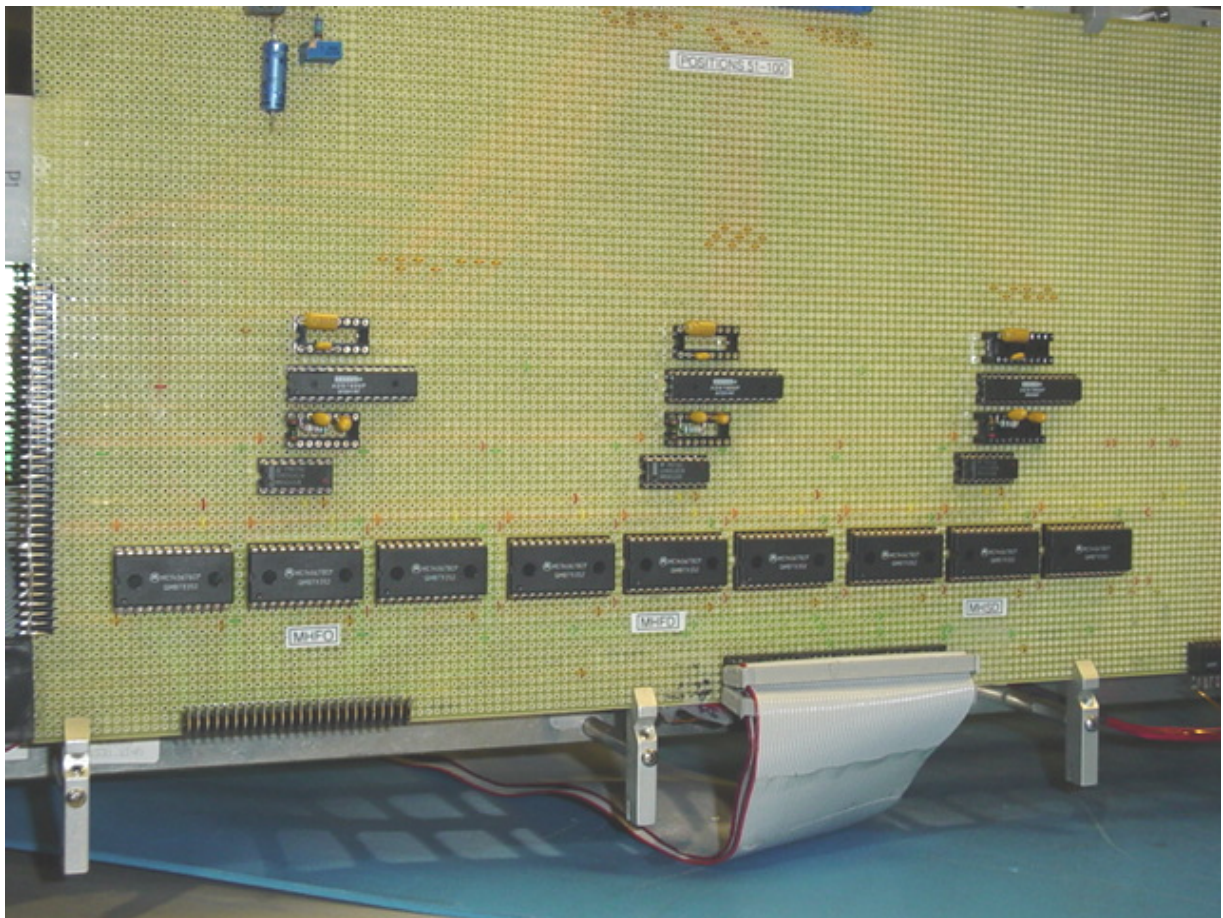


Figura 1.4 Etapas de enrutamiento de señal y de conversión analógico-digital

1.4 Buses de conexión y transporte de señales

Los buses de conexión y transporte de señales son fajas de datos conocidas como “ribbon cable”. En el sistema del probador hay cuatro fajas de este tipo:

1. Faja de la tarjeta de adquisición de señales: la faja de la tarjeta de adquisición en un extremo se divide en dos. Una parte, compuesta por los pines del 1 al 50, transporta las señales de control que van hacia el circuito de enrutamiento y la otra parte, compuesta por los pines del 51 al 100, transporta las señales que vienen de los convertidores analógico-digitales. La figura 1.5 muestra la faja de la tarjeta de adquisición de datos.

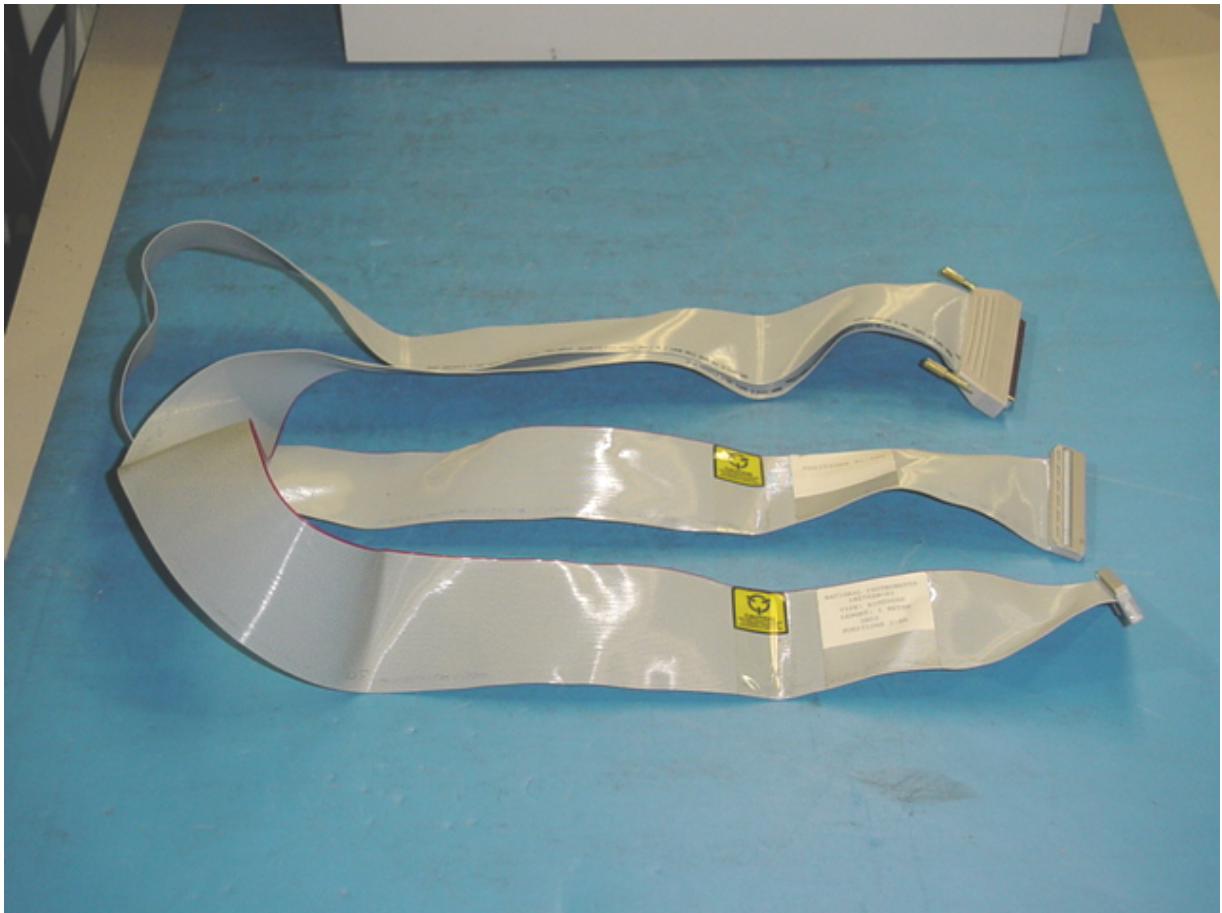


Figura 1.5 Faja de la tarjeta de adquisición de datos.

2. Faja de las señales MHFO: lleva las señales conmutadas de los relés 1 al 48 hacia el circuito de enrutamiento. La figura 1.6 muestra la faja de las señales MHFO.

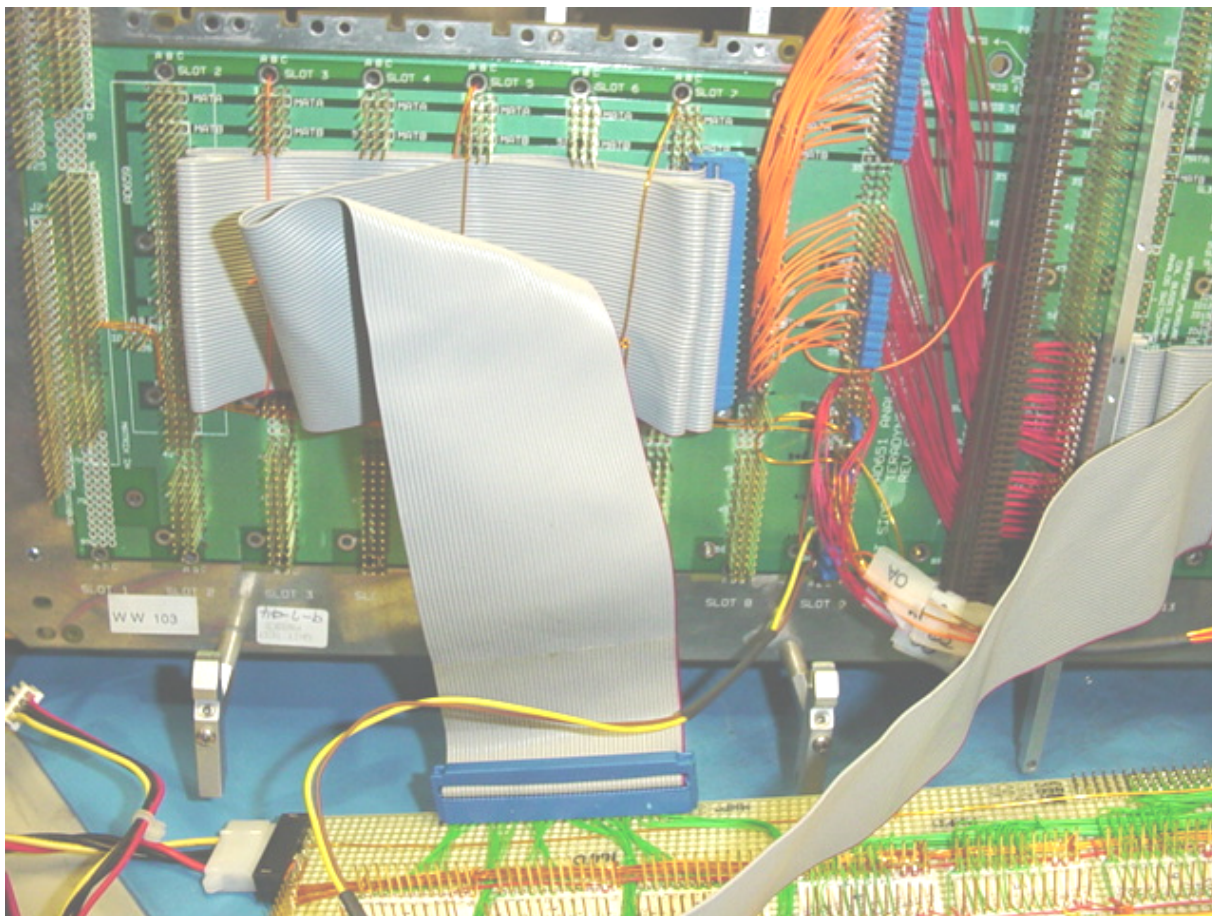


Figura 1.6 Faja de las señales MHFO.

3. Faja de las señales MHFD y MHSD: lleva las señales conmutadas de los relés 49 al 144 hacia el circuito de enrutamiento. Un extremo de esta faja queda fijo a la tarjeta perforada mientras que el otro siempre se debe colocar en el conector “AD656 Header Assembly RDC48” de la tarjeta bajo prueba. La figura 1.7 muestra esta faja de señales.



Figura 1.7 Faja de las señales MHFD y MHSD.

4. Faja de alimentación de señales analógicas: lleva el voltaje de conmutación de la fuente de voltaje hacia el conector de la tarjeta en el probador. Se muestra en la figura 1.8.

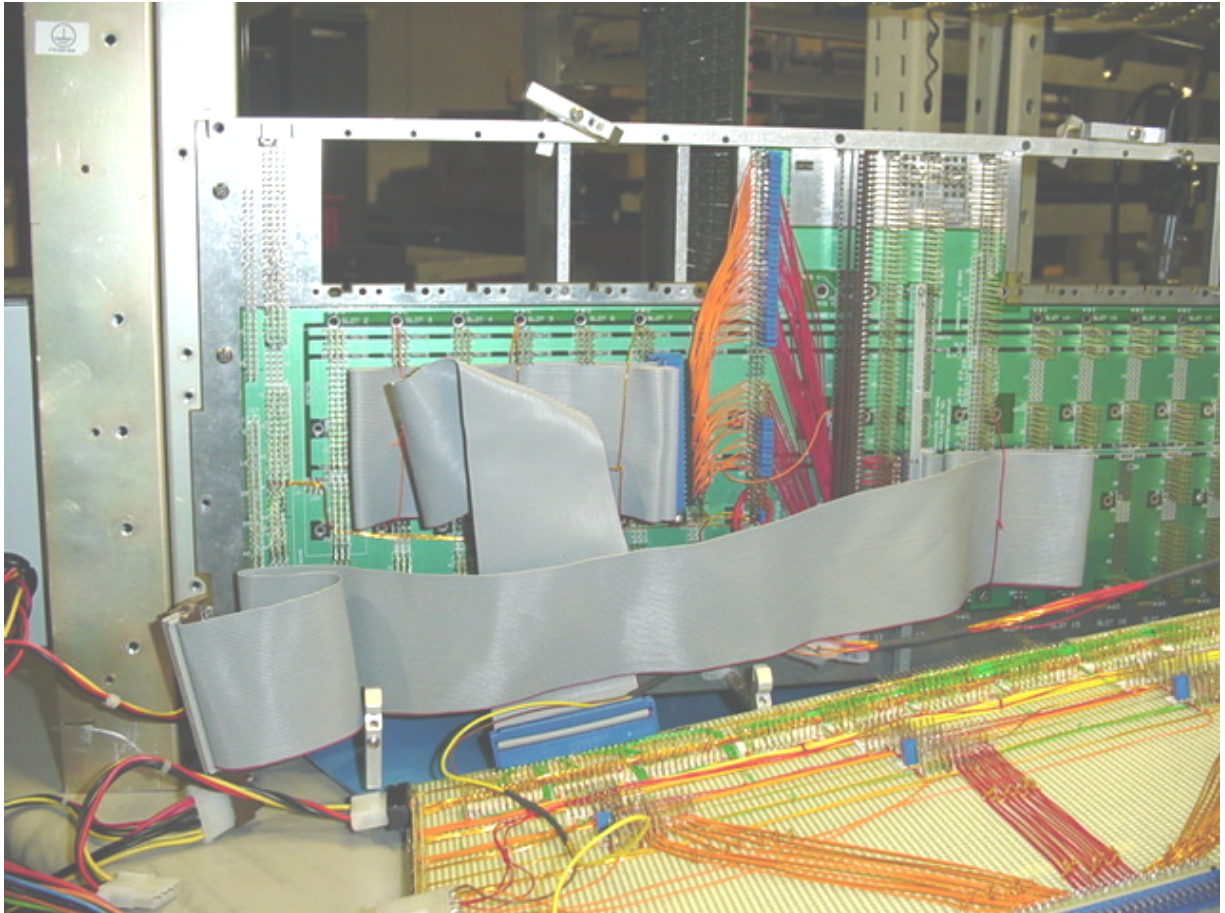


Figura 1.8 Faja de alimentación de las señales analógicas.

1.5 Conector de la tarjeta en el probador

Este consiste en un “backplane” de un “Test Head” de un sistema A5, acondicionado para poder recibir a la tarjeta AD656 en una ranura diferente a la que le corresponde. Con esto se pretende que el técnico tenga acceso a la tarjeta y así poder realizar mediciones directas sobre los componentes. De todo el “backplane”, sólo una ranura está habilitada para recibir a las tarjetas AD656, la cual está debidamente identificada. Las demás ranuras pueden ser utilizadas para que el técnico pueda colocar temporalmente a otras tarjetas. La figura 1.9 muestra el “backplane” con el conector de la tarjeta.

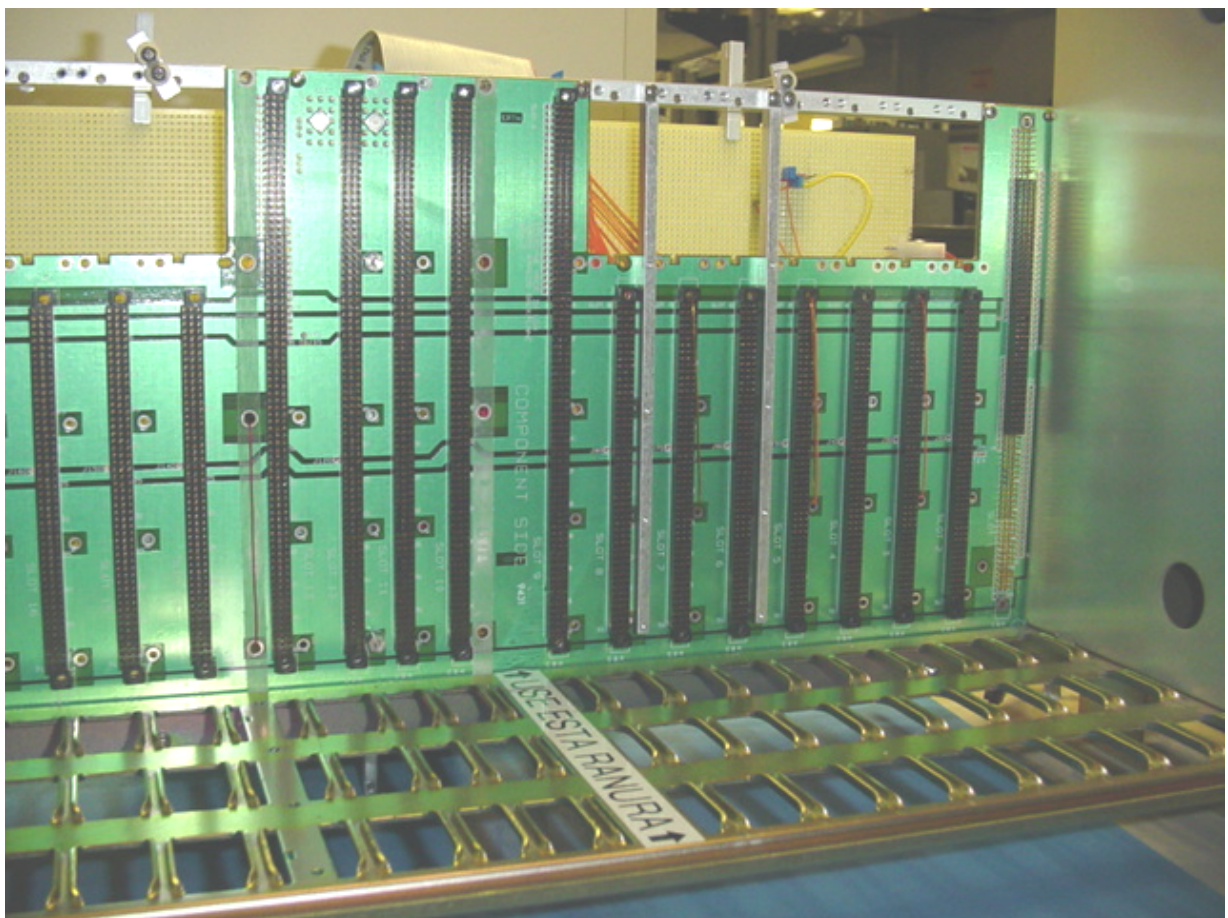


Figura 1.9 Estructura del probador.

1.6 Fuente de alimentación

La fuente de alimentación principal del AD656 Relay Tester es una fuente del tipo ATC para computadora localizada en el costado derecho del “backplane” del sistema. Esta fuente proporciona los niveles de voltaje necesarios para el funcionamiento de los componentes integrados que forman el circuito principal del probador, así como los componentes de la tarjeta.

El valor de la tensión nominal de funcionamiento de la fuente de alimentación es de 110V de corriente alterna. Los voltajes de salida de la fuente que se utilizan en el probador son:

1. +5V para la señal de conmutación de los relés.
2. +5V para la alimentación de los circuitos integrados de la tarjeta y para los convertidores analógico-digitales.
3. +12V para un regulador de voltaje ajustable a +6V para la alimentación de la bobina de los relés de la tarjeta.
4. -12V para el voltaje V_{EE} de los multiplexores 4x1.

Todos estos voltajes se tomaron del conector principal de la fuente de alimentación. Un conector hembra, obtenido de una tarjeta madre de una computadora, se colocó en la tarjeta perforada y a él se hicieron las conexiones correspondientes. El voltaje de alimentación para los multiplexores se tomó de uno de los conectores secundarios de la fuente, así como el voltaje para las señales de conmutación.

En las figuras 1.10, 1.11 y 1.12 se muestran respectivamente, la fuente de alimentación, el conector principal de la fuente y los conectores de alimentación secundarios en la tarjeta perforada.

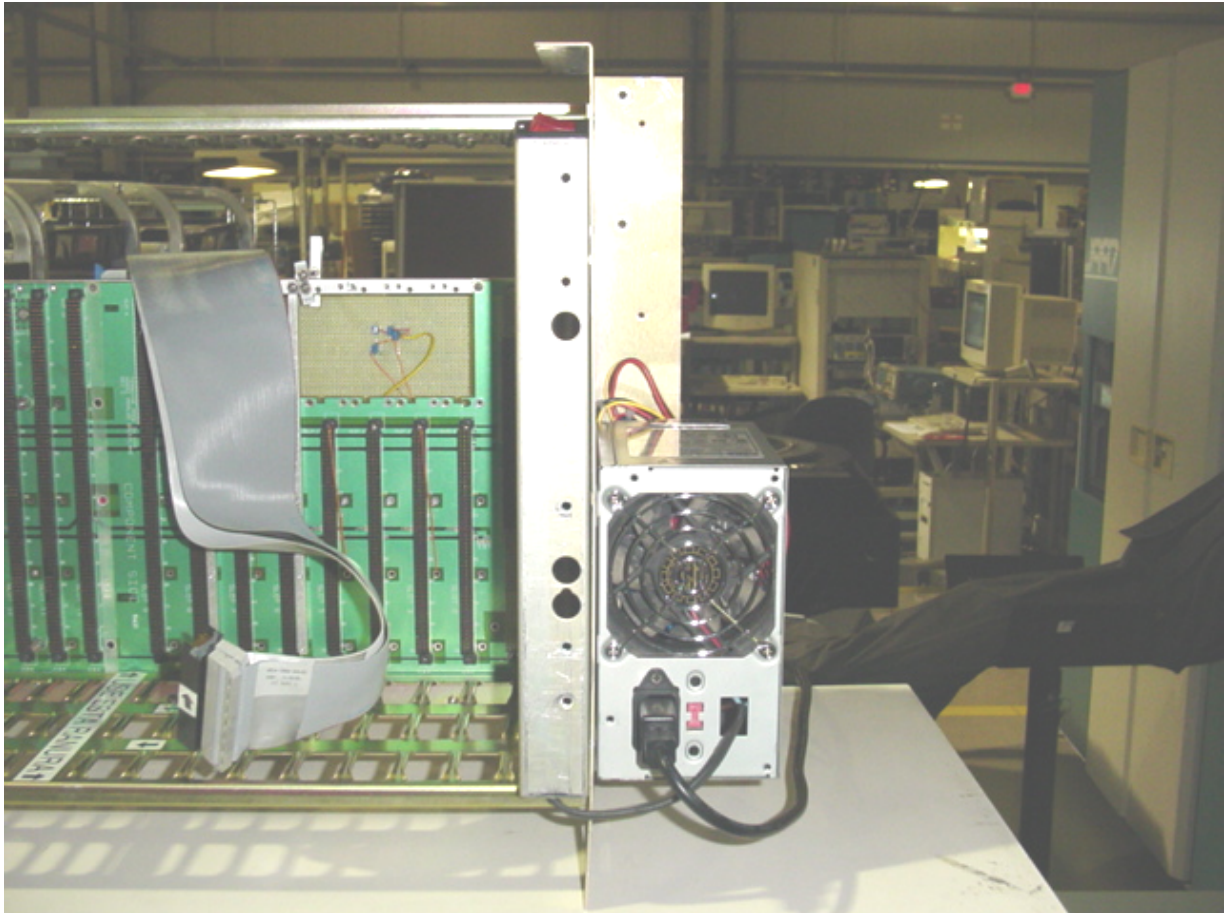


Figura 1.10 Fuente de alimentación de voltaje.

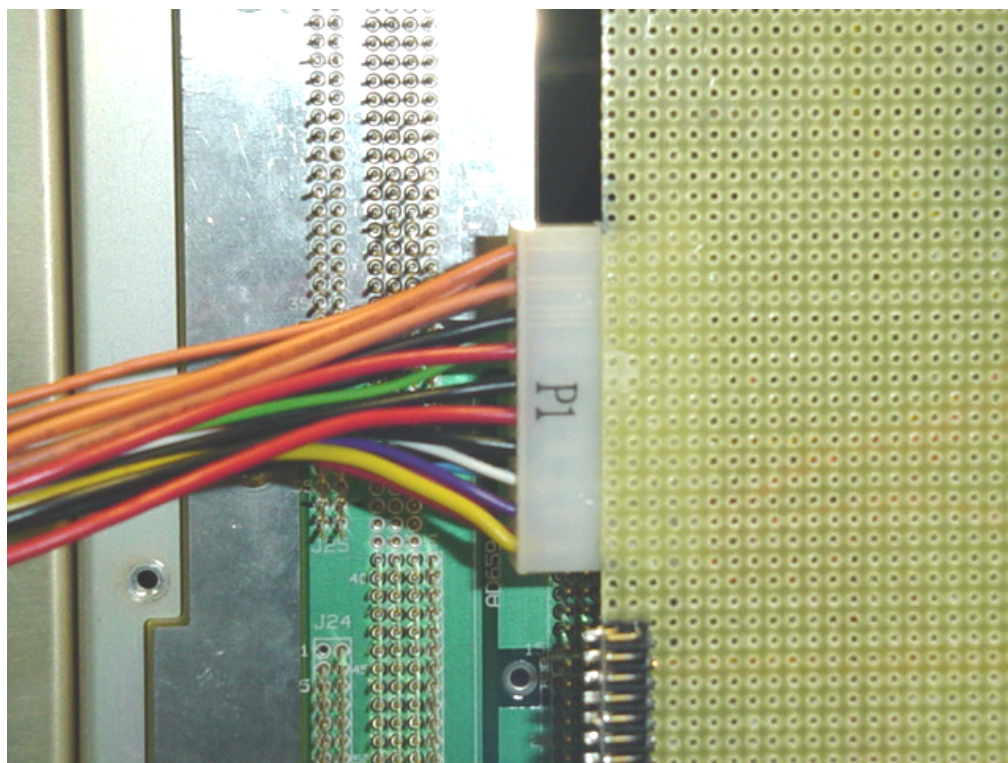


Figura 1.11 Conector principal de la fuente de alimentación.

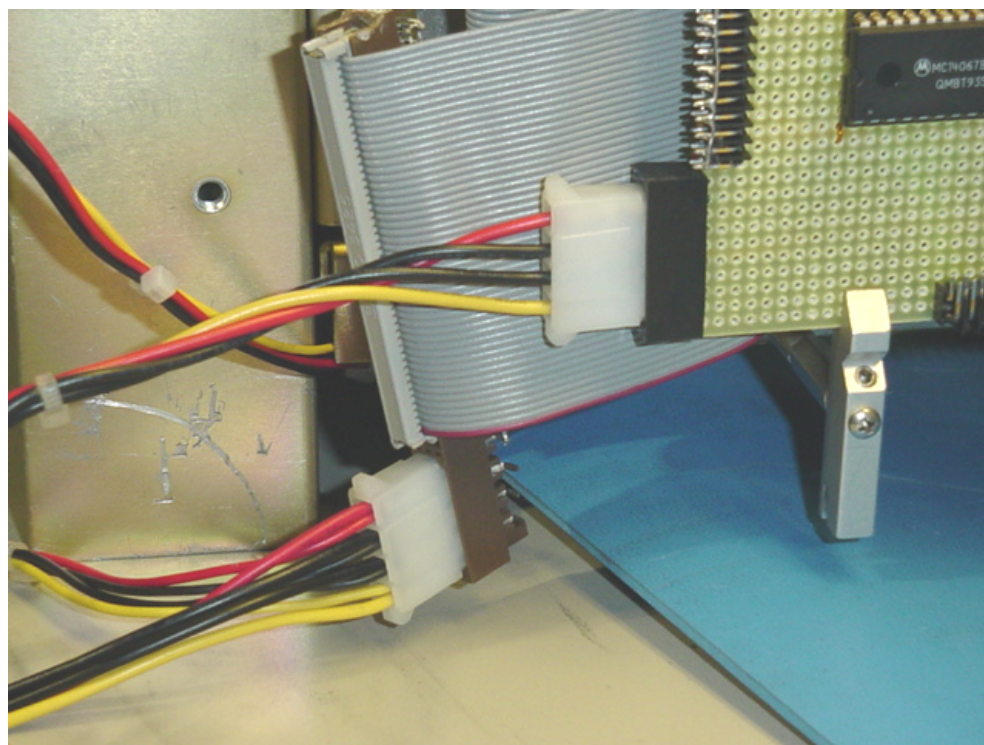


Figura 1.12 Conectores secundarios en la tarjeta perforada.

2. INFORMACIÓN DE SEGURIDAD

El propósito de esta sección es la de identificar los peligros dentro del sistema en operación, servicio y en aplicaciones de personal. Esta sección debe ser leída y entendida antes de que cualquier operación o reparación sea hecha en el sistema.

2.1 Precauciones de seguridad

Para prevenir accidentes, se deben observar las siguientes precauciones de seguridad para el manejo del equipo:

- I. Para su propia seguridad, Ud. tiene que haber leído y comprendido las pertinentes instrucciones de seguridad antes de trabajar con el equipo.
- II. Este manual se debe guardar en un lugar accesible a todas las personas que trabajen con el equipo para que éste pueda ser consultado en cualquier momento.
- III. **Solamente el personal experto y correspondientemente autorizado** debe manipular el equipo.
- IV. Herramientas, comida y líquidos no deben ser puestos sobre las superficies del sistema.
- V. El sistema debe ser puesto en un lugar donde se pueda tener la facilidad de atención y reparación.
- VI. Cuando se manejen las tarjetas AD656, se deben poner en práctica las medidas de control contra descargas electroestáticas (ESD).
- VII. El sistema debe estar apagado cuando no se esté necesitando.
- VIII. No se deben poner tarjetas en el probador mientras éste se encuentre encendido.
- IX. Apagar el sistema antes de retirar una tarjeta del probador.

2.2 Características eléctricas

2.2.1 Alimentación AC principal

Entrada: la fuente de alimentación del probador se conecta a la red eléctrica monofásica (línea-neutro).

Los valores nominales de funcionamiento son:

- I. Tensión de 110V +15/-10%.
- II. Frecuencia de 50/60 Hz.

Salida: las señales de salida del probador son las señales que provienen de los convertidores analógico-digitales. Estas señales tienen un nivel lógico de +5V TTL.

2.2.2 Regulador de voltaje

El probador cuenta con un regulador de voltaje que se encarga de dar los +6V del voltaje de alimentación de las bobinas de los relés de las tarjetas y está ubicado en la parte superior izquierda de la tarjeta perforada. Este regulador se debe proteger con un disipador de calor.

En la figura 2.1 se muestra el regulador de voltaje.

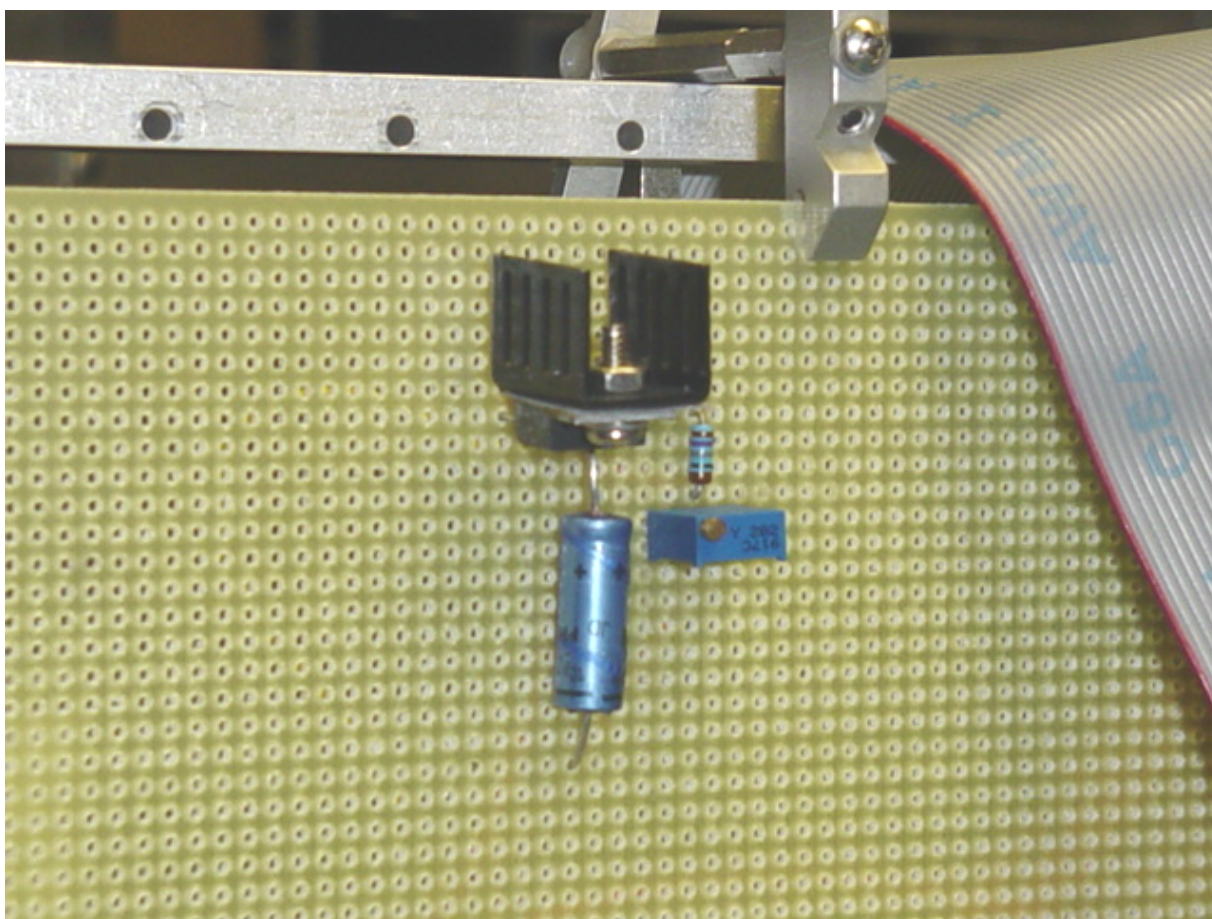


Figura 2.1 Regulador de voltaje.

2.3 Medidas de prevención y control contra descargas electroestáticas (ESD)

Al manipular las tarjetas o realizar mediciones en el interior del probador, se deben mantener las medidas de seguridad contra descargas electroestáticas (ESD).

Las siguientes medidas de control son recomendadas para su implementación:

- I. Educar a los operadores y personal de mantenimiento acerca del fenómeno de las descargas electroestáticas, los daños que producen y métodos para prevenirlas.

- II. Eliminar del área de trabajo materiales como:
 - Vasos plásticos y de estereofón.
 - Contenedores y envoltorios plásticos.
 - Ropa y zapatos fabricados de materiales artificiales.
- III. Controlar la humedad del área de trabajo entre 40-70%.
- IV. El operador debe usar equipo de protección personal para evitar descargas electrostáticas cuando esté manipulando las tarjetas.

2.4 Uso conforme a la finalidad prevista

El probador sólo debe utilizarse para su finalidad prevista. Cualquier uso no conforme a la finalidad está prohibido. Teradyne no puede hacerse responsable de daños que resulten de un uso no adecuado. En tal caso, el usuario tiene que asumir la responsabilidad exclusiva del riesgo. El uso conforme a la finalidad, está definido en la documentación. El probador solamente debe exponerse a las influencias ambientales admisibles. Estas están especificadas en los datos técnicos del equipo.

2.5 Prohibición de modificaciones arbitrarias

El equipo no debe modificarse respecto a la construcción o la técnica de seguridad sin consentimiento expreso. Cualquier modificación excluye una responsabilidad de nuestra parte para el daño causado por la modificación. En particular, están prohibidos todos los trabajos de reparación, soldadura en placas de circuito impreso y el reemplazo de componentes, módulos, placas de circuito impreso **sin la autorización expresa de Teradyne**. Si se usan piezas de repuesto, solamente se deben emplear las piezas originales dadas en los datos técnicos del equipo.

El contenido de este manual es exacto en el momento en que se procede a su impresión. Pero, con la intención de cumplir con el compromiso de una política de continuos desarrollos y mejoras, Teradyne se reserva el derecho de cambiar las especificaciones del producto, o su funcionamiento, o los contenidos del Manual de Usuario sin previo aviso.

2.6 Condiciones ambientales de operación

El probador está diseñado para funcionar en las siguientes condiciones de operación:

- I. Temperatura ambiente comprendida entre +0°C y +55°C.
- II. Humedad relativa comprendida entre 5% y 85% (no condensativa).
- III. Refrigeración por convección natural.

2.7 Señalizaciones

El probador cuenta con la señalización suficiente para colocar la tarjeta en la ranura seleccionada para albergar a la tarjeta. En la parte superior y en la interior del probador se cuentan con guías que diferencian el conector escogido para poner la tarjeta. También cuenta señalización para recordar que se tienen que tomar medidas contra las descargas electrostáticas. En las figuras 2.1 y 2.2 se muestran estas señales.



Figura 2.2 Señalización superior del probador.

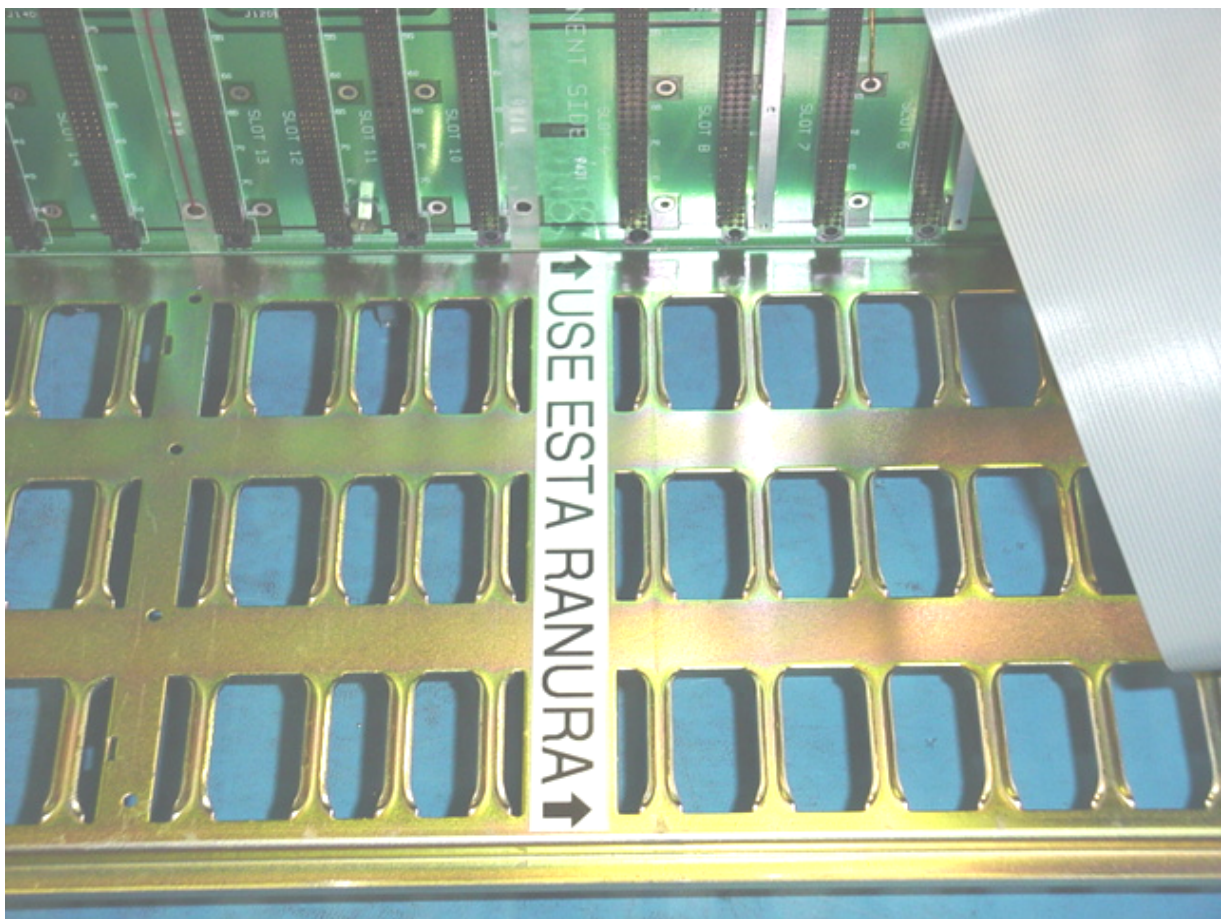


Figura 2.3 Señalización interior del probador.

2.8 Características mecánicas

Dimensiones: las dimensiones aproximadas del probador son:

- I. Profundidad: 35cm.
- II. Altura: 45cm.
- III. Ancho: 1.00m.

3. INSTALACIÓN

Antes de comenzar con la puesta en marcha del probador AD656 Relay Tester, se debe verificar que el proceso de instalación se ha llevado a cabo correctamente.

3.1 Puesta en servicio

- I. Colocar el probador sobre una superficie plana y estable y a una distancia menor de 1 metro de la computadora personal.

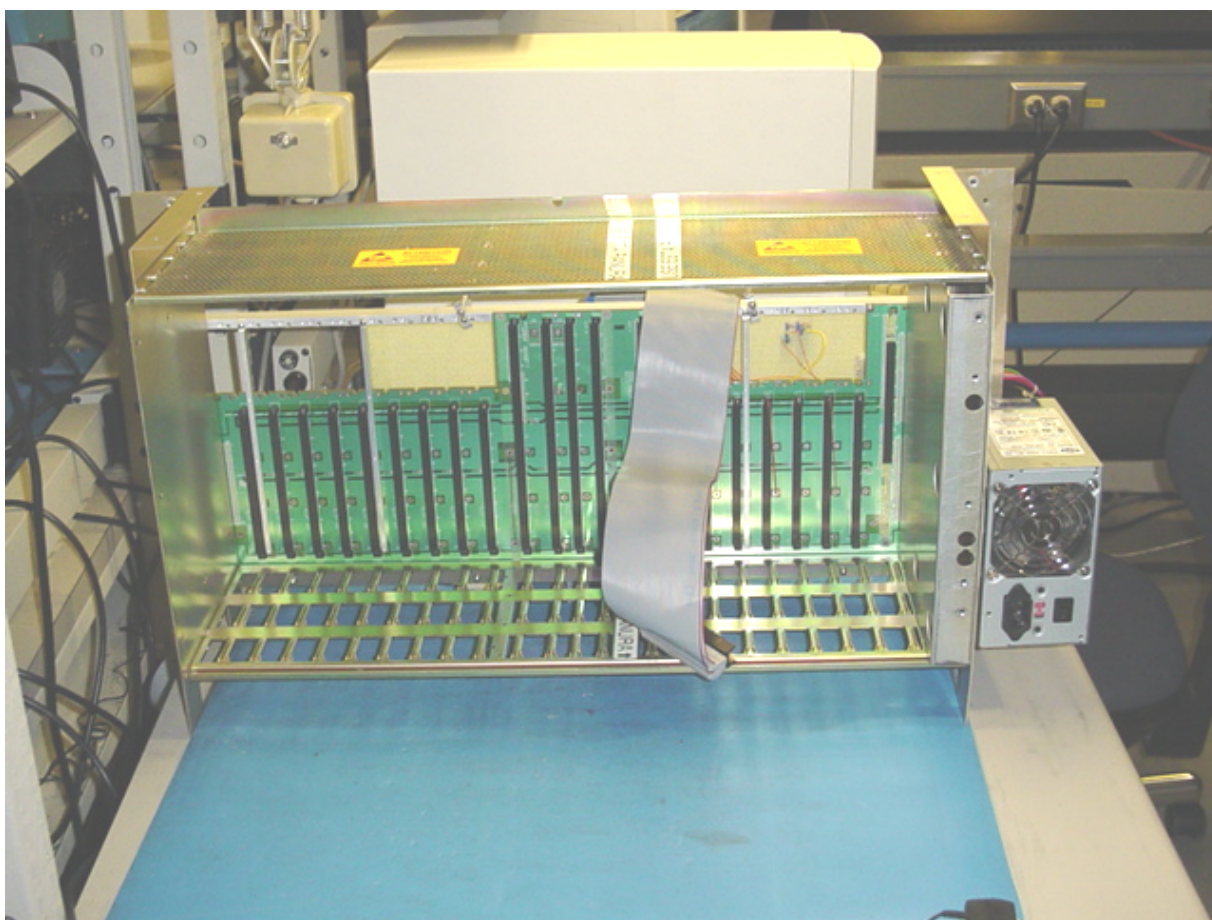


Figura 3.1 Ubicación del probador.

- II. Guardar las distancias establecidas como área de ventilación en relación con otros objetos.

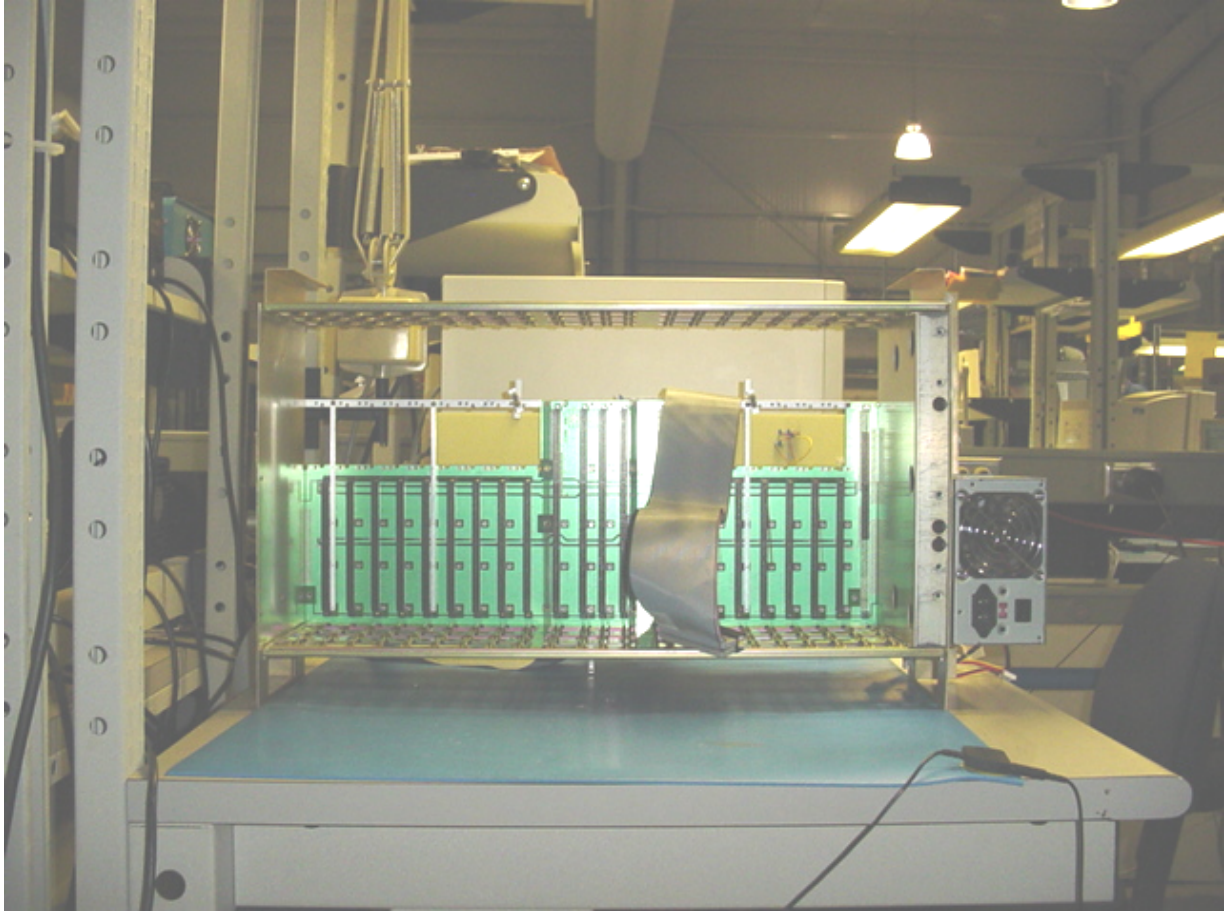


Figura 3.2 Distancias del area de ventilación.

III. Conectar el cable de alimentación de la fuente a un enchufe de 110V AC.

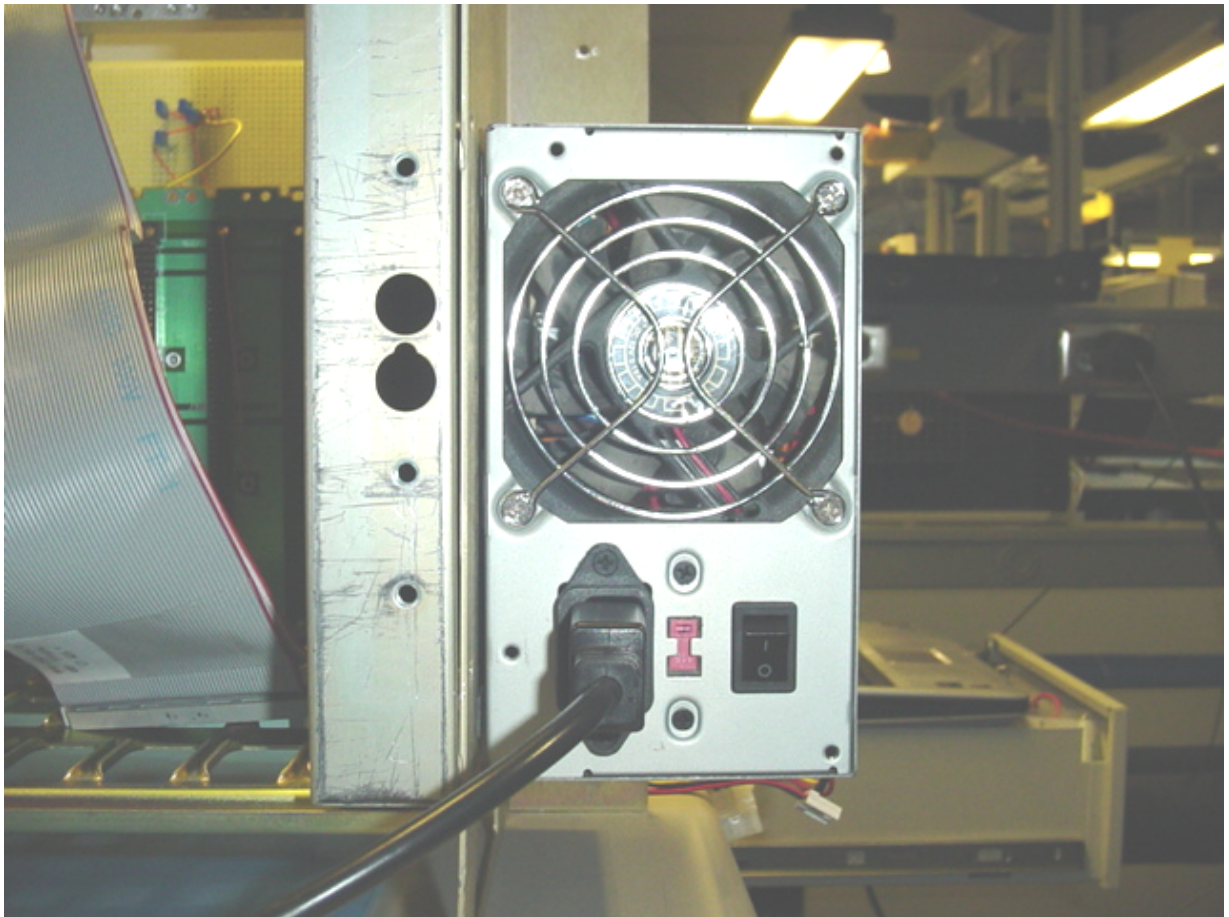


Figura 3.3 Cable de alimentación del probador.

IV. Guardar las medidas de seguridad contra descargas electrostáticas.



Figura 3.4 Medidas de seguridad contra descargas electrostáticas.

- V. Colocar la tarjeta AD656 que se va a probar en el conector señalado para contener la tarjeta.

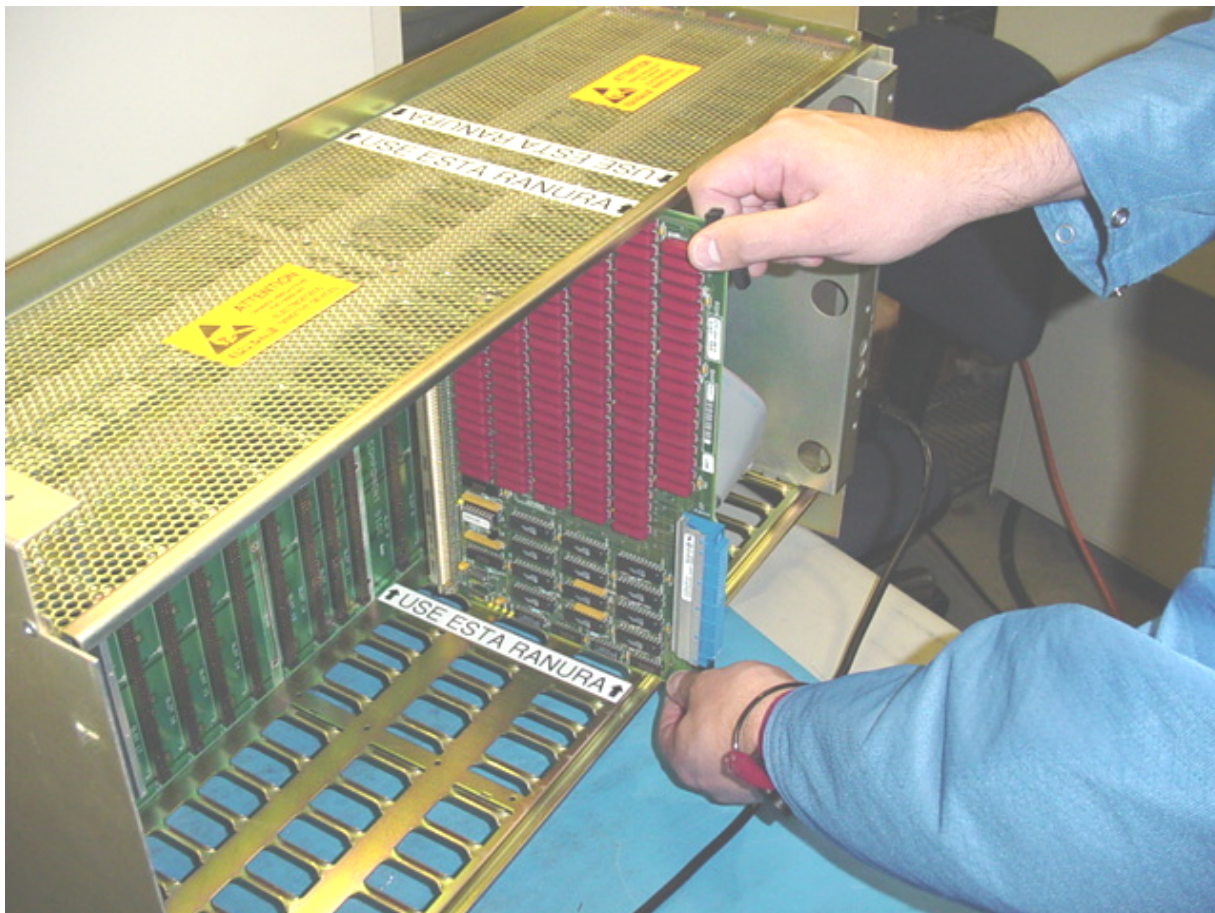


Figura 3.5 Colocación de la tarjeta.

VI. Asegurar bien la tarjeta al conector del probador.

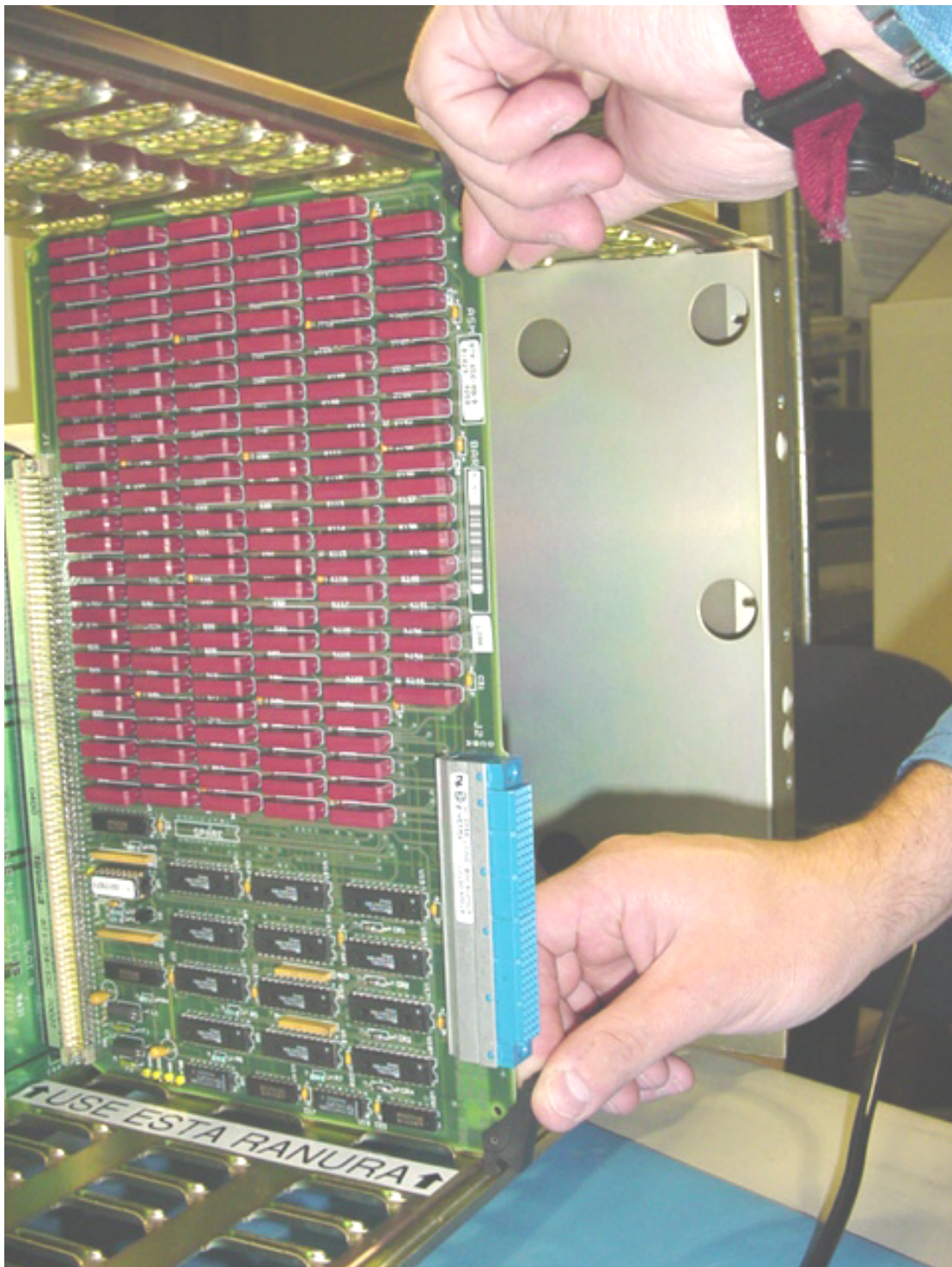


Figura 3.6 Asegurar la tarjeta.

VII. Posicionar la faja de conexión de señales del probador en el conector de salida de la tarjeta.

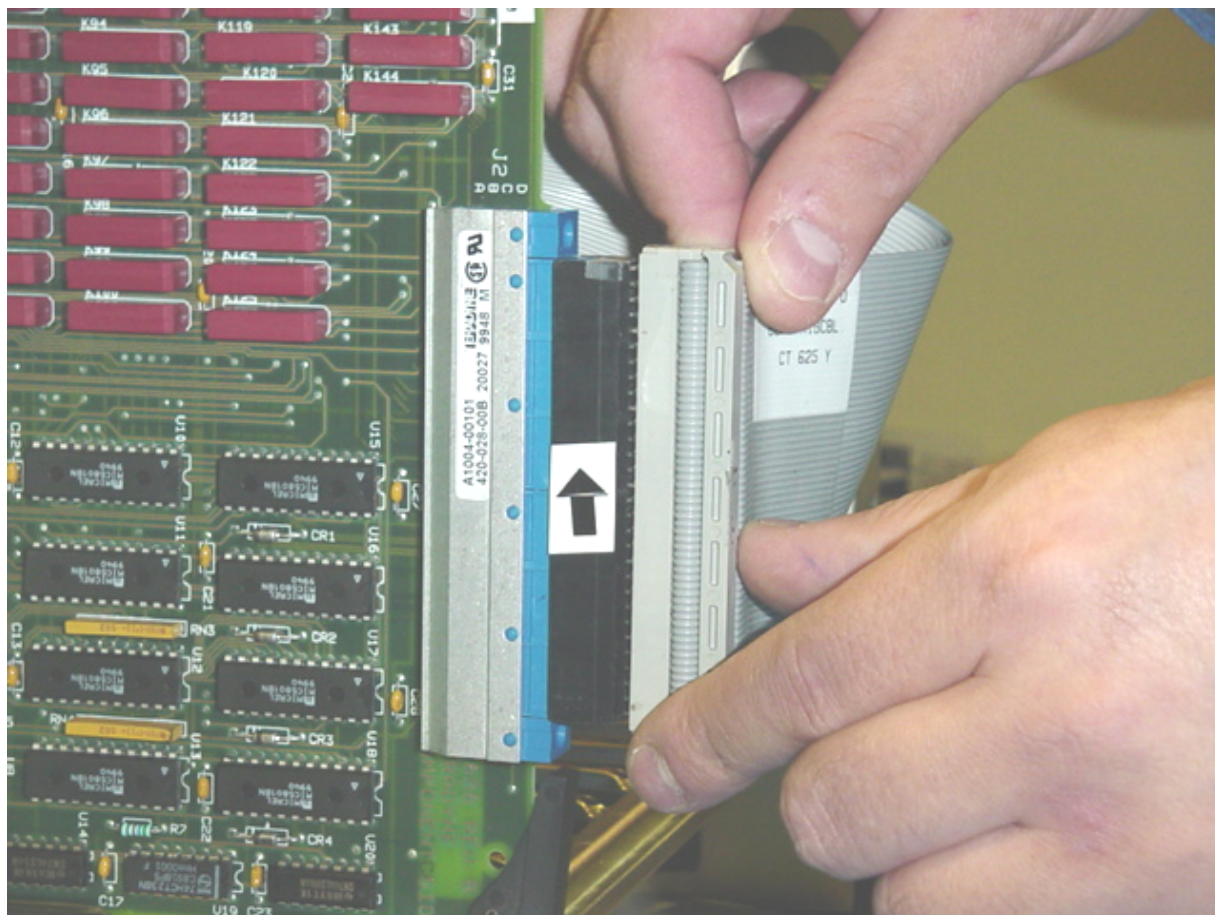


Figura 3.7 Faja de conexión de señales.

VIII. Dar alimentación de red al equipo poniendo el interruptor de la fuente en encendido.

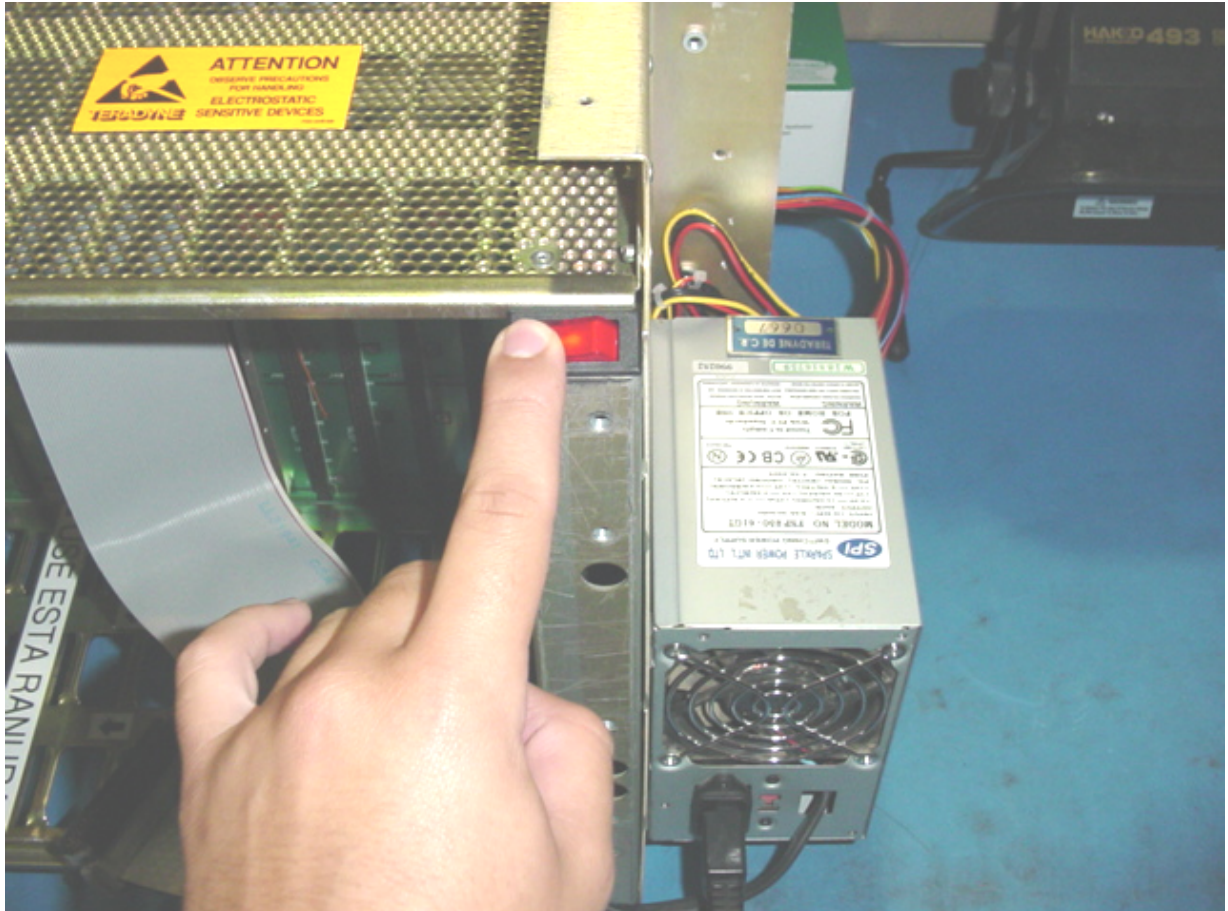


Figura 3.8 Encendido del probador.

IX. Verificar que la luz del interruptor esté encendida.

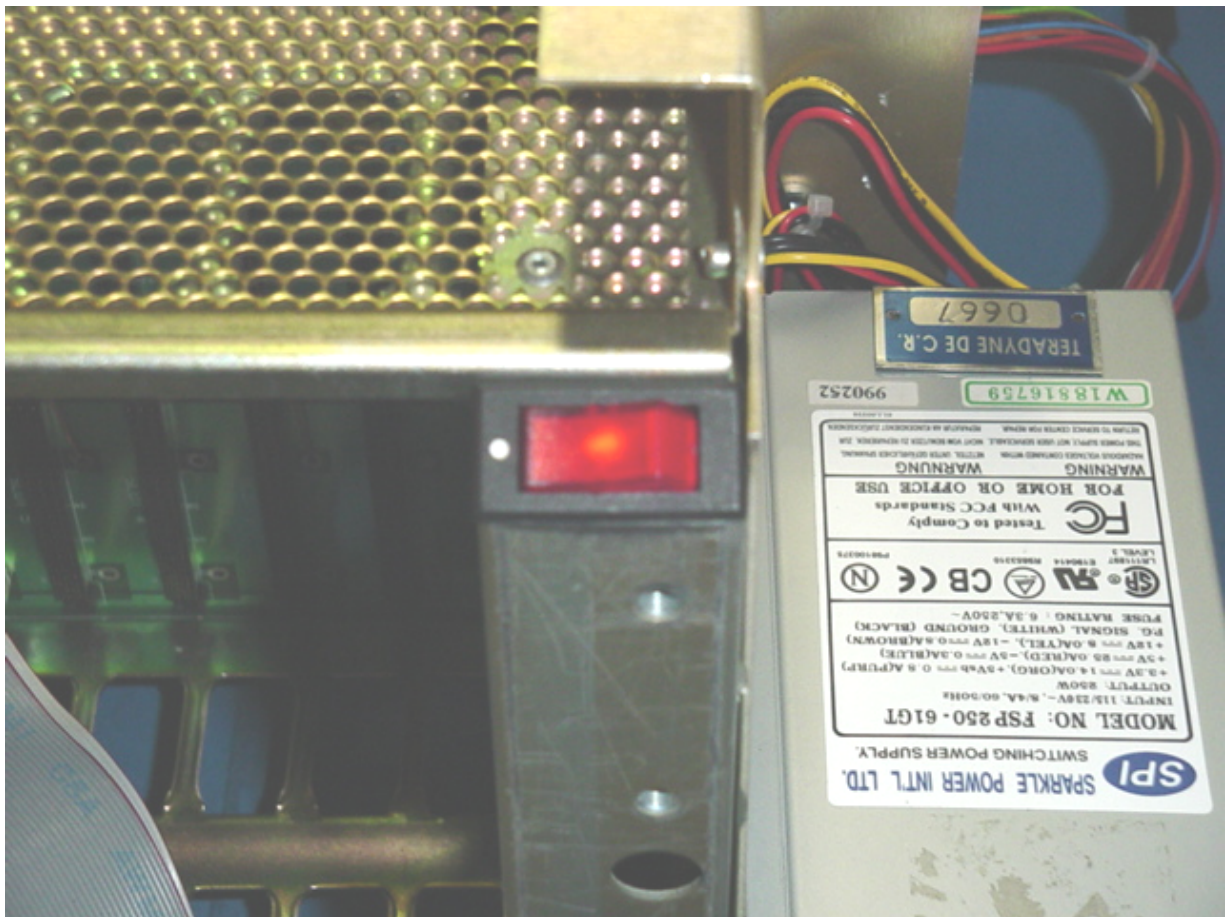


Figura 3.9 Luz de encendido.

3.2 Precauciones de instalación

El AD656 Relay Tester es ventilado por convección natural de calor por lo que se recomienda dejar un espacio de entrada y salida de aire como se indica en la figura 3.1.

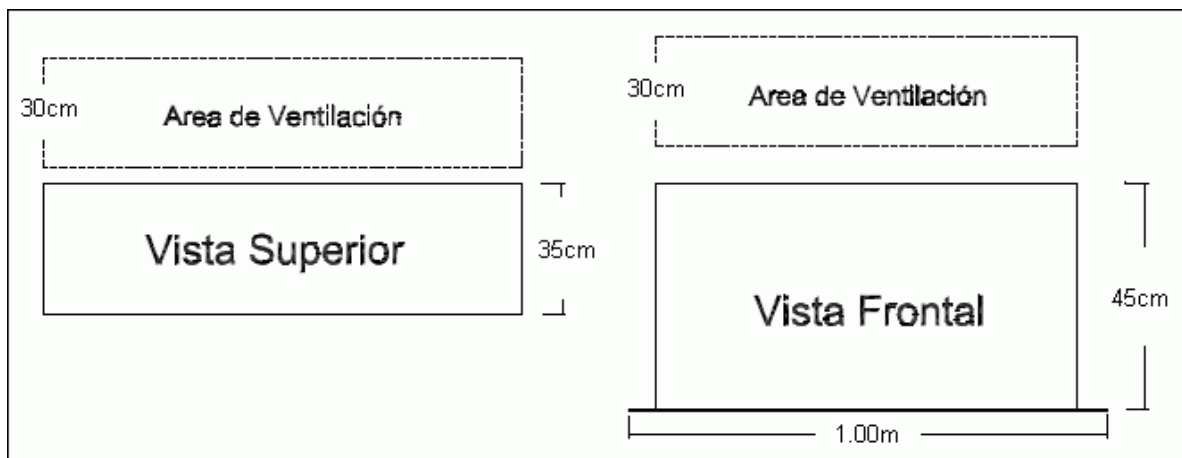


Figura 3.10 Dimensiones y área de ventilación.

4. FUNCIONAMIENTO DEL PROBADOR

El probador basa su funcionamiento en la simulación del funcionamiento normal de la tarjeta AD656. La simulación pretende, por tanto, representar el comportamiento de la tarjeta ante diferentes condiciones de operación y obtener así, información que permita llegar a la reparación óptima de la tarjeta. Con la simulación de las condiciones normales de operación se deben generar las señales lógicas y analógicas con base en modelos matemáticos del funcionamiento de la tarjeta y que se ejecutan en tiempo real, esto hace posible verificar y validar que los componentes de la tarjeta cumplen con sus especificaciones de funcionamiento, además de que permiten reducir al mínimo los problemas que pueden presentarse en el campo y el tiempo de puesta en servicio.

El probador hace una prueba funcional de la totalidad de los relés. Esto quiere decir que son accionados para comprobar la operación básica de los contactos de los relés. La prueba más importante que tendría que realizar el probador sería confirmar el estado eléctrico de los relés cuando se realiza la conmutación y que no se den pérdidas en la señal. Esto se tendría que realizar antes de que las tarjetas sean puestas en el “Test Head” del sistema A575 para la fase de pruebas con los “checkers”.

Los relés son accionados mediante un patrón digital de salida que se produce en la tarjeta de adquisición de datos y que se aplica en el conector de la tarjeta para activar a los “drivers” de la tarjeta. Cada relé es accionado un determinado número de veces que es seleccionado por el usuario.

La señal analógica conmutada es llevada por las fajas o buses de señales hacia el circuito de enrutamiento y luego es convertida a un valor binario que es enviado hacia la tarjeta de adquisición de datos.

El valor binario de la señal de voltaje conmutada es comparado por el algoritmo del programa de pruebas con un rango de voltajes prefijados. Si el número de mediciones en que la señal se midió fuera de ese rango, es mayor a 5, el relé se toma como malo o defectuoso, de lo contrario el relé se toma como bueno.

Los resultados de las pruebas son presentados en la pantalla de la computadora mediante un diagrama de la tarjeta indicando la ubicación de los relés defectuosos.

5. GENERALIDADES DEL PROGRAMA DE PRUEBAS

El panel frontal del programa de pruebas se muestra en la figura 5.1.

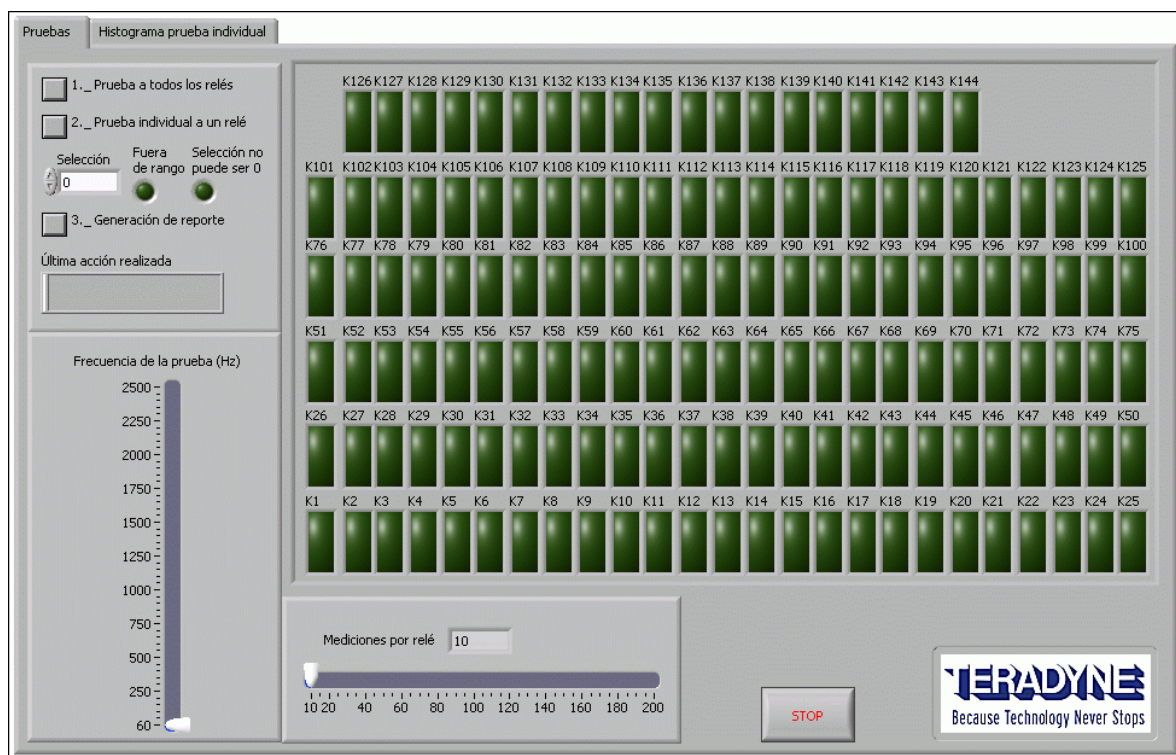


Figura 5.1 Panel frontal del programa de pruebas.

El panel frontal está formado por indicadores y controles los cuales tienen diferentes funciones entre los que se encuentran:

1. Opciones del programa de pruebas.
2. Control de frecuencia.
3. Control de mediciones por relé.
4. Diagrama de la tarjeta.
5. Control de parada del programa.

5.1 Opciones del programa de pruebas

Son los controles principales del programa y se muestran en la figura 5.2. Son indicadores y botones que corresponden con las pruebas que se pueden realizar con el AD656 Relay Tester:

1. Prueba a todos los relés.
2. Prueba individual a un relé.
3. Generación de reporte.

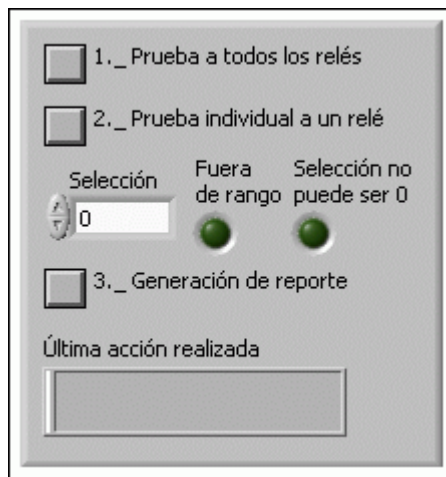


Figura 5.2 Indicadores y controles de las opciones del programa de pruebas.

5.2 Control de frecuencia

Es una barra deslizante con la que se puede escoger la frecuencia a la que se realizarán las pruebas. La frecuencia mínima a la que se pueden efectuar las pruebas es a 60Hz y la frecuencia máxima es de 2500Hz. Este control se muestra en la figura 5.3.

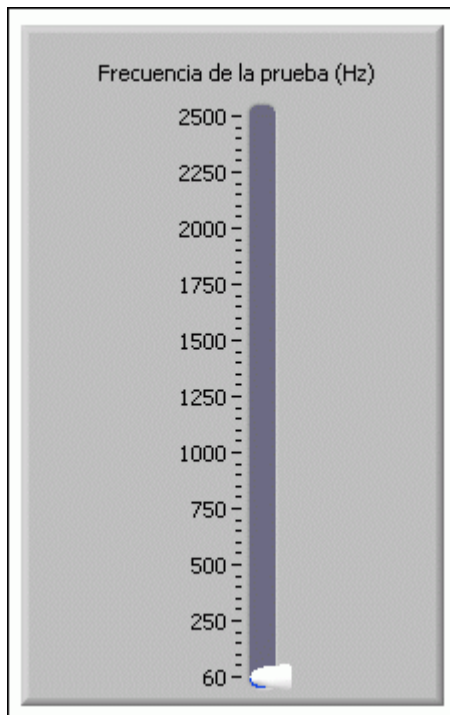


Figura 5.3 Control de frecuencia.

5.3 Control de mediciones por relé

Es una barra deslizante con la que se puede escoger el número de mediciones que se le pueden hacer a cada relé. La mínima cantidad de mediciones es 10 y la máxima es de 200. Entre mayor sea el número de veces que se pruebe el relé, la duración de la prueba va a ser mayor. Este control se muestra en la figura 5.4.

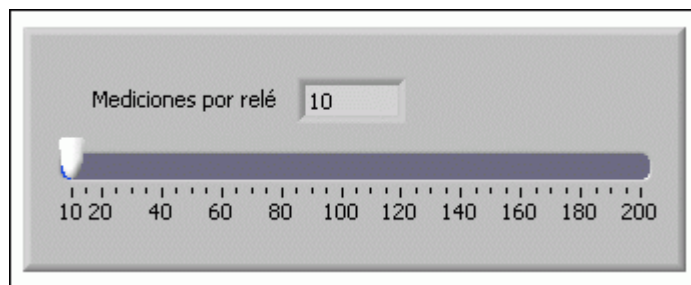


Figura 5.4 Control de mediciones por relé.

5.4 Diagrama de la tarjeta

Este es un diagrama de la distribución de los 144 relés en la tarjeta AD656. La figura 5.5 muestra el diagrama de la tarjeta.



Figura 5.5 Diagrama de la tarjeta.

5.5 Control de parada del programa de pruebas.

Este control detiene la ejecución del programa. Se muestra en la figura 5.6.



Figura 5.6 Control de parada del programa de pruebas.

6. OPERACIÓN DEL PROGRAMA DE PRUEBAS

- I. Ejecutar el programa de pruebas: este se ejecuta a partir del ícono ubicado en el “escritorio” de la computadora, el cual se muestra en la figura 6.1.



Figura 6.1 Ícono del programa.

Se sabe que el programa de pruebas se está ejecutando cuando se tiene una flecha de color negro hacia la derecha como indicador en la esquina superior izquierda de la pantalla, como se muestra en la figura 6.2.



Figura 6.2 Indicador de ejecución del programa.

- II. Seleccionar la cantidad de mediciones que se quieran realizar a cada relé, mediante el control correspondiente.
- III. Seleccionar la frecuencia a la que se quiere que se ejecute la prueba, mediante el control correspondiente.
- IV. Escoger el tipo de prueba que se quiera hacer en la tarjeta AD656.

6.1 Prueba a todos los relés

El usuario al presionar el botón que se muestra en la figura 6.3, activa una prueba secuencial a la totalidad de los relés. La prueba se realiza conforme al número de mediciones que se hagan a cada relé y por la frecuencia escogida. En el momento en que se efectúa la prueba, el indicador del relé que está siendo probado se mantiene de color rojo. Hasta que la prueba haya abarcado a todos los relés se muestra el resultado de la misma, dejando el indicador de color rojo en los relés que se detectaron como defectuosos.

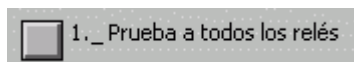


Figura 6.3 Botón de prueba a todos los relés.

- I. **Uso con Mouse:** esta opción puede ser ingresada presionando el botón izquierdo del Mouse sobre el botón correspondiente.
- II. **Uso con teclado:** <F1> es la tecla asignada para esta opción. El control de la prueba aparece resaltado con un cuadro negro a su alrededor como se muestra en la figura 6.4.

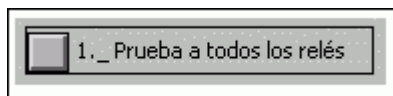


Figura 6.4 Control de prueba a todos los relés con uso del teclado.

La figura 6.5 muestra como luce el panel frontal durante una prueba a todos los relés. En ella se ve el sentido de prueba de los relés indicado por la flecha negra en los indicadores de los relés 11 y 12.

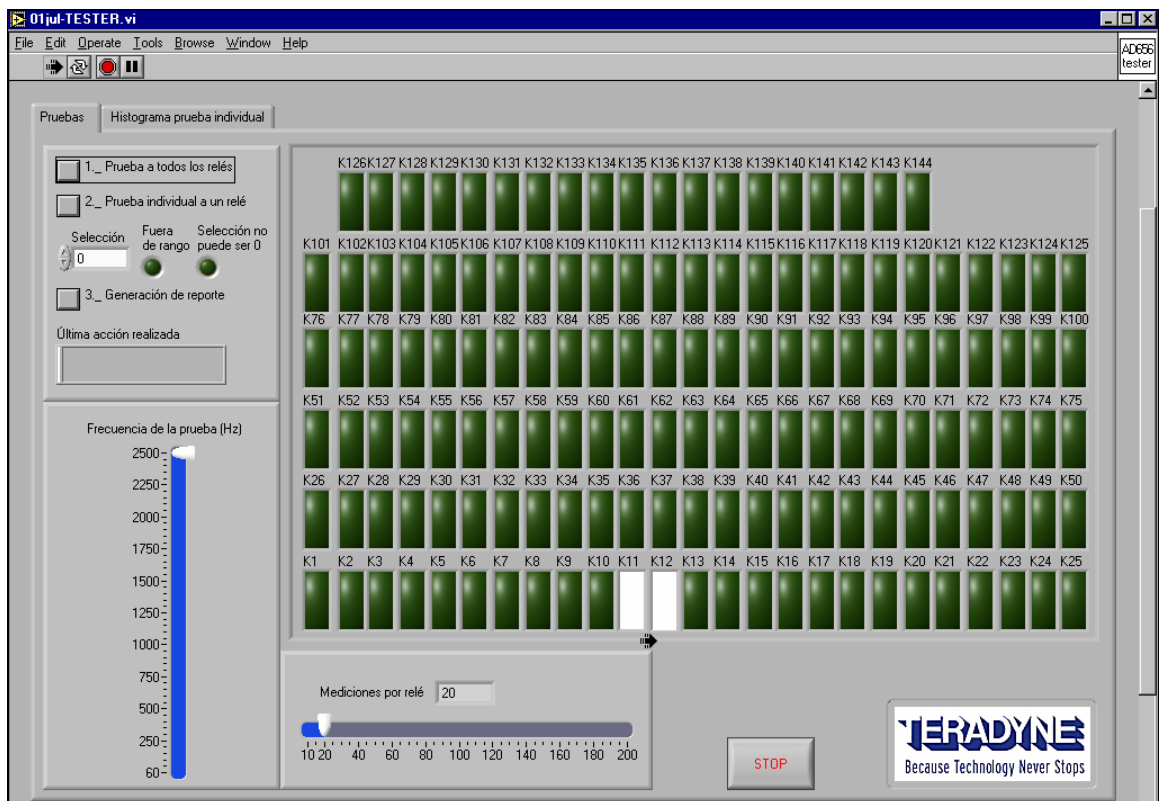


Figura 6.5 Prueba a todos los relés.

6.2 Prueba individual a un relé

Esta prueba consta de dos controles que son el botón de prueba individual y el control de selección, los cuales se muestran en la figura 6.6. Tiene también dos indicadores situados al lado de del control de selección que sirven para advertirle al usuario si está haciendo una acción incorrecta como introducir un número que está fuera del rango de 1 a 144 o que el número de selección fue 0. Si estas situaciones se dan, estos indicadores se ponen de color rojo.

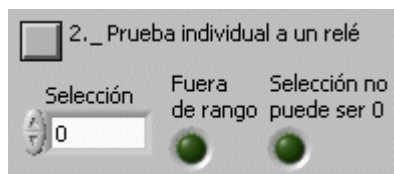


Figura 6.6 Controles e indicadores de la prueba individual a un relé.

- I. **Uso con Mouse:** introducir el número de relé que se quiera probar en el control de selección con las teclas numerales y presionar el botón izquierdo del Mouse sobre el botón correspondiente.
- II. **Uso con teclado:**
 - a. Presionar <F5>, el control de selección se muestra resaltado con un cuadro negro a su alrededor.
 - b. Introducir el número de relé que se quiera probar con las teclas numerales.
 - c. Presionar la tecla <F2>. El control de prueba individual aparece resaltado con un cuadro negro.

La manera en que se presentan estos controles con el uso del teclado se muestran en la figura 6.7.

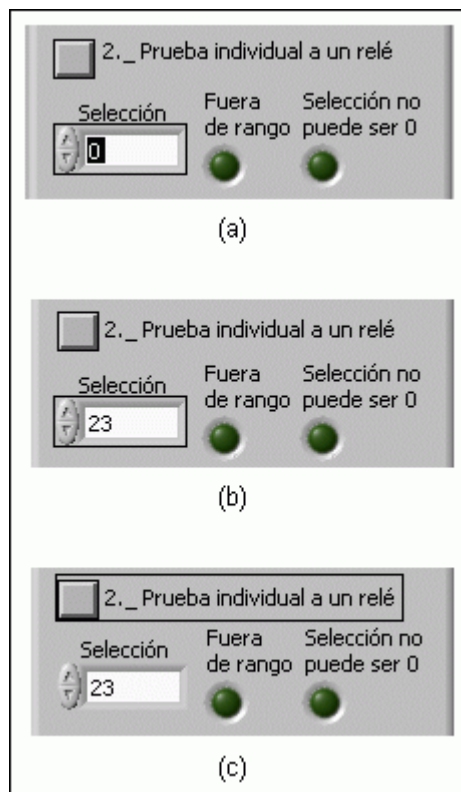


Figura 6.7 Uso del teclado en la prueba individual de los relés.

6.3 Generación de reporte

Con esta opción el usuario puede generar un reporte con los resultados de las pruebas a todos los relés, así como los resultados de las pruebas individuales. El control para esta opción se muestra en la figura 6.8.

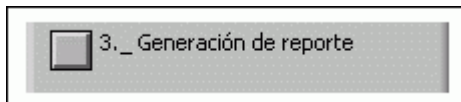


Figura 6.8 Control de generación de reporte.

- I. **Uso con Mouse:** presionar el botón izquierdo del Mouse sobre el botón correspondiente. Ingresar el nombre que se le quiera poner al archivo.
- II. **Uso con teclado:**
 - a. Presionar <F3>, el control de generación de reporte se muestra resaltado con un cuadro negro a su alrededor, como se muestra en la figura 6.9.

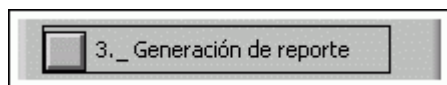


Figura 6.9 Control de generación de reporte con el uso del teclado.

- b. Ingresar el nombre y la ubicación que se le quiera poner al archivo con el resultado de las pruebas. Ver figura 6.10.

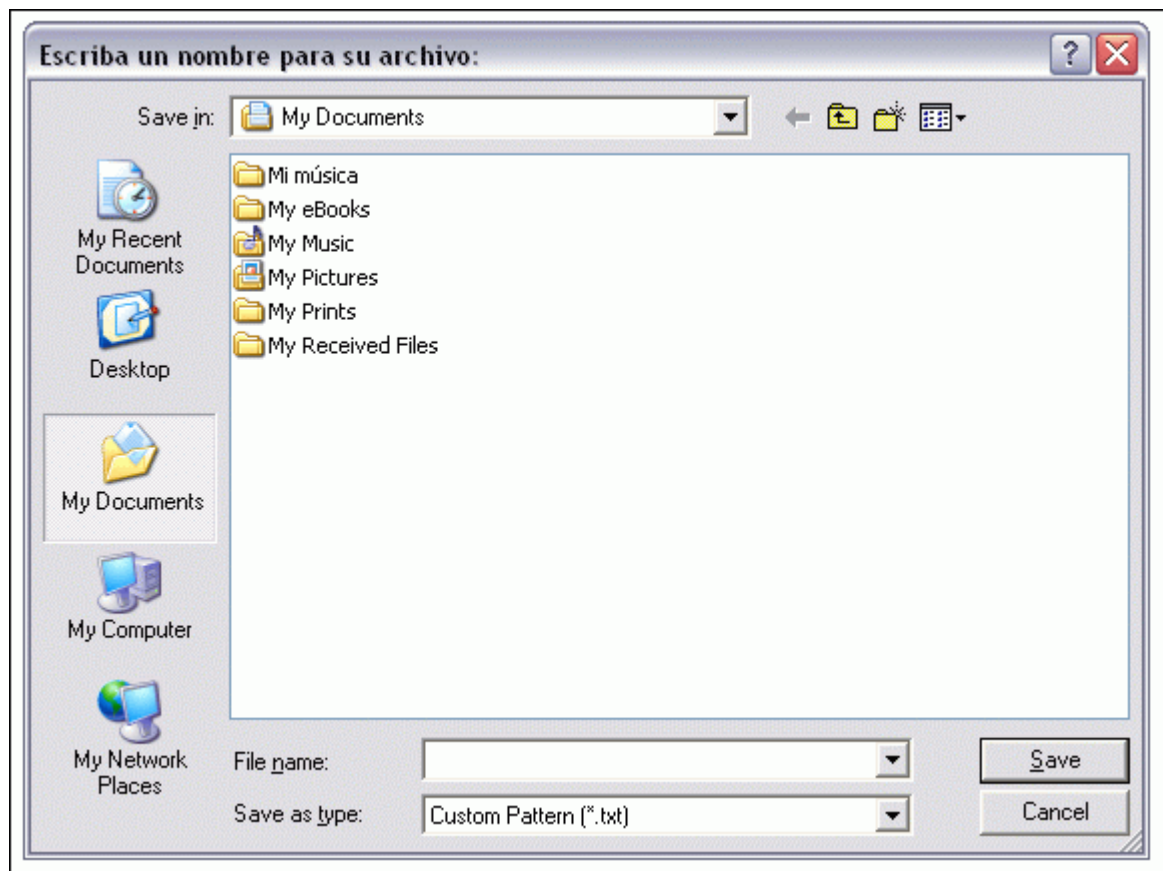


Figura 6.10 Ubicación y nombre del archivo.

6.4 Indicador de última acción realizada

La función de este indicador es la de desplegar un mensaje que corresponde con la acción del último botón de opciones presionado. El indicador se muestra en la figura 6.11.

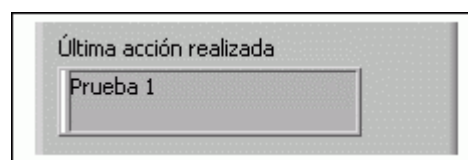


Figura 6.11 Indicador de última acción realizada.

7. RESULTADO DE LAS PRUEBAS

7.1 Prueba a todos los relés

El resultado de esta prueba queda indicado en el diagrama de la tarjeta en pantalla. Los indicadores que queden de color rojo corresponden con los relés que se detectaron como defectuosos. En la figura 7.1 se muestra el resultado de una prueba a todos los relés.

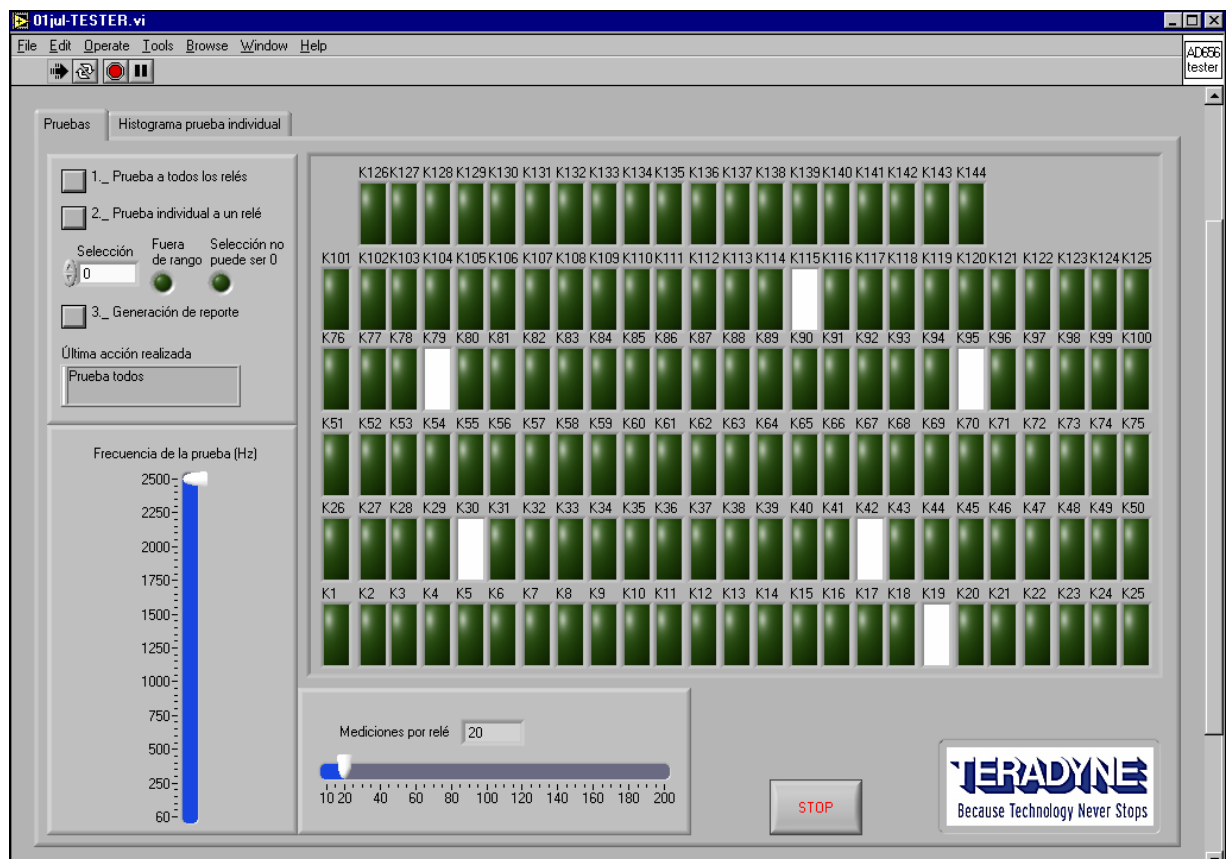


Figura 7.1 Resultado de una prueba a todos los relés.

7.2 Prueba individual a un relé

El resultado de esta prueba queda indicado en el diagrama de la tarjeta en pantalla. El indicador del relé escogido queda de color rojo si éste se detectó como defectuoso, de lo contrario queda de color verde, como se muestra en la figura 7.2.

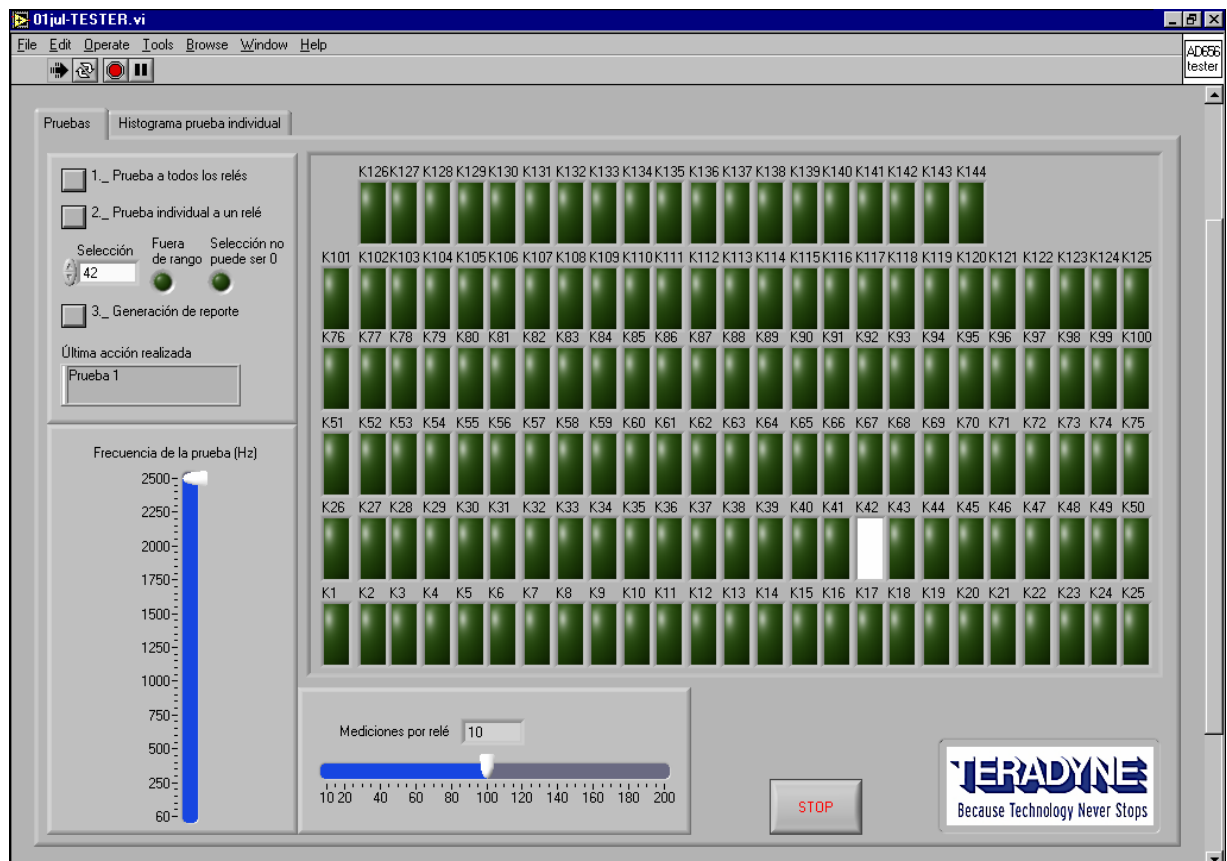


Figura 7.2 Resultado de una prueba individual.

También se puede tener una visualización del resultado en la “viñeta” del panel frontal denominada “Histograma prueba individual”, la cual se muestra en la figura 7.3.

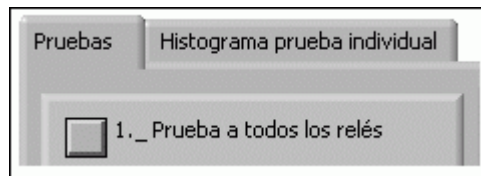


Figura 7.3 Viñeta del histograma de la prueba individual.

En esta viñeta se muestra un histograma con las mediciones tomadas según la cantidad seleccionada. También cuenta con indicadores del relé que se probó y los valores de la medición máxima y mínima. Tiene un cursor formado por dos líneas amarillas, el cual se puede mover y ubicar en cualquier punto del histograma que se quiera y se puede obtener el valor del voltaje en dicho punto al oprimir el botón “Valor del cursor”. El histograma de la prueba individual se muestra en la figura 7.4.

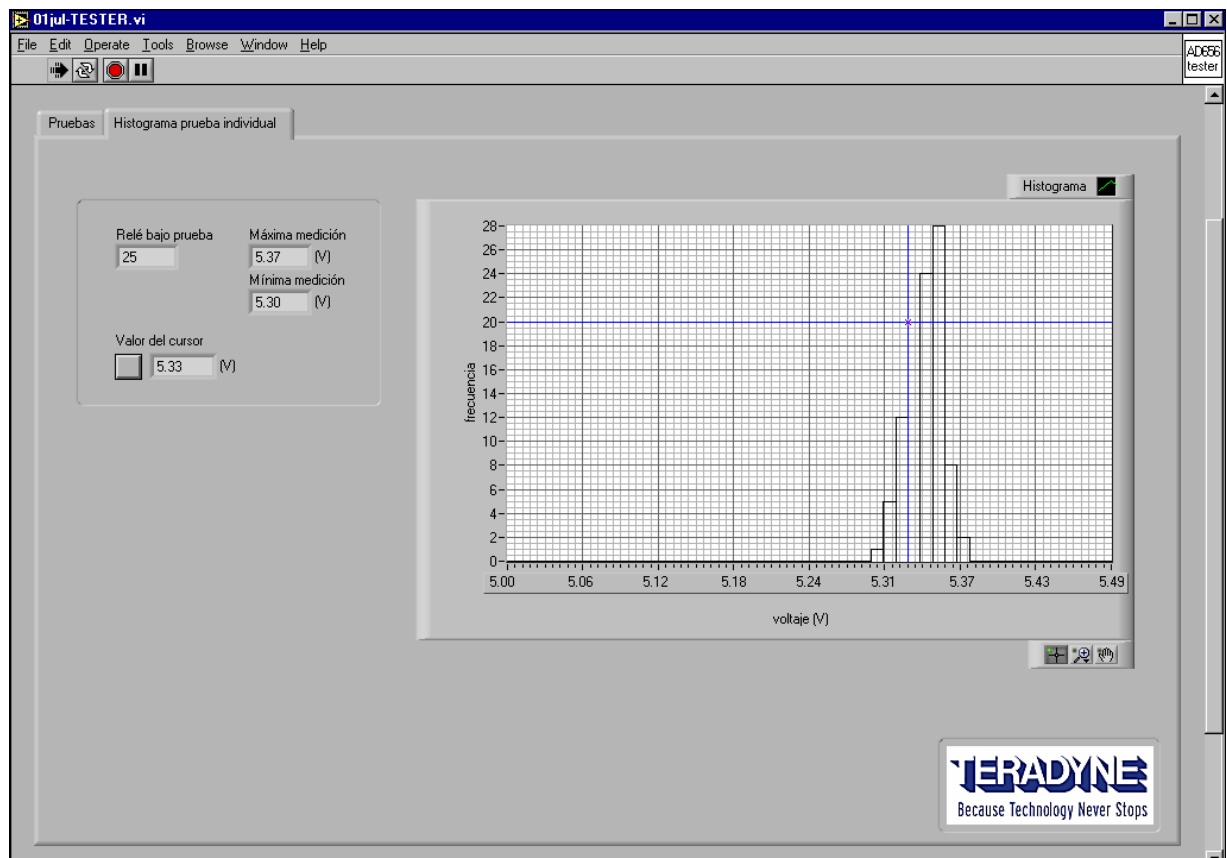


Figura 7.4 Histograma de la prueba individual.

Si el relé seleccionado fue detectado como defectuoso, en los indicadores de medición máxima y mínima aparecen los valores medidos, pero no se muestra el histograma como se muestra en la figura 7.5.

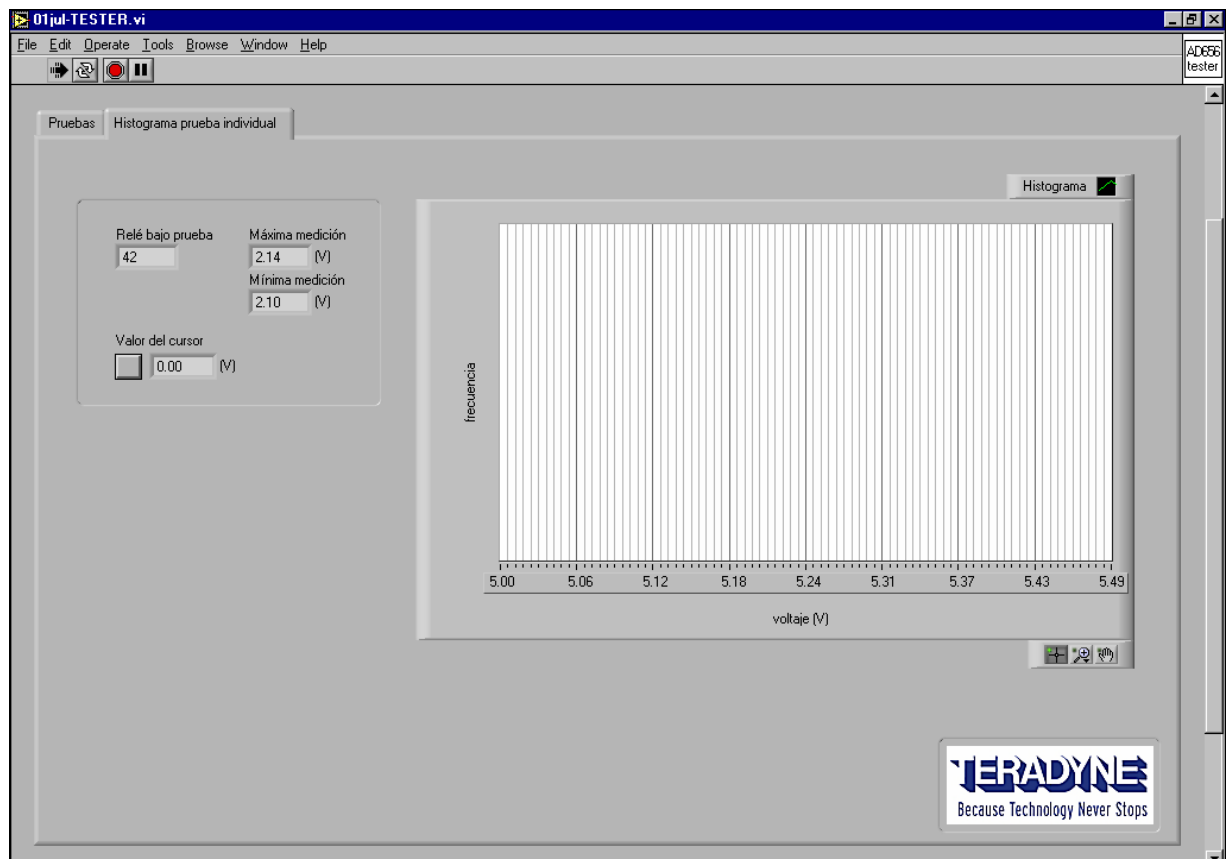


Figura 7.5 Histograma de una prueba de un relé defectuoso.

8. ACTUACIONES ANTE LA RECEPCIÓN DE UNA TARJETA AD656

Al recibir una tarjeta AD656, hay que efectuar una inspección visual de la misma con objeto de detectar las anomalías eventuales debidas a la falta, deterioro o daño de alguno de los componentes de la tarjeta. Este paso se hace conforme al diagrama de flujo de atención a la tarjeta que se muestra en la figura 8.1.

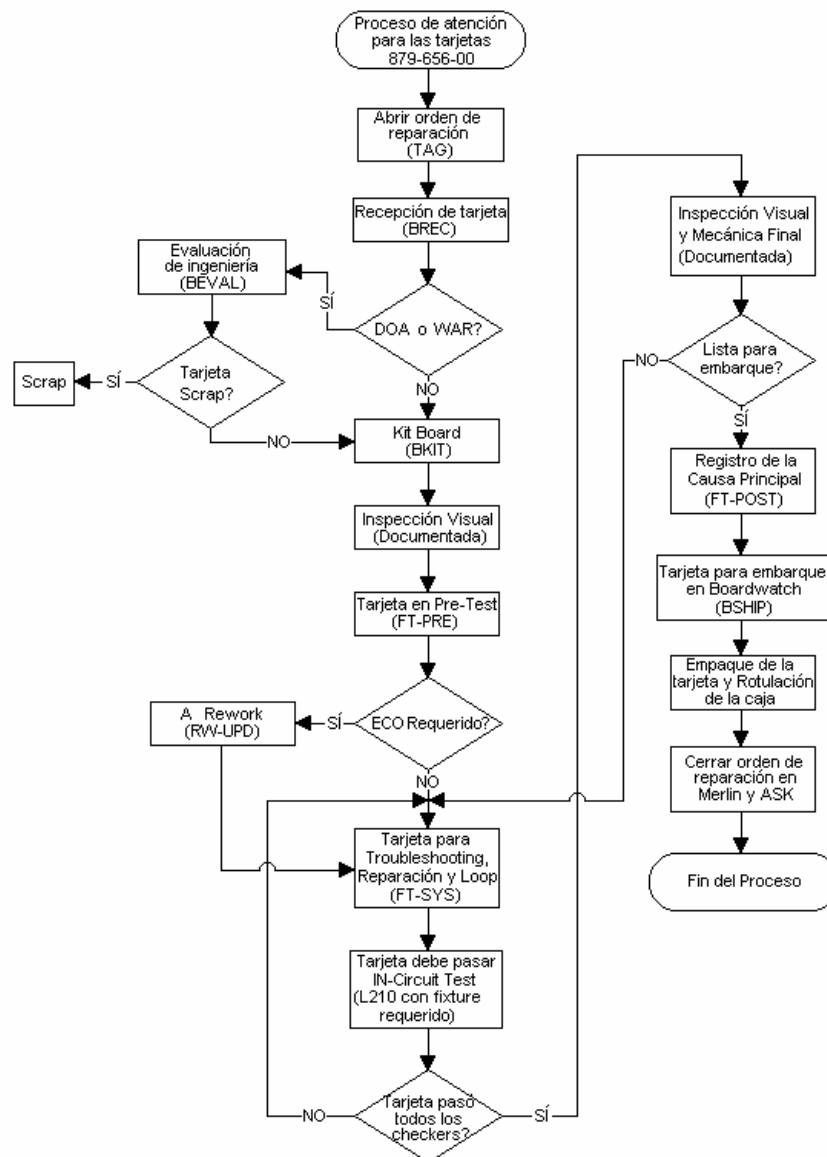


Figura 8.1 Proceso de atención a una tarjeta en el área de ICD.

Una vez hecha la inspección visual y si la tarjeta no tiene ECOs pendientes, se procede a colocar la tarjeta en el AD656 Relay Tester para realizar las pruebas que se crean convenientes. La modificación al proceso de reparación de las tarjetas AD656 se muestra en la figura 8.2.

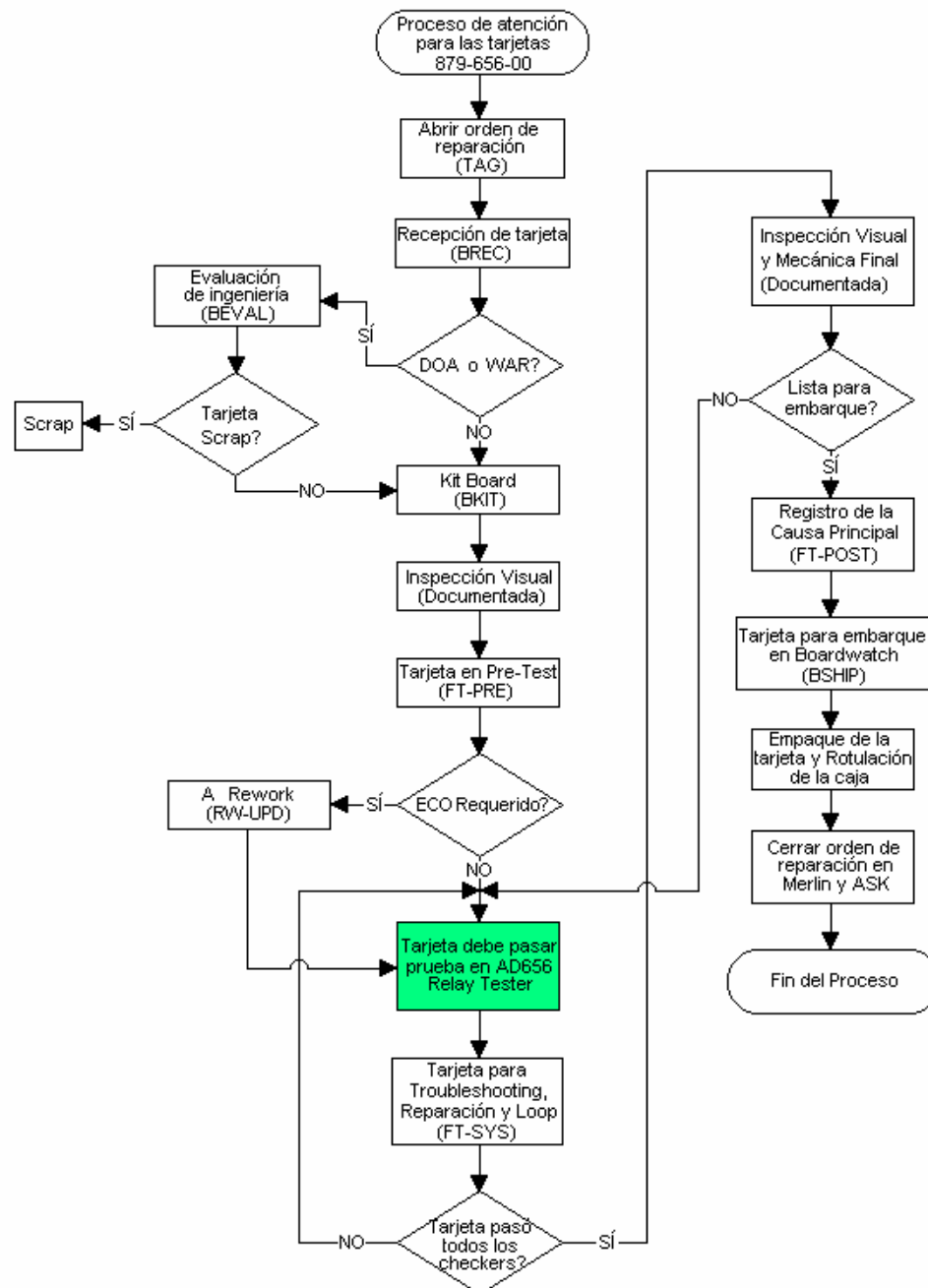


Figura 8.2 Modificación al proceso de reparación de la tarjeta AD656.

9. COMPONENTES Y PARTES DE REPUESTO

La siguiente es una lista con los componentes del AD656 Relay Tester. Las partes que se encuentran en el stock de componentes de Teradyne, se listan con sus respectivos números de parte en la tabla 9.1. Las demás partes se muestran en la tabla 9.2.

Tabla 9.1 Partes de Teradyne.

Número de parte de Teradyne	Descripción	Cantidad
731-851-00	Regulador de voltaje ajustable	1
063-097-00	Potenciómetro 2k 1/2W 10%	1
060-537-00	Capacitor 0.1 μ F 50V 5%, cerámico	3
061-016-00	Capacitor 10 μ F 100V 50%, electrolítico	1
732-437-00	IC 4052C Multiplexor analógico 4x1	3
358-882-00	CN 4x15 módulo HD Plus	4
854-293-64/D	Faja de 60 pines	2
854-293-66/D	Faja de 50 pines	2
80C-781-00	Backplane lado analógico de un sistema A5	1
066-032-00	Conector de 50 pines "right angle"	2
603-220-00 / 603-209-00	Resistencia 200 Ω	3
603-433-00	Resistencia 33.2k Ω	3
603-310-00 / 603-314-00	Resistencia 1k Ω	1
820-700-00	Capacitor 2.2 μ F 35V 10%, tantalio	6

Tabla 9.2 Partes de otros proveedores.

Número de parte	Fabricante	Descripción	Cantidad
777387-01	National Instruments	PCI-DIO-96 Tarjeta de adquisición de datos	1
777812-01	National Instruments	Kit de conectores y faja de la tarjeta de adquisición de datos	1
MC14067BCP	Motorola	Multiplexor analógico 16x1	9
ADS7805P	Burr-Brown	Convertidor analógico-digital 16 bits	3

11 Anexos

11.1 Anexo B.1 Especificaciones de la PCI-DIO-96

Estas especificaciones son típicas en 25° C a menos que se indique en forma diferente.

Digital I/O

Número de entradas/salidas.....	96
Compatibilidad.....	TTL
Estado en de las entradas en inicialización..	Entradas en alta impedancia
Handshaking.....	Entrada, salida o bidireccional
Transferencia de datos.....	Mediante interrupción o E/S programada

Niveles lógicos digitales

Señales de entrada

Los niveles lógicos máximos de voltaje en entrada y salida asumen un voltaje de fuente Vcc de 5.0 V. Dado un voltaje de fuente Vcc de 5.0 V, el grado máximo absoluto del voltaje para cada línea de E/S es de -0.5 V a 5.5V con respecto a tierra.

Tabla B.1 Niveles de las señales de entrada de la PCI-DIO-96.

Nivel	Mín	Máx
Voltaje de entrada en nivel alto	2.2V	5.3V
Voltaje de entrada en nivel bajo	-0.3V	0.8V
Corriente de entrada en nivel alto ($V_{in}=5V$, resistencia puestas en pull-up ¹)	---	10 μA ²
Corriente de entrada en nivel alto ($V_{in}=5V$, resistencia puestas en pull-down ¹)	---	75 μA
Corriente de entrada en nivel bajo ($V_{in}=0V$, resistencia puestas en pull-up ¹)	---	-75 μA
Corriente de entrada en nivel bajo ($V_{in}=0V$, resistencia puestas en pull-down ¹)	---	-10 μA ²
¹ Las resistencias de la PCI-DIO-96 siempre están puestas a pull-up.		
² Excepción: las líneas PC3 y PC0 son 20 μA .		

Señales de salida

Pin 49 (a +5 V).....1.0 A max

Tabla B.2 Niveles de las señales de salida de la PCI-DIO-96.

Nivel	Mín	Máx
Voltaje de salida en nivel alto ($I_{ol} = -2.5\text{mA}$)	3.7V	5.0V
Voltaje de salida en nivel bajo ($I_{oh} = -4\text{mA}$)	2.7V	5.0V
Voltaje de salida en nivel bajo ($I_{ol} = 2.5\text{mA}$)	0V	0.4V
Voltaje de salida en nivel bajo ($I_{ol} = 4\text{mA}$)	0V	0.5V

Tasas de transferencia

Máxima con software NI-DAQ..... 50 kbytes/s

Tasa constante sostenible (típica)..... 1 a 10 kbytes/s

Las tasas de transferencia de la tarjeta son una función de la velocidad con la cual el programa de la aplicación lee datos o escribe datos a la tarjeta, y por lo tanto varían con el sistema, software y uso. Los factores primarios siguientes controlan las tasas de transferencia de la tarjeta:

- Desempeño del sistema de la computadora.
- Ambiente de programación: programación a nivel de registros o NI-DAQ.
- Lenguaje de programación y eficiencia de código.
- Modo de ejecución.
- Otras operaciones en progreso.
- Aplicación.

La tasa máxima mostrada fue obtenida usando una computadora Pentium de 233 MHz con software NI-DAQ y LabWindows/CVI, con ejecución basada en interrupciones y sin otras operaciones de alta velocidad en marcha.

Interfaz de bus

Tipo..... Slave

Requerimientos de potencia

Consumo de corriente.....400 mA a +5 VDC ($\pm 5\%$)

Voltaje disponible en el conector de E/S.....+4.65 to +5.25 V fusible a 1 A

Dimensiones físicas

PCI-DIO-96.....13.7 x 10.7 cm

Conector de E/S

PCI-DIO-96.....100 pines hembra, serie 0.050,
tipo D.

Condiciones ambientales de operación

Temperatura de operación0° a 55° C

Temperatura de almacenamiento-20° a 70° C

Humedad relativa.....5% a 90% sin condensación