

Instituto Tecnológico de Costa Rica

ESCUELA DE INGENIERÍA ELECTROMECAÁNICA

TEC | Tecnológico  
de Costa Rica



IMPLEMENTACIÓN DE UN MODELO DE DETECCIÓN DE  
FALLAS EN SISTEMAS FOTOVOLTAICOS PARA EL  
LABORATORIO DE INVESTIGACIÓN DE SISTEMAS  
ELECTRÓNICOS PARA LA SOSTENIBILIDAD.

*Informe de Práctica de Especialidad para optar por el Título de Ingeniero  
en Mantenimiento Industrial, Grado Licenciatura*

Autor:

Bernal Vinicio Villegas Soto

Cartago, Junio 2021

Carrera Acreditada por:



# Hoja de Datos

## Información del Estudiante:

**Nombre:** Bernal Vinicio Villegas Soto

**Cédula:** 1-1654-0646

**Carné ITCR:** 2016072181

**Dirección de residencia en época lectiva:** 200m Norte de la Cruz Roja de Coronado, casa portón gris, San Isidro, San José.

**Teléfono:** 84281064

**Correo electrónico:** bernalvillegassoto@hotmail.com ó bvillegas@estudiantec.cr

## Información del Proyecto:

**Título:** Implementación de un modelo de detección de fallas en sistemas fotovoltaicos para el Laboratorio de investigación de Sistemas Electrónicos para la Sostenibilidad.

**Profesor Guía:** Ing. Luis Diego Murillo Soto.

**Profesores Lectores:** Ing. Juan José Rojas Hernandez e Ing. Carlos Otarola Zuñiga.

## Información de la Empresa:

**Nombre:** Instituto Tecnológico de Costa Rica.

**Zona:** Cartago.

**Dirección:** Calle 15, Avenida 14., 1 km Sur de la Basílica de los Ángeles., Provincia de Cartago, Cartago, 30101.

**Actividad principal:** Docencia e Investigación.

**Teléfono:** 2552-5333



Esta obra está bajo una Licencia  
Creative Commons Atribución-NoComercial  
4.0 Internacional.

# Resumen

Este proyecto consiste en la determinación de los elementos necesarios para implementar un modelo de detección de fallas para los paneles disponibles en el Laboratorio de investigación de Sistemas Electrónicos para la Sostenibilidad (SESLab) a partir de un estudio realizado previamente, ya que no tiene implementado el algoritmo y se requiere realizar una validación donde evalué el funcionamiento. La detección de las fallas en sistemas fotovoltaicos es un área en desarrollo, por lo que en este proyecto se validarán los resultados obtenidos en Simulink de una investigación previa. Se realizó la programación del algoritmo LSD además del desarrollo de la interfaz para monitorear a tiempo real las variables e identificar a cuál panel fotovoltaico corresponde dicha falla, para hacer esto posible fue necesario realizar un circuito amplificador, ya que el DAQ utilizado no cuenta con la resolución necesaria para las lecturas, además en este circuito se incluye un ajuste manual de la ganancia, y en la programación el ajuste de curva, para finalmente identificar en donde ocurre la falla y poder guardar los datos obtenidos. Además, durante su desarrollo se comprueba y corrobora constantemente el funcionamiento de todos los elementos involucrados para el programa. En su etapa final, se logró obtener valores reales desde un conjunto de paneles solares instalados en el Laboratorio SESLab y comprobar el funcionamiento del algoritmo.

**Palabras Claves:** Sistemas Fotovoltaicos, Algoritmo, Fallas, Least Significant Difference

# Abstract

This project consist of the determination of the main elements required to implement a fault detection model for the available panels at the Laboratory of Electronic Systems for Sustainability (SESLab), building up from a previously conducted research that did not implement an algorithm and that requires a validation of the evaluation of its functioning. Fault detection in a photovoltaic system is a developing field, which is why this project's results will be validated utilizing the results yielded by Simukink from a previous research. The LSD algorithm has been programmed, and the interface that monitors in real time and identifies any variables was developed. This interface can display which panel is causing the faults. In order to make this possible, the construction of an amplified circuit was necessary, considering that the existing DAQ does not posses the required resolution for the readings; additionally, the constructed circuit includes a manual gain adjustment, a programmed adjustment of the curve that facilitates to pinpoint where the faults are happening and save the obtained data. During its development, every element involved in the program are constantly tried and tested. During its final stage, results were successful obtained from a group of solar panels installed at SESLab, evidencing the algorithm's proper execution.

**Key Words:** Photovoltaic System, Algorithm, Faults, Least Significant Difference

# Agradecimientos

*En especial a mi padre que siempre estuvo presente durante este proceso*

*A aquellas personas; familiares, amistades, profesores y compañeros, que me apoyaron en mis estudios y en la conclusión de este proyecto Y a los profesores involucrados en la realización de este mismo que me permitieron aprender tanto*

# Dedicatoria

*A mi difunta abuela quien de muchas maneras me mostró una forma diferente de ver la vida y a mis familiares en especial a mi padre que me han enseñado todo lo bueno que quiero ser.*

# Índice general

<b>1. Introducción</b>	<b>1</b>
1.1. Reseña de la Empresa . . . . .	1
1.1.1. Historia . . . . .	1
1.1.2. Misión . . . . .	2
1.1.3. Visión . . . . .	3
1.2. Planteamiento del Problema . . . . .	3
1.2.1. Problema a resolver . . . . .	3
1.3. Objetivo General . . . . .	3
1.4. Objetivos Específicos . . . . .	3
1.5. Justificación . . . . .	4
1.6. Viabilidad . . . . .	4
1.7. Antecedentes del Proyecto . . . . .	4
1.7.1. Estudio del Problema a Resolver . . . . .	5
1.7.2. Requerimientos del Laboratorio . . . . .	6
1.8. Metodología . . . . .	7
1.8.1. Diseño y enfoque de Investigación . . . . .	8
1.9. Alcance . . . . .	8
<b>2. Marco Teórico</b>	<b>9</b>
2.1. Sistema fotovoltaico . . . . .	9
2.2. Fallas en paneles: . . . . .	10
2.2.1. Degradación potencial inducida . . . . .	11
2.2.2. Relación de nube parcial y el diodo bypass . . . . .	12
2.3. Método Least Significant Difference (LSD) . . . . .	13
2.3.1. ¿Qué es? . . . . .	13

2.3.2. Historia . . . . .	13
2.3.3. Ventaja . . . . .	13
2.3.4. Algoritmo a implementar . . . . .	13
2.4. Selección de Software . . . . .	14
2.4.1. Entorno LabVIEW . . . . .	15
2.5. Instrumento myDAQ . . . . .	21
2.6. Instrumento DAQ USB-6000 . . . . .	22
2.7. Amplificador operacional . . . . .	23
2.7.1. Amplificador Diferencial . . . . .	23
2.8. Simulador LTSpice . . . . .	24
<b>3. Realización del algoritmo</b>	<b>25</b>
3.1. Datos Entrantes y Creación de Variables . . . . .	25
3.2. Implementación de fórmula del algoritmo . . . . .	31
3.3. Interpretación . . . . .	33
3.4. Resultado . . . . .	37
3.4.1. Primera Validación . . . . .	37
3.4.2. Programa completo . . . . .	39
3.5. Adquisición de datos . . . . .	43
3.6. Validación del Algoritmo con los instrumentos . . . . .	43
3.6.1. Resultados Preliminares . . . . .	43
<b>4. Implementación de los mecanismos de fallo</b>	<b>47</b>
4.1. Acondicionamiento y calibración del instrumento . . . . .	48
4.1.1. Circuito amplificador . . . . .	48
4.1.2. Elaboración de la tarjeta . . . . .	50
4.1.3. Ajuste de curva . . . . .	52
4.2. Selección de fallas . . . . .	57
4.3. Selección de puntos a intervenir . . . . .	58
4.3.1. Ubicación . . . . .	59
4.4. Prueba de campo . . . . .	60
4.4.1. Actualización del programa: . . . . .	60
4.4.2. Instalación: . . . . .	62

<b>5. Validación del correcto funcionamiento</b>	<b>65</b>
5.1. Obtención de datos a través del prototipo . . . . .	65
5.2. Validación de resultados . . . . .	69
5.2.1. Análisis del Resultado . . . . .	69
5.3. Validación del sistema . . . . .	71
<b>6. Conclusiones y Recomendaciones</b>	<b>73</b>
6.1. Conclusiones . . . . .	73
6.2. Recomendaciones . . . . .	74
<b>A. Realización del algoritmo</b>	<b>75</b>
<b>B. Implementación de los mecanismos de fallo</b>	<b>80</b>
<b>C. Validación del correcto funcionamiento</b>	<b>87</b>
<b>A. Consulta de Distribución T student</b>	<b>92</b>
<b>B. Planos del SESLab</b>	<b>94</b>

# Índice de tablas

1.1. Metodología propuesta para el desarrollo del proyecto . . . . .	7
4.1. Valores de resistencias en los 3 canales . . . . .	51
4.2. Calibración 3 canales . . . . .	53
5.1. Resumen resultados con y sin filtro . . . . .	71

# Índice de figuras

1.1.	Figura 1.1 Inicio de Contruccion TEC . . . . .	2
1.2.	Figura 1.2 Ubicación de las Instalaciones actuales Sede Cartago . . . . .	2
1.3.	Figura 1.3 Resultados de la salida de potencia segun el algoritmo . . . . .	5
2.1.	Figura 2.1 Curva I-V . . . . .	11
2.2.	Figura 2.2 Efecto PID . . . . .	12
2.3.	Figura 2.3 Ventana de Inicio LabVIEW . . . . .	16
2.4.	Figura 2.4 Panel Frontal . . . . .	17
2.5.	Figura 2.5 Paleta de Controles . . . . .	18
2.6.	Figura 2.6 Diagrama de Bloque . . . . .	19
2.7.	Figura 2.7 Paleta de Funciones . . . . .	20
2.8.	Figura 2.8 Dispositivo myDAQ . . . . .	21
2.9.	Figura 2.9 Dispositivo USB-6000 . . . . .	22
2.10.	Figura 2.10 Circuito amplificador diferencial . . . . .	23
2.11.	Figura 2.11 Circuito amplificador diferencial con ganancia variable . . . . .	24
2.12.	Figura 2.12 Amplificador de instrumentación . . . . .	24
3.1.	Figura 3.1 Bloque DAQassistant . . . . .	26
3.2.	Figura 3.2 Vista Lateral de myDAQ . . . . .	26
3.3.	Figura 3.3 Propiedades del DAQAssistant para myDAQ . . . . .	27
3.4.	Figura 3.4 Separación de señales . . . . .	27
3.5.	Figura 3.5 Controles de medición utilizados . . . . .	28
3.6.	Figura 3.6 Controles de medición utilizados vistos desde la interfaz . . . . .	28
3.7.	Figura 3.7 Programación en bloque parte de guardado . . . . .	29
3.8.	Figura 3.8 USB-6000 Utilizado . . . . .	29
3.9.	Figura 3.9 Pines de USB-6000 . . . . .	30

3.10. Figura 3.10 Propiedades del DAQAssistant para USB-6000 . . . . .	30
3.11. Figura 3.11 División de señales para USB-6000 . . . . .	31
3.12. Figura 3.12 Programación gráfica de números aleatorios . . . . .	31
3.13. Figura 3.13 Opción de Indexado . . . . .	32
3.14. Figura 3.14 Ejemplo de comprobación de matriz . . . . .	32
3.15. Figura 3.15 Matriz Transpuesta . . . . .	33
3.16. Figura 3.16 Fórmula Aplicada . . . . .	33
3.17. Figura 3.17 Programación para obtener LSD . . . . .	35
3.18. Figura 3.18 Evaluación gráfica del algoritmo . . . . .	36
3.19. Figura 3.19 Programación para obtener LSD corregida . . . . .	36
3.20. Figura 3.20 Resultado de evaluación gráfica del algoritmo . . . . .	37
3.21. Figura 3.21 Resultado de evaluación gráfica del algoritmo . . . . .	37
3.22. Figura 3.22 Resultado de evaluación gráfica del algoritmo . . . . .	38
3.23. Figura 3.23 Resultado de evaluación gráfica del algoritmo . . . . .	38
3.24. Figura 3.24 Resultado de evaluación gráfica del algoritmo . . . . .	39
3.25. Figura 3.25 Programación gráfica con USB-6000 . . . . .	40
3.26. Figura 3.26 Panel frontal al incorporar USB-6000 . . . . .	41
3.27. Figura 3.27 Panel frontal al incorporar USB-6000 . . . . .	42
3.28. Figura 3.28 Evidencia validación 2 . . . . .	43
3.29. Figura 3.29 Panel frontal con Tabbs . . . . .	45
3.30. Figura 3.30 Panel frontal al incorporar USB-6000 continuación . . . . .	46
4.1. Figura 4.1 Resistencia calibrada . . . . .	47
4.2. Figura 4.2 Simulación amplificador diferencial . . . . .	49
4.3. Figura 4.3 Resultado de simulación . . . . .	50
4.4. Figura 4.4 Placa perforada . . . . .	51
4.5. Figura 4.5 Circuito amplificador . . . . .	52
4.6. Figura 4.6 Primer ajuste de curva . . . . .	53
4.7. Figura 4.7 Programa en funcionamiento normal . . . . .	54
4.8. Figura 4.8 Prueba con ajuste lineal y falla . . . . .	55
4.9. Figura 4.9 Ajuste de curva para cada canal . . . . .	55
4.10. Figura 4.10 Programa ajuste de curva . . . . .	56
4.11. Figura 4.11 Prueba del programa en ceros . . . . .	57
4.12. Figura 4.12 Diagrama de falla cortocircuito en diodo . . . . .	57

4.13. Figura 4.13 Instalación de las resistencias shunt . . . . .	58
4.14. Figura 4.14 Ubicación del SESLab . . . . .	59
4.15. Figura 4.15 Complejo Solar . . . . .	59
4.16. Figura 4.16 Sección para señal simulada . . . . .	60
4.17. Figura 4.17 Filtro de resultado . . . . .	61
4.18. Figura 4.18 Panel frontal segunda página . . . . .	61
4.19. Figura 4.19 Diagrama de instalación del circuito realizado . . . . .	62
4.20. Figura 4.20 Batería de 12V . . . . .	63
4.21. Figura 4.21 Instalación . . . . .	63
4.22. Figura 4.22 Switches a utilizar . . . . .	64
4.23. Figura 4.23 Material de cartón . . . . .	64
5.1. Figura 5.1 Prueba en pleno funcionamiento 10:22am . . . . .	65
5.2. Figura 5.2 Prueba en pleno funcionamiento 10:28am . . . . .	66
5.3. Figura 5.3 Sombra completa panel 3 10:46am . . . . .	67
5.4. Figura 5.4 Cortocircuito panel 2 10:55am . . . . .	67
5.5. Figura 5.5 Media Sombra panel 1 12:12pm . . . . .	68
5.6. Figura 5.6 Observación de resultados LSD 10:58am . . . . .	69
5.7. Figura 5.7 Ajuste de curva . . . . .	70
5.8. Figura 5.8 Matriz de confusión binaria . . . . .	72
A.1. Resultado de evaluación gráfica del algoritmo . . . . .	75
A.2. Resultado de evaluación gráfica del algoritmo . . . . .	76
A.3. Manual USB-6000 . . . . .	77
A.4. Configuración en el Generador de funciones . . . . .	77
A.5. Lectura de onda en el osciloscopio . . . . .	78
A.6. Segunda validación . . . . .	79
A.7. Segunda validación continuación . . . . .	79
B.1. Empaque de resistencia . . . . .	80
B.2. Circuito amplificador en construcción . . . . .	81
B.3. Circuito amplificador terminado . . . . .	81
B.4. Curva ajuste canal 1 . . . . .	82
B.5. Curva ajuste canal 2 . . . . .	82
B.6. Curva ajuste canal 3 . . . . .	83

B.7. Plano de base acrílico . . . . .	84
B.8. Prueba en funcionamiento . . . . .	85
B.9. Prueba en funcionamiento con falla . . . . .	86
C.1. Sombra completa panel 3 10:46am . . . . .	87
C.2. Media sombra panel 3 10:55am . . . . .	88
C.3. Cortocircuito panel 1 10:56am . . . . .	88
C.4. Cortocircuito panel 3 10:57am . . . . .	89
C.5. Media sombra panel 3 11:59am . . . . .	89
C.6. Media sombra panel 2 12:04pm . . . . .	90
C.7. Media sombra panel 2 12:05pm . . . . .	90
C.8. Media sombra panel 1 12:08pm . . . . .	91
C.9. Media sombra panel 1 12:11pm . . . . .	91
A.1. Distribución t Student . . . . .	93
B.1. Conexión de Inversores . . . . .	95
B.2. Inversor . . . . .	97

# Nomenclatura

**LLF** Falla Linea a Linea

**GF** Falla a tierra

**AF** Falla de Arco

**HSF** Falla de punto caliente

**V** Voltio

**Hz** Hertz

**AC** Corriente Alterna

**DC** Corriente Directa

**AO** Amplificador Operacional

# Capítulo 1

## Introducción

### 1.1. Reseña de la Empresa

#### 1.1.1. Historia

El Tecnológico de Costa Rica (TEC), tal como se menciona en su página web, “es una institución nacional de carácter autónomo de educación superior universitaria, dedicada a la docencia, investigación y la extensión de tecnología, así como las ciencias conexas para el desarrollo del país”. [1]

“Durante la gestión del expresidente José Figueres Ferrer, el presidente de la Asamblea Legislativa, Daniel Oduber Quirós, el comité de apoyo, la población de Cartago y con la intervención del exmandatario se apoyó la creación de un nuevo centro de educación superior, por encima de los proyectos de un programa de desarrollo agropecuario y una carretera hacia San José. Finalmente, el jueves 10 de junio de 1971 se celebró en Cartago la culminación de una etapa; la firma de la Ley de Creación del Tecnológico de Costa Rica, bajo el consecutivo legislativo 4777, basándose en el modelo del TEC de Monterrey”. [1]



Figura 1.1: Inicio de construcción primeras instalaciones del TEC. Fuente: [1]

Hoy día, la ética profesional, honradez, prudencia, alto conocimiento e interés en la transferencia de conocimiento son parte de los valores y conceptos que se dejan plasmados en sus egresados. [1]

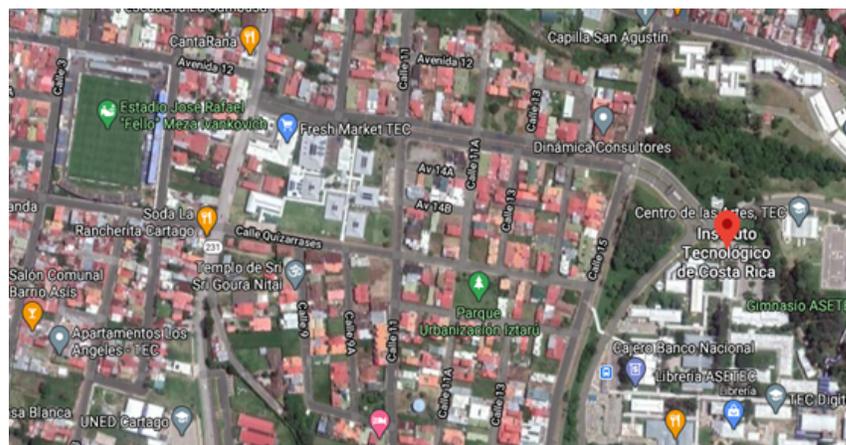


Figura 1.2: Ubicación de las instalaciones actuales sede Cartago. Fuente: [2]

### 1.1.2. Misión

“Contribuir al desarrollo integral del país, mediante formación del recurso humano, la investigación y la extensión; manteniendo el liderazgo científico, tecnológico y técnico, la excelencia académica y el estricto apego a las normas éticas, humanísticas y ambientales, desde una perspectiva universitaria estatal de calidad y competitividad a nivel nacional e internacional”. [1]

### 1.1.3. Visión

“El Instituto Tecnológico de Costa Rica seguirá contribuyendo mediante la sólida formación del talento humano, el desarrollo de la investigación, la extensión, la acción social y la innovación científico-tecnológica pertinente, la iniciativa emprendedora y la estrecha vinculación con los diferentes actores sociales a la edificación de una sociedad más solidaria e inclusiva; comprometida con la búsqueda de la justicia social, el respeto de los derechos humanos y del ambiente”. [1]

## 1.2. Planteamiento del Problema

### 1.2.1. Problema a resolver

Se desarrolló un algoritmo de detección de fallos basado en la idea de módulos fotovoltaicos casi idénticos que producen resultados estadísticos similares cuando se estimulan de igual manera como en irradiación y temperatura, este se probó en una simulación haciendo uso de la herramienta de MATLAB; Simulink. El problema es que el Laboratorio SESLab no tiene implementado el algoritmo y se requiere realizar una validación donde evalué el funcionamiento ante distintos fallos y consecuentemente validar la simulación realizada anteriormente.

## 1.3. Objetivo General

Implementar un algoritmo de detección de fallas basado en la diferencia menos significativa para el Laboratorio SESLab en donde se pruebe como es su comportamiento ante distintos fallos.

## 1.4. Objetivos Específicos

1. Implementar el algoritmo en un lenguaje de programación.
2. Implementar los mecanismos de fallo para realizar las pruebas en los paneles disponibles en el Laboratorio SESLab.
3. Validar mediante pruebas simuladas el correcto funcionamiento del algoritmo.

## 1.5. Justificación

Según [3], afirman que la detección de fallas y el monitoreo de la salud, son importantes para aumentar la eficiencia, fiabilidad y seguridad de los sistemas de energía solar fotovoltaica. Además, a diferencia de las fuentes de energía tradicionales, estos sistemas son únicos, ya que pueden presentar fallas que resultan indetectables por los sistemas convencionales de protección de sobrecorriente. Esto puede deberse a una salida no lineal (característico de los paneles solares fotovoltaicos), una baja irradiancia, alta impedancia de falla o la degradación de células solares. Ante la ausencia de un adecuado sistema de detección de fallas y no poder resolverlas a tiempo, se pueden generar no solo pérdidas de energía, sino también puede dar lugar a problemas de seguridad y provocar incendios.

Aunado a las pérdidas de energía, en [4], mencionan a manera de ejemplo que, en el Reino Unido se produce una pérdida anual de energía de aproximadamente 18.9% en sistemas domésticos fotovoltaicos generados por fallas en los arreglos. De igual manera, [5] menciona que una falla provocó un peligro de incendio en una planta de energía en Bakersfield, California

## 1.6. Viabilidad

Para realizar este proyecto se tiene como ventaja el apoyo del Laboratorio SESLab del Instituto Tecnológico de Costa Rica, de manera que podemos acceder a la información requerida. Adicional a esto, cabe resaltar que el Laboratorio de investigación de Sistemas Electrónicos para la Sostenibilidad (SESLab), como su nombre lo indica, realiza investigaciones en estos sistemas de energía renovable, y estas son de sumo interés tanto para el TEC como para el Laboratorio SESLab. Además, se espera la posibilidad de utilizar el Laboratorio DELTA de la Escuela de Ingeniería Electromecánica, ya que este cuenta con equipo y el espacio necesario para realizar pruebas y experimentos.

Se tendrá disponibles herramientas de diseño electromecánico, y también herramientas computacionales ya sean licencias a nivel estudiantiles o institucionales para el desarrollo del proyecto.

## 1.7. Antecedentes del Proyecto

Se realizó una investigación llamada en inglés “Photovoltaic Array Fault Detection Algorithm Based on Least Significant Difference Test” realizada por los profesores Luis Diego Murillo Soto y Carlos Meza que constaba de una simulación de un modelo para detección de fallas por medio de un algoritmo de diferencia menos significativa, basado en la idea de que los módulos fotovoltaicos son idénticos y estos generan resultados estadísticos iguales cuando reciben el mismo efecto. El algoritmo es validado utilizando simulaciones numéricas de los módulos fotovoltaicos, en este se realizó un modelado del sistema, el cual

se divide en un modelo de un módulo fotovoltaico, un modelado de la falla, un algoritmo propuesto y, por último, el caso simulado. [6] Se realizaron cinco fallas distintas:

- Corto Circuito
- Circuito Interno Abierto
- Degradación
- Nube/Sombra
- Cadena en circuito abierto

Se concluyó que los resultados son satisfactorios y hay que tomar en cuenta que solo puede detectar una falla a la vez, además, puede utilizarse en sistemas empotrados o microcontroladores.

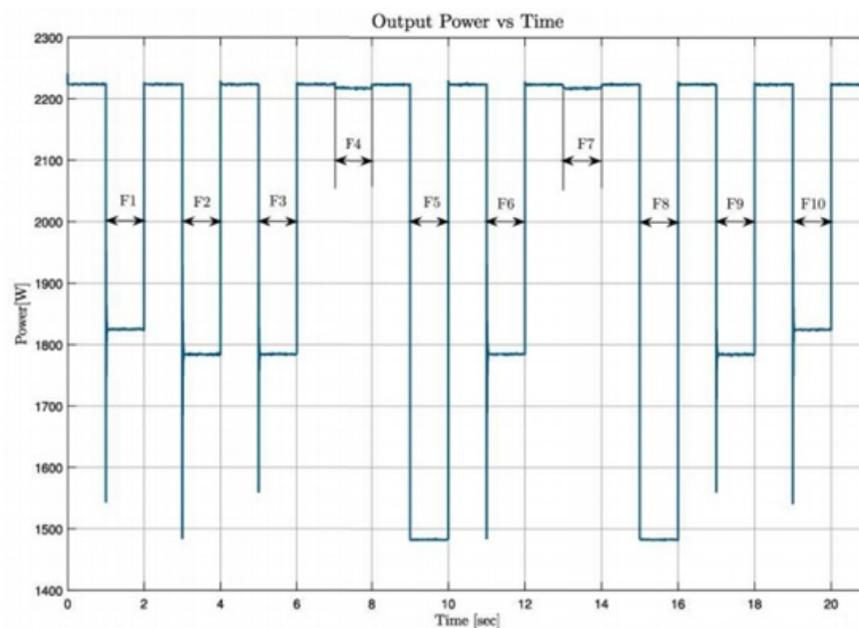


Figura 1.3: Resultados de la salida de potencia a través del tiempo según el algoritmo. Fuente: [6]

### 1.7.1. Estudio del Problema a Resolver

Actualmente para poder realizar lo requerido, inicialmente necesitamos de un software en el cual sea posible desarrollar desde la toma de datos de las entradas y al mismo tiempo se pueda llevar a cabo el algoritmo.

En este caso, también es necesario realizar la validación del algoritmo una vez este completo para corroborar que funciona adecuadamente. Seguidamente, se debe estudiar cuales fallas van a tomarse en cuenta y como van a incorporarse, tanto al circuito, y como serán identificados en el plano.

Parte de algunos inconvenientes que podemos encontrar son:

- Desconocimiento del funcionamiento del equipo.
- Problemas de conexión de hardware/software.
- Problemas en la lectura de las entradas.
- Cambios de tiempo atmosférico.

Como se sabe, este proyecto será trabajado en el área de energías renovables, en este caso energía solar, para el área de Mantenimiento industrial este es un tema del que se cuenta una pequeña porción del conocimiento disponible, por lo que se vera afectado por esta gran área que avanza rápidamente y aun esta en estudio.

También pueden surgir contratiempos debidos a la conexión entre el software escogido y los elementos utilizados para realizar el proyecto, como los instrumentos. Además, la lectura de entradas una parte esta condicionada al desarrollo de la programación, y otra a los instrumentos que sean utilizados para este fin.

Fuera de la información ya suministrada, se cuenta con la información limitada que pueda ser obtenida de parte del Laboratorio Delta y el SESLab.

### 1.7.2. Requerimientos del Laboratorio

En términos generales, los requerimientos a nivel de software se puede sintetizar en sus partes mas importantes:

- Debemos seleccionar el software a utilizar para desarrollar el algoritmo según las necesidades del proyecto
- Seleccionar los mecanismos de fallo que serán utilizados en las pruebas
- Validar el algoritmo
- Probar el algoritmo.

Cabe resaltar que entre estos también se abarcan tareas experimentales y a nivel de hardware, por lo que sera conversado mas adelante.

## 1.8. Metodología

Tabla 1.1: Metodología propuesta para el desarrollo del proyecto

<b>Etapa</b>	<b>Objetivo planteado</b>	<b>Actividad</b>	<b>Herramienta o método</b>
1	Implementar el algoritmo en un software de programación	Datos entrantes y creación de variables Implementación de fórmula Interpretación Resultado Interfaz	Análisis de datos Programación en Software Labview Método Least Significant Difference Obtención de datos HMI
2	Implementar los mecanismos de fallo para realizar las pruebas en los paneles disponibles en el Laboratorio SESLab	Calibración del instrumento Seleccionar las fallas Seleccionar los puntos a intervenir Realizar prueba de campo	Prueba de lectura Análisis de datos Planos electro-mecánicos Autocad Técnico de mantenimiento de SESLab
3	Validar mediante pruebas simuladas el correcto funcionamiento del algoritmo	Obtener los datos brindados por el prototipo Analizar los resultados arrojados por el prototipo Validar los resultados obtenidos	Obtención de datos Análisis de datos Cuadro comparativo

Esta sección es una pequeña explicación de lo que realizara en cada etapa, ya que cada una reúne lo mas importante a seguir en este proyecto.

- Etapa 1: Se dedica casi exclusivamente a la realización del algoritmo en el software escogido, es una de las etapas mas densas, ya que las actividades deben cumplirse para continuar con las demás etapas.
- Etapa 2: Hace referencia a los detalles necesarios para empezar a poner en funcionamiento el programa.
- Etapa 3: Involucra todo lo relacionado una vez este en funcionamiento en las condiciones operativas de los paneles.

### 1.8.1. Diseño y enfoque de Investigación

Se puede decir que esta es experimental, ya que contamos con la oportunidad para la manipulación de la o las variables independientes de forma que puede cambiar el resultado de la variable dependiente. [7].

Previamente a las consultas realizadas se identifican distintas variables que intervienen en el funcionamiento; afectando el resultado, siendo variables dependientes: corriente, voltaje y potencia. Durante el proceso de experimentación se cuenta con la posibilidad de utilizar un software de programación y, por ende, realizar pruebas para obtener datos e interpretar la información.

## 1.9. Alcance

El principal objetivo del proyecto consiste en diseñar y poner en práctica un prototipo de mecanismo de detección de fallas en paneles solares, los cuales pertenecen al laboratorio SESLab dentro del Tecnológico de Costa Rica. Este diseño engloba diversos factores que se considera importantes y destacables para implementar un arreglo que sea apto para validar los resultados obtenidos en una investigación previa, donde se realizó una simulación en Simulink. Con base en lo anterior, el diseño planteado contemplará las variables que se desean estudiar y los factores que están relacionados directamente con estas, por ende, el prototipo que se construirá e instalará, es el resultado de un análisis para el arreglo de paneles del laboratorio y para lograr efectuar una comparación y validación de los resultados obtenidos previamente en la simulación.

# Capítulo 2

## Marco Teórico

Esta sección tiene como objetivo presentar literatura que fundamente tanto la parte teórica y, a su vez, respalde el trabajo realizado, en esta se explicará a grandes rasgos los sistemas fotovoltaicos y sus fallas. Además presenta el método utilizado y los dispositivos relacionados para llevar a cabo el sistema.

### 2.1. Sistema fotovoltaico

En [8] mencionan que un sistema fotovoltaico contiene uno o más módulos solares para generar electricidad a causa de la luz solar incidente en ellos. Además, los sistemas fotovoltaicos son generalmente clasificados en sistemas conectados a la red y autónomos (off grid), en el que, según la Agencia Internacional de Energía (IEA) [9] en su reporte del año 2020, más de 623,2 GW de plantas fotovoltaicas han sido instaladas globalmente y el 72 % han sido instaladas en los últimos 5 años, y por lo que parece esta tendencia al incremento seguirá ocurriendo.

Según [10] la compañía española Alusín Solar, en su sitio web, cada una de las partes que componen un sistema fotovoltaico resulta imprescindible para captar la energía del sol y llevar a cabo su oportuna transformación. Además, se trata de un recurso eficaz cuya demanda ha ido en aumento al ser responsable de suministrar agua caliente y calefacción, entre otras comodidades y abastecer a viviendas aisladas que no cuentan con red eléctrica. A continuación, se muestran los principales componentes de los sistemas fotovoltaicos, establecidos por la empresa española antes mencionada.

#### **Estructura para paneles solares:**

Son componentes pasivos que facilitan la instalación de los módulos fotovoltaicos, que han de soportar constantemente las condiciones climatológicas del exterior. Estos elementos fijan su posición y la mantienen estable durante años, y, además, son los responsables de mantener la inclinación de la estructura con la que recibirá la radiación solar más adecuada.

**Módulo solar fotovoltaico (paneles solares):**

Es el elemento más destacado de cualquier instalación fotovoltaica. Es el encargado de convertir la energía solar que recibe en energía eléctrica y suministrar la potencia que hace falta en cada momento.

Los paneles poseen células de silicio, un material semiconductor que se encuentra encapsulado y conectado eléctricamente, el cual va montado en una estructura que funciona de soporte. Estos módulos pueden presentar variaciones en precio y eficacia, siendo algunas de las opciones los policristalinos o monocristalinos, estos últimos ofrecen un rendimiento superior.

**Regulador de carga:** Su función es administrar la energía de las baterías de manera óptima, para evitar que el sistema fotovoltaico se sobrecargue, y, de igual manera, alargar la vida útil de los acumuladores. Cuentan con una capacidad de corriente máxima en amperios que garantiza una carga adecuada, al tiempo que asegura un óptimo suministro eléctrico.

**Batería o acumulador:** Su objetivo es almacenar la electricidad para emplearla después, siempre que sea necesario. Su importancia radica en que es el componente encargado de dotar a la instalación de energía durante las jornadas de escasa luminosidad o luz solar. Debido a esto, es un componente elemental, que posee tres funciones destacadas: almacenar energía durante un tiempo determinado, proporcionar potencia de energía inmediata capaz de brindar un abastecimiento efectivo y limitar la tensión de trabajo del sistema para evitar caídas de tensión en la instalación.

**Inversor:** Convierte la corriente continua que viene de las baterías en corriente alterna o convencional. Una vez en funcionamiento debe amoldarse a la demanda de potencia máxima dispuesta en los equipos acoplados a él. Además, la empresa Alusín Solar, menciona que son elementos de alta eficiencia y seguridad, muy importante en las instalaciones fotovoltaicas conectadas a la red y las autónomas cuya misión es proveer de electricidad a una vivienda.

## 2.2. Fallas en paneles:

Se menciona en [11] que los sistemas fotovoltaicos funcionan a su máxima capacidad cuando todos sus componentes están funcionando en óptimas condiciones. Esto, en ciertas ocasiones es difícil de lograr debido a la exposición de las plantas solares a la intemperie donde se encuentran a la merced de las condiciones climáticas del lugar, y, de igual manera, al desgaste de sus materiales, pudiendo condicionar así el rendimiento del sistema fotovoltaico.

Además, [11] establece que las fallas más comunes se presentan a nivel de las celdas fotovoltaicas. Estas son generadas, principalmente, por las circunstancias ambientales a las que se encuentra expuesta la planta. Algunos factores como el nivel de radiación, temperatura, humedad, velocidad del viento, cantidad de material particulado en el aire, entre

otros, se menciona que son los principales responsables de la presencia de desperfectos en los paneles, además de influir directamente en el rendimiento de todo el arreglo.

Pasando un poco al área conceptual [12] menciona la importancia de las curvas I-V, en donde se observa el voltaje de circuito abierto, el cual es el máximo voltaje disponible del modulo PV y ocurre a corriente cero, también se observa la Corriente de corto circuito, y es cuando el voltaje a través de la celda es cero. El punto de máxima potencia se define como un punto en la curva I-V donde el producto de I y V es máximo. Esto se puede observar en la siguiente figura:

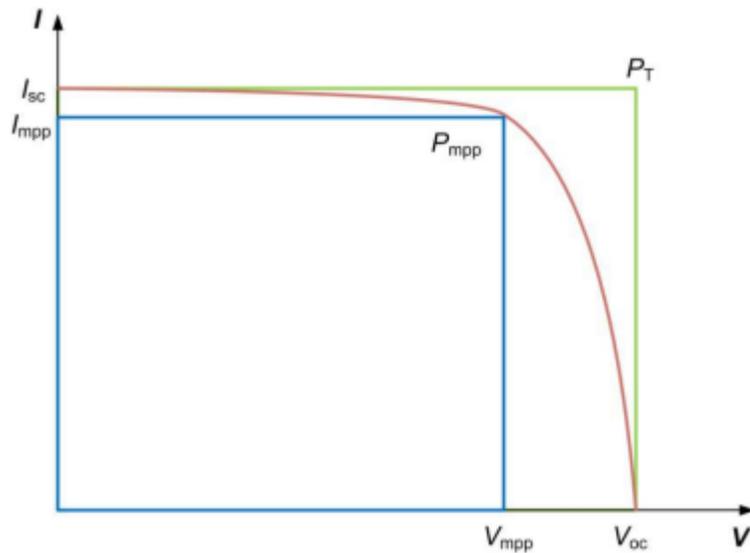


Figura 2.1: Curva I-V. Fuente: [12]

Se menciona en [13] que a pesar de que existen muchas fallas en sistemas fotovoltaicos, hay cuatro fallas mayores las cuales considera como las principales, ya que se les atribuye los efectos o consecuencias, según su causa, estas cuatro son: Falla Línea a Línea (LLF), Falla a tierra (GF), Falla de Arco (AF), y Falla de punto caliente (HSF), esta última ha captado mayor atención. Adicionalmente, menciona que las primeras tres tienen el potencial de riesgo de incendios y una pérdida de energía significativa.

### 2.2.1. Degradación potencial inducida

Mejor llamada según [12] “Degradación potencial inducida” o PID por sus siglas en inglés. Debido al efecto llamado polarización, los módulos comienzan a tener pérdidas de potencia en strings con distintas polaridad de voltajes respecto a la referencia, dichas pérdidas son más notorias conforme más alto es el voltaje. A una alta irradiación, la degradación de potencia es pequeña, mientras que en condiciones de baja luminiscencia el efecto es más notorio. No es fácil de detectarlo sin una planta de monitoreo, y además

no tiene efectos visibles. En la siguiente figura, se pueden ver estos efectos a través del tiempo.

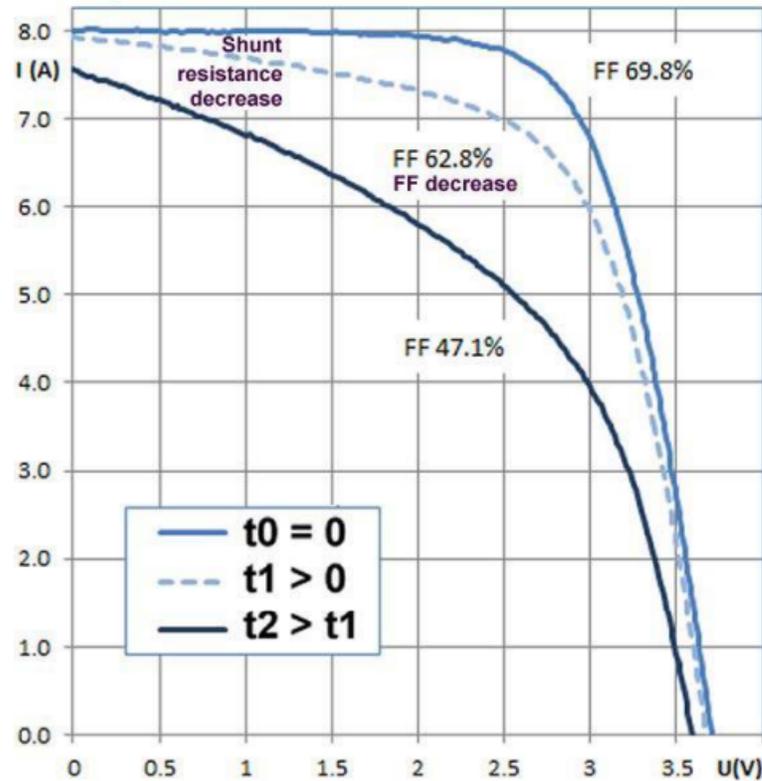


Figura 2.2: Efecto PID. Fuente: [12]

### 2.2.2. Relación de nube parcial y el diodo bypass

Primero, se debe saber para que se usan estos diodos; [12] menciona que estos diodos reducen la pérdida de potencia causado por las sombras parciales en el módulo fotovoltaico, además evita la polarización inversa en una sola celda solar mayor a la permitida, ya que un voltaje mayor al designado en la celda puede convertirse en un punto caliente y estos en marcas de quemado, manchas o fuego. También menciona que es complicado encontrar una falla en el diodo, ya que solamente se evidencia cuando hay cambios en cada curva característica I-V de celda, pues su efecto es similar al de una sombra parcial, o a la desconexión de una parte de las celda, con lo cual se sobreentiende que para identificarla es necesario monitorear estas variables

Los módulos fotovoltaicos pueden degradarse o fallar en muchas maneras, mientras muchas de estas fallas son altamente dependientes del diseño y el ambiente en que es instalado, muchas de estas fallas pueden ser entendidas gracias a evaluación estadística. Una gran mayoría de los paneles que son devueltos están asociados a fallas que pueden ser

identificados visualmente, otra parte de estos defectos son mucho mas difíciles de identificar por el usuario. [12] Por lo que un sistema de monitoreo en donde se pueda recolectar información y utilizarla sistemáticamente puede resultar beneficioso para identificar fallas o degradaciones que no son visibles, o fallas mecánicas.

## 2.3. Método Least Significant Difference (LSD)

También llamado en español, Diferencia menos significativa, en esta sección se explicara el metodo que fue utilizado en el modelo realizado anteriormente, el cual es el mismo a utilizar en este proyecto.

### 2.3.1. ¿Qué es?

Este método es usado en el contexto del análisis de la varianza, cuando el radio-F sugiere un rechazo de la Hipótesis, esto es cuando la diferencia entre el promedio de la población es significativa. Esta prueba ayuda a identificar las poblaciones cuyos promedios son estadísticamente distintos. La idea básica es comparar las poblaciones probadas, en pares. Es aquí cuando se procede al análisis de la varianza de una vía o dos vías. [14]

### 2.3.2. Historia

El ensayo fue desarrollado por Fisher, Ronald Aylmer(1935), quien quería saber que tratamiento tenía un efecto significativo en el análisis de la varianza. [14]

### 2.3.3. Ventaja

El método LSD permite que los datos sean estimados a simple vista sin necesidad de tener un entrenamiento en estadística. Es un simple cálculo que permite a los promedios de dos o más predeterminadas variedades ser comparadas. [15]

### 2.3.4. Algoritmo a implementar

A continuación se presenta el algoritmo propuesto en [6] que permite determinar si existe una corriente distinta significativamente del resto de corrientes del arreglo, y, por ende, se asocia a un fallo. Se tiene una matriz A, como la mostrada en la ecuación 2.1:

$$\mathbf{A}[k, i] = \begin{pmatrix} \alpha_{1,1} & \alpha_{1,2} & \cdots & \alpha_{1,n} \\ \alpha_{2,1} & \alpha_{k,i} & \cdots & \alpha_{2,n} \\ \vdots & \vdots & \ddots & \vdots \\ \alpha_{m,1} & \alpha_{m,2} & \cdots & \alpha_{m,n} \end{pmatrix} \quad (2.1)$$

Seguidamente de una Hipótesis propuesta

$$\begin{aligned}
 H_0 : \bar{a}_i &= \bar{a}_j \\
 H_1 : \bar{a}_i &\neq \bar{a}_j \\
 \alpha &= 0,05 \\
 \forall i, j \in \{n\}, & | i \neq j
 \end{aligned} \tag{2.2}$$

$$\bar{a}_i = \mathbf{AverageTreatment}[i] = \sum_{k=1}^m \mathbf{A}[k, i]/m, \tag{2.3}$$

$$\|\bar{a}_i - \bar{a}_j\| > LSD \quad | i \neq j, \tag{2.4}$$

$$LSD = t_{\alpha/2, mn-n} \sqrt{2MSerror/m}, \tag{2.5}$$

$$MSerror = \frac{SSTotal - SSTreatment}{mn - n}, \tag{2.6}$$

$$SSTotal = \sum_{i=1}^n \sum_{k=1}^m \mathbf{A}[k, i]^2 - \frac{TotalSum^2}{mn}, \tag{2.7}$$

$$SSTreatment = \frac{\sum_{i=1}^n (\sum_{k=1}^m \mathbf{A}[k, i])^2}{m} - \frac{TotalSum^2}{mn}, \tag{2.8}$$

$$TotalSum = \sum_{i=1}^n \sum_{k=1}^m \mathbf{A}[k, i]. \tag{2.9}$$

$$\mathbf{Alarm}[i, j] = \begin{cases} True & \text{if } \|\bar{a}_i - \bar{a}_j\| > LSD \\ False & \text{if } \|\bar{a}_i - \bar{a}_j\| \leq LSD \end{cases} \quad \forall i, j \in \{n\}, | i \neq j$$

$$\mathbf{Fault}[i] = \wedge_{j=1}^{n-1} \mathbf{Alarm}[i, j], \quad \forall i, j \in \{n\}, | i \neq j, \tag{2.10}$$

## 2.4. Selección de Software

Inicialmente, se tiene la posibilidad de realizar el proyecto con un Arduino, ya que es lo mas sencillo y lo que se tiene al alcance. También se considero el uso de una Raspberry Pi. Finalmente, se escogió el uso de LabVIEW por sugerencia del profesor, debido a que el Instituto Tecnológico de Costa Rica cuenta con licencias e instrumentos compatibles.

### 2.4.1. Entorno LabVIEW

LabVIEW es un software de ingeniería de sistemas para aplicaciones que requieren pruebas, medidas y control con acceso rápido a hardware e información de datos.

Ofrece un enfoque de programación gráfica que le ayuda a visualizar cada aspecto de su aplicación, incluyendo configuración del hardware, datos de medidas y depuración. Esta visualización simplifica la integración del hardware de medidas de cualquier proveedor, representa una lógica compleja en el diagrama, desarrolla algoritmos de análisis de datos y diseña interfaces de usuario de ingeniería personalizadas. [16]

LabVIEW o por sus siglas en ingles Laboratory Virtual Instrument Engineering Workbench usa el lenguaje de programación gráfico (Lenguaje G).Las posibilidades son normalmente las mismas que presenta cualquier lenguaje de programación:

- Sentencias(gráficos) de control de flujo y repetitivas.
- Posibilidad de declaración de variables.
- Modularidad a través de la confección de funciones.Trabajo con los eventos y propiedades de los controles y variables.
- Incluye bibliotecas de funciones extendidas para cualquier tarea de programación.
- Basado en objetos pero no permite nuevas declaraciones.
- Mecanismos de conexión con lenguaje C y C++ y DLL.

[17]

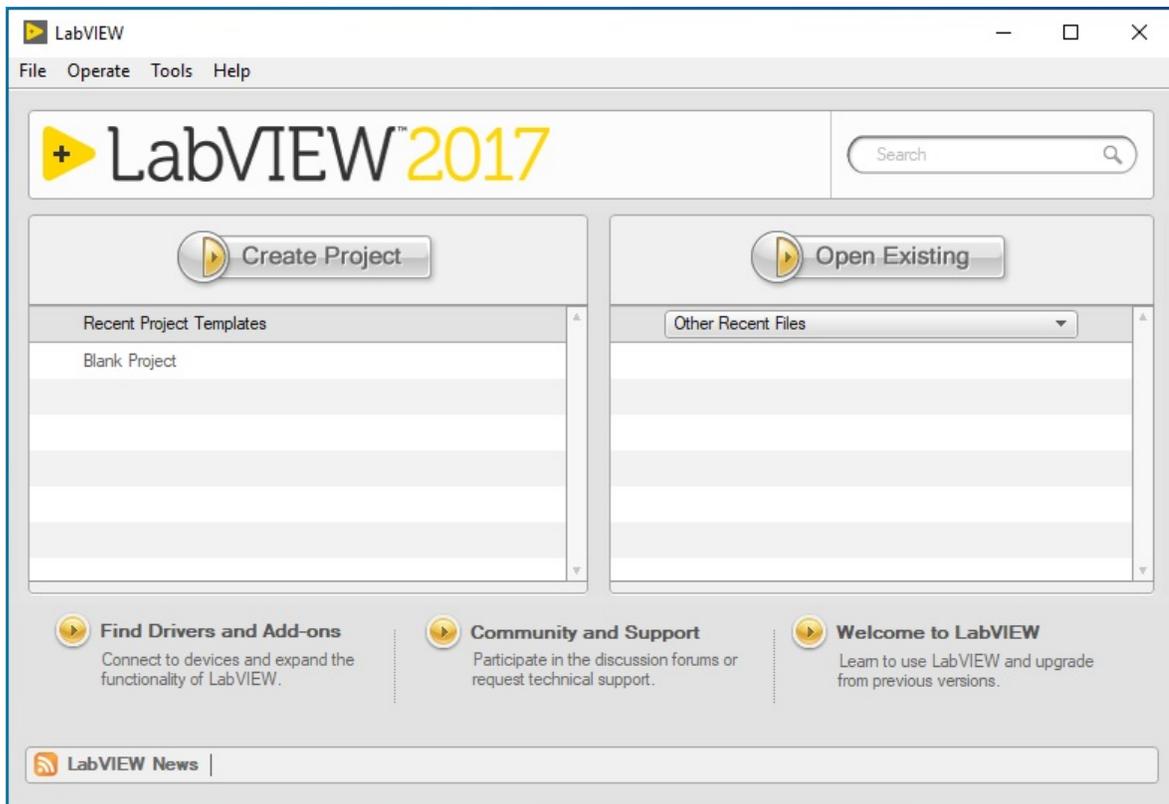


Figura 2.3: Ventana de inicio al abrir LabVIEW. Fuente: Elaboración Propia

Tal como se muestra en la figura 2.1, así es la ventana de inicio cuando se ejecuta la aplicación. En esta podemos crear el proyecto, ya sea en blanco o escoger alguno que sea predeterminado para algún campo. Además la columna derecha nos permite continuar con proyectos que se hayamos creado anteriormente.

Cabe resaltar que esta ventana es para la versión 2017, ya que según el tipo de licencia y versión puede cambiar su interfaz, incluso entre el mismo programa del mismo año, cuando se realiza una actualización.

También se tiene la posibilidad de actualizar a versiones más nuevas, e incluso actualizar los drivers utilizados con anterioridad.

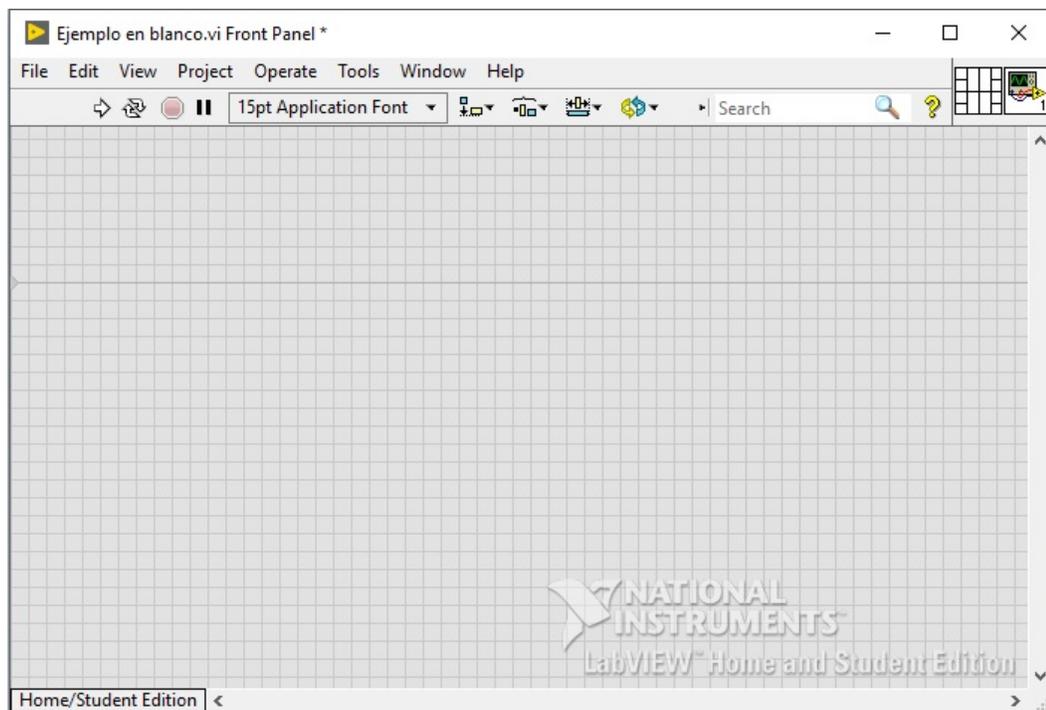


Figura 2.4: Panel Frontal. Fuente: Elaboración Propia

Una vez que se empieza un proyecto nuevo, se abrirá la pantalla del panel frontal, la podemos distinguir con facilidad ya que cuenta con una cuadrícula. De igual manera se sigue contando con la barra superior de herramientas en la cual podemos interactuar con el programa. En esta ventana se observan todos los controles, instrumentos de medición y resultados productos del programa desarrollado, ya que es en esencia la interfaz obtenida de LabVIEW.

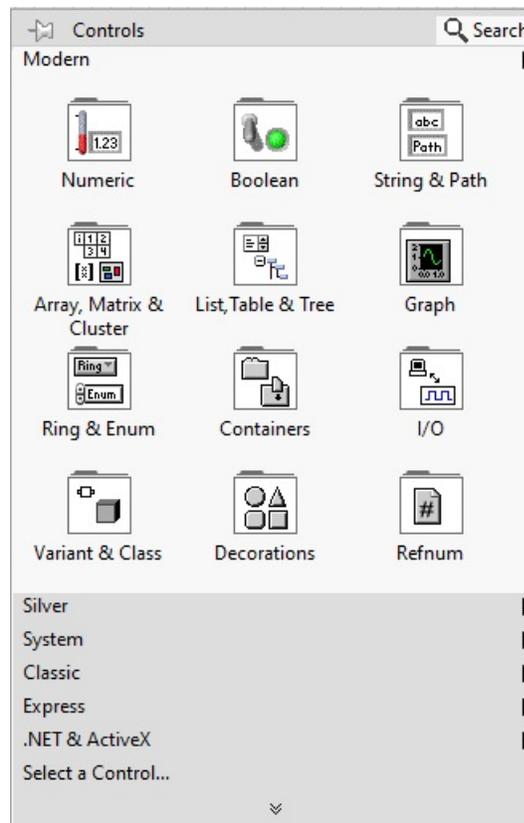


Figura 2.5: Paleta de controles. Fuente: Elaboración Propia

En esta ventana se puede iniciar el proyecto de dos maneras, trabajando en esta misma ventana dando clic derecho y abriendo la paleta, la cual se distingue porque tiene como nombre “Controls”, como los mostrados en la figura 2.3. Esta contiene las secciones:

- Modern
- Silver
- Classic
- Express
- .NET & ActiveX

La otra manera es como comúnmente se debería empezar a trabajar el proyecto, trabajando en la ventana de diagrama de bloque, mostrada en la figura 2.6.

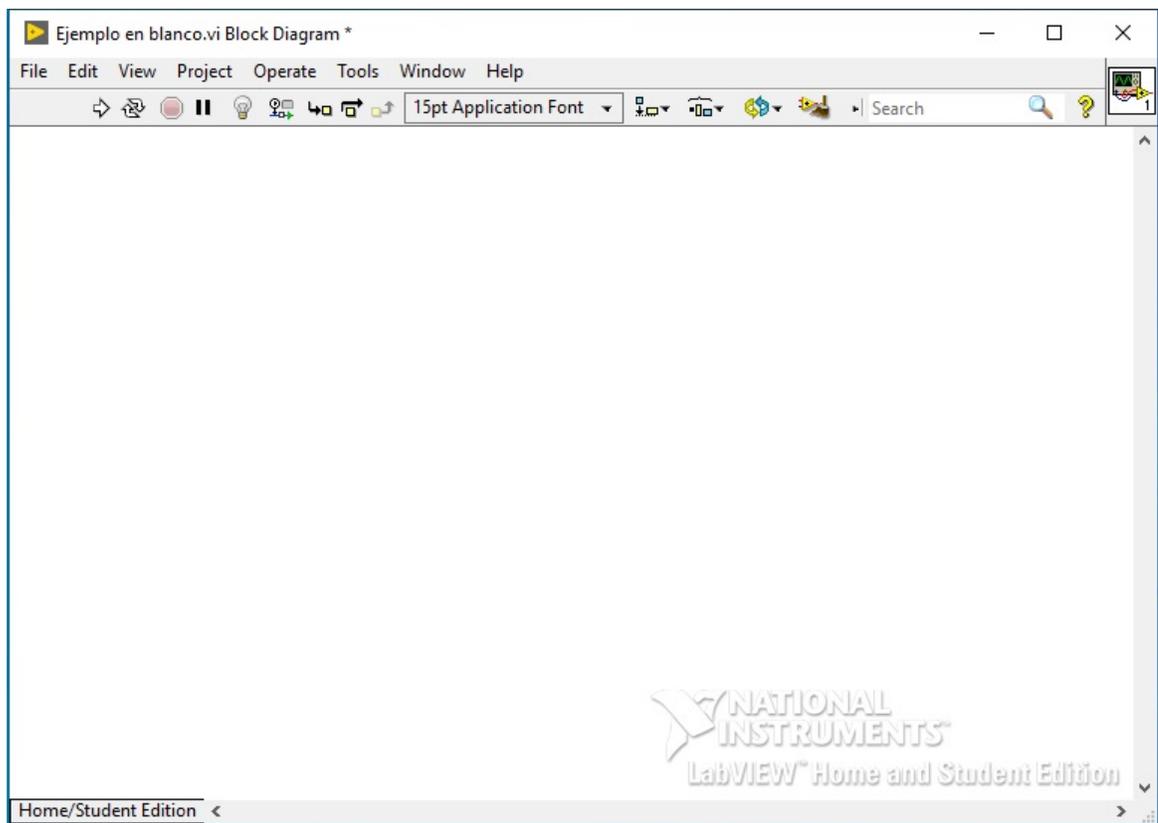


Figura 2.6: Diagrama de Bloque. Fuente: Elaboración Propia

Esta ventana es llamada Diagrama de bloque ya que en esta se utiliza el lenguaje gráfico conocido de LabVIEW, es una ventana con fondo blanco, de igual manera, cuenta con la barra de herramientas ubicada en la parte superior. Para empezar a realizar el proyecto en esta ventana, se debe presionar clic izquierdo y se se abrirá una paleta la cual tiene como nombre “Functions”, en la cual dentro de sus secciones contiene los bloques para programar. Esta contiene las secciones:

- Programming
- Measurement I/O
- Mathematics I/O
- Signal Processing
- Data Communication
- Connectivity
- Control & Simulation

- Express
- Addons

Mostradas a continuación en la figura 2.7

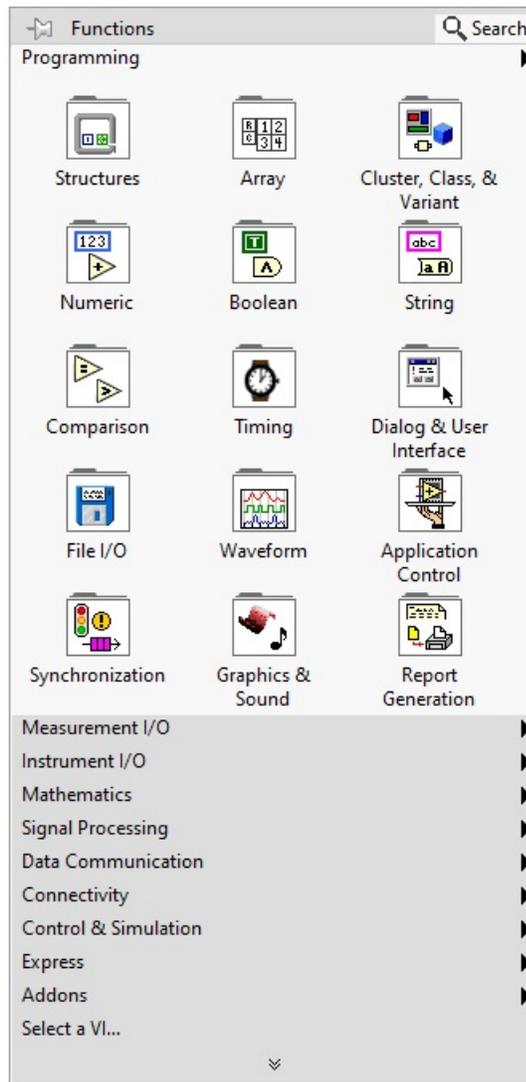


Figura 2.7: Paleta de Funciones. Fuente: Elaboración Propia

Se pueden mencionar algunas ventajas y desventajas:

- + Es fácil de usar, la interfaz es flexible y la mayoría puede aprender a usarlo.
- + Puede ser usado en diversas aplicaciones en diferentes campos.
- - Esta limitado a que todo es proveniente de National Instruments.

- - El costo de las licencias o el costo en general es elevado.

## 2.5. Instrumento myDAQ

Combina un extenso juego de instrumentos de laboratorio plug-and-play basados en PC con portabilidad para aprendizaje práctico, dentro y fuera del laboratorio. El myDAQ es uno de los dispositivos de adquisición de datos para estudiantes y cuenta con ocho instrumentos de laboratorio plug-and-play usados comúnmente en PC y basados en LabVIEW, incluye un multímetro digital (DMM), osciloscopio y generador de funciones. Los estudiantes pueden tener acceso a todos los instrumentos de software listos para ejecutar para realizar experimentos y ejercicios con analizador de Bode, generador de forma de onda arbitraria, analizador de señal dinámica (transformada rápida de Fourier), entrada digital y salida digital. Estos dispositivos permiten realizar ingeniería real y cuando se combinan con software LabVIEW y NIMultisim, brindan a los estudiantes el poder de generar prototipos de sistemas y analizar circuitos fuera de las conferencias y laboratorios tradicionales. [18]



Figura 2.8: Dispositivo myDAQ. Fuente: [18]

El instrumento myDAQ incluye dos entradas analógicas y dos salidas analógicas a 200 kS/s y 16 bits, adecuado para aplicaciones como muestreo de señales de audio; 8 entradas y salidas digitales, además, provee energía para circuitos simples con +5, +15 y -15 voltios

entre otras características. Estas herramientas dan experiencia a los usuarios que pueden utilizar en investigación y en sus carreras. [19]

## 2.6. Instrumento DAQ USB-6000

Proporciona combinaciones de E/S analógica, E/S digital y funcionalidad de contador/temporizador en un solo dispositivo para sistemas basados en PC.

El Dispositivo de E/S Multifunción ofrece una E/S con varios canales, velocidades de muestreo, razones de salida y otras características para cumplir con varios requerimientos comunes de medidas. Puede utilizar el dispositivo para aplicaciones industriales como automatización de laboratorio, investigación y verificación de diseño. El software complementario DAQExpress proporciona medidas y análisis básicos, mientras que el controlador NI-DAQmx incluido brinda la capacidad de crear aplicaciones personalizadas y automatizadas de medidas y control. NI-DAQmx es compatible con entornos de programación de NI, así como con el software ANSI C, C#.NET y MathWorks MATLAB®. [20]



Figura 2.9: Dispositivo USB-6000. Fuente: Elaboración Propia

Para ser un poco más específicos el dispositivo USB de E/S Multifunción cuenta con 8 AI (10 kS/s), 4 DIO. El USB-6000 es de bajo costo y ofrece entradas y salidas analógicas,

entradas y salidas digitales y un contador de 32 bits. El USB-6000 brinda funcionalidad básica para aplicaciones como registro de datos simple, medidas portátiles y experimentos académicos de laboratorio. El dispositivo tiene una cubierta mecánica ligera y es energizado por bus para fácil portabilidad. Puede conectar fácilmente sensores y señales al USB-6000 con conectividad de terminal de tornillo. El controlador NI-DAQmx y la utilidad de configuración que están incluidos simplifican la configuración y las medidas. [21]

## 2.7. Amplificador operacional

Es un elemento electrónico activo con dos terminales de entrada y una terminal de salida, está diseñado para realizar operaciones matemáticas tales como sumas y restas.

### 2.7.1. Amplificador Diferencial

Los amplificadores diferenciales se utilizan en varias aplicaciones en donde hay necesidad de amplificar la diferencia entre las señales, esta rechaza toda señal común a las dos entradas [22]. Son conocidos como amplificador de diferencia ya que el circuito realizado para esta configuración son divisores de tensión que al tener valores iguales de resistencias (según la Figura 2.10  $R_1=R_3$  y  $R_2=R_4$ ) los valores de voltaje en sus terminales de entrada se restan, por lo tanto, se convierte en restador.

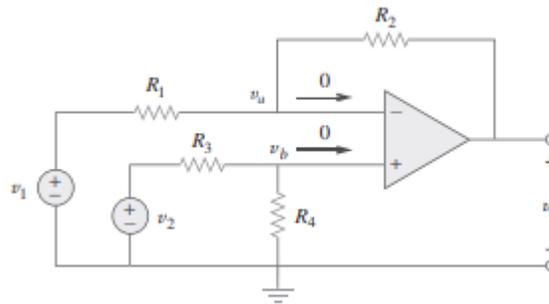


Figura 2.10: Circuito amplificador diferencial. Fuente: [22]

### Ganancia variable

Según [23], se menciona que según las modificaciones mostradas en la siguiente figura es posible obtener una ganancia variable sin alterar el balance en el puente, y que el único detalle a tomar en cuenta es que lo ideal es que su ganancia pueda ser variada linealmente, pero esto no ocurre en este circuito y por el contrario la variación del potenciómetro se traduce en una variación no lineal de la ganancia.

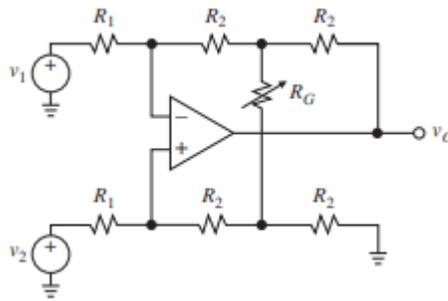


Figura 2.11: Circuito amplificador diferencial con ganancia variable. Fuente: [23]

### Amplificador para instrumentación

Los amplificadores para instrumentación corresponden a una de las muchas aplicaciones que tienen los amplificadores operacionales en el campo de la electrónica y son una prolongación del amplificador diferencial, ya que amplifica la diferencia entre sus señales de entrada y son comúnmente utilizados para sistemas de adquisición de datos. [22], los circuitos integrados de estos amplificadores ya cuentan el circuito con sus valores respectivos de resistencia, y solamente se conectan las entradas y salidas y la ganancia se ve controlada por una sola resistencia (o potenciómetro), por lo que resulta mas preciso.

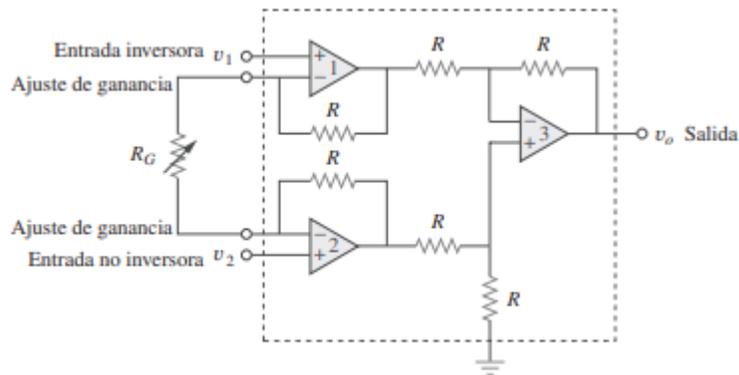


Figura 2.12: Amplificador de instrumentación. Fuente: [22]

## 2.8. Simulador LTSpice

LTSpice es un simulador de alto desempeño para todo lo relacionado a circuitos eléctricos y modelado, visualizador de gráficas y además incluye los macro modelos de la mayoría de diferentes dispositivos analógicos así como también librerías de componentes para simulación de circuitos general. Es de descarga gratuita y su uso es relativamente sencillo, además de su potente simulador que no exige tantos recursos en la computadora. [24]

# Capítulo 3

## Realización del algoritmo

Este capítulo se centra en presentar la realización del algoritmo ya que es necesario el estudio de los detalles que componen su estructura, ya que para realizarlo se debe primero establecer como es su funcionamiento. Luego de realizado, será sometido a una serie de pruebas para evaluar el comportamiento y, finalmente, tener un programa que permita obtener los datos, guardarlos e interpretarlos a través del algoritmo para llegar a un resultado que pueda ser evaluado.

### 3.1. Datos Entrantes y Creación de Variables

Previamente se evalúa cuáles son los requerimientos para poder implementar el algoritmo. Se reconoce que las variables a tomar en cuenta pueden ser corriente o voltaje. Dichas variables serán sensadas mediante un dispositivo ubicado en el SESLab del cual se hablará mas adelante. Para el muestreo de datos se utilizará un dispositivo myDAQ, suministrado por el Laboratorio DELTA, de manera que se convierten en datos (números) que serán utilizados en la elaboración del algoritmo. Se realizan diversas pruebas con dicho instrumento, utilizando el software LabVIEW, que cuenta con la herramienta “DAQ Assistant”, la cual simplifica la obtención de datos a través del dispositivo DAQ y los muestra en el programa.



Figura 3.1: Herramienta de bloque de programa DAQassistant. Fuente: Propia

Se utilizan los puertos A/I , de entrada analógica, ya que se sabe que es una señal analógica que cambia a través del tiempo.

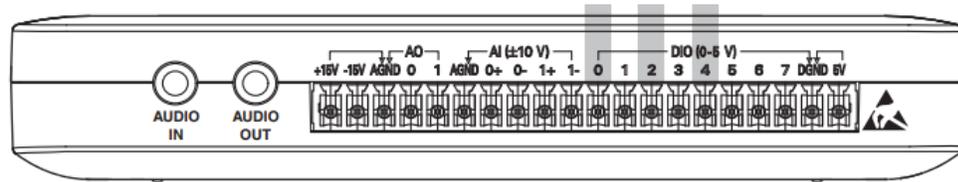


Figura 3.2: Vista Lateral de myDAQ. Fuente: [25]

Cuando se conocen cuáles salidas se van a disponer para la medición, podemos ir al asistente de myDAQ, de la figura 3.1, y elegir que tipo de lectura se va obtener, en este caso, podemos ver en la figura 3.3 la configuración realizada para voltaje, en donde únicamente se cuenta con dos canales, y un rango de  $-2V$  a  $+2V$ .

El dispositivo myDAQ permite escoger el modo de adquisición de datos, la lectura de muestras, y la velocidad de estas. Adicional cuenta con un modo para calibraciones.

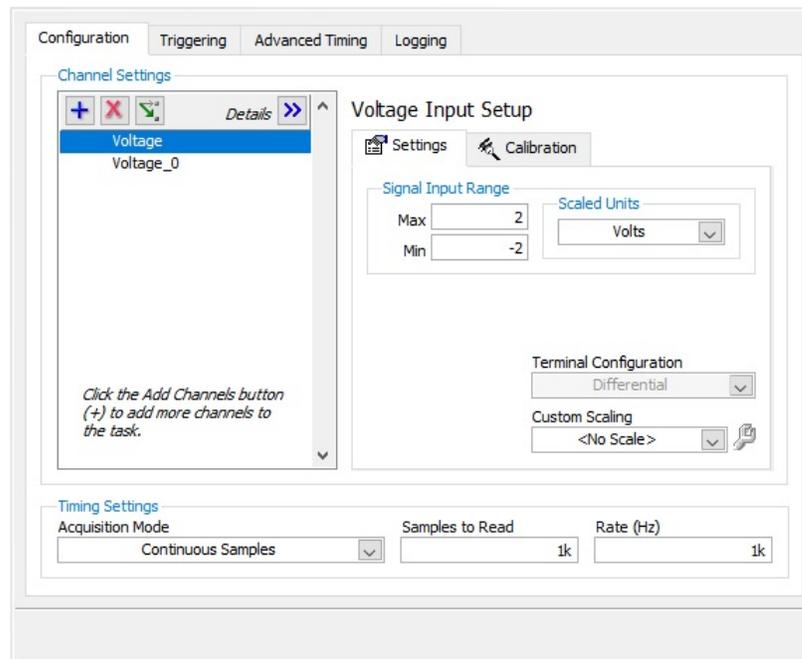


Figura 3.3: Propiedades del DAQAssistant para myDAQ. Fuente:Propia

Para esta prueba se inicia con la toma de dos señales en un mismo dispositivo myDAQ, la cual en la programación serán separadas para ser condicionadas de diferentes maneras, ya que son dos mediciones distintas.

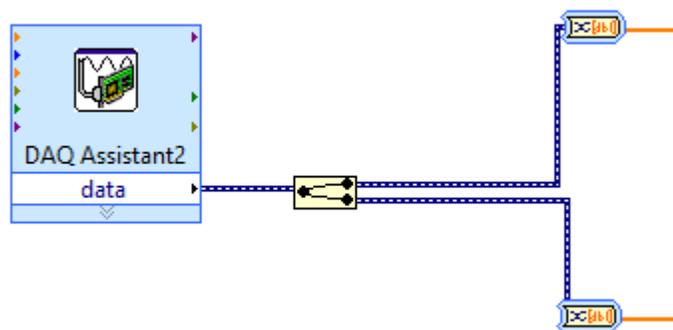


Figura 3.4: Separación de Señales. Fuente: Propia

Nótese en la figura 3.4 la separación, y además los bloques DC. Seguidamente pasan por un bloque RMS, como se muestra en la figura 3.4, en la cual también están integrados los bloques de los controles a utilizar en cada uno de los canales, los cuales son: un reloj, el valor específico mostrado al instante de la medición (corroboración) y un gráfico de voltaje a través del tiempo, estos son apreciados de mejor manera en la figura 3.5.

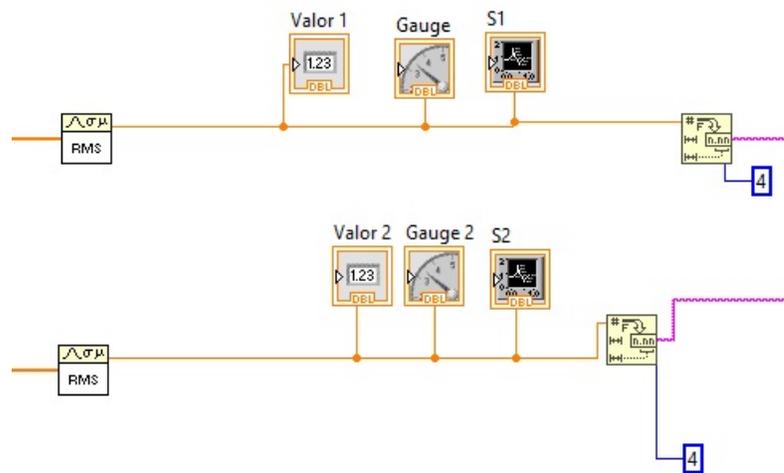


Figura 3.5: Separación de Señales. Fuente: Propia

Un dato importante es que se incluye un bloque al final de ambos canales, el cual indica las cifras significativas que va a tomar en cuenta al momento de muestrear

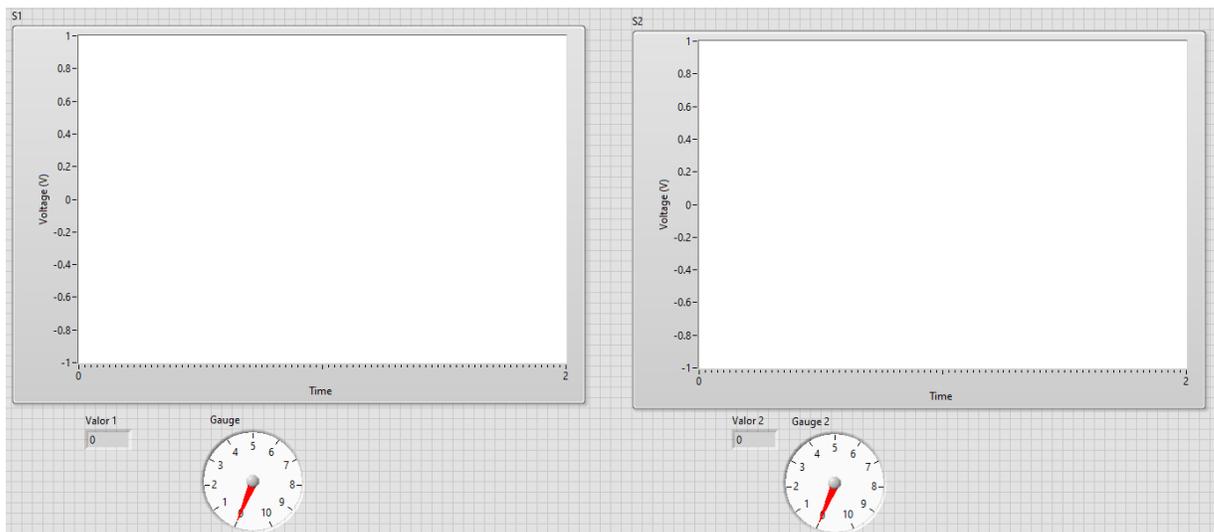


Figura 3.6: Controles de medición. Fuente: Propia

Adicionalmente, se realiza una programación que servirá mas adelante para guardar los datos medidos en un documento de excel en formato cvs. Este documento contiene los valores medidos por el instrumento con su fecha y hora respectivamente. Su elaboración conlleva el punto de guardado específico en la computadora.

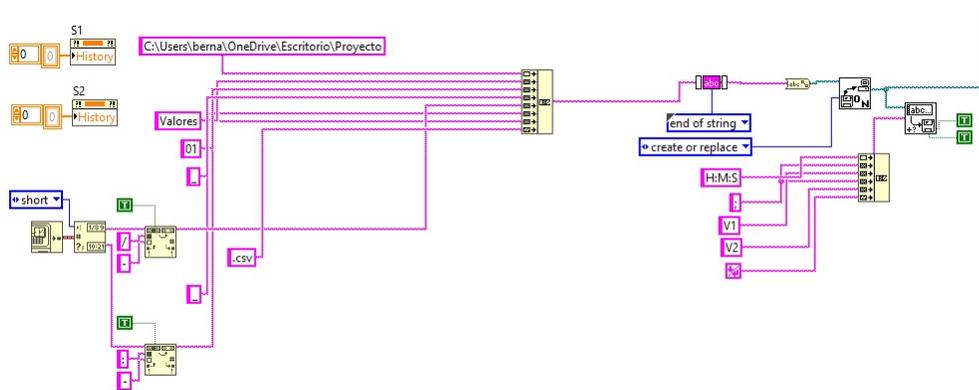


Figura 3.7: Programación en bloque parte de guardado. Fuente: Propia

Una vez realizado, se lleva a cabo el mismo procedimiento con el USB-6000 luego de la consulta, ya que el dispositivo myDAQ cuenta únicamente con 2 entradas analógicas, y además se encuentra en un rango limitado de  $-2V$  a  $+2V$  mientras que el USB-6000 tiene hasta 8 entradas analógicas con un rango de  $-10V$  a  $+10V$ .



Figura 3.8: Pines USB-6000 utilizado Fuente: Propia

Al utilizar el dispositivo USB-6000 se agregan las entradas por lo que obtendremos un total de 5 entradas simultáneas. Es necesario el uso del desatornillador incluido en el paquete de National Instruments para poder atornillar los pines correctamente sin dañar el instrumento. Ver Anexos

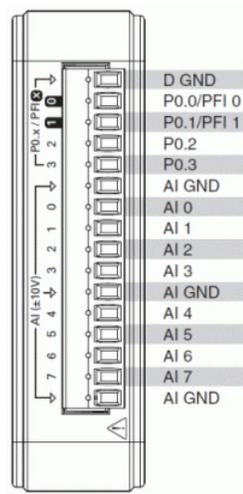


Figura 3.9: Pines de USB-6000. Fuente: [25]

Como se muestra en la figura 3.10, al abrir las propiedades del DAQAssistant, se muestra la configuración predeterminada por el USB-6000, en este caso se observa que para medir voltaje, es posible obtener hasta 8 canales simultáneamente, y, además, el rango de voltaje es de -10V a +10V.

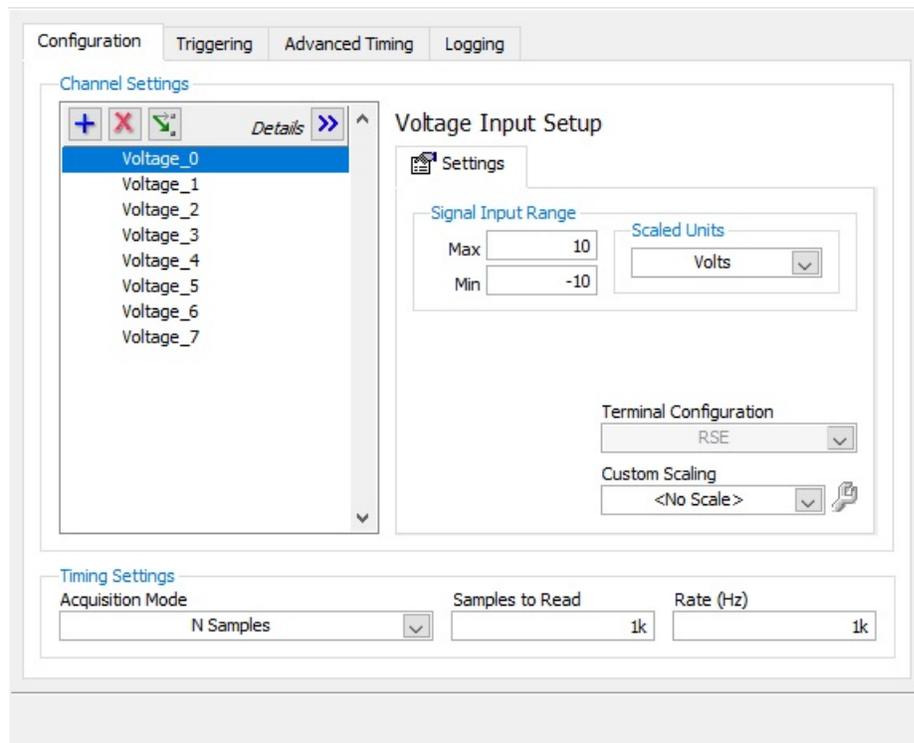


Figura 3.10: Propiedades del DAQAssistant para USB-6000. Fuente: Propia

Seguidamente con las pruebas de conexión realizadas, es importante resaltar que durante la programación, los canales que serán mostrados (ver figura 3.11) , en los controles es el mismo que el orden mostrado en la configuración de la figura 3.10.

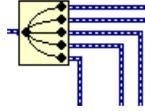


Figura 3.11: División de señales para USB-6000. Fuente: Propia

## 3.2. Implementación de fórmula del algoritmo

Ya que el desarrollo del algoritmo es una cuestión matemática se decide desarrollarlo de manera separada para poder corroborarlo mediante un proceso digital y también manual. De antemano se sabe que se llegaron a tomar hasta 5 entradas simultáneamente. Para implementar el algoritmo, debemos crear una matriz, que contenga los datos en el tiempo. Para esto se requiere que mientras se ejecute el programa, dentro del ciclo se tomen varios datos uno tras otro, según la cantidad de iteraciones. Para efectos prácticos, estos datos serán generados de manera aleatoria , con un rango de 1-10.

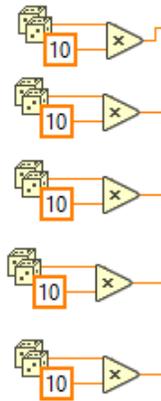


Figura 3.12: Programación gráfica de números aleatorios. Fuente: Elaboración Propia

Esto se logra gracias al cambio de túnel, mostrado en la figura 3.13, utilizando la opción de indexado que hace que la información no sea sustituida, ya que estos valores cambian en el tiempo.

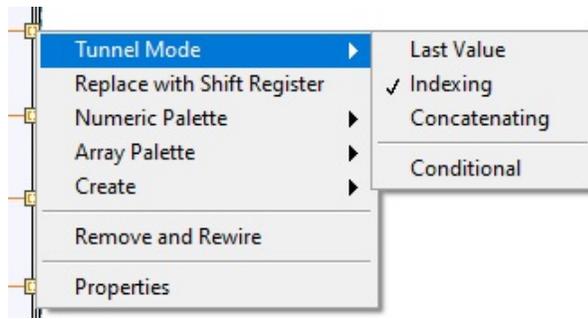


Figura 3.13: Opción de Indexado. Fuente: Elaboración Propia

Seguidamente pasa a un arreglo para corroborar que todos los valores están siendo obtenidos.

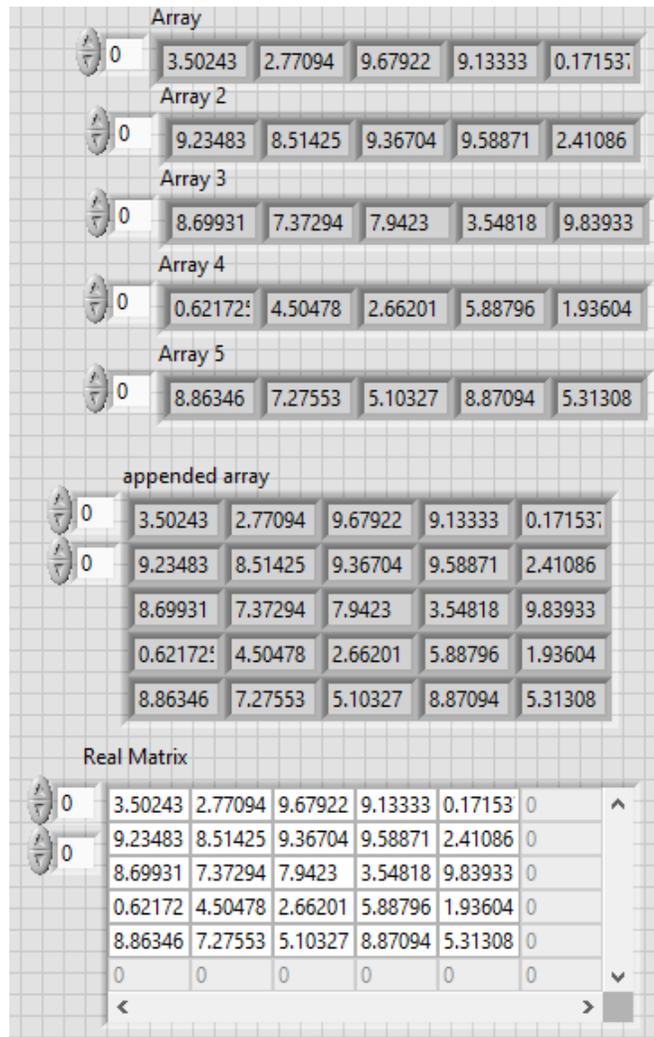


Figura 3.14: Ejemplo de comprobación de matriz. Fuente: Elaboración Propia

Debido a la notación de las fórmulas utilizadas para el algoritmo, la construcción de la matriz debe ser como la mostrada anteriormente en la figura 3.14, pero también puede intercambiarse las filas por las columnas (Matriz transpuesta) siempre y cuando se cumpla correctamente el procedimiento para el método LSD, dicho procedimiento puede realizarse, como se muestra en la figura 3.15, aunque en este caso, no es necesario.

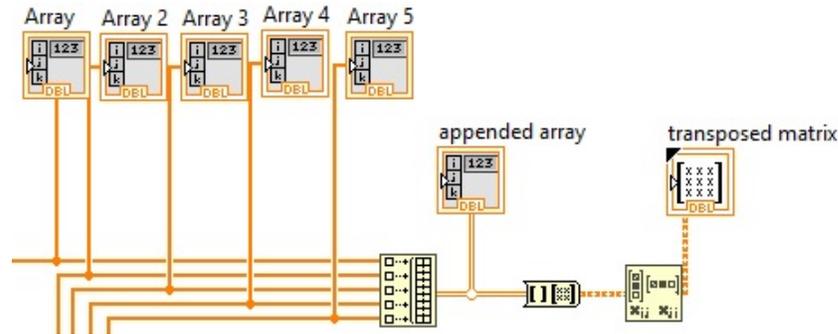


Figura 3.15: Matriz Transpuesta. Fuente: Elaboración Propia

### 3.3. Interpretación

Una vez se toman la entrada de datos a través del tiempo, se empieza con el desarrollo de las fórmulas matemáticas para ejecutar el método. Inicialmente es necesario saber los promedios de los datos. La elaboración de cada columna de la matriz tiene un máximo de 5 valores, ya que el ciclo realiza 5 iteraciones, por ende en la figura 3.16 se aplica la ecuación 2.3 , con  $m = 5$

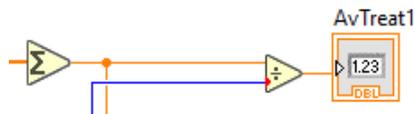


Figura 3.16: Formula aplicada. Fuente: Elaboración Propia

Con esto obtendremos lo que llamamos “AverageTreatment” de cada columna, que serán restados entre si, para luego ser comparados por el valor LSD, como se indicó anteriormente en la ecuación 2.4.

Para obtener el valor LSD, es necesario:

- TotalSum
- SSTreatment
- SStotal

- MSerror
- Valor t

En el orden anterior mostrado es como se va a presentar la realización del algoritmo.

**TotalSum:**

Es la suma de todos los valores, tanto de las filas y de las columnas, es decir, la suma total de todos los valores obtenidos en la medición (suma de todas las muestras).

**SSTreatment:**

Es el cuadrado de la suma de los valores de cada fila, de cada columna dividido entre la cantidad de muestras menos, Total Sum al cuadrado dividido entre la cantidad de columnas por las filas.

**SSTotal:**

Los valores de cada fila al cuadrado, sumados y luego los de las columnas, menos TotalSum al cuadrado dividido entre la cantidad de columnas por las filas.

**MSError:**

Es la resta de SSTotal menos SSTreatment dividido entre los grados de libertad.

**Valor t:**

Mejor conocido como valor t student o distribución t, fue descrita por William S. Gosset en 1908. Publicaba bajo el seudónimo de “Student” mientras trabajaba para la cervecería Guinness en Irlanda. Está diseñada para probar hipótesis en estudios con muestras pequeñas (menores de 30). [26]

Para poder obtener su valor, es necesario saber los grados de libertad k, el cual es un número entero positivo. Por lo general, este valor es n (número de mediciones), pero en nuestro caso, los grados de libertad es mn-n. Por lo que nuestro valor t, para 5 entradas que realizan 5 mediciones, es decir grados de libertad  $k = 20$  y probabilidad de 0,05, es de  $t=2,086$  [27] (ver Apéndice A). Mas adelante dicho valor t sera modificado a  $t=2.052$  ya que para la aplicación en campo contaremos con una medición de 10 por 3 entrada. Más adelante se discutirá sobre la posibilidad de cambiar dicho valor t student.

En la figura 3.17, se aprecia la programación gráfica realizada para obtener el resultado del valor LSD.

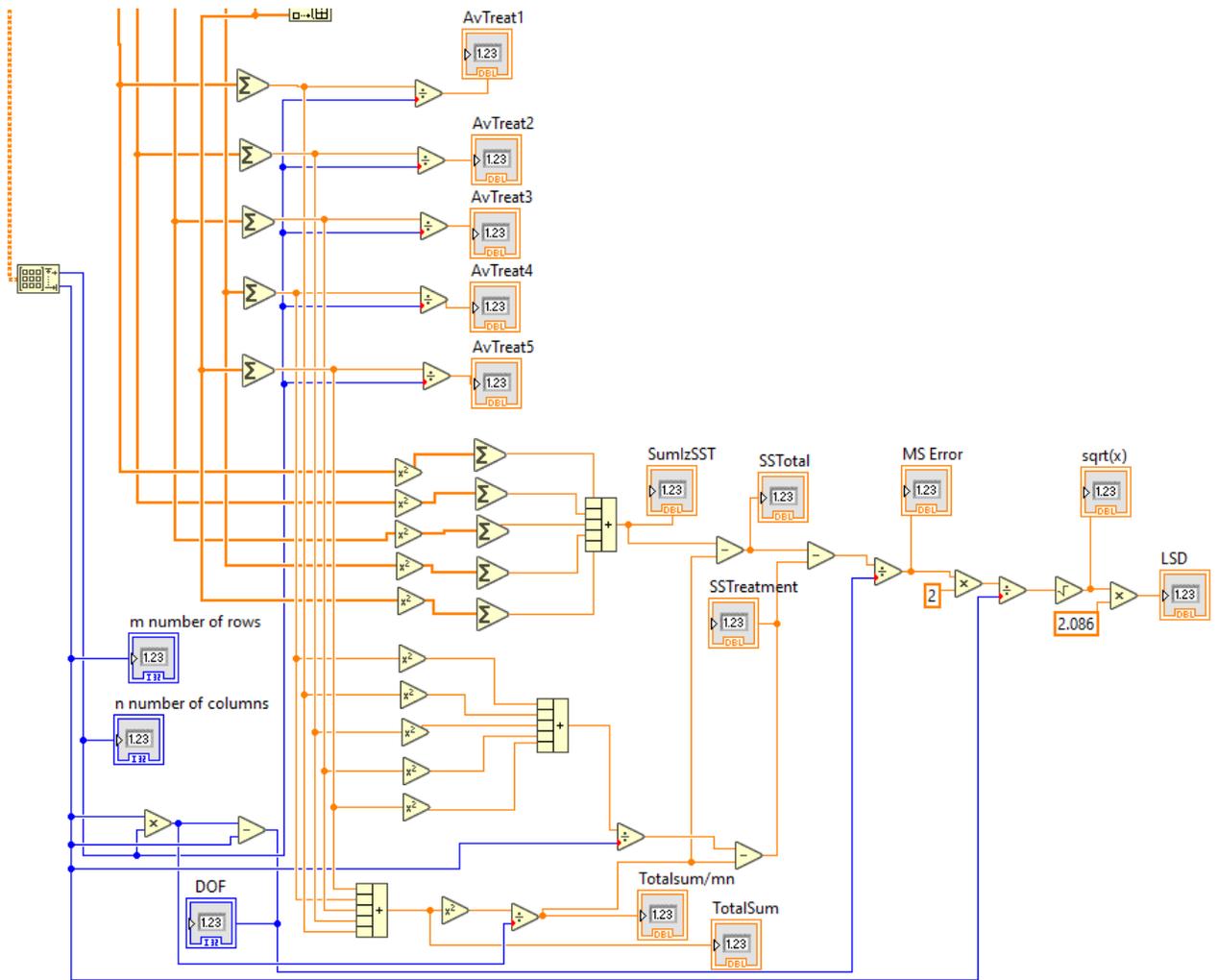


Figura 3.17: Programación para obtener LSD. Fuente: Elaboración Propia

Adicionalmente, se realiza una programación gráfica para que sea posible distinguir visualmente el resultado que entrega el algoritmos LSD.

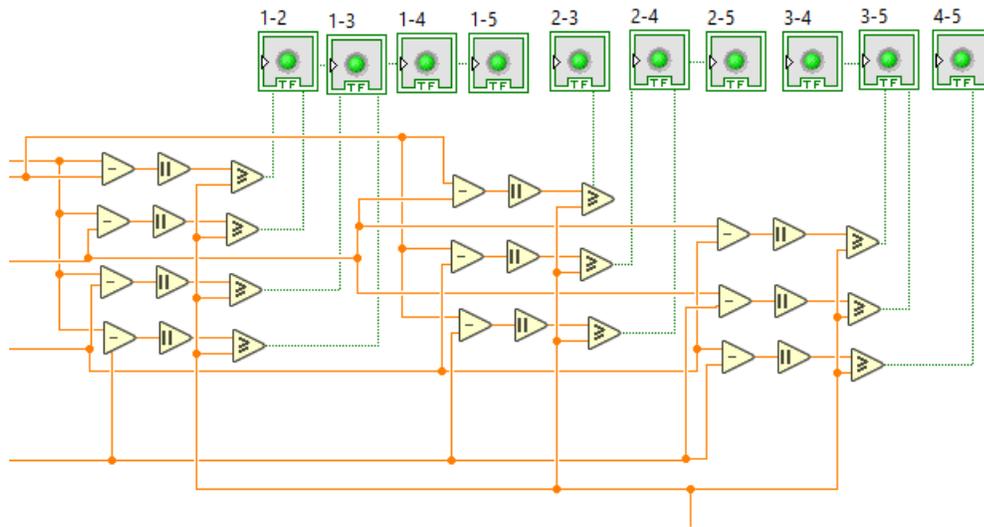


Figura 3.18: Evaluación gráfica del algoritmo. Fuente: Elaboración Propia

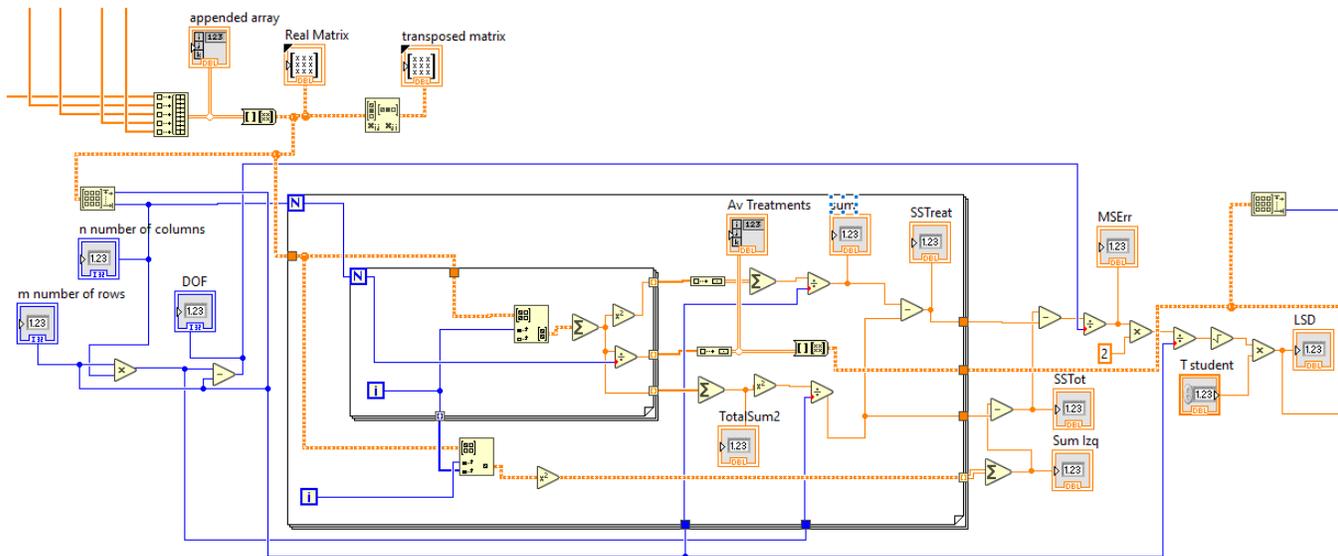


Figura 3.19: Programación para obtener LSD corregida. Fuente: Elaboración Propia

En los casos anteriores, el manejo de los datos era estático, y por ende la programación estaba limitada. Esto ya que se realizaban todas las operaciones matemáticas una a una, e individualmente. Por esta razón, se modificó la programación, utilizando ciclos y valores dinámicos que realizan dichas operaciones en menor cantidad de bloques de programación como se observa en la figura anterior, además, se realizan varias operaciones diferentes simultáneamente.

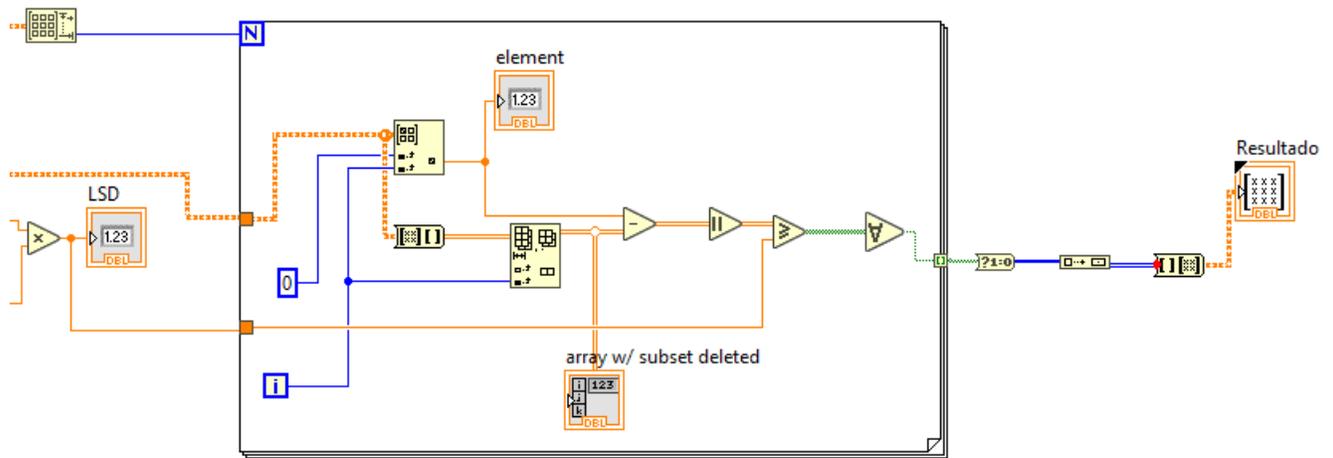


Figura 3.20: Resultado de evaluación gráfica del algoritmo. Fuente: Elaboración Propia

De igual manera, se cambió la programación para la interpretación del resultado, ya que de manera similar, el manejo de datos se veía limitado. Las operaciones se realizan de igual manera utilizando un mismo ciclo, como se muestra en la figura anterior. Adicionalmente, se agrega el resultado del algoritmo, el cual es mostrado en una matriz 1xn.

### 3.4. Resultado

#### 3.4.1. Primera Validación

Esta primer validación es necesaria ya que comprobamos el funcionamiento del algoritmo a nivel de la programación. Será corroborada contra un algoritmo programado por el profesor guía en donde se revisaron las ecuaciones 2.2 a la 2.10 con dos ejemplos, realizados numéricamente, para asegurar el comportamiento del algoritmo.

```

InputMatrix=[5.5 7 5.45 5.6 5.1;
             5.5 7 5.5 5.6 5.2;
             5.6 7 5.6 5 5.4;
             5.5 5 5.45 5 5.3;
             5.5 5 5.45 5 5.3];
    
```

Figura 3.21: Resultado de evaluación gráfica del algoritmo. Fuente: Elaboración Propia

```
InputMatrix=[15.5 5.1 15.45 15.6 15.9;
             10.5 4.1 10.5 10.6 10.1;
             12.6 4 12.6 12.9 12.7;
             8.6 8.0 8.6 8.9 8.7;
             8.5 8.2 8.45 8.5 8.3] ;
```

Figura 3.22: Resultado de evaluación gráfica del algoritmo. Fuente: Elaboración Propia

Por una cuestión de orden de las entradas, las matrices ingresadas como prueba, deben ser transpuestas, sus resultados no son afectados por esto, ya que más adelante se corrige esta diferencia. Los resultados de esta validación obtenidos por el profesor pueden ser observados en el anexo A.

$$V1 = \begin{pmatrix} 5,5 & 5,5 & 5,6 & 5,5 & 5,5 \\ 7 & 7 & 7 & 5 & 5 \\ 5,45 & 5,5 & 5,6 & 5,45 & 5,45 \\ 5,6 & 5,6 & 5 & 5 & 5 \\ 5,1 & 5,2 & 5,4 & 5,3 & 5,3 \end{pmatrix} \quad (3.1)$$

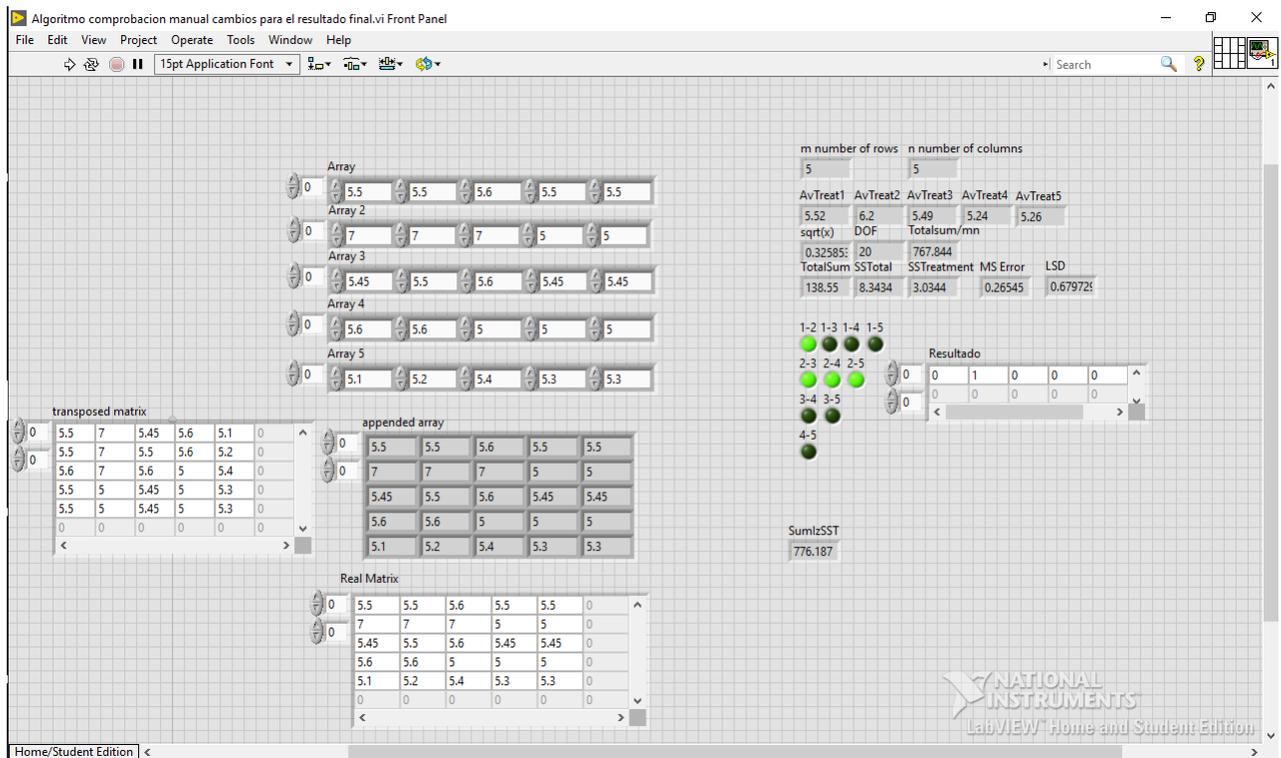


Figura 3.23: Resultado de evaluación gráfica del algoritmo. Fuente: Elaboración Propia

$$V2 = \begin{pmatrix} 15,5 & 10,5 & 12,6 & 8,6 & 8,5 \\ 5,1 & 4,1 & 4 & 8 & 8,2 \\ 15,45 & 10,5 & 12,6 & 8,6 & 8,45 \\ 15,6 & 10,6 & 12,9 & 8,9 & 8,5 \\ 15,9 & 10,1 & 12,7 & 8,7 & 8,3 \end{pmatrix} \quad (3.2)$$

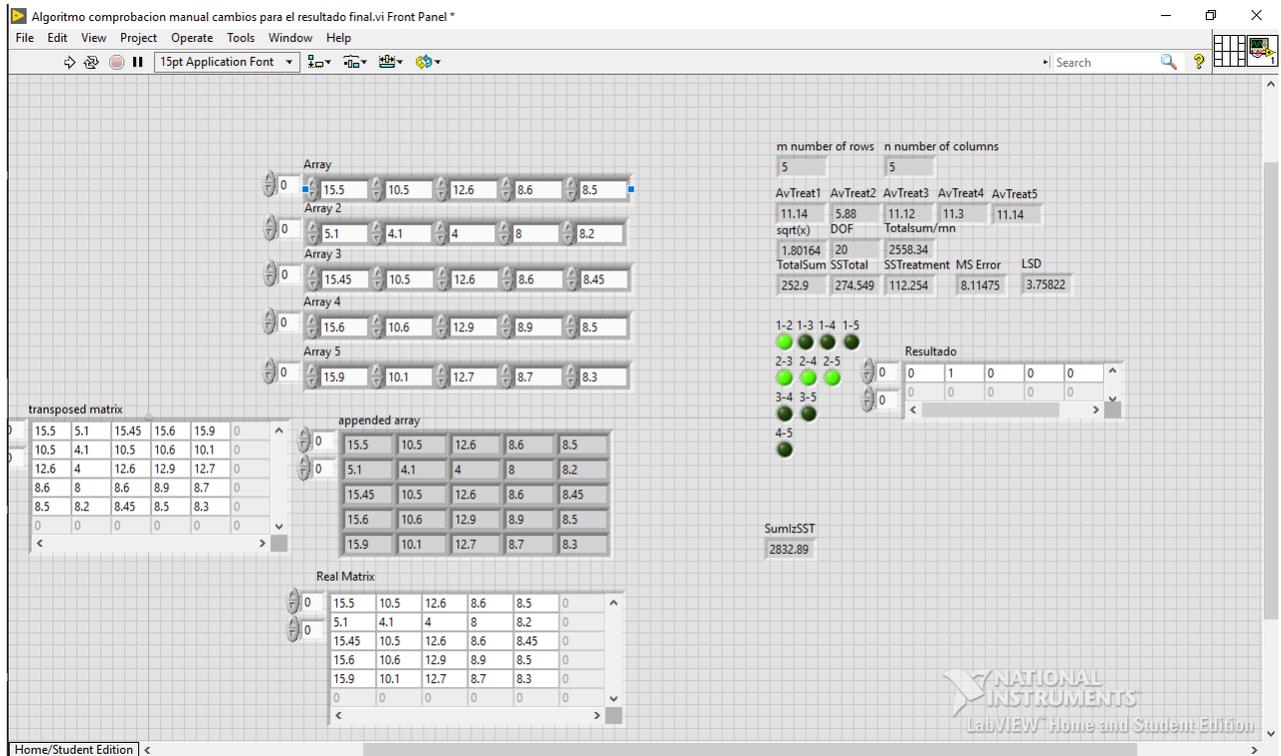


Figura 3.24: Resultado de evaluación gráfica del algoritmo. Fuente: Elaboración Propia

Con esta validación se comprueba que el resultado del algoritmo fue el esperado, ya que los valores son idénticos a los brindados por el profesor, de manera que corrobora la validación.

### 3.4.2. Programa completo

Al realizar la actualización de la toma de entradas con el dispositivo USB-6000, la programación en bloques cambia a verse como en la figura 3.25 mostrada mas adelante. Cabe resaltar que se debe realizar el programa de guardado para las 4 entradas y actualizar la nueva dirección en la que sera creado un archivo .csv el cual son los datos leídos y otro archivo .csv que sería el resultado del algoritmo.

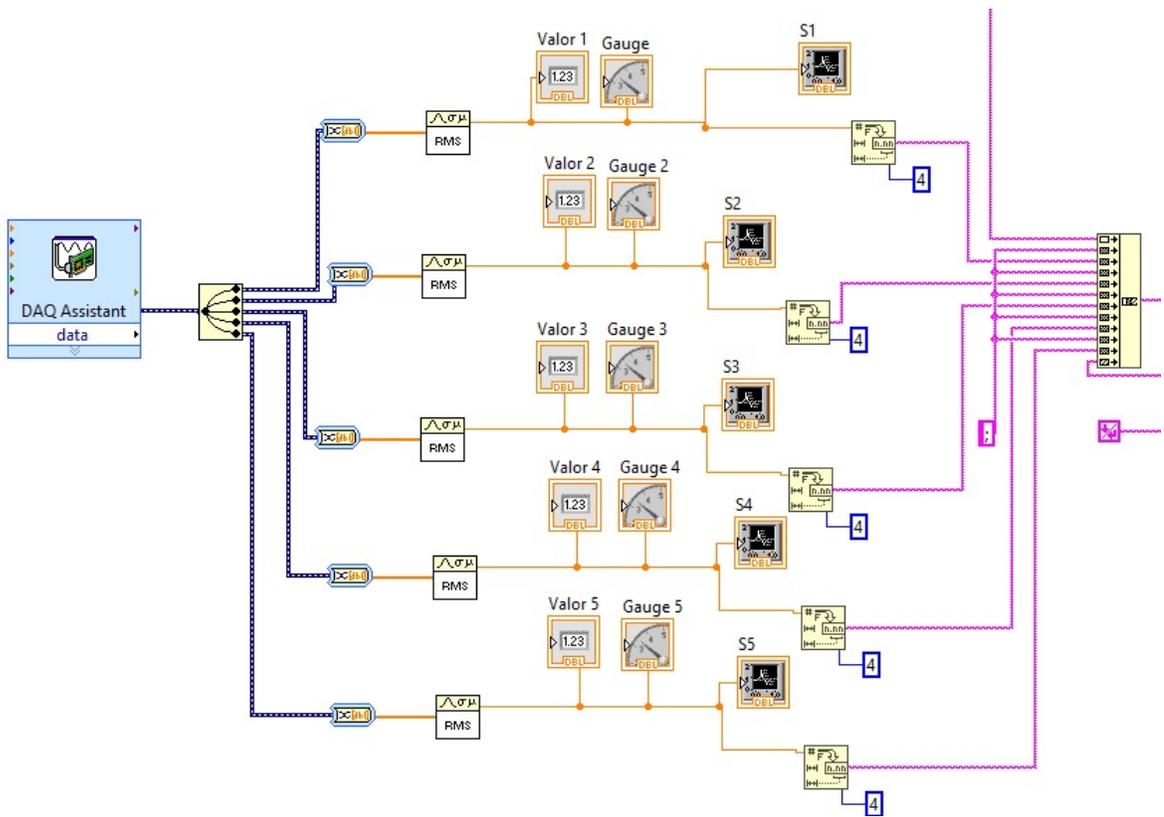


Figura 3.25: Programación gráfica con USB-6000. Fuente: Elaboración Propia

Mientras que en el panel frontal podemos apreciar los controles junto con el resultado de esta manera:

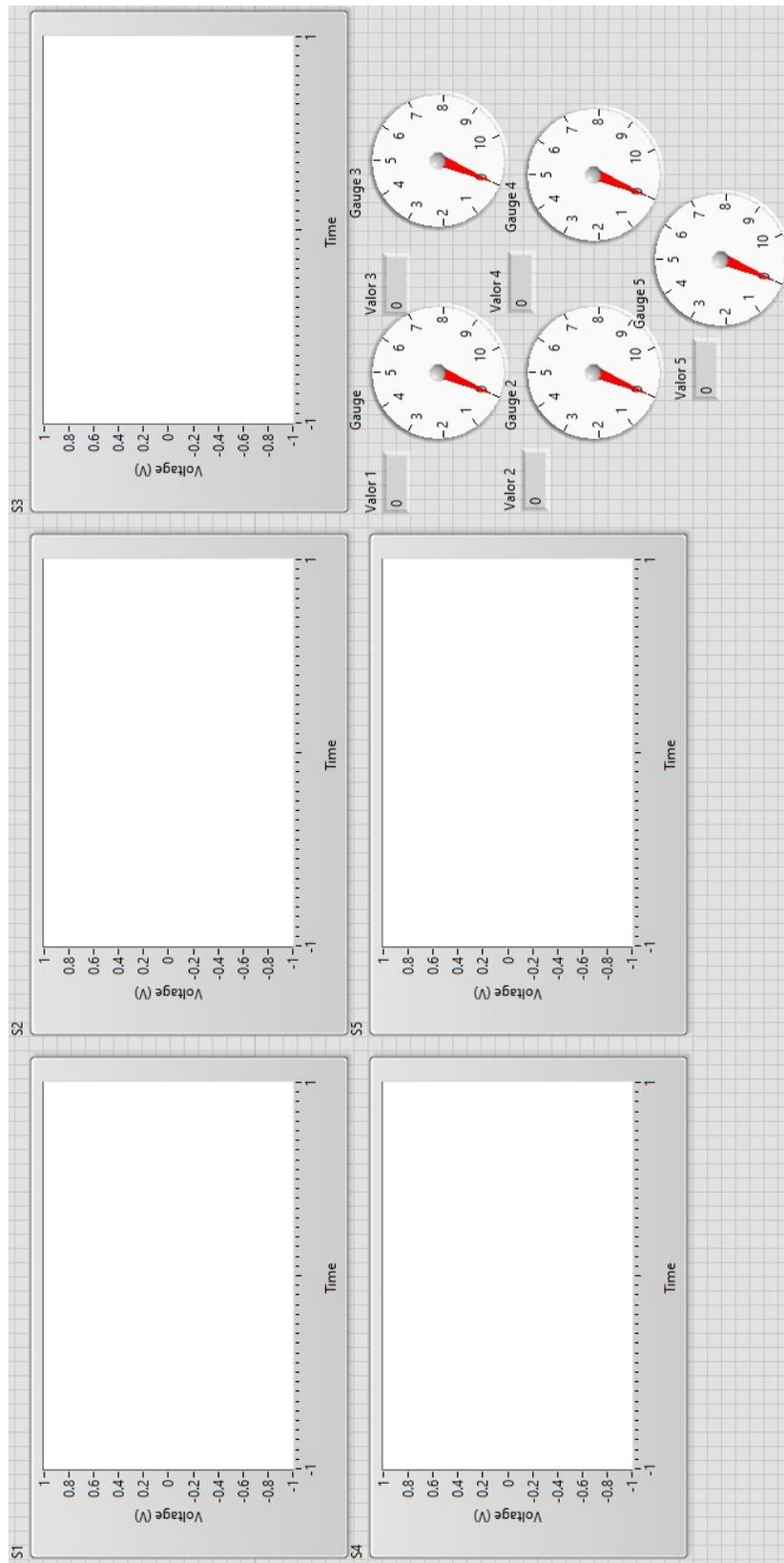


Figura 3.26: Panel frontal al incorporar USB-6000. Fuente: Elaboración Propia

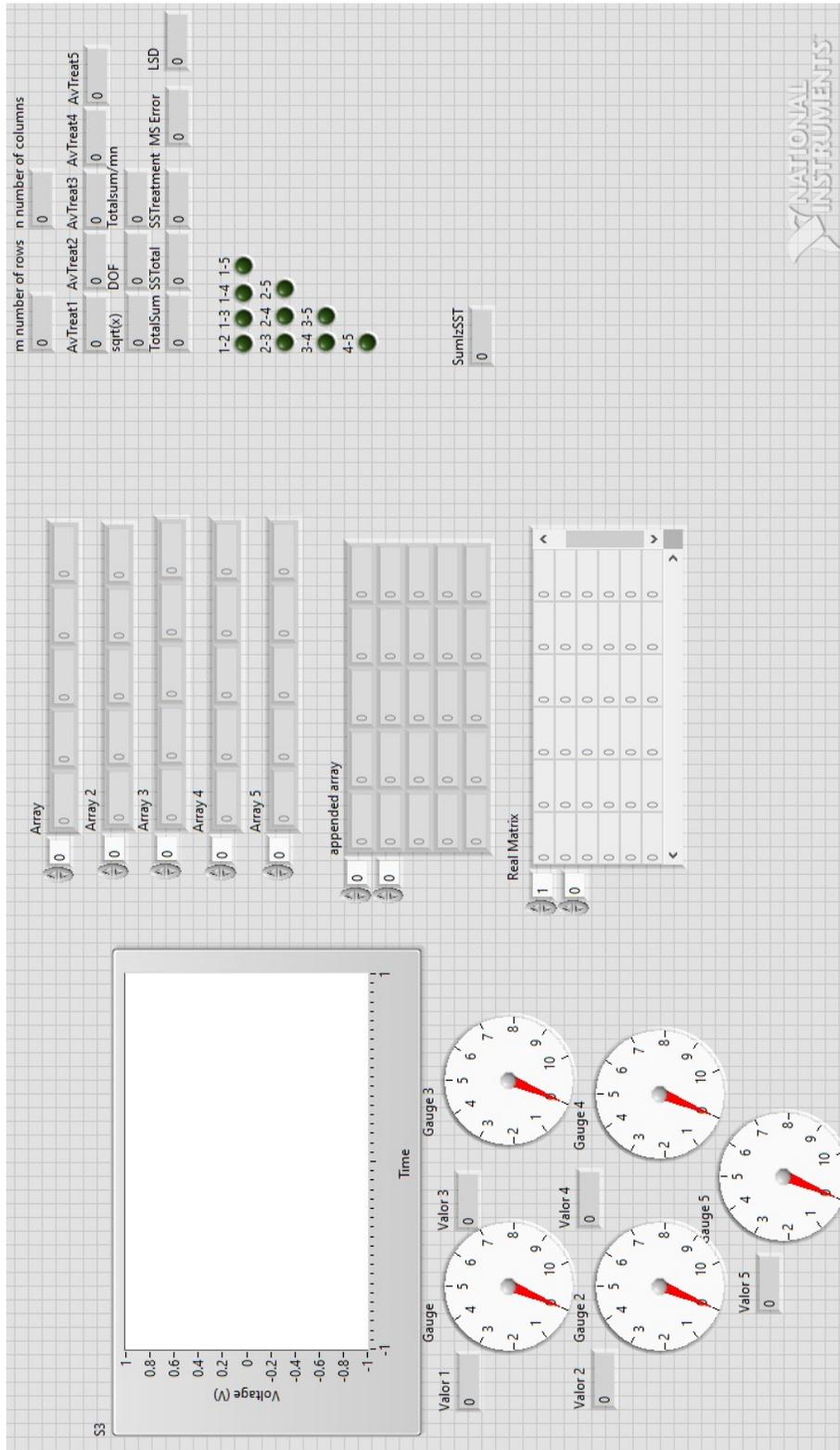


Figura 3.27: Panel frontal al incorporar USB-6000. Fuente: Elaboración Propia

Seguidamente, se obtiene el programa completo el cual sera utilizado para la lectura de las entradas, con el guardado y el algoritmo implementado.

### 3.5. Adquisición de datos

Debido a que el experimento a realizar es en la granja solar, se procede a hacer una prueba de adquisición de datos, este con el fin de corroborar que el programa hecho hasta el momento en LabVIEW y la interfaz del DAQ USB6000 funcionan correctamente.

### 3.6. Validación del Algoritmo con los instrumentos

#### 3.6.1. Resultados Preliminares

##### Segunda Validación

Esta validación se realiza tomando en cuenta la lectura de las entradas y el funcionamiento del algoritmo, no se aplicaran fallos. Este apartado hace que el experimento sea solamente descriptivo, ya que se puede ejecutar el programa simulando las entradas con una fuente, ya que al ejecutar el programa se obtendrán datos sin haber calibrado el instrumento. En la siguiente figura, se observa el funcionamiento del programa como se mencionó anteriormente.

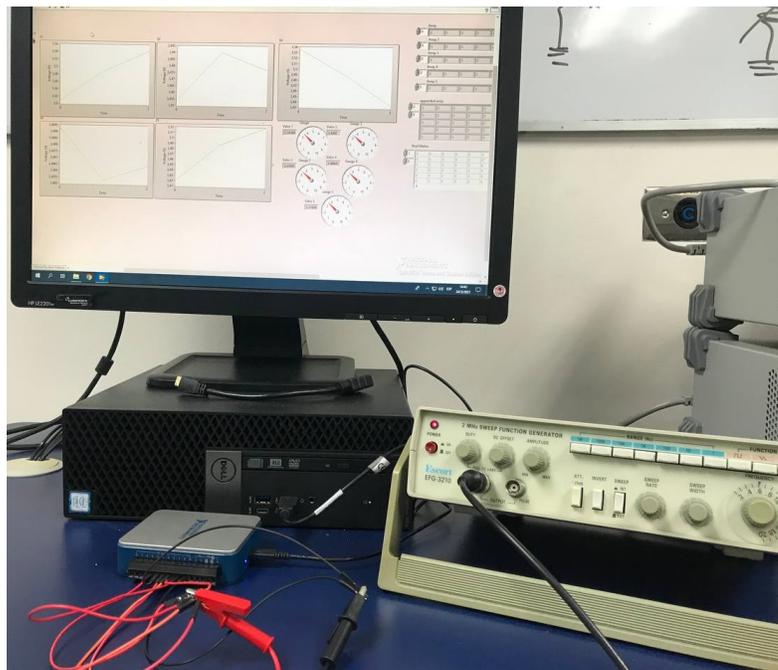


Figura 3.28: Evidencia validación 2. Fuente: Elaboración Propia

Se observa como los relojes y los gráficos, están en funcionamiento debido a que se tiene una lectura en las entradas del DAQ.

### **Actualización Programa completo**

Debido a que se realizaron cambios conforme se hacían pruebas, el panel frontal fue modificado de manera que se utilizó la función `tabbs`, y así poder crear una ventana en donde acumule los gráficos, relojes y todos los elementos calculados, además de una sección donde indique donde se guardan los datos y los resultados. Una vez realizado, se evidencia el avance de esta sección del programa en las imágenes mostradas mas adelante.

Es necesario tomar en cuenta que conforme avanza el proyecto, se toman decisiones para hacer mejoras ya sea en la programación del algoritmo, la interfaz e incluso puede llegar a ser modificados elementos físicos cuando se realicen experimentos.



Figura 3.29: Panel frontal al incorporar USB-6000. Fuente: Elaboración Propia

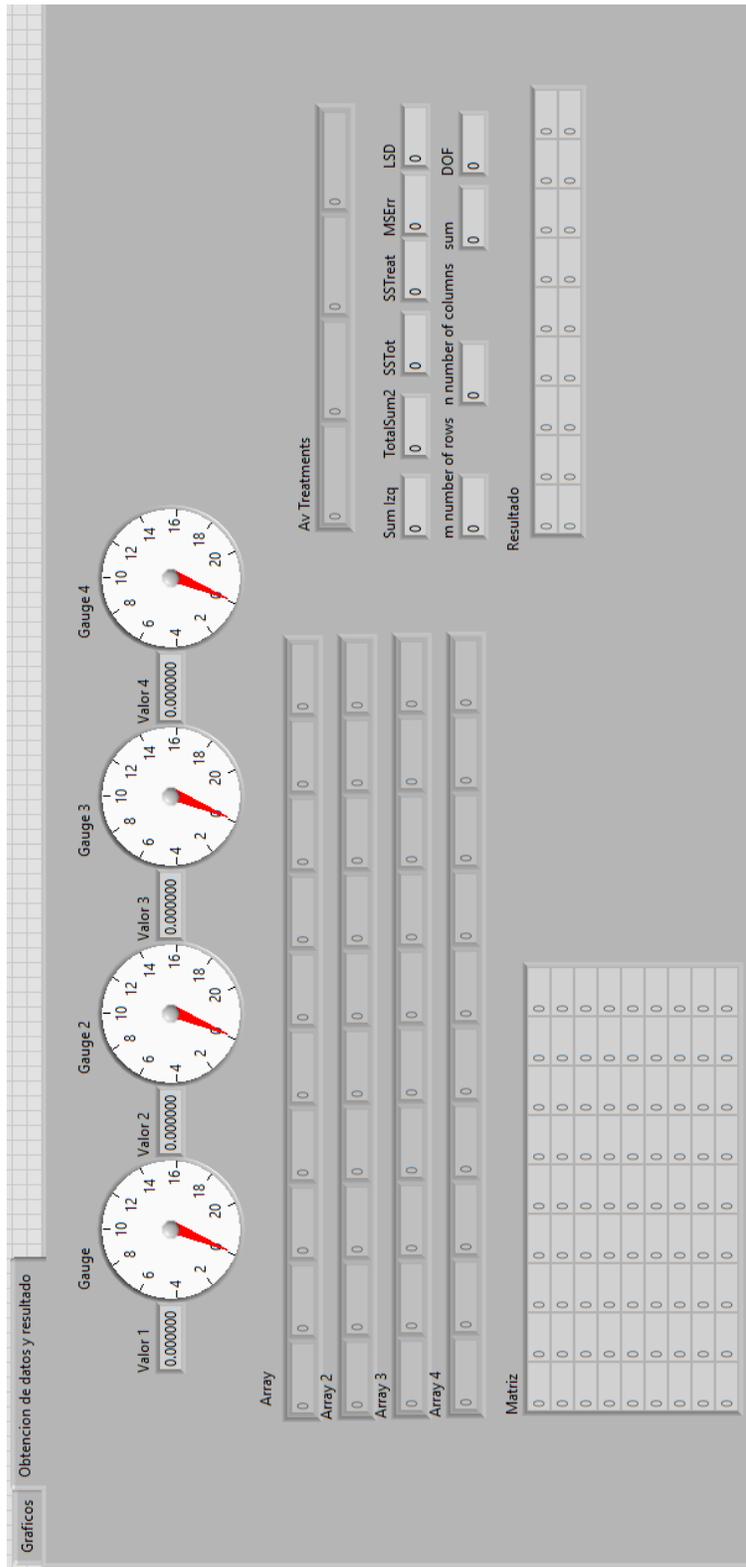


Figura 3.30: Panel frontal al incorporar USB-6000 continuación. Fuente: Elaboración Propia

## Capítulo 4

# Implementación de los mecanismos de fallo

Con el fin de comprobar el algoritmo y su comportamiento, es inevitable que las fallas sean emuladas físicamente.

Actualmente, en el SESLab cuentan con 9 resistencias calibradas como las mostradas en la figura 4.1 en la granja solar.

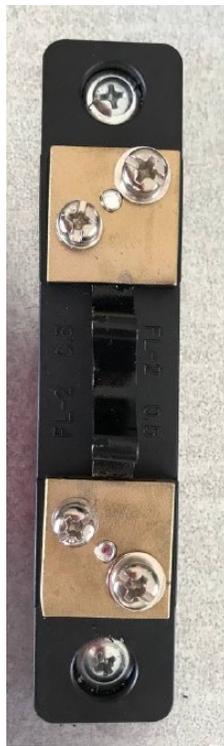


Figura 4.1: Resistencia calibrada. Fuente: Elaboración Propia

Según el empaque y sus especificaciones, las cuales podemos ver en el Anexo , sus características son: DC 15A a 75mV con una tolerancia de 0,5 %.

## 4.1. Acondicionamiento y calibración del instrumento

La calibración del instrumento se realiza de manera de comprobación, utilizando un multímetro, este debe mostrar el mismo valor o uno sumamente similar al valor dado por el instrumento. En consulta con el profesor se discutió la posibilidad de utilizar alguna fuente(regulable) calibrada del laboratorio. La variable eléctrica a tomar en cuenta será la corriente, la cual será obtenida indirectamente de una resistencia shunt.

Generalmente al utilizar resistencias shunt, se realiza el cálculo de la corriente por medio de la Ley de Ohm:

$$I = \frac{V}{R}, \quad (4.1)$$

En donde V es el voltaje obtenido en las terminales de la resistencia shunt, en el rango de mV, y la R es el valor de la resistencia shunt, el cual es un dato conocido. Se obtiene la siguiente ecuación:

$$Ir = \frac{mV}{0,05}, \quad (4.2)$$

### 4.1.1. Circuito amplificador

Debido a las características del DAQ USB6000, el cual cuenta con 12 bits de resolución en un rango de -10 a 10 V, se imposibilita la lectura del voltaje, ya que los valores que se obtendrán de dicha resistencia están entre 0-75mV, y el instrumento no cuenta con la función de auto ajuste como otros DAQ, por esta razón, se decide elaborar un circuito amplificador, utilizando amplificadores operacionales.

Con respecto a la aplicación se debe de tener claro que la medición de voltaje no se realiza de forma aislada para cada panel si no que la medición se realiza en buses de corriente directa, es por esta razón que no se pueden utilizar divisores de tensión y circuitos operacionales en modo seguidor, ya que si se detecta algún fallo el sistema debe de reubicarse eléctricamente para solucionarla y esto genera un sesgo de la medición porque el divisor de tensión no “estaría calibrado respecto a los nuevos niveles de referencia” [28]

El circuito a utilizar sería el mismo mencionado en la figura 2.11 y de igual manera a como se menciona en [28], dicho circuito es simulado para determinar su viabilidad, sus características y funcionalidad en la aplicación requerida, su única diferencia en este caso, es que este circuito es para amplificar, mientras que el mencionado fue utilizado para atenuar. Su fórmula es la siguiente:

$$v_o = \frac{2R_2}{R_1} \left(1 + \frac{R_2}{R_G}\right) (v_2 - v_1), \quad (4.3)$$

Se escoge el circuito integrado 2902, el cual cuenta con 4 amplificadores operacionales internamente (LM324), además de otras características que lo hacen ideal para dicho circuito, como el rango de 3 a 32V Vcc, además de su bajo precio.

De la misma manera en que se realiza la simulación en [28], el laboratorio brinda las simulaciones del circuito en el programa LTSpice con el fin de demostrar su funcionamiento en esta aplicación.

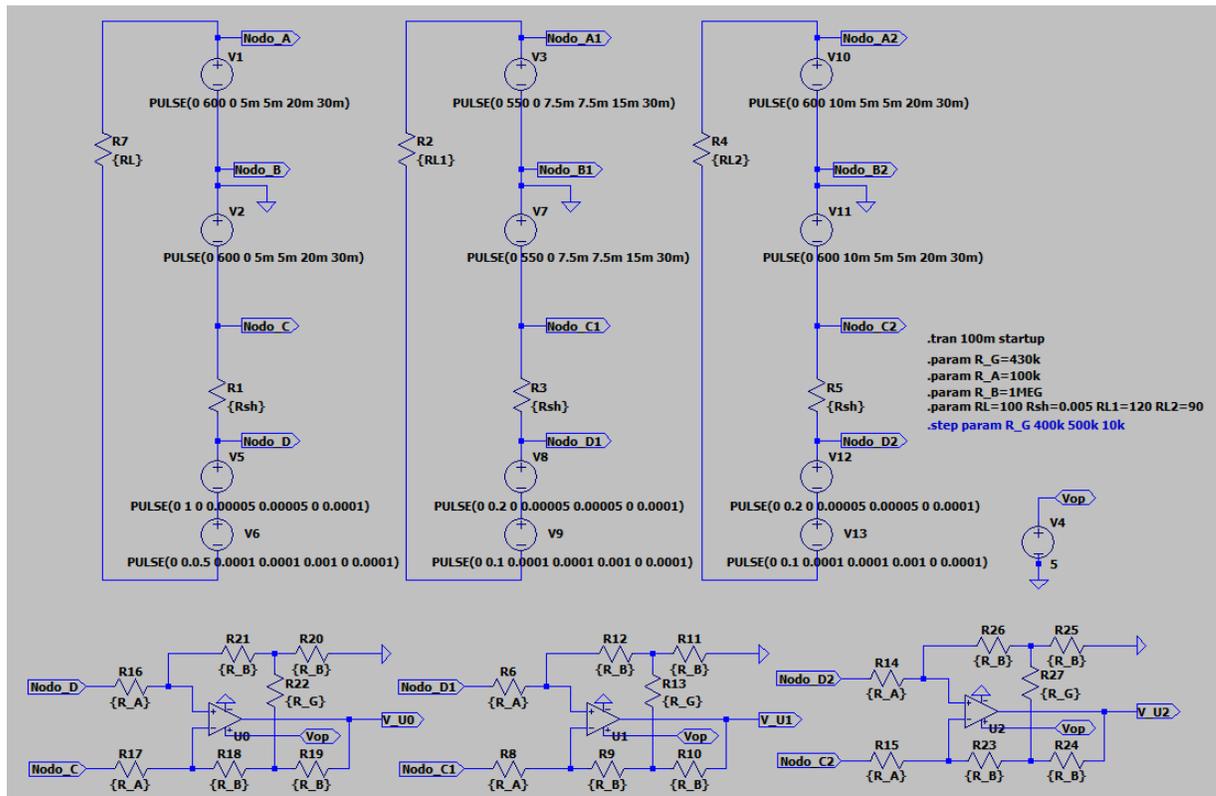


Figura 4.2: Simulación amplificador diferencial. Fuente: Circuito proporcionado por el SESLab

Como se muestra en la figura 4.2, se montó todo el circuito propuesto, incluyendo el circuito de los paneles, obteniendo finalmente los siguientes valores.

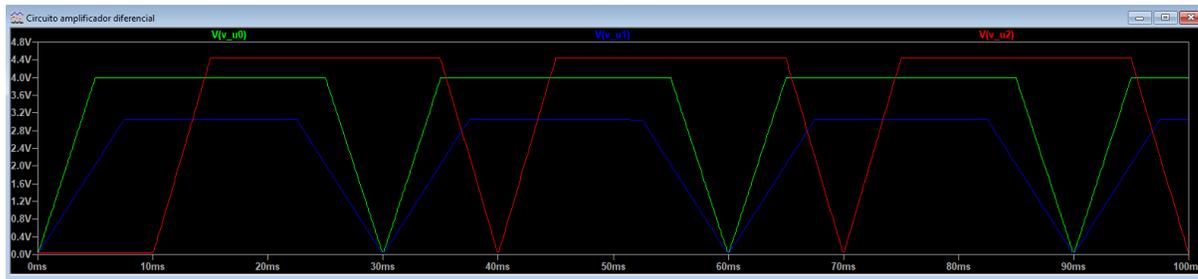


Figura 4.3: Resultado de simulación. Fuente: Circuito proporcionado por el SESLab

Con lo anterior se puede comprobar que el circuito funciona perfectamente para nuestra aplicación sin ningún conflicto y se puede ver las diferencias en la amplificación según se varíen los valores y las fuentes. Por lo tanto, se pretende utilizar los valores que se utilizaron en este circuito para que el resultado sea similar.

Luego de realizar la simulación, se decide construir el circuito en placa perforada, ya que el DAQ USB6000 cuenta con 8 entradas, y en este caso se utilizarán únicamente 3 entradas se utiliza un circuito integrado.

Las características necesarias de dicho circuito es que se obtenga una ganancia similar a 100, obteniendo valores en el rango de las decenas, y así facilitando la lectura en el instrumento.

Se procede a realizar el circuito en una protoboard con el fin de probar su funcionamiento y continuar con la implementación del mismo en la tarjeta. Habiendo mencionado esto, surge un problema: todas las resistencias a pesar de tener el mismo valor teórico, su valor real es diferente debido a su tolerancia, como se observa en la tabla 4.1 más adelante, y, por ende, la ganancia obtenida no será igual en todos los canales.

#### 4.1.2. Elaboración de la tarjeta

Para la elaboración de la tarjeta, se utiliza una placa perforada de 76x125mm, además se considera que los CI pueden fallar y eventualmente deberán ser cambiados de la tarjeta, por lo que utilizaremos una base de 14 pines, además que estos amplificadores cuádruples son de bajo costo. Se adiciona terminales de entrada y salida para facilitar las conexiones de la tarjeta con el DAQ y terminales para la alimentación, como se puede ver en la siguiente imagen.

Tabla 4.1: Valores de resistencias en los 3 canales

R1 (k $\Omega$ )	R2 (M $\Omega$ )	RG (k $\Omega$ )	
99.6	1.014	202.6	
	1.003		
99.1	1.004		
	1.008		
100.9	1.003		198.9
	1.011		
99.8	1.002		
	1.001		
99.3	1.005	201.3	
	1.012		
98.9	0.999		
	1.000		

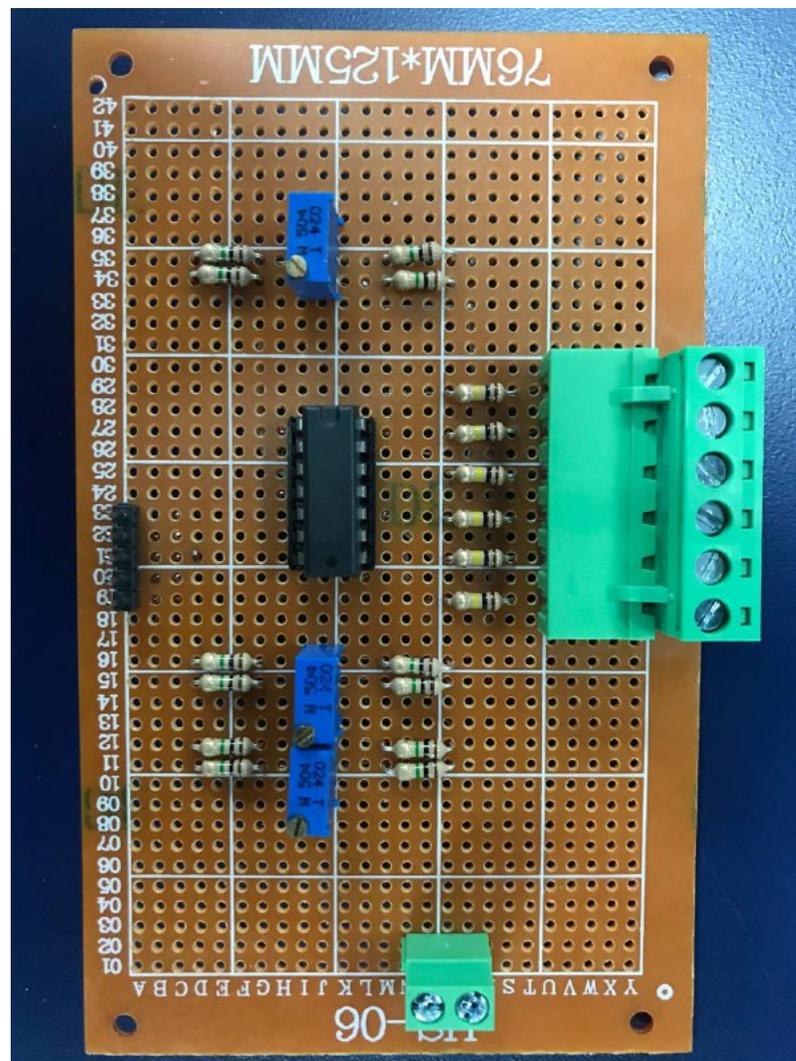


Figura 4.4: Placa perforada. Fuente: Elaboración Propia

Considerando que bajo la placa perforada, todo el circuito está expuesto, se elabora una base de acrílico de manera que podemos elevar la placa, además la base cuenta con terminales para las entradas y salidas y dicha base también tendrá elevación, para evitar contacto con la superficie. Esta base de acrílico se realiza en corte láser, y es posible realizar un grabado (ver Anexo B). En la siguiente imagen se puede apreciar la tarjeta completa con el circuito amplificador incorporado.

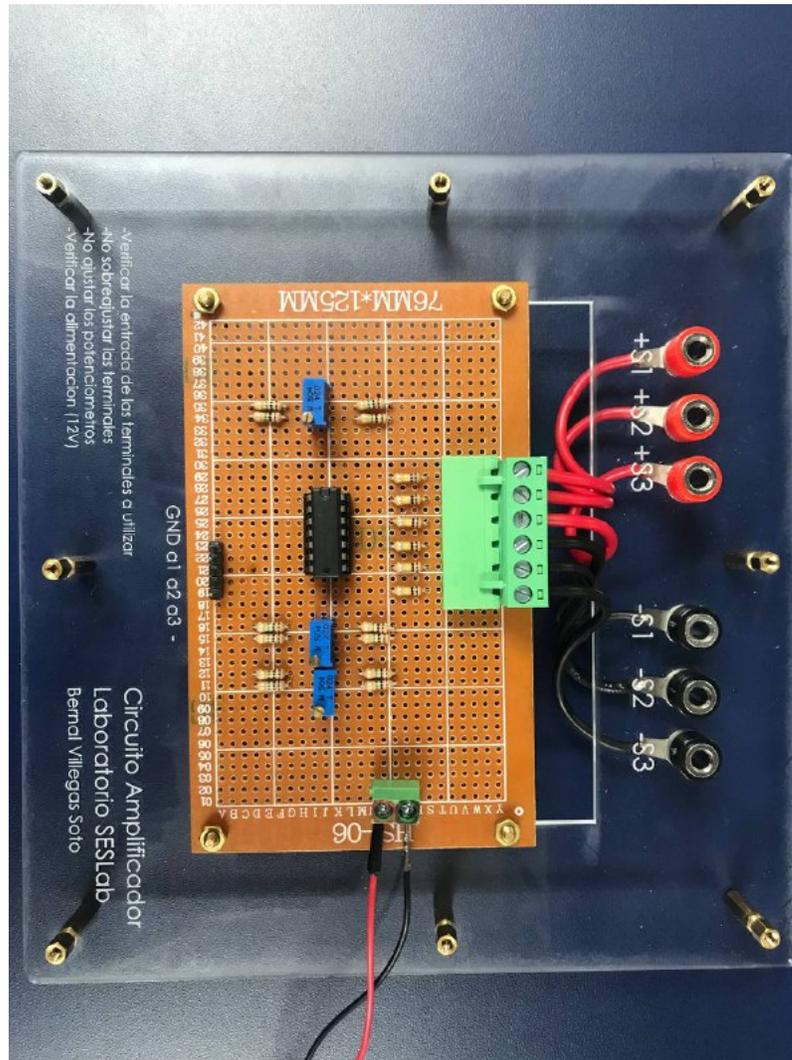


Figura 4.5: Circuito amplificador. Fuente: Elaboración Propia

### 4.1.3. Ajuste de curva

Como se mencionó anteriormente, al realizar el cálculo de la ganancia es evidente que el valor obtenido en todos los canales será diferente, aun cuando el valor real sea el mismo. Además, los elementos y componentes utilizados luego de la elaboración del circuito son

diferentes, y esto puede afectar la lectura. Para solucionarlo se realiza un ajuste en la curva obtenida en la lectura del instrumento y el valor obtenido en el multímetro, ya que ambos valores serán diferentes.

El experimento será aumentar la corriente gradualmente, trazando un gráfico x-y en donde el valor x sera el valor obtenido del instrumento, en este caso un valor de voltaje, y un valor y que sera el valor obtenido del multímetro, el cual es de corriente.

Tabla 4.2: Calibración 3 canales

V med(mV)	Ch1(V)	Ch2(V)	Ch3(V)	I med(A)	I teórica(A)
0.9	0.04181	0.20245	0.08658	0.200	0.18
1.1	0.10694	0.23008	0.10678	0.250	0.22
4.9	0.56169	0.67887	0.56079	1.000	0.98
9.9	1.07559	1.28634	1.15828	1.999	1.98
14.8	1.76684	1.89542	1.75661	3.000	2.96
19.7	2.37540	2.54074	2.35692	4.000	3.94
24.7	2.84625	2.98995	2.94295	5.000	4.94

Una vez obtenido los valores, se insertan en un gráfico(pueden verse en Anexo B) en donde se obtendrá la curva de mejor ajuste, y esta ecuación es la que se debe utilizar en el instrumento para obtener el valor mas cercano al real. Este ajuste es lineal y puede apreciarse en la siguiente imagen:

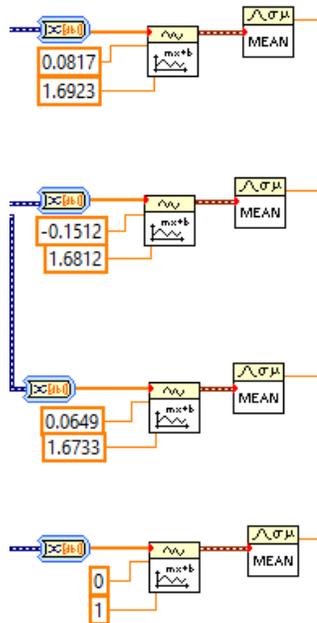


Figura 4.6: Primer ajuste de curva. Fuente: Elaboración Propia

### Tercera Validación

En esta se realiza un circuito como el mostrado en la Figura 4.2, a modo de experimento, se conectará 3 resistencias shunt como la utilizada en la granja solar, en serie a 3 potenciómetros. El experimento iniciará con valores muy similares de corriente entre las resistencias calibradas, y se irá variando las corrientes para simular algún fallo.

El objetivo de esta validación es comprobar el funcionamiento del circuito amplificador en conjunto con el programa realizado en LabVIEW y que dichos valores obtenidos son cercanos a los valores reales.

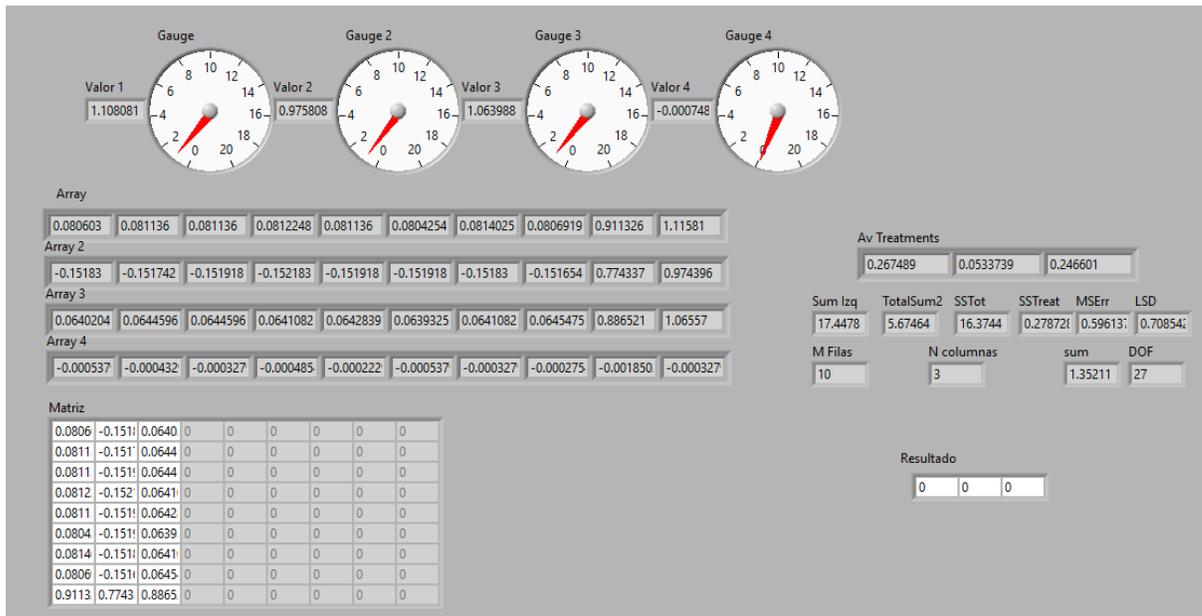


Figura 4.7: Programa en funcionamiento normal. Fuente: Elaboración Propia

Ahora se simulará la falla variando el potenciómetro en el segundo string, de modo que su corriente debe verse afectada y el algoritmo debe detectarlo.

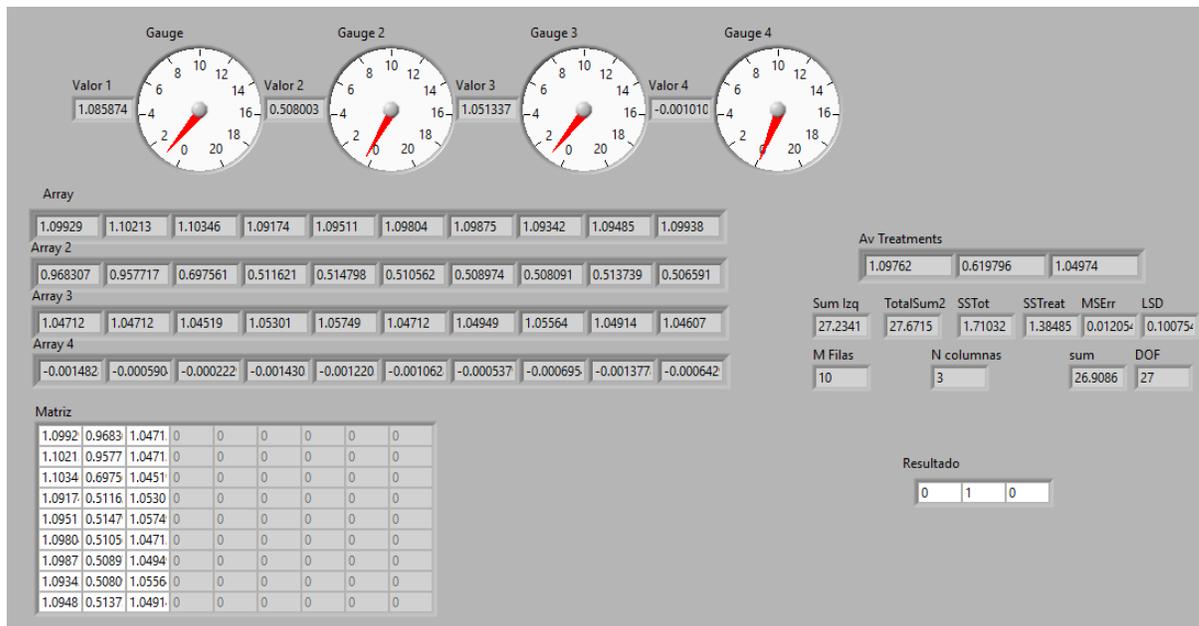


Figura 4.8: Prueba con ajuste lineal y falla. Fuente: Elaboración Propia

Cabe resaltar que en el programa se obtenían los datos del DAQ y luego pasaba por un ciclo 10 veces, para que finalmente pasara por el bloque “MEAN” y se obtuviera el promedio, esto ocasionaba que se ralentizara e incluso un error en el programa, y fue solucionado en esta sección, ya que se realiza a nivel de programación con una función en labVIEW llamada “Ajuste”, como se muestra en la siguiente imagen:

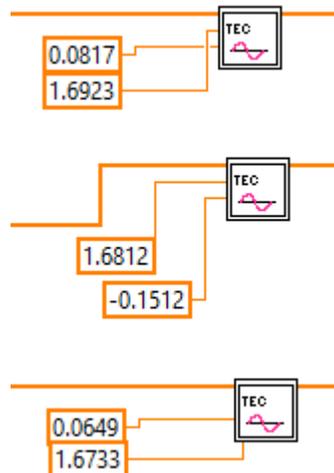


Figura 4.9: Ajuste de curva para cada canal. Fuente: Elaboración Propia

Como se puede apreciar en la figura 4.10, además de cumplir la función de ajuste, también se le agregó una condición para que cuando el valor sea cercano a cero, únicamente muestre ceros y también que solo sean números positivos, ya que en dichos valores uno de los ajustes tiene un elemento negativo.

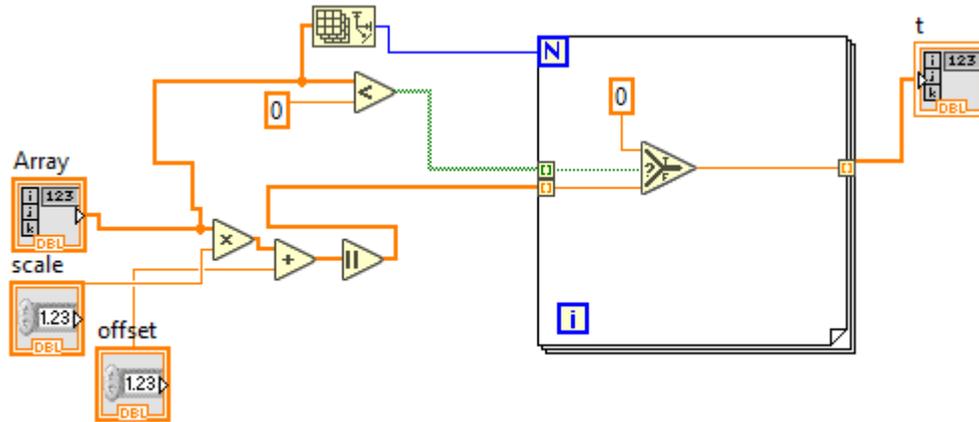


Figura 4.10: Programa ajuste de curva. Fuente: Elaboración Propia

#### Cuarta Validación

Esta validación es similar a la realizada anteriormente, su diferencia radica en que anteriormente cuando la lectura tiene valores muy bajos, los acepta y dichos valores al multiplicarse llegan a ser positivos e incluso negativos, y no “ceros”. Esto sucede debido a que los componentes en el circuito amplificador no son idénticos y sus curvas de ajuste diferentes. El experimento se realizará con valores muy bajos de corriente para detectar si hay algún fallo, y se espera que sus valores mínimos (o ceros) se atenúen aun más.

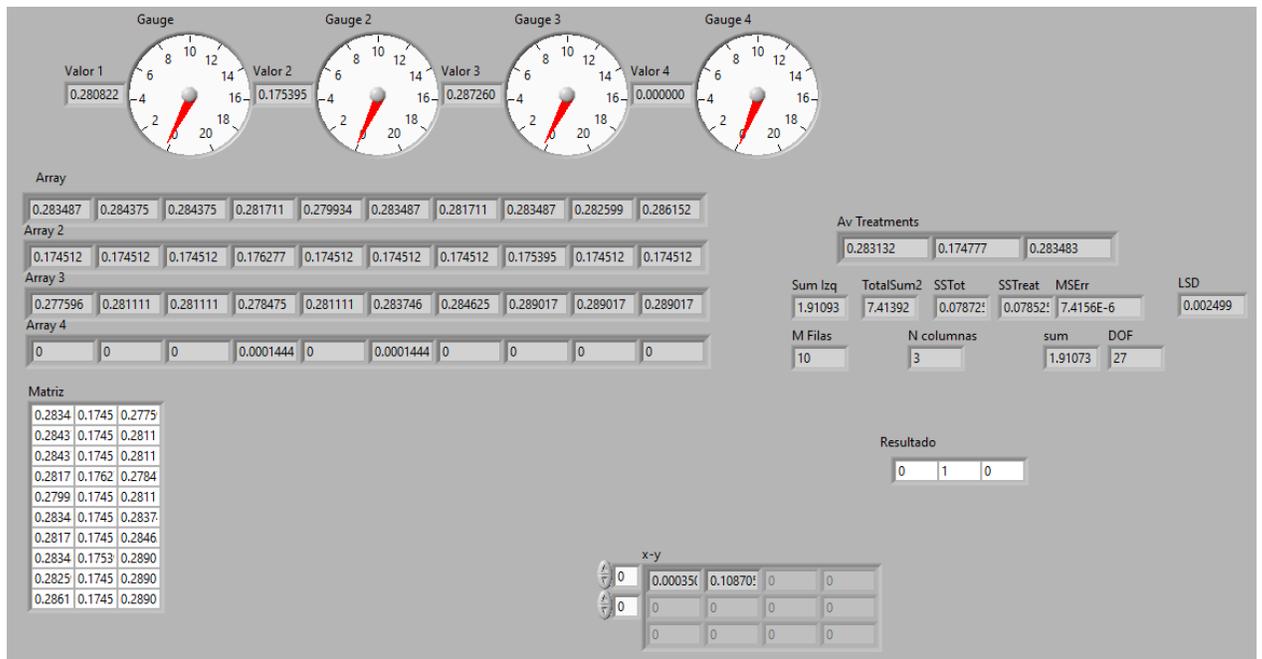


Figura 4.11: Prueba del programa en ceros. Fuente: Elaboración Propia

## 4.2. Selección de fallas

A continuación, se describen los fallos emulados y se evalúan las posibilidades mecánicas y eléctricas necesarias para poder realizarlas:

- Cortocircuito en diodo: Se creara un puente en las terminales del diodo, a modo de resumen, similar al siguiente.

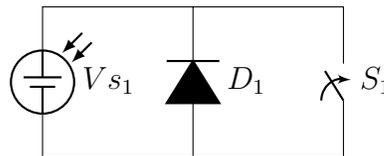


Figura 4.12: Diagrama de falla cortocircuito en diodo. Fuente: Elaboración propia

El número de diodos depende de la cantidad de celdas conectadas en el panel solar, comúnmente los paneles disponibles en el SESLab son de 1, 2 y hasta 3 diodos. El tiempo que se dispara el switch será alrededor de 5 segundos.

- Sombra(Total y/o parcial): se utilizará un panel de cartón o foam para cubrir el panel. Su efecto eléctrico es muy similar al provocado por el cortocircuito del diodo. El tiempo en que se ejecutará esta prueba será alrededor de 1 minuto.

### 4.3. Selección de puntos a intervenir

Para determinar que puntos van a ser intervenidos es necesario interpretar los planos de la granja solar ubicada en el laboratorio. Dichos planos son mostrados en el apéndice B, un detalle a tomar en cuenta es que estos planos no están actualizados y tampoco muestran la simbología de donde están ubicadas dichas resistencias shunt debido a su reciente instalación.

Con la ayuda de los profesores encargados, se seleccionan los puntos a intervenir, ya que mencionan que en experimentos anteriores al conectar la tarjeta a dos resistencias que estén conectadas a dos mppt distintos, estos equipos son independientes; no están sincronizados, y, por ende, no habría lectura, e incluso puede provocar que la tarjeta construida se dañe. En la siguiente figura se muestra las resistencias instaladas en el laboratorio SESLab, las cuales están etiquetadas y en esta ocasión se conectarán a la tarjeta la T3-1, T3-2 y T3-3 que están conectados a un mismo mppt. Dichas siglas se refieren a la ubicación “T” de “Terraza” y “3” del Inversor número 3.



Figura 4.13: Instalación de las resistencias shunt. Fuente: Elaboración propia

Debido a un imprevisto en donde se dañó el Inversor al que correspondían dichas

resistencia, no se puede llevar a cabo las pruebas como se tenía previsto, pero se cuenta con una instalación similar en donde se puede poner a prueba el programa. Esta instalación fue utilizada anteriormente para un proyecto, y está aislada del sistema de la red.

### 4.3.1. Ubicación

La ubicación actual del Laboratorio SESLab es mostrada por la figura 4.2



Figura 4.14: Ubicación del SESLab. Fuente: [29]

El complejo solar está distribuido en todo el campus del TEC. Por lo que se trabajará en el complejo solar cerca de las aulas i, aledaño a la Escuela de Materiales.



Figura 4.15: Complejo Solar. Fuente: Elaboración propia

## 4.4. Prueba de campo

### 4.4.1. Actualización del programa:

Se programó una sección para que pudiera realizarse sin utilizar el DAQ durante las pruebas para el guardado de los archivos.

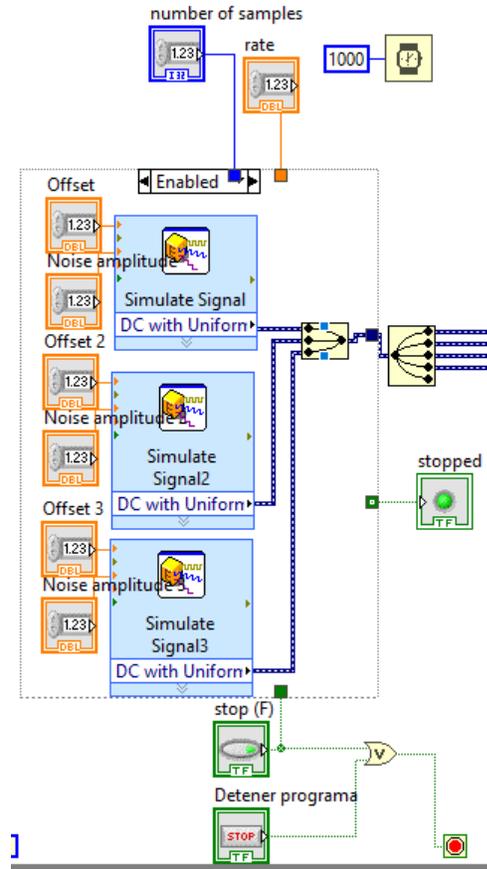


Figura 4.16: Sección para señal simulada. Fuente: Elaboración propia

### Incorporación del filtro:

Adicional se integró el filtro del resultado, según menciona [6] es un filtro de media móvil para evitar falsos positivos, este funciona en que si alguno de los resultados se repiten 2 veces seguidas, entonces se mantiene en el indicador del resultado. Dicho filtro es un filtro pasa-bajas y se puede observar a continuación la ecuación utilizada.

$$\text{Resultadoconfiltro} = [\text{Resultado}_i \bullet \text{Resultado}_{i-1}] \quad (4.4)$$

Donde el resultado es el conocido por una compuerta AND, muy similar a la propuesta por [6] :

$$Result_i = [(Sample_i + Sample_{i-1})/2] \tag{4.5}$$

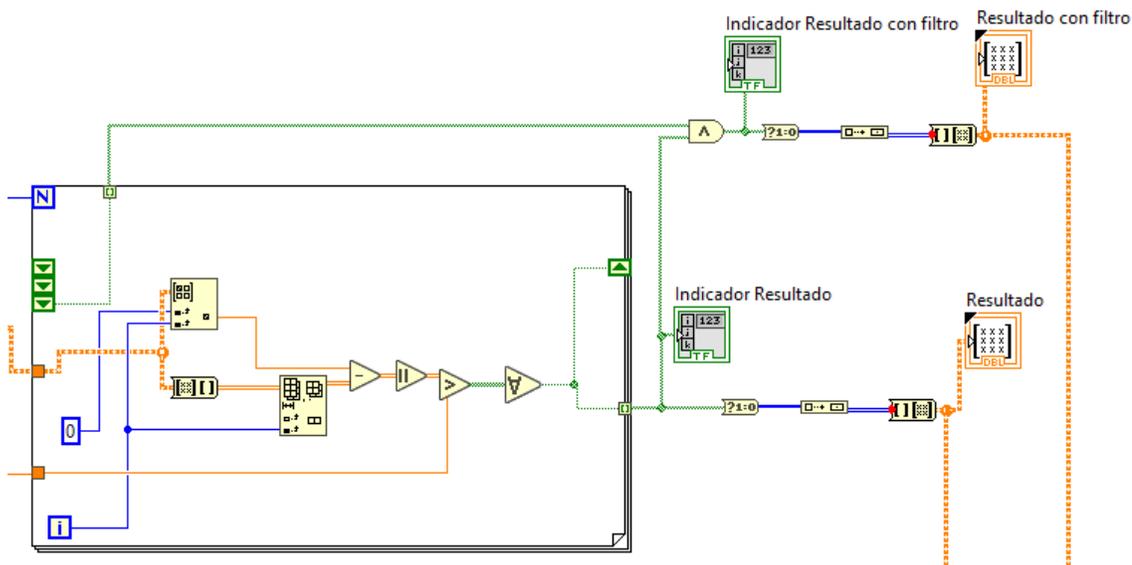


Figura 4.17: Filtro de resultado. Fuente: Elaboración propia

Y, finalmente, se actualiza la página de resultados debido a estos cambios.

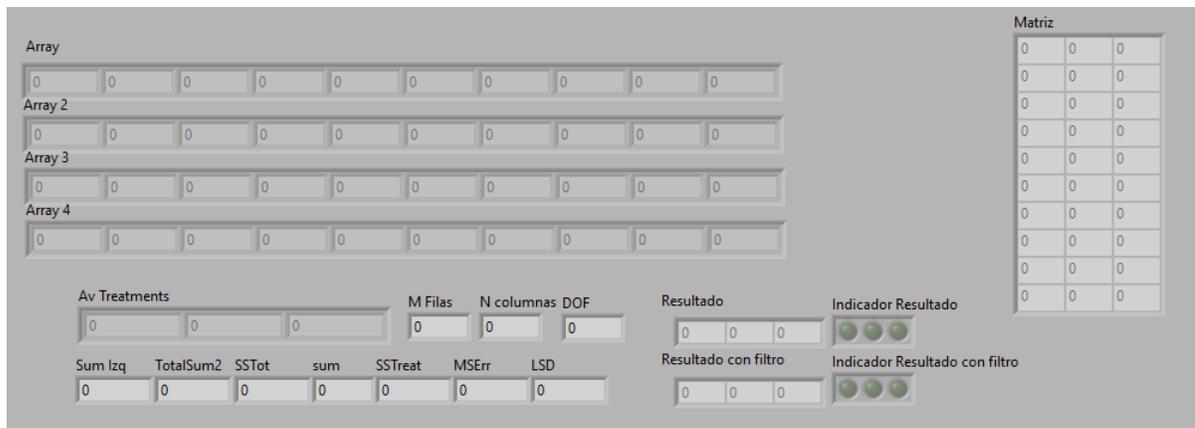


Figura 4.18: Panel frontal segunda página. Fuente: Elaboración propia

### 4.4.2. Instalación:

Para la instalación se requiere de la ayuda del Laboratorio SESLab, ya que esta presente el riesgo eléctrico y se debe manipular el equipo correctamente para evitar un accidente, y como se mencionó anteriormente se utilizará una planta fotovoltaica, la cual fue montada previamente por los miembros del Laboratorio SESLab. Además de esto, la tarjeta contará con una batería de 12V como fuente de alimentación. Los paneles se conectarán en paralelo, y las resistencias shunt serán conectadas en la parte positiva de los paneles. El sistema tendrá en paralelo una potenciómetro con el cual se podrá variar la corriente, dicho diagrama será mostrado a continuación:

En la siguiente imagen se aprecia la instalación realizada:

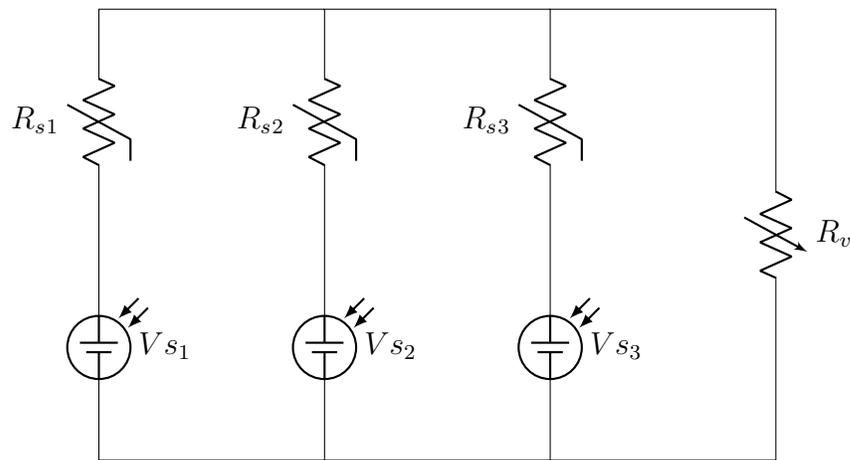


Figura 4.19: Diagrama de instalación del circuito realizado. Fuente: Elaboración propia

Para dicho diagrama, los valores son los siguientes:

- Paneles solares  $[V_{s1-3}]$  100W / 18V / 5,56A
- Resistencias shunt  $[R_{s1-3}]$  0-75mV / 5 m $\Omega$
- Resistencia variable  $[R_v]$  0-200  $\Omega$  / 500W



Figura 4.20: Batería de 12V. Fuente: Elaboración propia

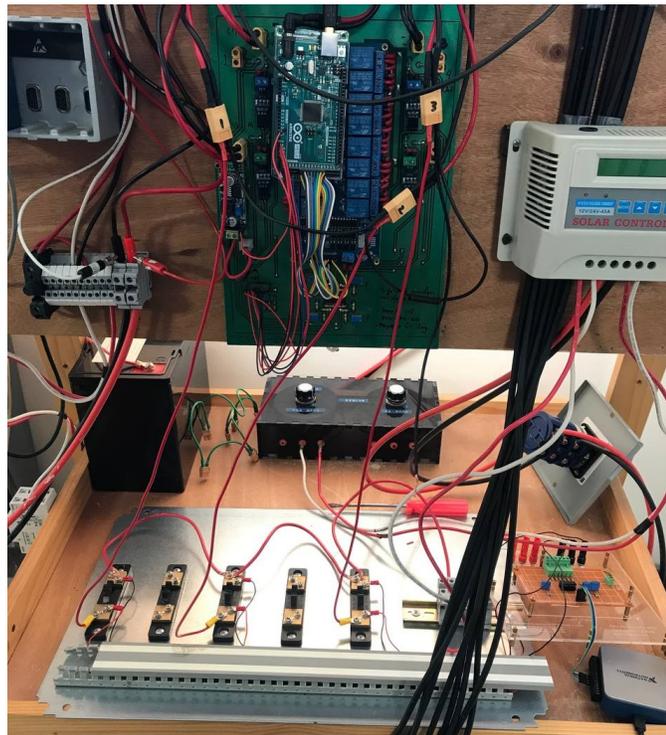


Figura 4.21: Instalación. Fuente: Elaboración propia

En la imagen anterior se observa que se utilizó la instalación anterior, y se modificó

para conectar el circuito como se había propuesto, adicional, se cuenta con unos switches (color negro) para realizar la falla de cortocircuitos en diodo.



Figura 4.22: Switches a utilizar. Fuente: Elaboración propia

De igual manera, se realizará la falla de sombra utilizando un cuadro de cartón de tamaño 1m x 0,5 m , esta puede ser doblada para que cubra medio panel o un cuarto del panel. Adicionalmente, se asegura del funcionamiento de los paneles además de limpiarlos y secarlos para iniciar con las pruebas.



Figura 4.23: Material de cartón. Fuente: Elaboración propia

# Capítulo 5

## Validación del correcto funcionamiento

### 5.1. Obtención de datos a través del prototipo

#### Condiciones climáticas:

Las condiciones para la prueba de campo son las siguientes: Las pruebas se realizaron de 10:20am a 12:20pm, con un clima despejado y pocas nubes el día 19 de noviembre del año 2021.

#### Pleno funcionamiento y primeras lecturas

A continuación se muestran imágenes del funcionamiento del programa.

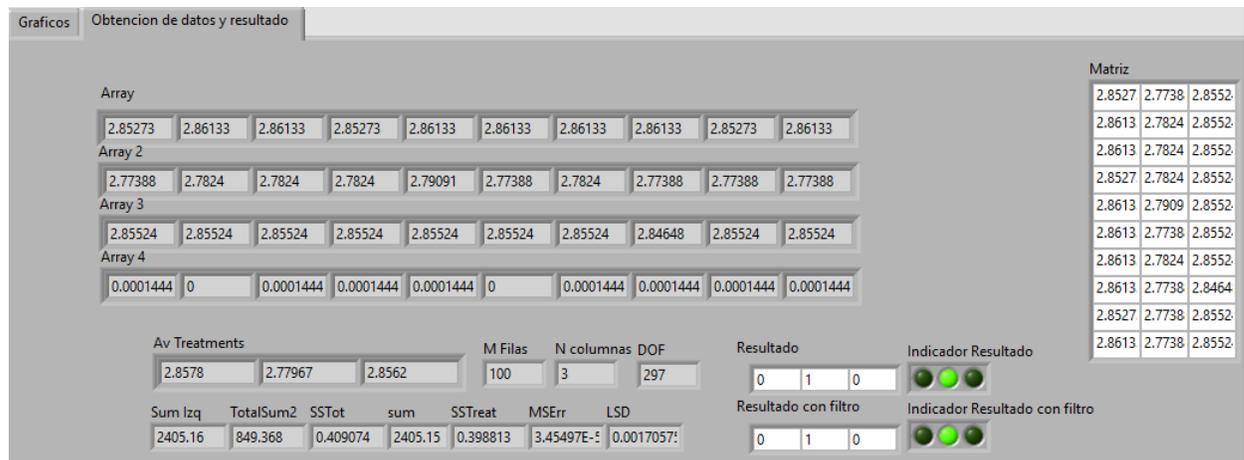


Figura 5.1: Prueba en pleno funcionamiento 10:22am. Fuente: Elaboración propia

Seguidamente, se ajusta la resistencia que tiene el arreglo de paneles como se mostró

en la sección 4.4.2, la cual está en configuración en paralelo, y su función es actuar como una carga, conforme su valor baja, más corriente pasará sobre dicha resistencia.

### Degradación PID en panel 1

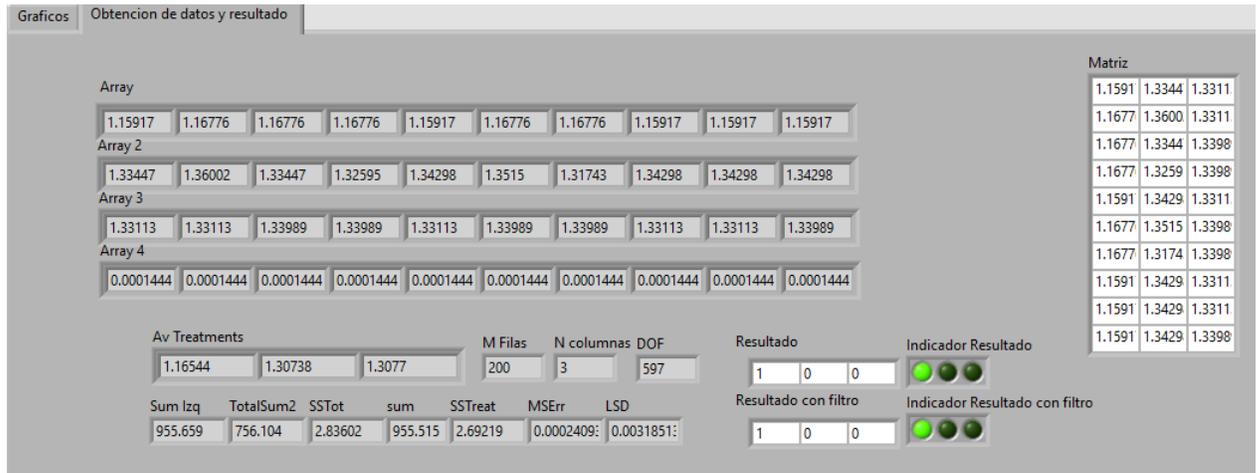


Figura 5.2: Prueba en pleno funcionamiento 10:28am. Fuente: Elaboración propia

Nótese como el resultado indica una falla en el primer panel. Se observa que el primer panel está 150mA más bajo que los otros dos paneles, es posible que este panel se haya visto afectado por degradación PID, que si fuera el caso es normal que se indique dicho fallo en próximas lecturas. Esto podría afectar que cuando se realice otra falla en otro panel, se iluminen los tres indicadores, ya que al haber 2 diferentes hay una posibilidad que al compararse entre sí, el algoritmo concluya que todos son diferentes.

Las pruebas continuaron realizándose a todos los paneles, pero para efectos de esta sección solo será mostrado uno de cada falla (ver Anexo C).

Sombra total 100% panel número 3

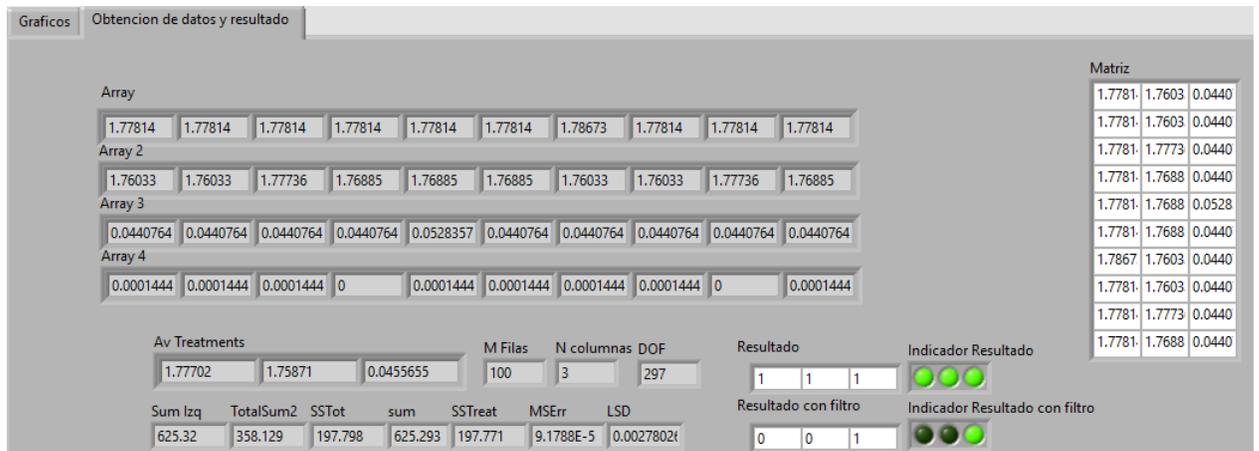


Figura 5.3: Sombra completa panel 3 10:46am. Fuente: Elaboración propia

Dicha falla recreada fue la sombra total en el panel 3, en la que se utilizó un cuadro de cartón sostenido en los extremos para cubrir por completo el panel. Se observa como incluso al inicio tenemos una falla en los tres paneles, pero con el filtro el indicador llega a corroborar que hay una falla en el panel 3.

Cortocircuito en diodo panel número 2

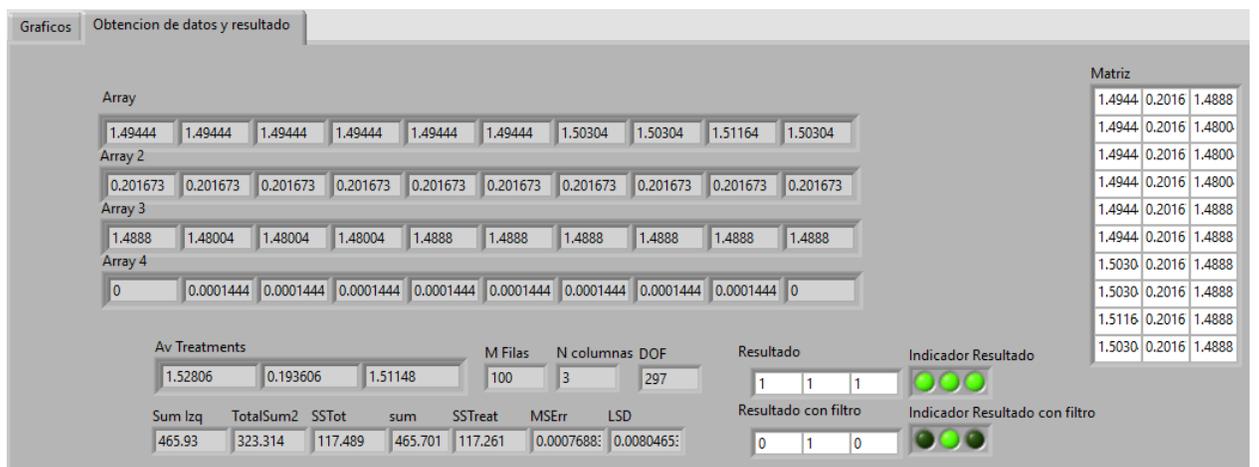


Figura 5.4: Cortocircuito panel 2 10:55am. Fuente: Elaboración propia

Esta falla, como se mencionó anteriormente fue facilitada por la instalación que existía previa al experimento, por lo que se utilizaron los switches que correspondían a cada

panel, en este caso se sube el contacto del disyuntor correspondiente al panel número 2. Se observa que el indicador con filtro efectivamente indica una falla en el panel 2, al cual se le provocó un cortocircuito por 5 segundos aproximadamente.

**Sombra parcial 50% panel número 1**

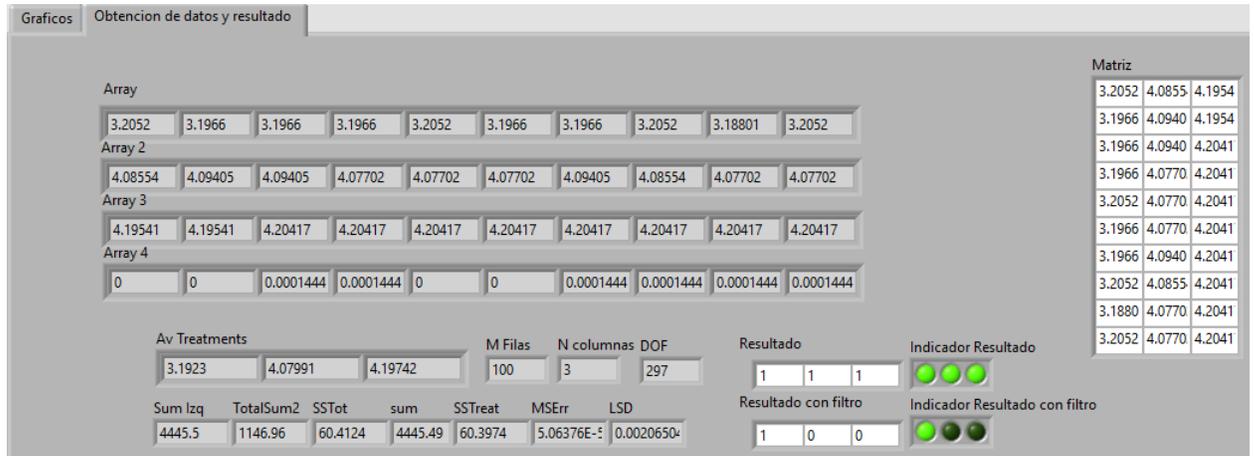


Figura 5.5: Media sombra panel 1 12:12pm. Fuente: Elaboración propia

La falla emulada fue la sombra parcial a un 50% en el panel 1, en este se utilizó el cuadro de cartón doblado por la mitad y sostenido en los extremos para cubrir una porción del panel. De nuevo se observa que al inicio se tiene una falla en los tres paneles, pero con el filtro el indicador se llega a corroborar que hay una falla en el panel 1.

## 5.2. Validación de resultados

### 5.2.1. Análisis del Resultado

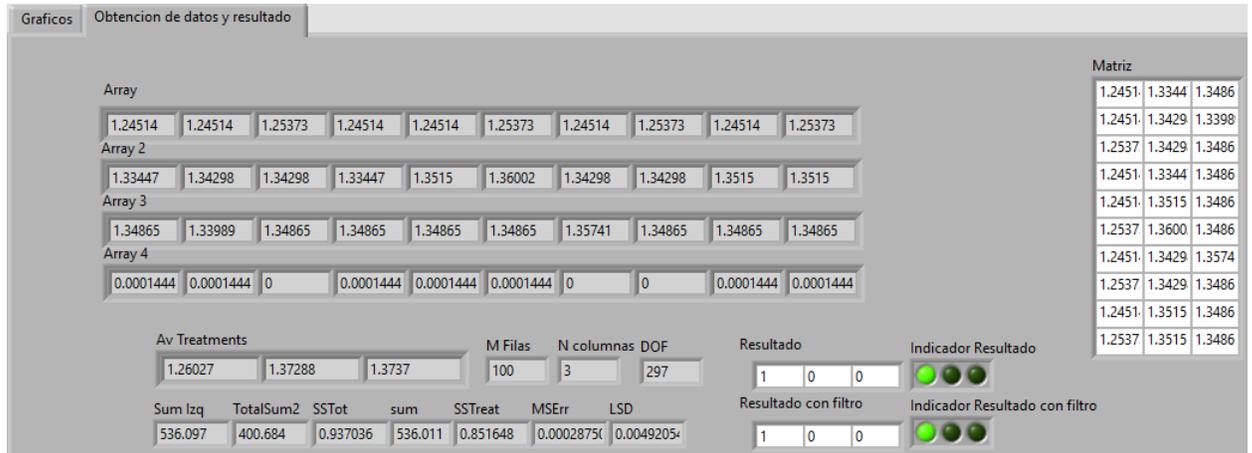


Figura 5.6: Observación de resultados LSD 10:58am. Fuente: Elaboración propia

En la figura 5.6 lo que se quiere resaltar es la comparación entre el resultado con y sin filtro. Los resultados numéricos observados al lado izquierdo corresponden al indicador sin filtro y para dicho valor LSD corresponde una falla entre los 3 paneles.

Se observan varios detalles una vez que se pone en funcionamiento el programa, entre ellos se pueden percibir que pequeñas variaciones pasan a la amplificación y seguidamente por las curvas de ajuste a pesar de ser pequeñas, estas llegan a afectar en el resultado en el algoritmo (además de la medición indirecta), ya que los 3 canales tienen diferencias.

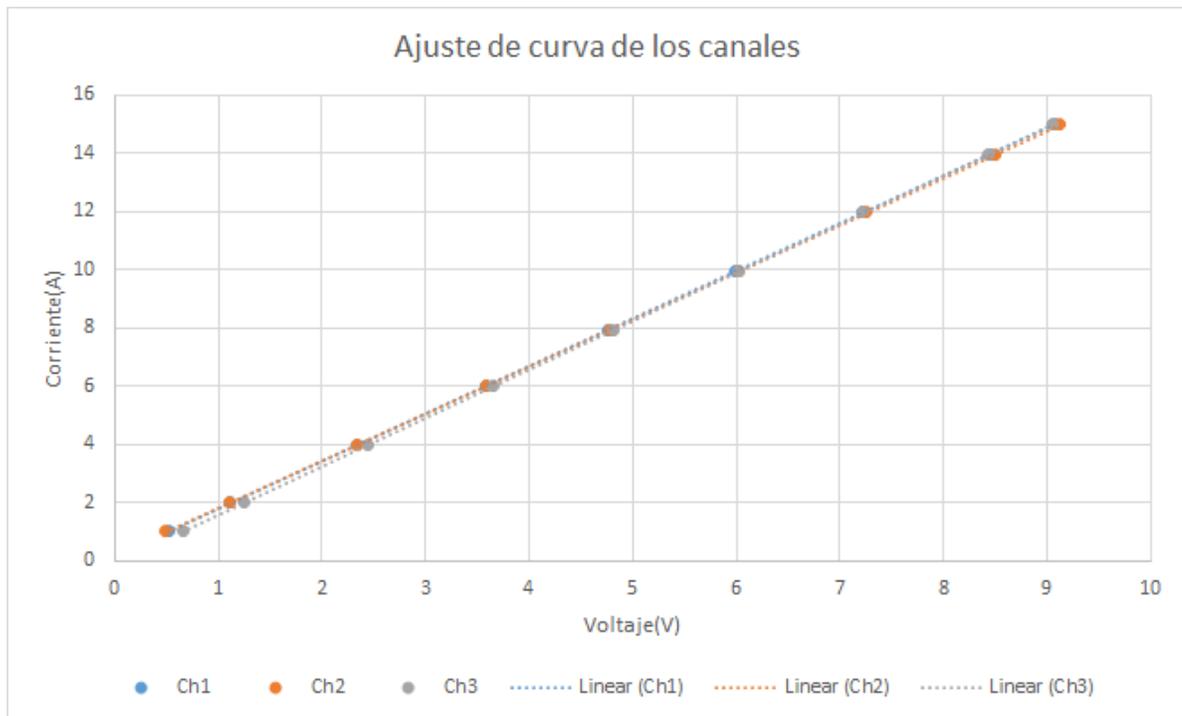


Figura 5.7: Ajuste de curva Fuente: Elaboración propia

Cada vez que cambia la radiación, o dicha variable no es estable, las corrientes cambian y, por ende, el algoritmo empieza a detectar fallas cuando esta en transición. Cuando la radiación es estable, el valor LSD del algoritmo tiende a ser muy bajo, y las corrientes siempre tienen cierta inestabilidad característica del sistema de paneles, por ende va a detectar fallos. A pesar de esto, se puede ver que los resultados obtenidos son congruentes con los cálculos observados desde la segunda página y, que el comportamiento de los valores obtenidos es el esperado bajo las condiciones que se realizan, lo cual es lo esperado ya que ha sido probado varias veces previo a la incorporación de los paneles solares.

En esta sección se pretendía mostrar los datos obtenidos por el programa, pero encontramos un error en el valor de tiempo a la hora del guardado. El valor de tiempo no es un dato de suma importancia ya que este Excel lo que pretende es guardar los datos para poder comprobar el funcionamiento del algoritmo, y si se conoce la cantidad de muestras, puede ser usado fácilmente sin depender del tiempo, pero para efectos de comportamiento del sistema si es importante conocer la hora en que se realizó, así que adicionalmente se le agregó un bloque para guardado en la sección de los promedios (de corriente) obtenidos.

En la siguiente tabla, se puede observar una parte de los resultados obtenidos sin filtro y con filtro, respectivamente. A modo de mostrar que en un lapso de 17 segundos el algoritmo estuvo detectando fallas en todos los paneles, seguidamente puede observarse otra parte del comportamiento en el resto de la tabla, en total unos 1687 resultados fueron obtenidos desde las 10:59:50 hasta las 11:16:29 de la mañana.

Tabla 5.1: Resumen resultados con y sin filtro

Time	Ch1sf	Ch2sf	Ch3sf	Ch1	Ch2	Ch3
10:59:50	1	1	1	1	1	1
10:59:51	1	1	1	1	1	1
10:59:52	1	1	1	1	1	1
10:59:53	1	1	1	1	1	1
10:59:54	1	1	1	1	1	1
10:59:55	1	1	1	1	1	1
10:59:56	1	1	1	1	1	1
10:59:57	1	1	1	1	1	1
10:59:58	1	1	1	1	1	1
10:59:59	1	1	1	1	1	1
11:00:00	1	1	1	1	1	1
11:00:01	1	1	1	1	1	1
11:00:02	1	1	1	1	1	1
11:00:03	1	1	1	1	1	1
11:00:04	1	1	1	1	1	1
11:00:05	1	1	1	1	1	1
11:00:06	1	1	1	1	1	1
11:00:07	1	1	1	1	1	1
.	.	.	.	.	.	.
.	.	.	.	.	.	.
.	.	.	.	.	.	.
11:01:02	1	1	1	1	1	1
11:01:03	1	1	1	1	1	1
11:01:04	1	1	1	1	1	1
11:01:05	1	1	1	1	1	1
11:01:06	1	1	1	1	1	1
11:01:07	1	1	1	1	1	1
11:01:08	1	1	1	1	1	1
11:01:09	1	1	1	1	1	1
11:01:10	0	0	1	0	0	1
11:01:11	1	1	1	0	0	1
11:01:12	1	1	1	1	1	1

\*sf:Sin filtro

### 5.3. Validación del sistema

Dentro de las posibilidades que se consideraban para este nuevo circuito eran las diferencias que se tenían entre los experimentos realizados previamente, ya que a pesar de ser

probado en el laboratorio realizando circuitos con una fuente de precisión, y ser simulado, siempre estuvo presente la posibilidad de que puede fallar el circuito amplificador, algún componente o alguna sección del programa que fuera realizada incorrectamente, o como sucedió previo a estas pruebas, que el inversor tuvo un fallo y se dañó, afortunadamente este no fue el caso y el circuito realizado funcionó como se esperaba.

Las principales diferencias de estas pruebas finales, es que los experimentos realizados previamente eran circuitos realizados en laboratorios y eran sumamente estables, mientras que los valores obtenidos por los paneles, tienen cierto grado de oscilación en la lectura de corriente.

Se obtuvieron resultados no estadísticos en los que inicialmente se deben conocer ciertos términos de la llamada matriz de confusión, que permite interpretar la eficiencia o validez que tiene un algoritmo, la matriz de confusión está compuesta por cuatro términos verdadero positivo (VP), falso negativo (FN), falso positivo (FP) y verdadero negativo (VN). Los últimos dos mencionados representan lecturas erróneas. A partir de los cuatro anteriores términos se pueden cuantificar los resultados de la matriz de confusión por medio de la exactitud, precisión, sensibilidad y especificidad. [30] Se debe entender que estos términos son utilizados en su mayoría para machine learning e incluso muy conocido en el área de medicina, por lo que algunos términos pueden ser familiares y otros no tanto.



Figura 5.8: Matriz de confusión binaria. Fuente: [31]

En consecuencia a la observación realizada durante su funcionamiento, se puede deducir cualitativamente que:

- a.) Se obtuvo un número sumamente alto de falsos positivos (FP).
- b.) De los resultados cuando se inducen fallas obtenemos una cantidad ideal de verdaderos positivos (VP) y verdaderos negativos (VN).
- c.) Un número nulo de falsos negativos (FN).

# Capítulo 6

## Conclusiones y Recomendaciones

### 6.1. Conclusiones

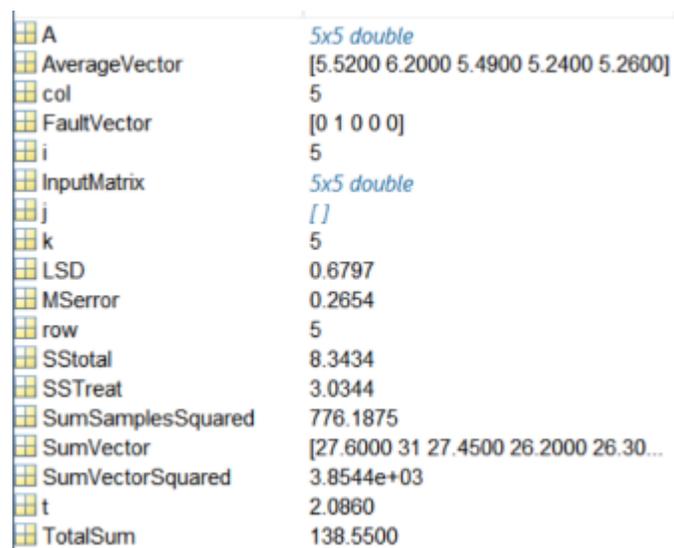
1. Se implementó el algoritmo en el software LabVIEW el cual es un lenguaje de programación por bloques, esto asociado al primer objetivo específico, y utilizando un DAQ USB 6000 fue posible la obtención de datos, controlar variables sobre la cantidad de muestras, su frecuencia de muestreo, además de incorporar un filtro se incluyeron varios bloques de guardado ya que son de sumo interés.
2. Se implementaron dos mecanismos de fallos, sombra/sombra parcial y cortocircuito en el diodo, este considerando sus efectos y comportamientos, el primero utilizando un elemento físico, y el segundo un elemento electromecánico. Además se realizó un circuito amplificador, ya que el DAQ USB 6000 no cuenta con la resolución para la lectura de valores en un rango tan bajo, y como acondicionamiento de la señal esto incluye la curva de ajuste y la calibración de los canales para dicha lectura. Durante este proceso se validaron tanto los avances del desarrollo del programa como las pruebas simuladas, incluyendo el desarrollo únicamente del algoritmo, pruebas de guardado, pruebas de resultados del algoritmo, pruebas con el circuito amplificador, pruebas con un circuito elaborado en el laboratorio todo con el fin de corroborar el funcionamiento del algoritmo.
3. Se realizaron pruebas en un sistema de paneles a tiempo real con el fin de corroborar el funcionamiento y obtener resultados del algoritmo, en dichas pruebas se observan diferencias entre los fallos. Durante la validación y las pruebas de los fallos se obtuvieron resultados no estadísticos para validar el funcionamiento del sistema.

## 6.2. Recomendaciones

1. Se puede utilizar un menor número de muestras y menor significancia( $\alpha$ ) para utilizar un valor t student mayor, ya que esto provocaría que el valor LSD sea mayor, y, por ende, sea más difícil que detecte falsos positivos.
2. Se recomienda realizar un circuito amplificador utilizando amplificadores de instrumentación, ya que reduce la cantidad de factores a la hora de realizar la calibración y por ende que las lecturas entre los canales sean igual de constantes.
3. Incorporar un canal para el valor de irradiancia, ya que aporta mucho valor a las lecturas de corriente.
4. Se puede obtener la curva de corriente graficando los promedios obtenidos con el fin de observar el comportamiento de esta variable en un lapso del día.
5. Organizandó los resultados del algoritmo es posible obtener valores cuantitativos y resultados estadísticos del comportamiento del algoritmo y utilizarlos para obtener valores predictivos.

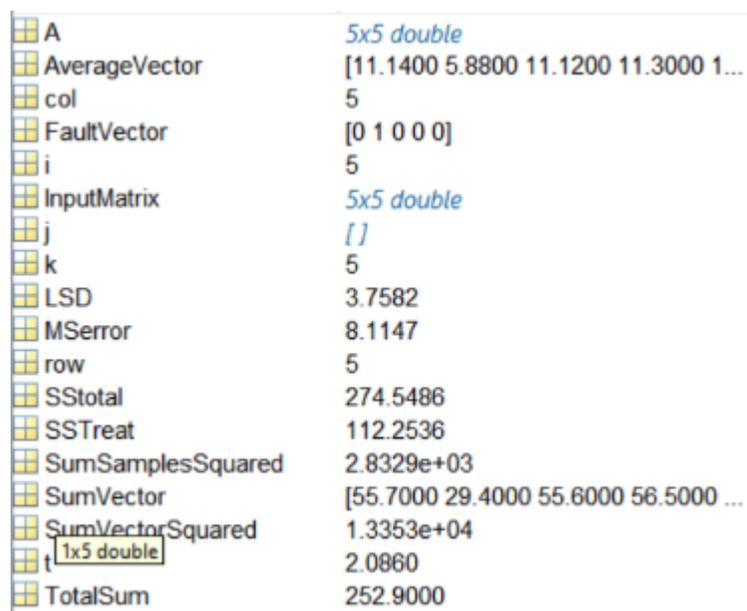
# Anexo A

## Realización del algoritmo



A	5x5 double
AverageVector	[5.5200 6.2000 5.4900 5.2400 5.2600]
col	5
FaultVector	[0 1 0 0 0]
i	5
InputMatrix	5x5 double
j	[]
k	5
LSD	0.6797
MSerror	0.2654
row	5
SStotal	8.3434
SSTreat	3.0344
SumSamplesSquared	776.1875
SumVector	[27.6000 31 27.4500 26.2000 26.30...]
SumVectorSquared	3.8544e+03
t	2.0860
TotalSum	138.5500

Figura A.1: Resultado de evaluación gráfica del algoritmo. Fuente: Elaboración Propia



A	5x5 double
AverageVector	[11.1400 5.8800 11.1200 11.3000 1...
col	5
FaultVector	[0 1 0 0 0]
i	5
InputMatrix	5x5 double
j	[]
k	5
LSD	3.7582
MSerror	8.1147
row	5
SStotal	274.5486
SSTreat	112.2536
SumSamplesSquared	2.8329e+03
SumVector	[55.7000 29.4000 55.6000 56.5000 ...
SumVectorSquared	1.3353e+04
t	1x5 double 2.0860
TotalSum	252.9000

Figura A.2: Resultado de evaluación gráfica del algoritmo. Fuente: Elaboración Propia

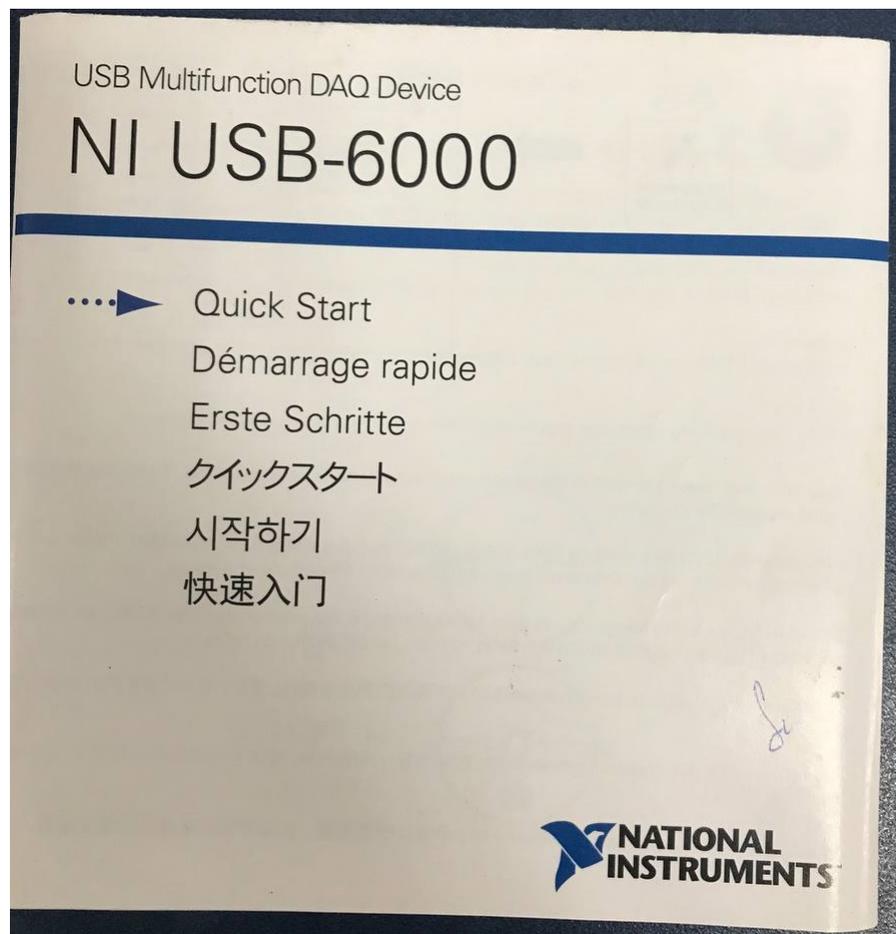


Figura A.3: Manual USB-6000. Fuente: Elaboración Propia



Figura A.4: Configuración en el Generador de funciones. Fuente: Elaboración Propia

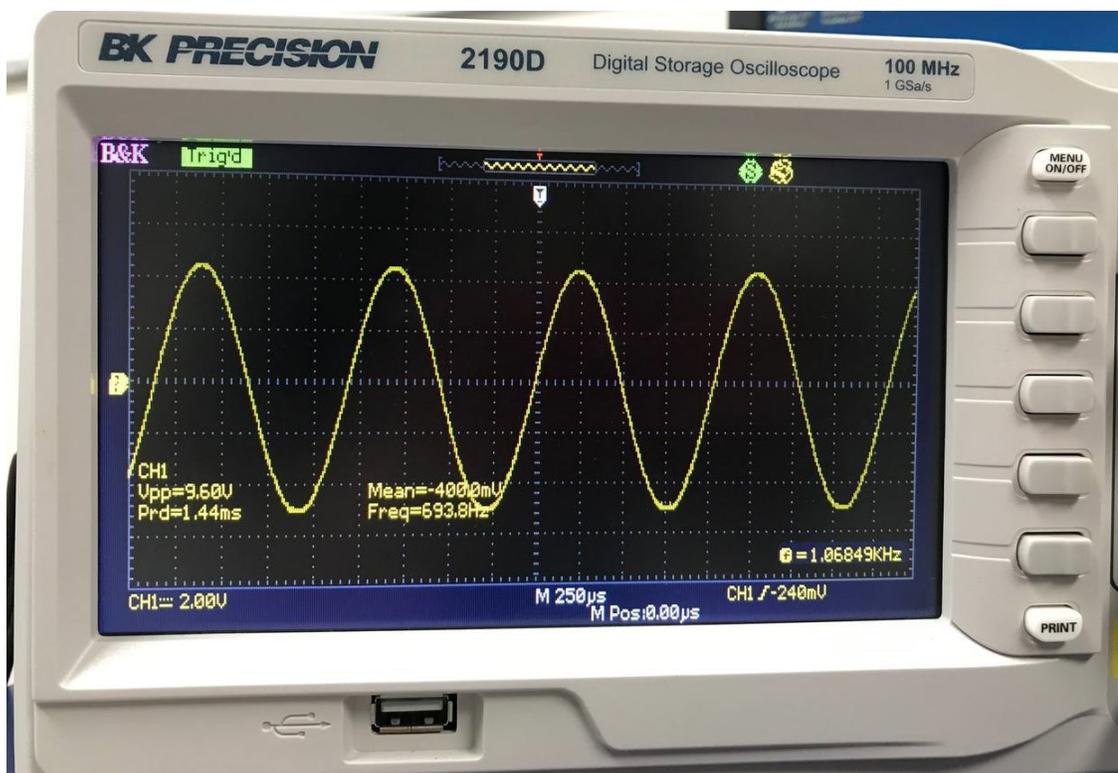


Figura A.5: Lectura de onda en el osciloscopio. Fuente: Elaboración Propia

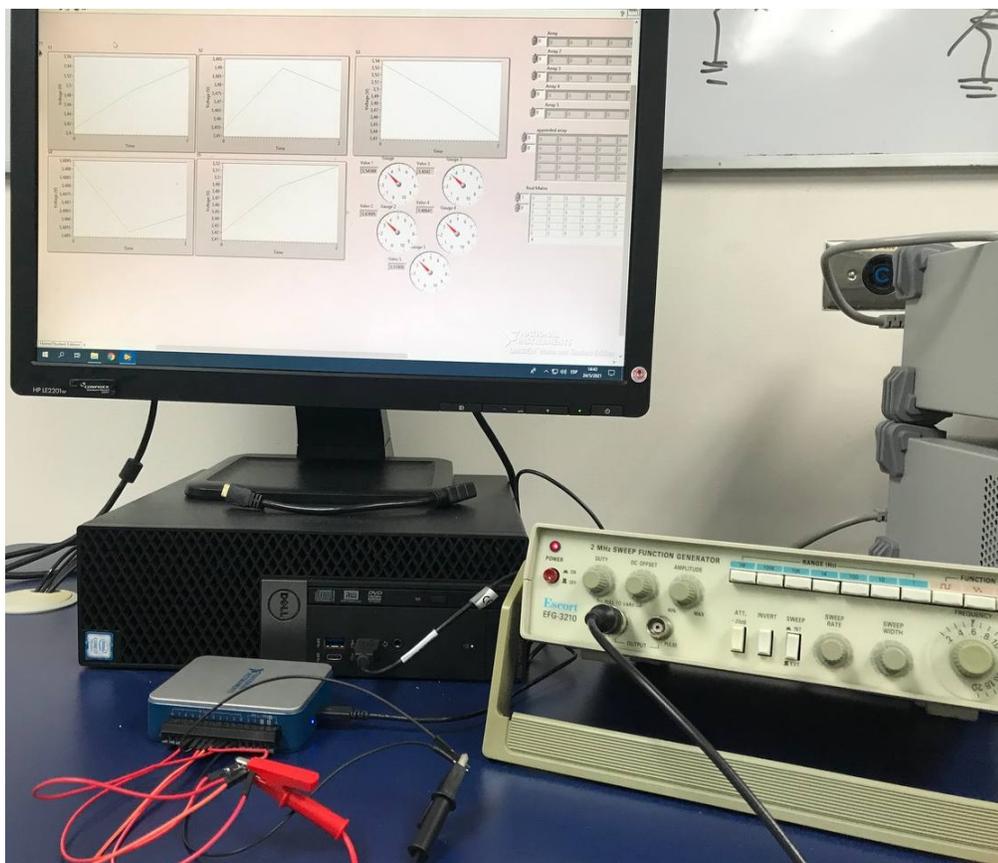


Figura A.6: Segunda validación. Fuente: Elaboración Propia

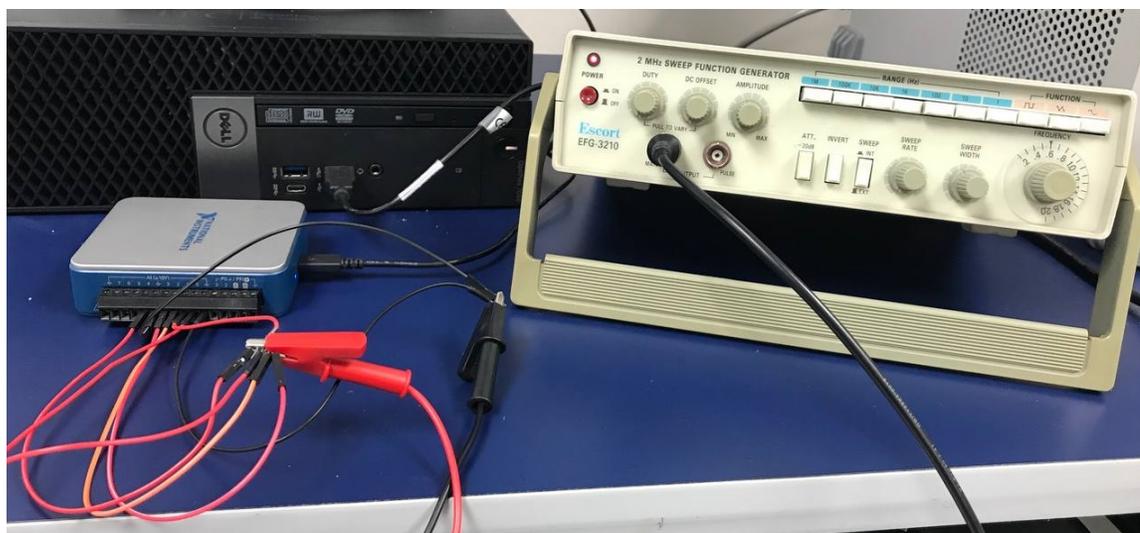


Figura A.7: Segunda validación continuación. Fuente: Elaboración Propia

## Anexo B

### Implementación de los mecanismos de fallo



Figura B.1: Empaque de resistencia. Fuente: Elaboración Propia

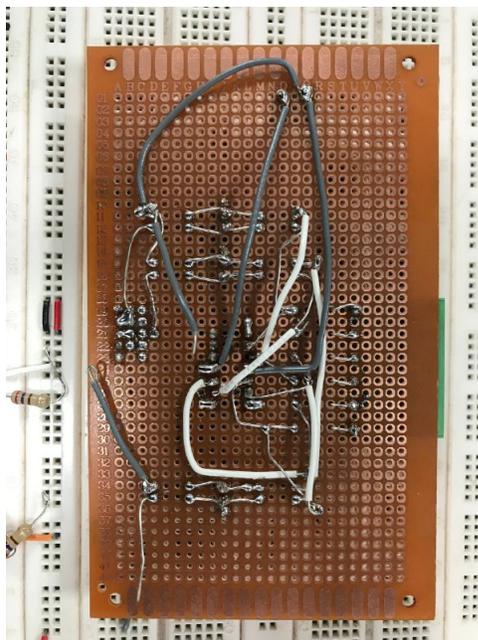


Figura B.2: Circuito amplificador en construcción  
Fuente: Elaboración Propia

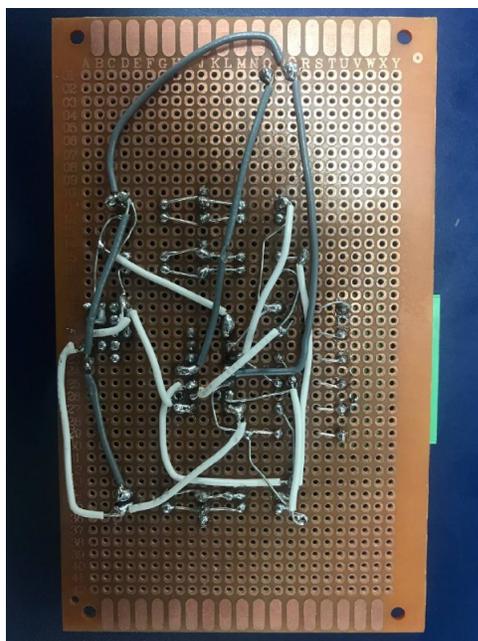


Figura B.3: Circuito amplificador terminado  
Fuente: Elaboración Propia

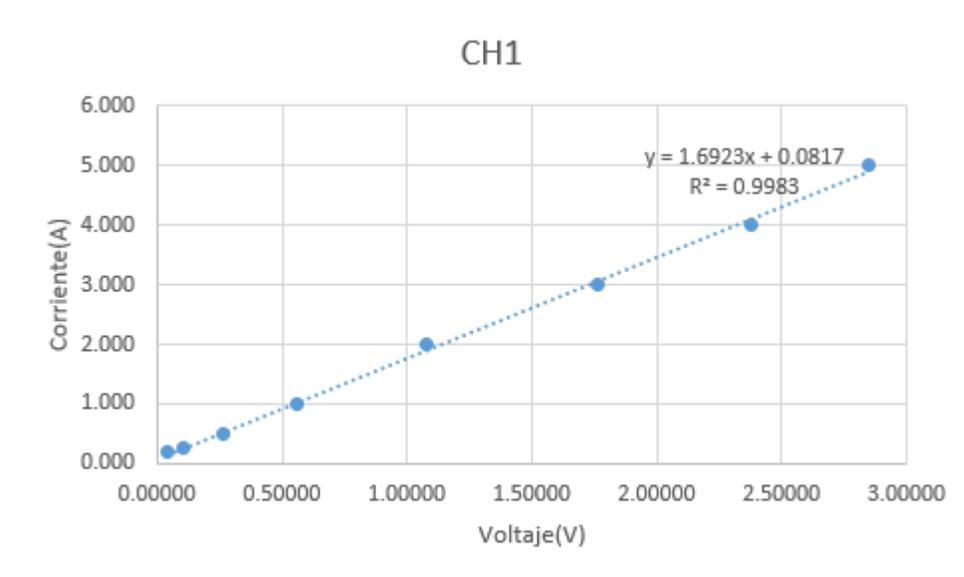


Figura B.4: Curva ajuste canal 1  
Fuente: Elaboración Propia

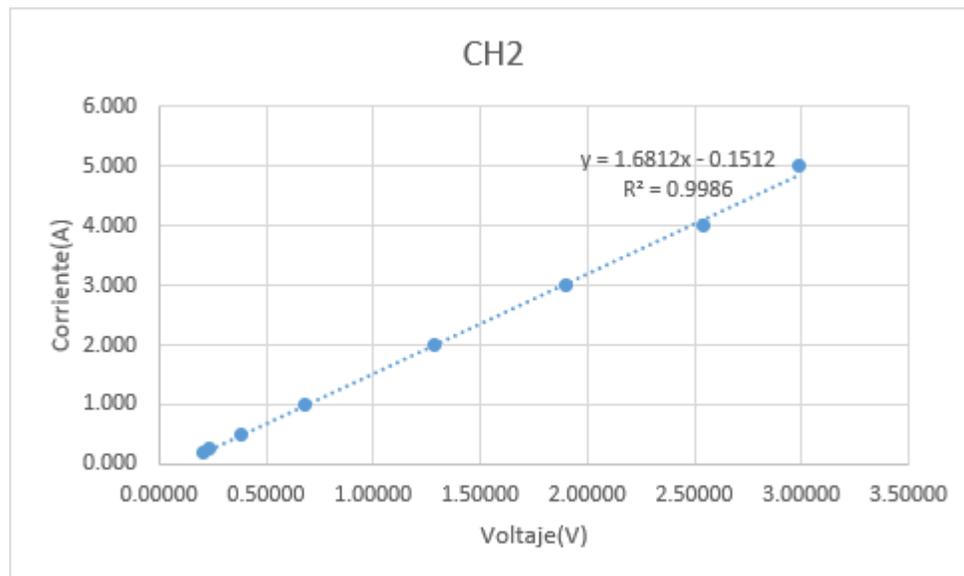


Figura B.5: Curva ajuste canal 2  
Fuente: Elaboración Propia

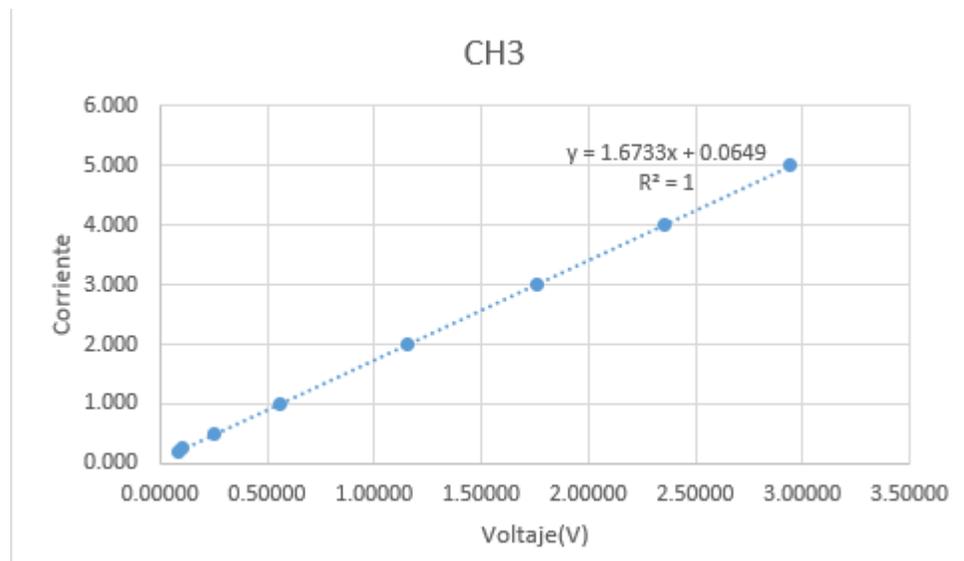


Figura B.6: Curva ajuste canal 3  
Fuente: Elaboración Propia

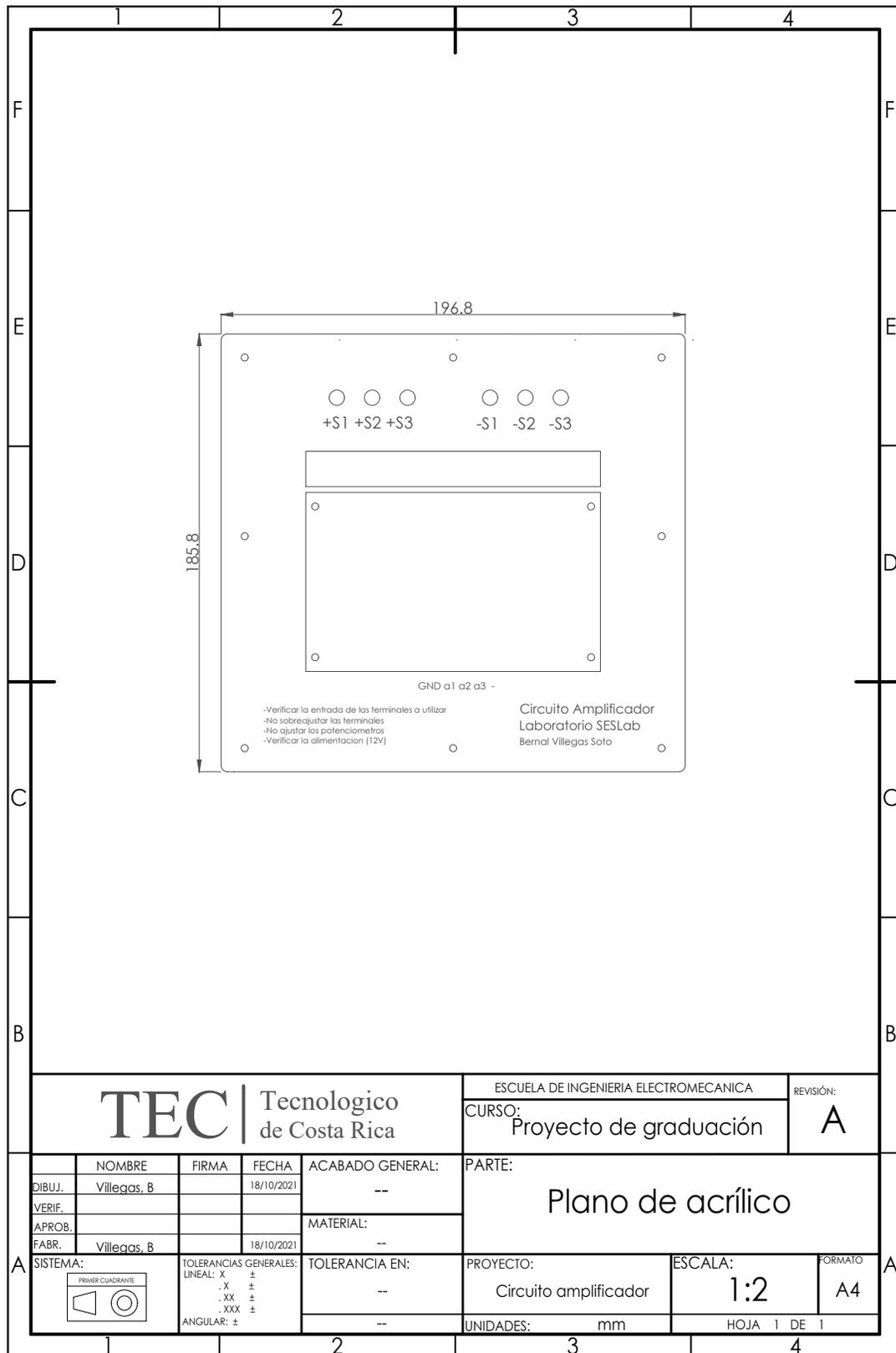


Figura B.7: Plano de base acrílico  
Fuente: Elaboración Propia

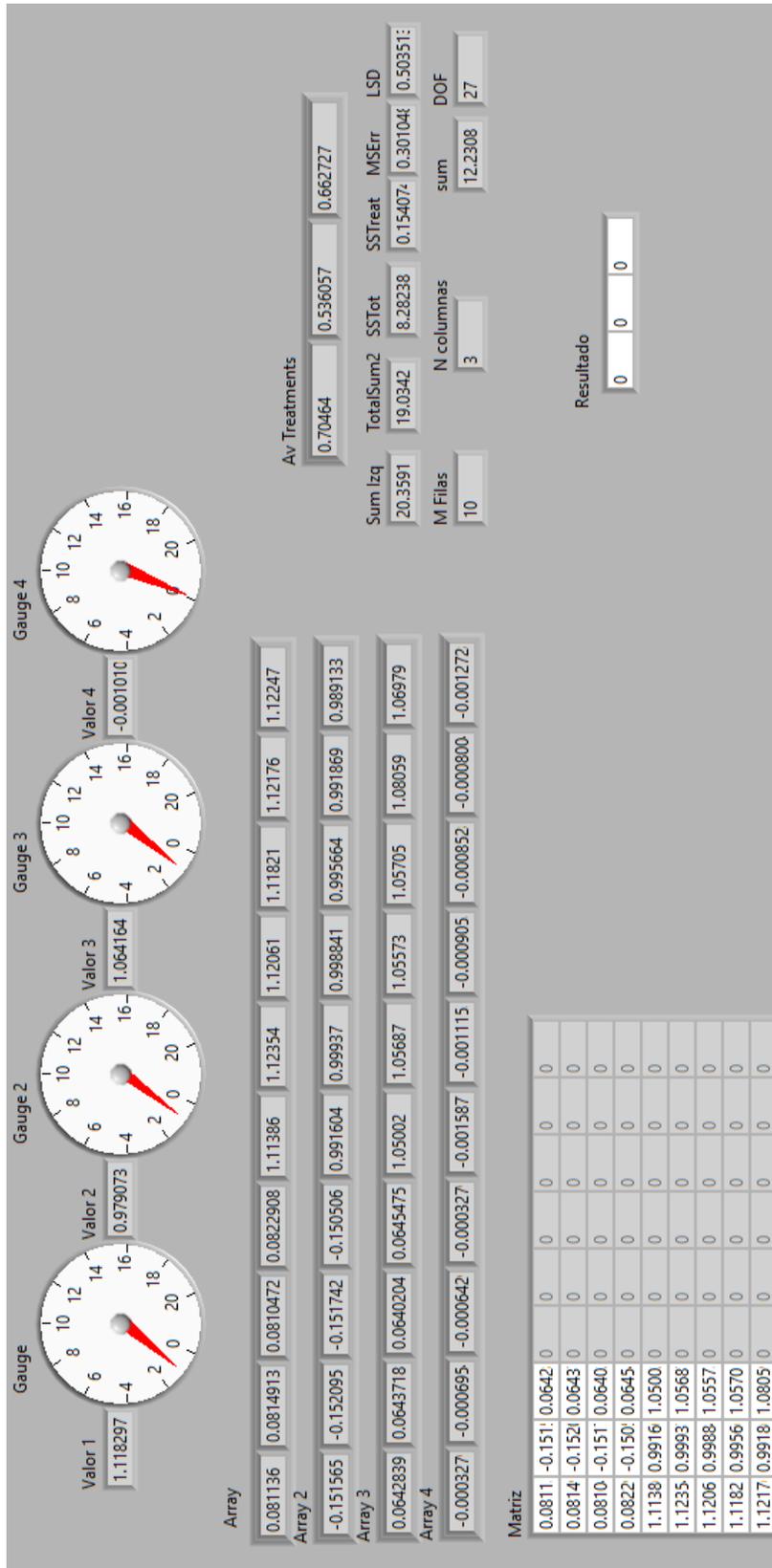


Figura B.8: Prueba en funcionamiento  
Fuente: Elaboración Propia

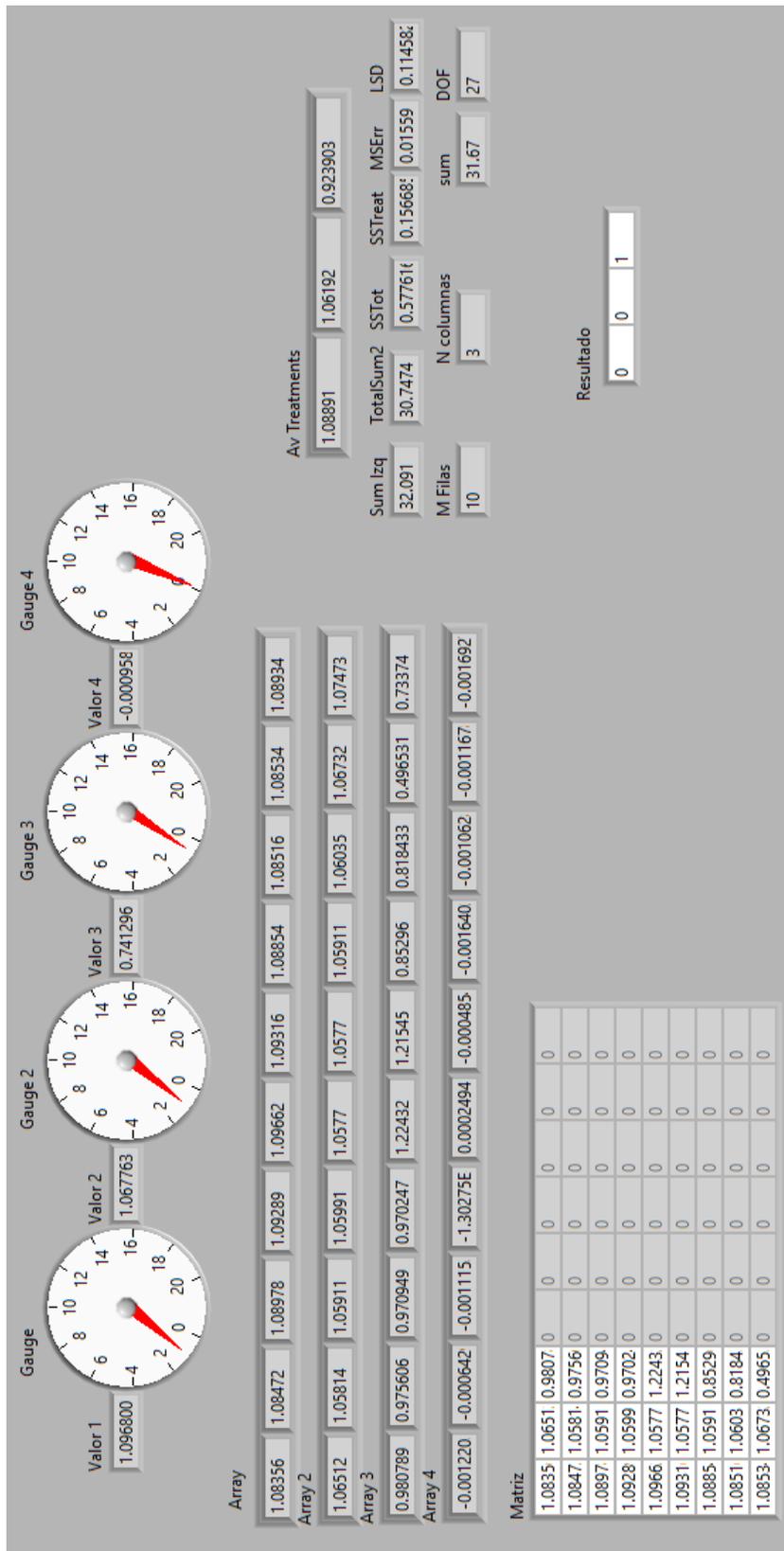


Figura B.9: Prueba en funcionamiento con falla  
Fuente: Elaboración Propia

# Anexo C

## Validación del correcto funcionamiento

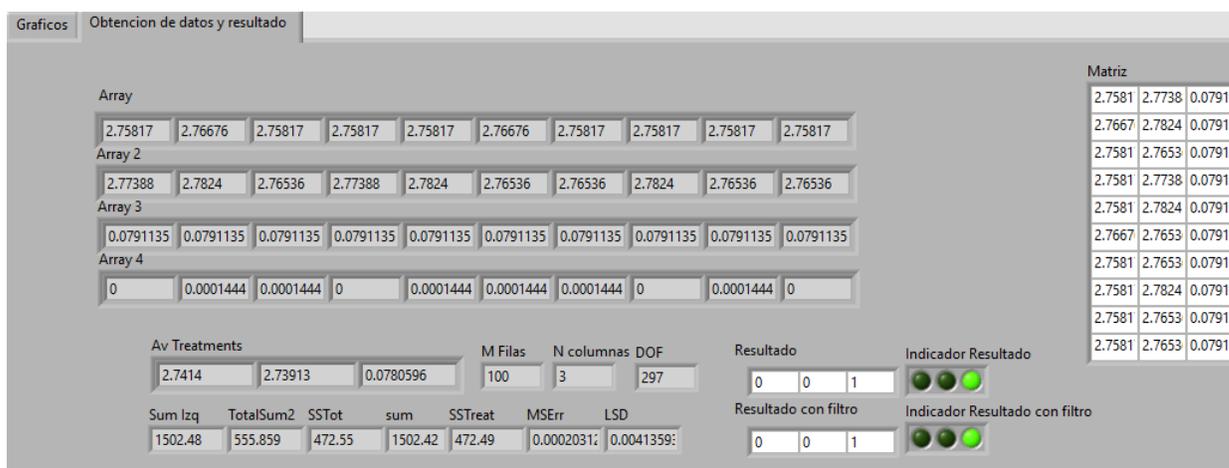


Figura C.1: Sombra completa panel 3 10:46am. Fuente: Elaboración propia

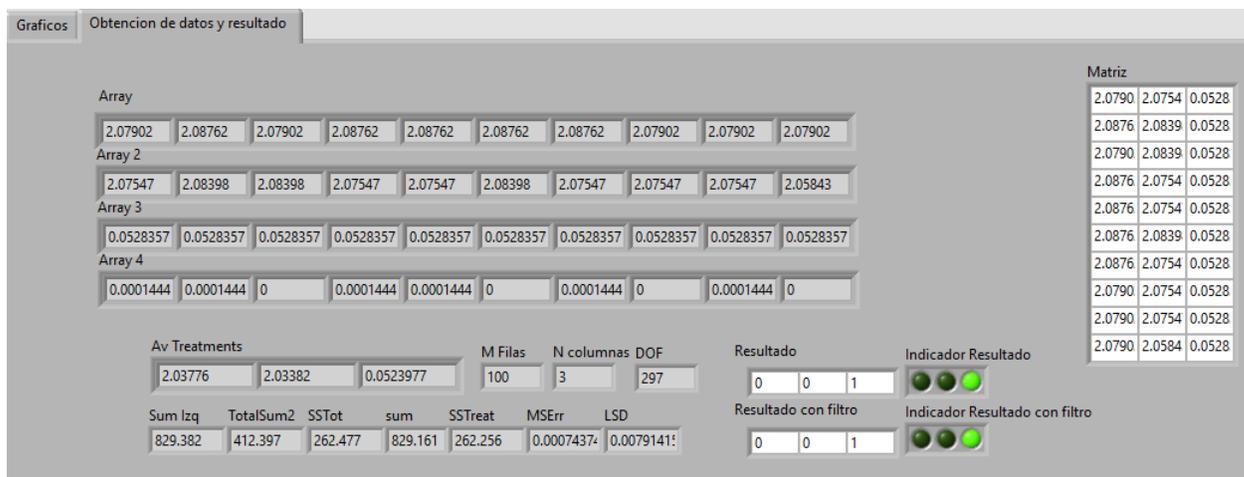


Figura C.2: Media sombra panel 3 10:55am. Fuente: Elaboración propia

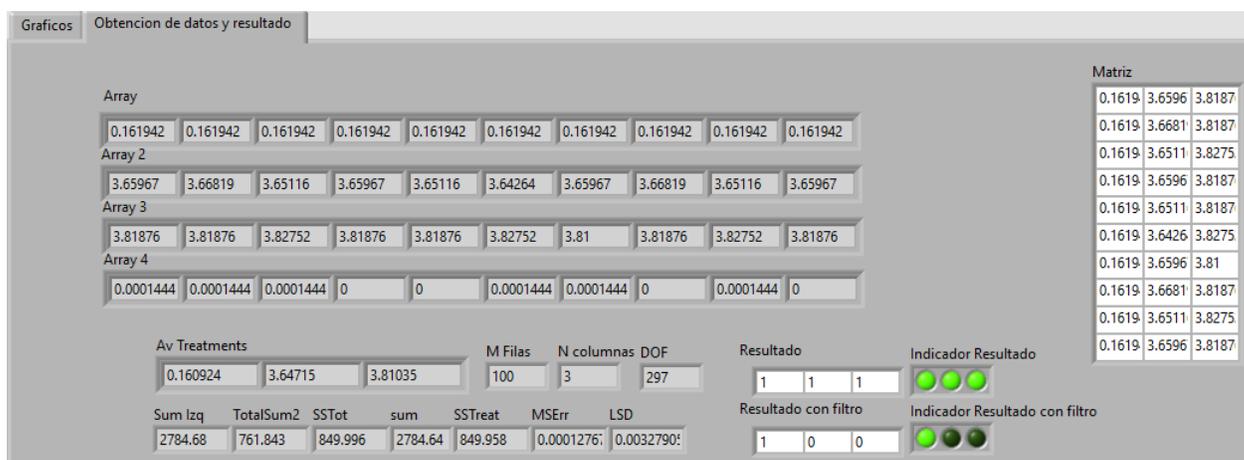


Figura C.3: Cortocircuito panel 1 10:56am. Fuente: Elaboración propia

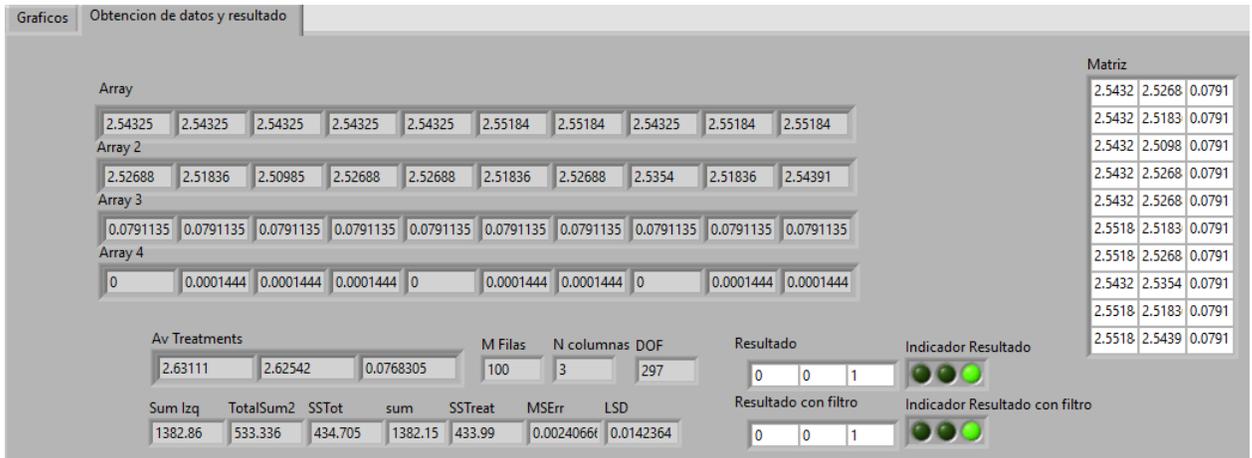


Figura C.4: Cortocircuito panel 3 10:57am. Fuente: Elaboración propia

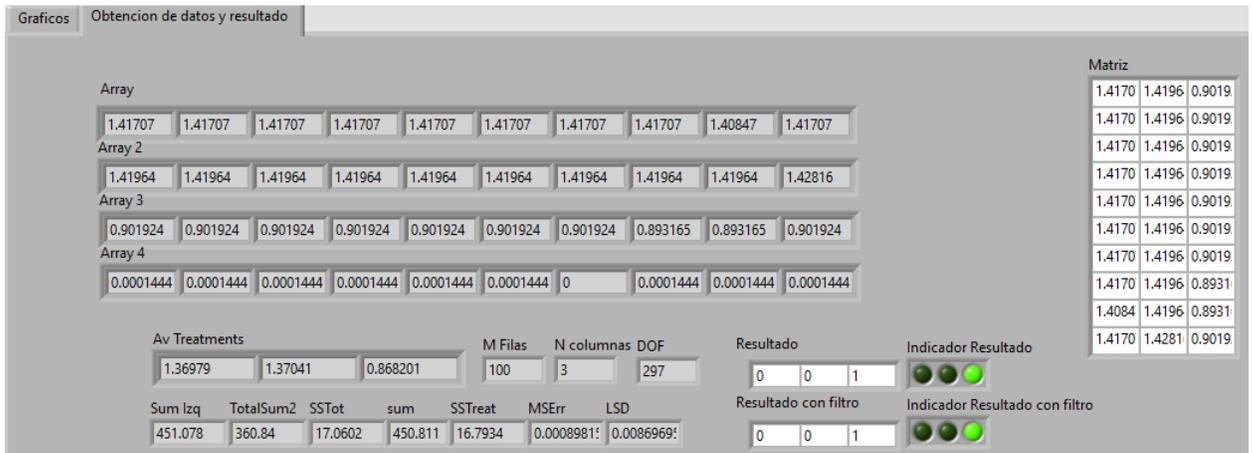


Figura C.5: Media sombra panel 3 11:59am. Fuente: Elaboración propia

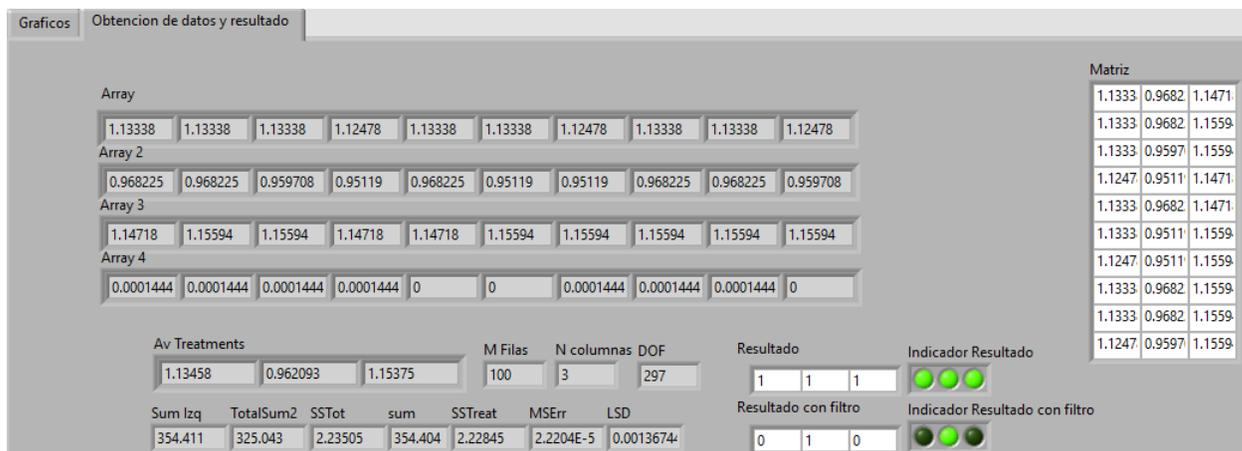


Figura C.6: Media sombra panel 2 12:04pm. Fuente: Elaboración propia

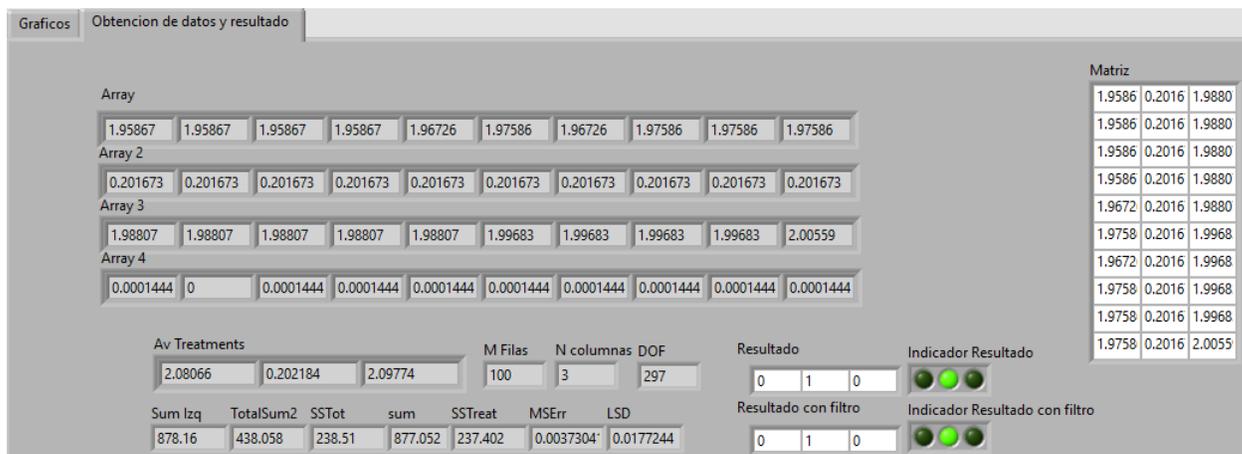


Figura C.7: Media sombra panel 2 12:05pm. Fuente: Elaboración propia

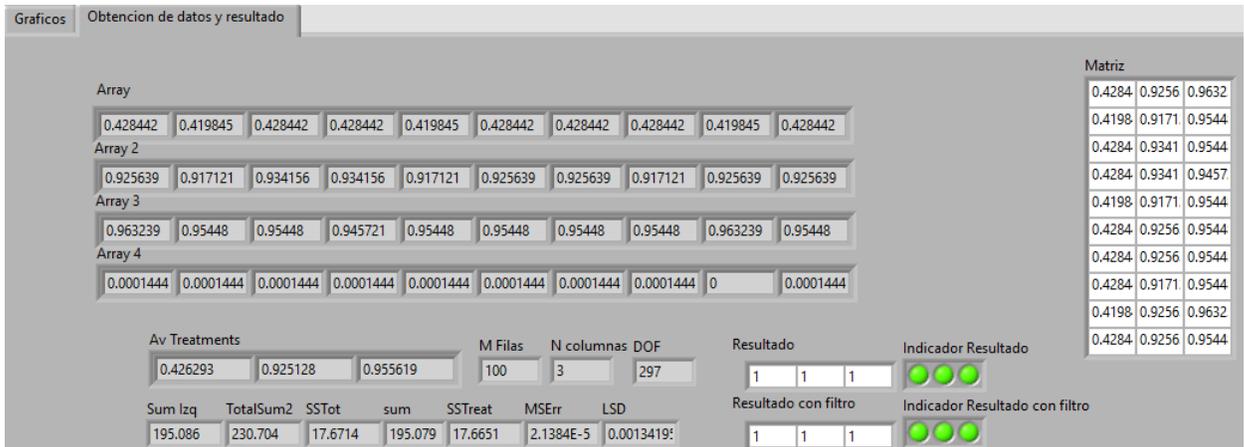


Figura C.8: Media sombra panel 1 12:08pm. Fuente: Elaboración propia

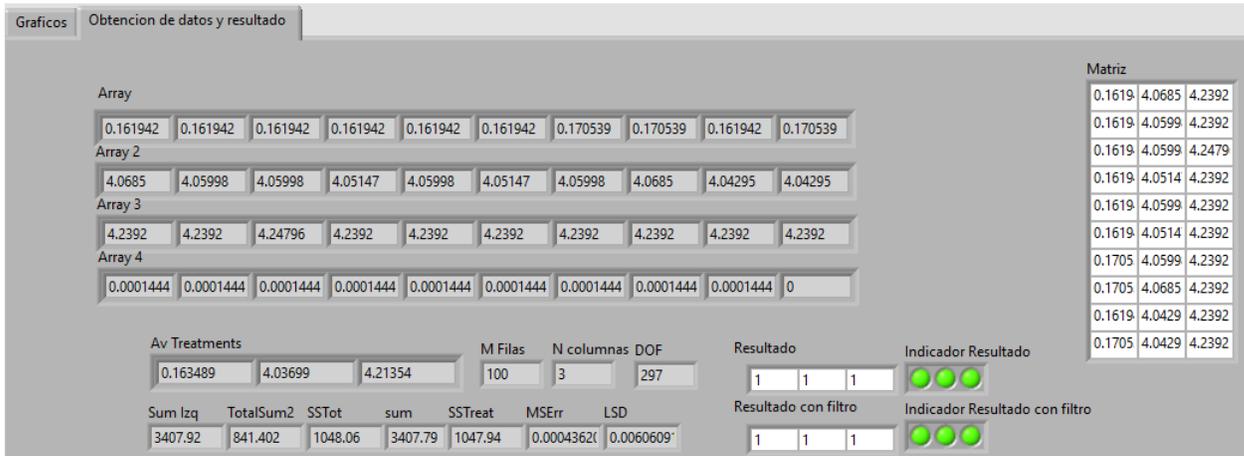


Figura C.9: Media sombra panel 1 12:11pm. Fuente: Elaboración propia



# Apéndice A

## Consulta de Distribución T student

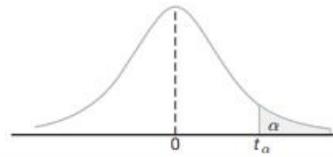


Tabla A.4 Valores críticos de la distribución  $t$

$\nu$	$\alpha$						
	0.40	0.30	0.20	0.15	0.10	0.05	0.025
1	0.325	0.727	1.376	1.963	3.078	6.314	12.706
2	0.289	0.617	1.061	1.386	1.886	2.920	4.303
3	0.277	0.584	0.978	1.250	1.638	2.353	3.182
4	0.271	0.569	0.941	1.190	1.533	2.132	2.776
5	0.267	0.559	0.920	1.156	1.476	2.015	2.571
6	0.265	0.553	0.906	1.134	1.440	1.943	2.447
7	0.263	0.549	0.896	1.119	1.415	1.895	2.365
8	0.262	0.546	0.889	1.108	1.397	1.860	2.306
9	0.261	0.543	0.883	1.100	1.383	1.833	2.262
10	0.260	0.542	0.879	1.093	1.372	1.812	2.228
11	0.260	0.540	0.876	1.088	1.363	1.796	2.201
12	0.259	0.539	0.873	1.083	1.356	1.782	2.179
13	0.259	0.538	0.870	1.079	1.350	1.771	2.160
14	0.258	0.537	0.868	1.076	1.345	1.761	2.145
15	0.258	0.536	0.866	1.074	1.341	1.753	2.131
16	0.258	0.535	0.865	1.071	1.337	1.746	2.120
17	0.257	0.534	0.863	1.069	1.333	1.740	2.110
18	0.257	0.534	0.862	1.067	1.330	1.734	2.101
19	0.257	0.533	0.861	1.066	1.328	1.729	2.093
20	0.257	0.533	0.860	1.064	1.325	1.725	2.086
21	0.257	0.532	0.859	1.063	1.323	1.721	2.080
22	0.256	0.532	0.858	1.061	1.321	1.717	2.074
23	0.256	0.532	0.858	1.060	1.319	1.714	2.069
24	0.256	0.531	0.857	1.059	1.318	1.711	2.064
25	0.256	0.531	0.856	1.058	1.316	1.708	2.060
26	0.256	0.531	0.856	1.058	1.315	1.706	2.056
27	0.256	0.531	0.855	1.057	1.314	1.703	2.052
28	0.256	0.530	0.855	1.056	1.313	1.701	2.048
29	0.256	0.530	0.854	1.055	1.311	1.699	2.045
30	0.256	0.530	0.854	1.055	1.310	1.697	2.042
40	0.255	0.529	0.851	1.050	1.303	1.684	2.021
60	0.254	0.527	0.848	1.045	1.296	1.671	2.000
120	0.254	0.526	0.845	1.041	1.289	1.658	1.980
$\infty$	0.253	0.524	0.842	1.036	1.282	1.645	1.960

Figura A.1: Distribución t Student

Fuente: [22]



# Apéndice B

## Planos del SESLab

Cadena	Modelo panel	Potencia STC	En serie	Inversor	Entrada
TB.1	Jinko 345	6900	20	Inversor A2 (Sungrow)	M1.1
TB.2	Jinko 345	6900	20	Inversor A2 (Sungrow)	M1.2
TB.3	Jinko 345	6900	20	Inversor A2 (Sungrow)	M1.3
T1.1	Trina 330	6600	20	Inversor A2 (Sungrow)	M2.1
T1.2	Trina 330	6600	20	Inversor A2 (Sungrow)	M2.2
T1.3	Trina 330	6600	20	Inversor A2 (Sungrow)	M2.3
T1.4	Trina 330	6600	20	Inversor A2 (Sungrow)	M3.1
T1.5	Trina 330	6600	20	Inversor A2 (Sungrow)	M3.2
T1.6	Trina 330	6600	20	Inversor A2 (Sungrow)	M4.1
T1.7	Jinko 325	6500	20	Inversor A3 (Sungrow)	M1.1
T2.1	Trina 330	6600	20	Inversor A5 (Growatt 40k)	M1.1
T2.2	Trina 330	6600	20	Inversor A5 (Growatt 40k)	M1.2
T2.3	Trina 330	6600	20	Inversor A5 (Growatt 40k)	M1.3
T2.4	Jinko 345	6900	20	Inversor A5 (Growatt 40k)	M2.1
T2.5	Jinko 345	6900	20	Inversor A5 (Growatt 40k)	M2.2
T2.6	Jinko 345	6900	20	Inversor A5 (Growatt 40k)	M2.3
T2.7	Trina 330	6600	20	Inversor A2 (Sungrow)	M4.2
T3.1	Trina 330	6600	20	Inversor A3 (Sungrow)	M2.1
T3.2	Trina 330	6600	20	Inversor A3 (Sungrow)	M2.2
T3.3	Trina 330	6600	20	Inversor A3 (Sungrow)	M2.3
T3.4	Trina 330	6600	20	Inversor A3 (Sungrow)	M3.1
T3.5	Trina 330	6600	20	Inversor A3 (Sungrow)	M3.2
T3.6	Trina 330	6600	20	Inversor A3 (Sungrow)	M3.3
T3.7	Jinko 325	6500	20	Inversor A3 (Sungrow)	M1.2
T3.8	Jinko 325	6500	20	Inversor A3 (Sungrow)	M1.3
Cadena	Modelo panel	Potencia STC	Paneles en serie	Inversor	Entrada
E5.1	Jinko345	6900	20	Inversor A1 (Sungrow)	PV1.1
E5.2	Jinko345	6900	20	Inversor A1 (Sungrow)	PV1.2
E5.3	Jinko345	6900	20	Inversor A1 (Sungrow)	PV2.1
E5.4	Jinko345	6900	20	Inversor A1 (Sungrow)	PV2.2
E5.5	Jinko345	6900	20	Inversor A1 (Sungrow)	PV2.3
E5.6	Jinko345	6900	20	Inversor A1 (Sungrow)	PV3.1
E5.7	Jinko345	6900	20	Inversor A1 (Sungrow)	PV3.2
E5.8	Jinko345	6900	20	Inversor A1 (Sungrow)	PV4.1
E5.9	Jinko345	6900	20	Inversor A1 (Sungrow)	PV4.2
E5.10	Jinko345	6900	20	Inversor A1 (Sungrow)	PV4.3
E5.11	Jinko325	6500	20	Inversor A3 (Sungrow)	M4.1
E5.12	Jinko325	6500	20	Inversor A3 (Sungrow)	M4.2





# Bibliografía

- [1] Tecnológico de Costa Rica. *Que es el TEC* . Costa Rica, 2020 [Online]. Obtenido de: <https://www.tec.ac.cr/>
- [2] Google Maps. *Instituto Tecnológico de Costa Rica*. Costa Rica, 2020 [Online]. Obtenido de: <https://www.google.com/maps/place/Instituto+Tecnol%C3%B3gico+d+e+Costa+Rica/@9.8573489,-83.9119484,16.25z/data=!4m5!3m4!1s0x8fa0dff29640d73b:0xc11e19b85da8947f!8m2!3d9.857247!4d-83.912313?hl=es>.
- [3] Zhao, Y., Lehman, B., Ball, R., Mosesian, J., Jean Francois *Outlier Detection Rules for Fault Detection in Solar Photovoltaic Arrays* . Massachusetts, Department of Electrical and Computer Engineering, Northeastern University, 2013.
- [4] Firth, S., Lomas, K., Rees, S. Francois *A simple model of PV system performance and its use in fault detection.* . Solar Energy, 2010. pp.624-635.
- [5] Brooks, B. *The Bakersfield fire - A lesson in ground-fault protection* . SolarPro Mag. Febrero, 2011.
- [6] Murillo, L. D., Meza, C. *Photovoltaic Array Fault Detection Algorithm Based on Least Significant Difference Test* . Cartago. 2020.
- [7] R. Hernández, C. Fernández, P. Baptista. *Metodología de la Investigación* . México, D.F, Mc Graw-Hill, Quinta Edición, 2010.
- [8] Zhao, Y., de Palma, J., Mosesian, J., Lyons, R., Lehman, B. *Line-Line Fault Analysis and Protection Challenges in Solar Photovoltaic Arrays* . IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS, 2012.
- [9] IEA *Trends in photovoltaic applications. Photovoltaic Power Systems Programme*. International Energy Agency, 2020.
- [10] Solar, A. *Alusín Solar-Solar Structures* . 2020 [Online]. Obtenido de: <https://alusinsolar.com/principales-componentes-de-una-instalacion-fotovoltaica/>
- [11] Roy, P. I. *Detección de anomalías en paneles fotovoltaicos en base a imágenes multiespectrales*. Santiago, Chile. Universidad de Chile, 2020.

- [12] M. Köntges, S. K. Corinne, U. Jahn, K. A. Berger, K. Kato, T. Friesen, H. Liu and M. Van Iseghem, "Performance and Reliability of Photovoltaic Systems", International Energy Agency, IEA-PVPS T13-01, 2014.
- [13] Appiah, A., Zhang, X., Kwame Ayawli, B., Kyeremeh, F. *Review and performance evaluation of photovoltaic array fault detection and Diagnosis Techniques..* International Journal of Photoenergy, 2019.
- [14] Dodge, Y. *The Concise Encyclopedia of Statistics..* University of Neuchatel, Suiza, 2008.
- [15] UPOV *Least Significant Difference (LSD)(Revised)..* Technical Working party on automation and computer programs. Sibiu, Romania, 2007.
- [16] National Instruments *Que es LabVIEW .*2020 [Online].Obtenido de: <https://www.ni.com/es-cr/shop/labview.html>.
- [17] Fernandez, A., Moreno, V. *Monografía elaborada por Dr. Valery Moreno Vega y Msc. Adel Fernández Prieto para el curso de Instrumentación Virtual dictado dentro de la asignatura Automática III en la carrera de Automática de la Facultad de Ingeniería Eléctrica del ISPJAE .* La Habana, Cuba. 2006.
- [18] National Instruments. *myDaq Dispositivo de Aquisición de Datos para Estudiantes.*2021 [Online]. Obtenido de: <https://www.ni.com/es-cr/shop/select/mydaq-student-data-acquisition-device>
- [19] Mihai, B. *Nonconventional Technologies Review VIRTUAL HOME ALARM SYSTEM WITH NI MYDAQ AND LABVIEW .* Sibiu, Romania. 2013
- [20] National Instruments. *Dispositivo de E/S Multifuncion .*2021.[Online] Obtenido de: <https://www.ni.com/es-cr/shop/hardware/products/multifunction-io-device.html?modelId=124893>
- [21] National Instruments. *USB 6000 NI .*2021 [Online] Obtenido de: <https://www.ni.com/es-cr/support/model.usb-6000.html>
- [22] Alexander, C., Sadiku, M. *Fundamentos de circuitos eléctrico. .* McGraw-Hill,México. 2018
- [23] Franco, S. *Design with operational amplifiers and analog integrated circuits .* McGraw-Hill,United States. 2015
- [24] LTspice. *Analog Devices.* Accesado el 2021-10-10. [Online]. Obtenido de <https://www.analog.com/en/design-center/design-tools-and-calculators/ltspice-simulator.html>
- [25] National Instruments. *NI myDAQ User Guide .*2021 [Online] Obtenido de: <https://www.ni.com/pdf/manuals/373060g.pdf>

- [26] Fernandez, N. *Aplicación de la Estadística en la Elaboración de Escritos Científicos. Distribución t Student.* 2012 [Online] Obtenido de: <https://estadisticaeninvestigacion.wordpress.com/distribucion-t-de-student/>
- [27] Walpole, R., Myers, R., Myers, S., Ye, S. *Probabilidad y Estadística para ingeniería y ciencias.* Pearson Educación, México. 2012
- [28] Murillo, L. D., Meza, C. *Voltage measurement in a reconfigurable solar array with series-parallel topology.* Cartago. 2017.
- [29] Google Maps. *SESLab (Laboratorio de investigación de Sistemas Electrónicos para la Sostenibilidad).* Costa Rica, 2021 [Online]. Obtenido de: [https://www.google.com/maps/place/SESLab+\(Laboratorio+de+investigaci%C3%B3n+de+Sistemas+Electr%C3%B3nicos+para+la+Sostenibilidad\)/@9.8552594,-83.9102686,16.75z/data=!4m12!1m6!3m5!1s0x8fa0df8c4c47400b:0xf5b7f068d4afd65d!2sSESLab+\(Laboratorio+de+investigaci%C3%B3n+de+Sistemas+Electr%C3%B3nicos+para+la+Sostenibilidad\)!8m2!3d9.8550603!4d-83.9073635!3m4!1s0x8fa0df8c4c47400b:0xf5b7f068d4afd65d!8m2!3d9.8550603!4d-83.9073635](https://www.google.com/maps/place/SESLab+(Laboratorio+de+investigaci%C3%B3n+de+Sistemas+Electr%C3%B3nicos+para+la+Sostenibilidad)/@9.8552594,-83.9102686,16.75z/data=!4m12!1m6!3m5!1s0x8fa0df8c4c47400b:0xf5b7f068d4afd65d!2sSESLab+(Laboratorio+de+investigaci%C3%B3n+de+Sistemas+Electr%C3%B3nicos+para+la+Sostenibilidad)!8m2!3d9.8550603!4d-83.9073635!3m4!1s0x8fa0df8c4c47400b:0xf5b7f068d4afd65d!8m2!3d9.8550603!4d-83.9073635).
- [30] Bravo, S., Cruz, J.P., “Estudios de exactitud diagnóstica: Herramientas para su Interpretación” *Revista Chilena de Radiología.* vol. 21, no. 4, pp. 158-164, 2015.
- [31] Barrios, J. I. *La matriz de confusión y sus métricas.* 2019. [Online]. Obtenido de <https://www.juanbarrios.com/la-matriz-de-confusion-y-sus-metricas/>

# Hoja de Datos

## Información del Estudiante:

**Nombre:** Bernal Vinicio Villegas Soto

**Cédula:** 1-1654-0646

**Carné ITCR:** 2016072181

**Dirección de residencia en época lectiva:** 400m Norte de la Cruz Roja de Coronado, casa portón gris, San Isidro, San José.

**Teléfono:** 84281064

**Correo electrónico:** bernalvillegassoto@hotmail.com ó bvillegas@estudiantec.cr

## Información del Proyecto:

**Título:** Implementación de un modelo de detección de fallas en sistemas fotovoltaicos para el Laboratorio de investigación de Sistemas Electrónicos para la Sostenibilidad.

**Profesor Guía:** Ing. Luis Diego Murillo Soto

**Profesores Lectores:**

- Ing. Juan José Rojas Hernandez
- Ing. Carlos Otarola Zuñiga

## Información de la Empresa:

**Nombre:** Instituto Tecnológico de Costa Rica

**Zona:** Cartago

**Dirección:** Calle 15, Avenida 14., 1 km Sur de la Basílica de los Ángeles., Provincia de Cartago, Cartago, 30101

**Actividad principal:** Docencia e Investigación

**Teléfono:** 2552-5333