

**Instituto Tecnológico de Costa Rica**

**Escuela de Ingeniería Electrónica**

**Instituto Costarricense de Electricidad**

**ICE**

**“Diseño de un sonar para el monitoreo de la formación de sedimentos en  
embalses”**

**Informe de Proyecto de Graduación para optar por el título de Ingeniero en  
Electrónica con el Grado Académico de Licenciatura**

**Alexander Gdo. Bolaños García**

**Cartago, 2003**

## Resumen

El Instituto Costarricense de Electricidad, en su sección de Investigación y Desarrollo, se ha preocupado por desarrollar proyectos que vengán a ahorrarle costos significativos a la Institución, es así como surge la idea de diseñar un sistema, que permita determinar si se está dando la formación de sedimentos en las represas hidroeléctricas. Actualmente se cuenta con un solo sistema que realiza esa labor, sin embargo su costo imposibilita el disponer del mismo.

Para su diseño, se investigaron los diferentes métodos de medición de nivel que existen y los transductores diseñados para tal propósito, mismos que debían de contar con una serie de características, tales como: Ser sumergible, abarcar distancias de medición de al menos 100 metros, económico y pequeño. Esta investigación señaló que transductores con estas características son escasos en el mercado, siendo los únicos existentes los fabricados por la casa "Hexamite", cuyo funcionamiento está basado en la transmisión ultrasónica. Se escogió el HE123tr por su capacidad para trabajar como transmisor y como receptor de ondas ultrasónicas.

El sistema diseñado es controlado desde un computador y permite la graficación de los datos, a saber: Distancia y tiempo. Para su diseño se consideraron las características de funcionamiento del HE123tr, no obstante, a través de diversas pruebas hechas al mismo, se comprobó que su comportamiento no se ajustaba a las características de operación dadas por el fabricante, por lo cual fue imposible implantar el sistema final, el cual a nivel de simulación respondió adecuadamente.

**Palabras Claves:** Ultrasónico, Medición nivel, transductor, sonar

## Summary

The Instituto Costarricense de Electricidad, in its section of Research and Development has been worried about developing projects that save significant costs to the Institution. For this purpose, there is an idea to design a system that determines if the sediment formation is occurring in the hydroelectric dams. At this moment the Institute counts with a single system that makes that work, nevertheless its cost disables having the same one.

For its design, the different methods from measurement of level that exist and the transducers designed for such intention were investigated, the transducers had to count on a series of characteristics, such as: To be submersible, to include distances of measurement of at least 100 meters, economical and small. This research indicated that transducers with these characteristics are little in the market, where the “Hexamite” house is the only one that produces them, their operation is based on the ultrasonic transmission. In this house, the HE123tr was chosen by its capacity to work like transmitter and receiver of ultrasonic waves. The designed system is controlled by a computer and allows to graph the data, such as: Distance and time.

The characteristics of operation of the HE123tr were considered for their design, however when tests were applied to it, it was verified that its operation did not adjust to the characteristics of operation given by the manufacturer, thus, it was impossible to implant the final system, which at simulation level responded suitably.

**Key words:** Ultrasonic, Measurement level, transducer, sonar

## **Dedicatoria**

A Dios, por permitirme gozar de salud para llegar a esta etapa de mi vida y a mi familia, por su motivación y apoyo incondicional brindado durante los años de estudio en el Instituto Tecnológico de Costa Rica.

### **Agradecimiento**

Agradezco al Ing. Luis Paulino Méndez por su objetividad y apoyo mostrado durante la ejecución del proyecto y al Ing. Luis Moya Vargas por la oportunidad brindada para desarrollar el mismo.

## ÍNDICE GENERAL

<b>Capítulo 1: Introducción</b> .....	<b>1</b>
<b>1.1 Descripción de la Empresa</b> .....	<b>1</b>
<b>1.2 Definición del problema y su importancia</b> .....	<b>2</b>
<b>1.3 Objetivos</b> .....	<b>2</b>
<b>1.3.1 Objetivo General</b> .....	<b>2</b>
<b>1.3.2 Objetivos específicos</b> .....	<b>3</b>
<b>Capítulo 2: Antecedentes</b> .....	<b>4</b>
<b>2.1 Investigación Preliminar</b> .....	<b>4</b>
<b>2.2 Estudio del problema a resolver</b> .....	<b>6</b>
<b>2.3 Requerimientos de la empresa</b> .....	<b>7</b>
<b>2.4 Solución propuesta</b> .....	<b>8</b>
<b>Capítulo 3: Procedimiento metodológico</b> .....	<b>12</b>
<b>Capítulo 4: Descripción del hardware utilizado</b> .....	<b>14</b>
<b>Capítulo 5: Descripción del software del sistema</b> .....	<b>17</b>
<b>Capítulo 6: Análisis y resultados</b> .....	<b>22</b>
<b>6.1 Explicación del diseño</b> .....	<b>22</b>
<b>6.1.1 Diagrama general del software del PIC16F876A en ensamblador y C.</b> .....	<b>22</b>
<b>6.1.2 Programación del subproceso timer en el PIC16F876A en                 ensamblador</b> .....	<b>26</b>
<b>6.1.3 Programación de la subrutina de cálculos de distancia y tiempo                 general en C</b> .....	<b>29</b>
<b>6.1.4 Programación de subrutina cálculo de distancia y tiempo/5 en C</b> .	<b>31</b>
<b>6.1.5 Programación del subproceso dígito en C</b> .....	<b>33</b>
<b>6.1.6 Programación del subproceso ASCII en C</b> .....	<b>36</b>
<b>6.1.7 Diagrama de flujo del programa para la separación de la frecuencia                 en el PIC16F876B en ensamblador</b> .....	<b>39</b>

6.1.8	Diagrama de flujo general de la recepción y graficación de los datos provenientes del PIC16F876A hacia el computador en Delphi. ....	42
6.1.9	Diagrama de flujo del subproceso formcreate en Delphi. ....	44
6.1.10	Diagrama de flujo del subproceso button1click (continuar) en Delphi.....	45
6.1.11	Diagrama de flujo del subproceso button2click (obtener medición) en Delphi. ....	46
6.1.12	Diagrama de flujo del subproceso nrcomm1AfterReceive en Delphi. ....	47
6.1.13	Diagrama de flujo del subproceso separación en Delphi.....	52
6.1.14	Explicación del diseño del Hardware .....	54
6.2	Alcances y limitaciones .....	82
Capítulo 7: Conclusiones y recomendaciones.....		104
Bibliografía .....		105
Apéndices y anexos.....		106
Apéndice A.1: Glosario .....		106
Apéndice A.2: Lista de abreviaturas y símbolos .....		108
Apéndice A.3: Esquemático del circuito .....		109
Apéndice A.4: Costo del circuito impreso.....		110
Anexo B.1: Hoja de Datos del PIC16F876.....		111
Anexo B.2: Hoja de datos del MAX232 .....		125
Anexo B.3: Hoja de datos del amplificador de potencia LM675 .....		126
Anexo B.4: Hoja de datos del amplificador LF353.....		128
Anexo B.5: Hoja de datos diodo 1N4148 .....		130
Anexo B.6: Hoja de datos del switch CD4066BC (NTE4066B).....		131
Anexo B.7: Hoja de datos del filtro MF10 .....		134
Anexo B.8: Hoja de datos del comparador de voltaje LM311 .....		139
Anexo B.9: Hoja de datos del regulador de voltaje negativo LM337.....		140
Anexo B.10: Hoja de datos del regulador de voltaje negativo MC7912 .....		142
Anexo B.11: Hoja de datos del regulador de voltaje negativo L7905 .....		145

<b>Anexo B.12:</b>	<b>Hoja de datos del regulador de voltaje positivo LM317.....</b>	<b>147</b>
<b>Anexo B.13:</b>	<b>Hoja de datos del regulador de voltaje positivo MC7812 .....</b>	<b>148</b>
<b>Anexo B.14:</b>	<b>Hoja de datos del regulador de voltaje positivo L7805 .....</b>	<b>151</b>
<b>Anexo B.15:</b>	<b>Hoja de datos del transductor HE123tr .....</b>	<b>154</b>



## ÍNDICE DE FIGURAS

<b>Figura 2.1</b>	Transductor HE123tr .....	6
<b>Figura 2.2</b>	Diagrama general de la solución proyectada .....	8
<b>Figura 2.3</b>	Circuito propuesto por el fabricante para la transmisión y recepción de señales ultrasónicas .....	9
<b>Figura 2.4</b>	Forma de la señal aplicada al transductor y del eco recibido .....	10
<b>Figura 4.1</b>	Conexión del MAX232 al conector hembra del puerto serie .....	16
<b>Figura 5.1</b>	Pantalla de selección del PIC Wizard .....	17
<b>Figura 5.2</b>	PIC Wizard .....	18
<b>Figura 5.3</b>	Compilación del código fuente en PIC C Compiler .....	19
<b>Figura 5.4</b>	Habilitación del PIC Star Plus en MPLAB .....	19
<b>Figura 5.5</b>	Configuración del PIC Star Plus .....	20
<b>Figura 5.6</b>	Carga a MPLAB del programa que se desea grabar en el microcontrolador .....	20
<b>Figura 5.7</b>	Compilación del código fuente en Delphi .....	21
<b>Figura 6.1</b>	Diagrama de flujo general del PIC16F876A en ensamblador y C. ....	22
<b>Figura 6.2</b>	Diagrama de flujo de la programación de la interrupción timer en ensamblador .....	26
<b>Figura 6.3</b>	Diagrama de flujo de cálculo de distancia y tiempo general en C. ....	29
<b>Figura 6.4</b>	Diagrama de flujo de cálculo de distancia y tiempo general/5 .....	31
<b>Figura 6.5</b>	Diagrama de flujo del subproceso dígito en C .....	33
<b>Figura 6.6</b>	Diagrama de flujo del subproceso dígito en C (continuación) .....	34
<b>Figura 6.7</b>	Diagrama de flujo del subproceso ASCII en C .....	36
<b>Figura 6.8</b>	Diagrama de flujo del subproceso ASCII en C (continuación) .....	37
<b>Figura 6.9</b>	Diagrama de flujo del seleccionador de frecuencias en ensamblador (PIC16F876B) .....	39
<b>Figura 6.10</b>	Diagrama de flujo del seleccionador de frecuencias en ensamblador (PIC16F876B) (continuación) .....	40

<b>Figura 6.11</b>	Diagrama de flujo general del programa para recepción de información en Delphi .....	42
<b>Figura 6.12</b>	Diagrama de flujo del subproceso Formcreate.....	44
<b>Figura 6.13</b>	Diagrama de flujo del subproceso Button1Click (continuar).....	45
<b>Figura 6.14</b>	Diagrama de flujo del subproceso Button2Click(Obtener medición) .....	46
<b>Figura 6.15</b>	Diagrama de flujo del subproceso nrcomm1AfterReceive.....	47
<b>Figura 6.16</b>	Diagrama de flujo del subproceso nrcomm1AfterReceive (continuación) .....	48
<b>Figura 6.17</b>	Diagrama de flujo del subproceso nrcomm1AfterReceive (continuación) .....	49
<b>Figura 6.18</b>	Diagrama de flujo del subproceso nrcomm1AfterReceive (continuación) .....	50
<b>Figura 6.19</b>	Diagrama de flujo del subproceso separación .....	52
<b>Figura 6.20</b>	Esquemático del PIC16F876A .....	54
<b>Figura 6.21</b>	Esquemático del TC232 .....	56
<b>Figura 6.22</b>	Diagrama general del circuito de transmisión .....	58
<b>Figura 6.23</b>	Esquemático del LF353A-1 para el amplificador A.....	59
<b>Figura 6.24</b>	Esquemático del amplificador de potencia LM675 con ganancia de 4 ..	61
<b>Figura 6.25</b>	Esquemático del circuito acoplador de señales .....	63
<b>Figura 6.26</b>	Diagrama general del circuito de recepción .....	67
<b>Figura 6.27</b>	Esquemático del NTE4066B .....	68
<b>Figura 6.28</b>	Esquemático del LF353B-1 para el amplificador A.....	69
<b>Figura 6.29</b>	Esquemático del MF10.....	71
<b>Figura 6.30</b>	Esquemático del LF353B-2 para el amplificador B.....	74
<b>Figura 6.31</b>	Esquemático del comparador de voltaje LM311 .....	75
<b>Figura 6.32</b>	Esquemático del PIC16F876B .....	76
<b>Figura 6.33</b>	Esquemático del LM337 .....	78
<b>Figura 6.34</b>	Esquemático del MC7912 .....	79
<b>Figura 6.35</b>	Esquemático del L7905.....	80
<b>Figura 6.36</b>	Esquemático del LM317.....	80

<b>Figura 6.37</b>	Esquemático del MC7812 .....	81
<b>Figura 6.38</b>	Esquemático del L7805 .....	82
<b>Figura 6.39</b>	Pantalla de presentación del programa realizado en Delphi para medición por ultrasonido .....	83
<b>Figura 6.40</b>	Pantalla de presentación del programa realizado en Delphi para la graficación de los datos recibidos por el puerto serie.....	84
<b>Figura 6.41</b>	Forma de onda experimental de la señal aplicada al transductor HE123tr .....	85
<b>Figura 6.42</b>	Forma de onda obtenida al conectar el transductor HE123tr, con escala de 100 $\mu$ s/división para 40 cm de distancia.....	86
<b>Figura 6.43</b>	Forma de onda obtenida al conectar el transductor HE123tr, con escala de 25 $\mu$ s/división para 40 cm de distancia.....	87
<b>Figura 6.44</b>	Distancia vrs tiempo como respuesta del HE123tr.....	88
<b>Figura 6.45</b>	Forma de onda obtenida al conectar el transductor HE123tr con escala de 500 $\mu$ s/división para 40 cm de distancia. ....	90
<b>Figura 6.46</b>	Comportamiento del MF10 al excitarlo con diferentes frecuencias con amplitud de 100mVpp .....	93
<b>Figura 6.47</b>	Trama recibida por el sistema simulado, ante la aplicación de una frecuencia de 20 Hz. ....	99
<b>Figura 6.48</b>	Graficación de la trama recibida por el sistema simulado, ante la aplicación de una frecuencia de 20 Hz.....	100
<b>Figura 6.49</b>	Trama recibida por el sistema simulado, ante la aplicación de una frecuencia de 23 kHz.....	101
<b>Figura 6.50</b>	Graficación de la trama recibida por el sistema simulado, ante la aplicación de una frecuencia de 23 kHz.....	102
<b>Figura 6.51</b>	Graficación de la trama recibida por el sistema simulado, aproximadamente 1 segundo después de transcurrido el tiempo de espera, ante la aplicación de una frecuencia de 23 kHz. ....	103

## ÍNDICE DE TABLAS

<b>Tabla 6.1</b>	Descripción de pines utilizados del PIC16F876A .....	55
<b>Tabla 6.2</b>	Descripción de pines utilizados del TC232 .....	57
<b>Tabla 6.3</b>	Descripción de pines utilizados del LF353A-1 para el amplificador A.....	59
<b>Tabla 6.4</b>	Descripción de pines utilizados en el amplificador de potencia LM675 ..	61
<b>Tabla 6.5</b>	Descripción de pines utilizados del LF353A-2 para el amplificador B.....	66
<b>Tabla 6.6</b>	Descripción de pines utilizados del NTE4066B .....	68
<b>Tabla 6.7</b>	Descripción de pines utilizados del LF353B-1 para el amplificador A.....	70
<b>Tabla 6.8</b>	Descripción de pines utilizados del MF10 .....	72
<b>Tabla 6.9</b>	Descripción de pines utilizados del LF353B-2 para el amplificador B.....	74
<b>Tabla 6.10</b>	Descripción de pines utilizados del LM311 .....	76
<b>Tabla 6.11</b>	Descripción de pines utilizados del PIC16F876B.....	77
<b>Tabla 6.12</b>	Pruebas realizadas al transductor HE123tr para diferentes distancias.	88
<b>Tabla 6.13</b>	Comportamiento del filtro MF10 ante la aplicación de frecuencias entre 01 y 17 KHz, con voltaje de entrada de 100 mVpp. ....	91
<b>Tabla 6.14</b>	Comportamiento del filtro MF10 ante la aplicación de frecuencias entre 18 y 48 KHz, con voltaje de entrada de 100 mVpp. ....	92
<b>Tabla 6.15</b>	Comportamiento del sistema diseñado ante la aplicación de frecuencias entre 20 Hz y 21 KHz, con voltaje de entrada de +/-50 mVp.....	97
<b>Tabla 6.16</b>	Comportamiento del sistema diseñado ante la aplicación de frecuencias entre 22.2 kHz y 37.5 KHz, con voltaje de entrada de +/-50 mVp.....	98
<b>Tabla A.1</b>	Costo de los materiales y de los componentes del circuito impreso ....	110

## **CAPÍTULO 1**

### **INTRODUCCIÓN**

---

#### **1.1 Descripción de la Empresa**

Por medio del Decreto Ley N° 449, se crea el Instituto Costarricense de Electricidad el 8 de abril de 1949, siendo una Institución autónoma, con personalidad jurídica y patrimonio propio. Está dotado de plena autonomía e independencia administrativa, técnica y financiera. Al ICE le corresponde, por medio de sus empresas, desarrollar, ejecutar, producir y comercializar todo tipo de servicios públicos de electricidad y telecomunicaciones, así como actividades o servicios complementarios a estos.

Como objetivos primarios, el ICE debe desarrollar de manera sostenible, las fuentes productoras de energía existentes en el país y prestar el servicio de electricidad. A su vez, se encarga de desarrollar y prestar los servicios de telecomunicaciones, con el fin de promover el mayor bienestar de los habitantes del país y fortalecer la economía nacional.

Posteriormente en 1963 por la ley número 3226, se le confirió al ICE un nuevo objetivo: El establecimiento, mejoramiento, extensión y operación de los servicios de comunicaciones telefónicas, radiotelegráficas y radiotelefónicas en el territorio nacional. Luego de tres años instaló las primeras centrales telefónicas automáticas.

El ICE se dedica a brindar servicios de generación eléctrica y telecomunicaciones; desarrollo de proyectos orientados a métodos alternativos de producción de la energía, así como otros medios de transmisión de datos. En el campo de la energía se tienen proyectos hidroeléctricos tales como: Garita, Río Macho I y II, Cachí I y II, Arenal; los geotérmicos como Miravalles I y II y el proyecto eólico de Tejona.

En telecomunicaciones, acoge los grandes adelantos de la era moderna, como el sistema de transmisión a través de luz o fibra óptica. Además el ICE ha puesto en marcha proyectos como: El cableado submarino denominado Cable Maya, Internet II, ARCOS y otros que están estudiándose como el Global Crossing.

La administración superior del ICE está integrada por un Consejo Directivo compuesto por siete miembros, la Presidencia Ejecutiva, la Gerencia General y subgerencias correspondientes.

## **1.2 Definición del problema y su importancia**

Éste es de índole económico, ya que el ICE enfrenta actualmente la necesidad de controlar el nivel de líquido efectivo que almacena en sus embalses, con el fin de determinar si se está perdiendo volumen útil en los mismos, debido a la formación de sedimentos. Estos se forman por la acumulación de basuras que traen consigo las aguas turbulentas provenientes de los ríos, lo que provoca la incapacidad de los embalses para almacenar el líquido, acarreando grandes pérdidas económicas para la Institución, ya que es necesario tener cierto volumen efectivo de líquido en los embalses para la producción de energía eléctrica, además de que dificulta el trabajo de las turbinas que tienen que lidiar con éstas acumulaciones de materiales.

## **1.3 Objetivos**

### **1.3.1 Objetivo General**

Diseñar un sistema electrónico capaz de detectar la formación de sedimentos en los embalses de la represa hidroeléctrica.

### **1.3.2 Objetivos específicos**

- a. Investigar los métodos de medición de relieve bajo agua y seleccionar uno.
- b. Buscar y escoger el transductor apropiado que se ajuste al método de medición seleccionado.
- c. Diseñar el circuito que se ajuste a las necesidades de funcionamiento del transductor seleccionado.
- d. Determinar el buen funcionamiento del transductor seleccionado.
- e. Realizar pruebas de funcionamiento al circuito diseñado.
- f. Desarrollar el software necesario para operar la parte electrónica.
- g. Aplicar un banco de pruebas para establecer el correcto funcionamiento de la parte electrónica en lo referente a software.
- h. Desarrollar el software necesario para realizar la interfaz del microcontrolador con el computador.
- i. Aplicar un banco de pruebas para establecer el correcto funcionamiento de la interfaz microcontrolador-computador.

## **CAPÍTULO 2**

### **ANTECEDENTES**

---

#### **2.1 Investigación Preliminar**

Existen varios métodos para la medición de nivel de líquido, tales como:

a. Varilla Graduada

La profundidad se mide por la parte mojada de ésta, es decir, conforme el líquido aumenta o disminuye cierta parte de ella se encuentra sumergida en agua y es esta parte la que indica cuál es el nivel real de líquido.

b. Método de columna de vidrio

Se utiliza en depósitos abiertos y cerrados, consiste en adaptar al depósito una columna de vidrio con graduaciones marcadas, lo que permite determinar el nivel de líquido en forma visual, ya que el nivel de líquido presente en la columna de vidrio será el mismo que se encuentre en el tanque.

c. Método de flotador

Consiste en tener una boya o flotador de menor densidad que el líquido que se medirá, la boya hace variar algún dispositivo electrónico (como lo puede ser un potenciómetro) proporcionalmente conforme aumenta o disminuye el nivel del líquido.

d. Método del tubo burbuja

Utiliza un tubo sumergido en el líquido y se realiza la medición del nivel, al medir la presión que se requiere de tal forma que un flujo constante de aire, venza la presión hidrostática del líquido.



e. Método de presión diferencial

La medición del nivel de líquido, se hace al hacer medidas de presión diferencial en la parte superior e inferior del tanque, siempre y cuando estos sean cerrados y sometidos a presión. Si se tratara de tanques abiertos, la toma de baja presión correspondería a la de la atmósfera.

f. Método de burbujeo para tanques cerrados

Consiste en suministrar un flujo constante de gas dentro de un tubo previamente sumergido en el líquido, la presión del gas medible con un transmisor de presión en el extremo del tubo, es proporcional a la presión hidrostática a esa altura, siendo factible determinar el nivel del líquido.

g. Método radioactivo

Consiste en un emisor de rayos gamma montado verticalmente en un lado del tanque y de un contador geiger (receptor de los rayos gamma), que transforma la radiación recibida en una señal de corriente continua sumamente pequeña. Este funciona bajo el principio de que la recepción de los rayos, es inversamente proporcional a la masa del líquido existente en el tanque, debido a que el líquido absorbe parte de la energía recibida.

h. Método de nivel con ultrasonido.

Consiste en mandar un tren de pulsos ultrasónicos. Cuando estos llegan a una superficie reflectante, se producen una serie de ecos, los cuales son captados por el receptor. El retardo en la captación del eco depende del nivel en el tanque.

## 2.2 Estudio del problema a resolver

El proyecto presentaba características que debían abarcarse para seleccionar el transductor apropiado, dentro de estas destacaron: La profundidad máxima de los embalses es de 100 metros y el medio es acuático.

Para solucionar el problema se utilizó el transductor HE123tr. Se seleccionó por razones como: Sumergibilidad, ángulo de transmisión-recepción, tamaño y principalmente por la distancia en metros que puede lograrse alcanzar con el mismo. Éste es un transductor diseñado específicamente para trabajar bajo el agua, a la frecuencia de 23.5 KHz, como transmisor de ondas ultrasónicas o como receptor de los ecos que producen las ondas transmitidas al chocar con algún objeto, las cuales mantienen la misma frecuencia. Dicho transductor se presenta en la figura 2.1.



PAINT

**Figura 2.1** Transductor HE123tr

Para utilizarlo, se diseñó un sistema que permite transmitir señales ultrasónicas a voluntad del usuario y recibir ecos. La distancia entre el transductor y el fondo del embalse, es calculable determinando el tiempo transcurrido entre la señal emitida y la recibida.

Los datos de distancia y tiempo se grafican mediante el uso de un computador, en donde se presenta la distancia en metros, centímetros y milímetros y en lo concerniente al tiempo en segundos, milisegundos y microsegundos.

Este control le permitiría al Instituto tomar medidas correctivas, tal como sería el realizar un dragado de los embalses que acumulen cierta cantidad de sedimentos (lo que representa un considerable ahorro en la producción de energía eléctrica), así como el poder recuperar la capacidad de almacenamiento de los mismos, quedando notablemente marcada la influencia económica en el desarrollo del proyecto.

### **2.3 Requerimientos de la empresa**

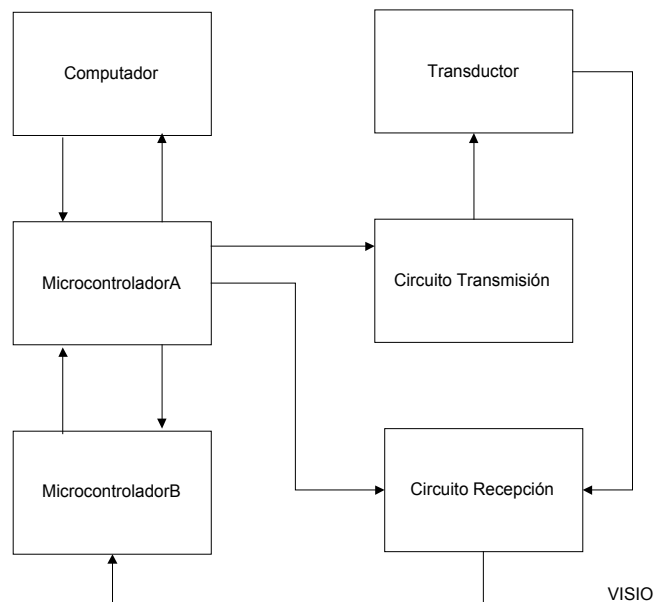
El Instituto Costarricense de Electricidad, propuso desarrollar un sistema que determinara la distancia en medio acuático, entre éste y alguna superficie sólida en el fondo de los embalses, el cual debía implementarse utilizando el microcontrolador 68HC12 de Motorola. No obstante, se recomendó utilizar el PIC16F876 para desarrollar el mismo, por razones como: Economía, tamaño y utilización de recursos, entre otras. Además se pretendía realizar un gráfico “distancia vrs tiempo” en tiempo real. Sin embargo, al madurar la concepción del proyecto, se determinó que el término “tiempo real” no era aplicable, ya que la medición se iba a realizar en diferentes intervalos de tiempo sujetos a la voluntad del usuario, por lo cual se recomendó realizar gráficos de barras de distancia y tiempo en Delphi, teniendo como magnitudes graficables, en el caso de distancia: Metros, centímetros y milímetros y en el caso de tiempo: Segundos, milisegundos y microsegundos.

Debido a que muchos de los esfuerzos realizados estuvieron encaminados a comprobar el buen funcionamiento del transductor HE123tr, este aspecto consumió la mayor parte del tiempo en el desarrollo del proyecto.

Ante ello los requerimientos reales de la Institución fueron los siguientes:

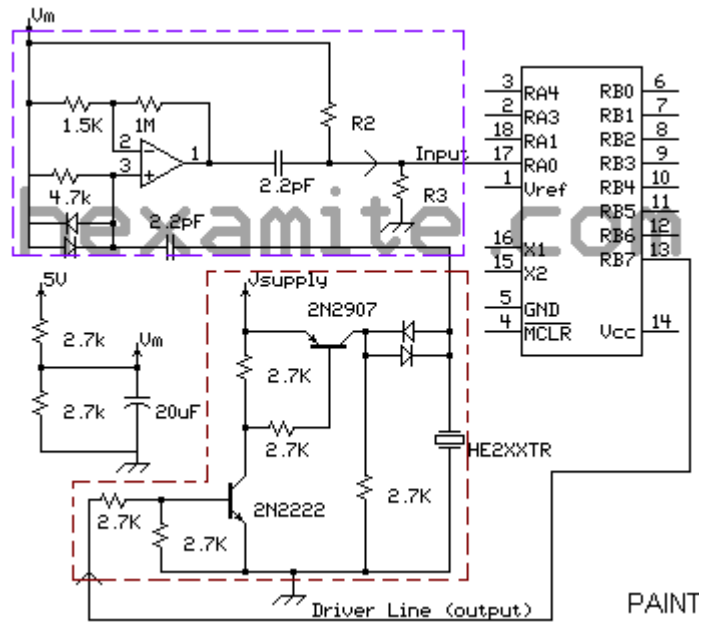
- a. Diseñar un sistema que se adapte a las características del transductor escogido, para determinar la formación de sedimentos en los embalses.
- b. Graficar las magnitudes de distancia y tiempo, utilizando gráficos de barras.
- c. Utilizar el PIC16F876 para las necesidades de control de hardware.

## 2.4 Solución propuesta



**Figura 2.2** Diagrama general de la solución proyectada

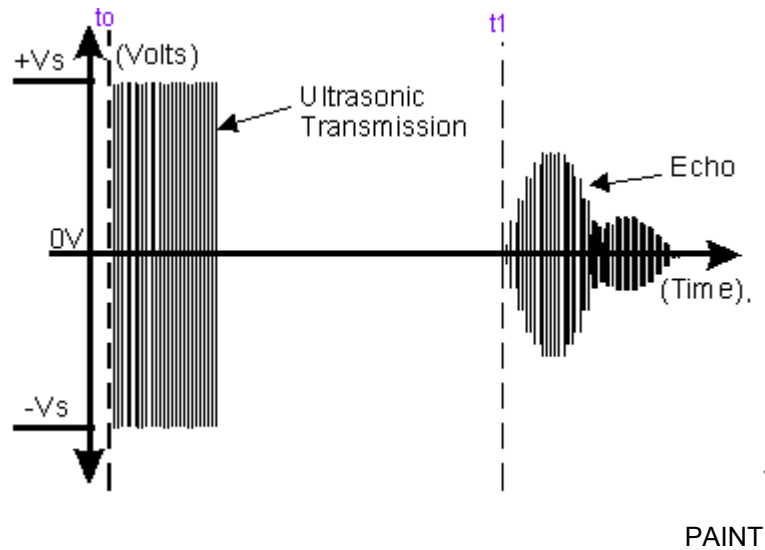
En la figura 2.2 se presenta el diagrama general de la solución proyectada. El transductor (HE123tr), necesita un circuito que le genere una señal con una frecuencia de 23.5 KHz, para poder posteriormente capturar la formación de ecos. Un circuito propuesto por el fabricante para tal fin, es el que se muestra en la figura 2.3.



**Figura 2.3** Circuito propuesto por el fabricante para la transmisión y recepción de señales ultrasónicas

En este ejemplo se muestra al PIC16C622 en interfaz con el HE123tr, en donde la figura encerrada en café es el circuito para la transmisión. Nótese que en este caso, el PIC tiene que generar una señal con frecuencia de 23.5 KHz por la línea de driver line. El circuito encerrado en azul es el utilizado para la recepción de ecos.

Una aproximación de la forma gráfica de la señal transmitida y la recibida, es la que se presenta en la figura 2.4.



**Figura 2.4** Forma de la señal aplicada al transductor y del eco recibido

Aprovechando la misma, se puede decir que el cálculo de esta distancia está dada por la fórmula:

$$X = 344 * (T1 - T0) \quad (1)$$

Sin embargo ésta corresponde a la dada por el fabricante y nunca fue comprobada. En ella, X representa la distancia al objeto que produjo los ecos, T0 corresponde al tiempo de inicio de transmisión y T1 al tiempo en que se recibe el primer eco con frecuencia válida (23.5 KHz). Vale destacar que esta fórmula debería ser aplicable para transmisiones bajo agua, que es precisamente para lo que está diseñado el transductor.

En la solución planteada en la figura 2.2, el **computador** le envía un pulso al **microcontroladorA**, indicándole que habilite el conteo del tiempo y que le genere una señal con frecuencia de 23.5 KHz, a la etapa denominada “**circuito de transmisión**”. En ésta, la señal recibe un tipo de procesamiento que permite tener a la salida de la misma, una señal de 40Vpp con la misma frecuencia, que es aplicada al transductor (HE123tr).

Inmediatamente después de finalizada la transmisión, el **microcontroladorA** habilita la etapa de recepción mediante el envío de un pulso. Esta habilitación permite, que el **circuito de recepción** esté listo para capturar cualquier eco que el transductor reciba. Cuando el eco se produce, se procesa en esta etapa y se pasa a una señal tipo TTL, la cual es capturada por el **microcontroladorB**. Éste último se encarga de determinar si una frecuencia válida entre 22 y 25 KHz se ha producido, en cuyo caso le envía un pulso al **microcontroladorA**, para que detenga el conteo del tiempo y realice el cálculo de la distancia y del tiempo transcurrido. Debido a que el sistema toma 5 muestras consecutivas, estos datos se irán sumando progresivamente, por lo cual después de cada muestra tomada, se vuelve a transmitir la señal de 23.5 KHz y el **microcontroladorA** le envía nuevamente un pulso al **microcontroladorB**, habilitándolo para determinar si una frecuencia válida se ha producido. Cuando se han tomado las cinco muestras, las mismas se promedian y se mandan por el puerto serie al **computador** para su graficación. Una vez realizada la graficación, el **microcontroladorA** espera el envío de una nueva señal desde el **computador**, para realizar otra medición.

### **CAPÍTULO 3**

#### **PROCEDIMIENTO METODOLÓGICO**

---

- a. Se investigaron los diferentes métodos de medición de relieve bajo agua, seleccionándose dos posibles métodos: Medición ultrasónica y radiación.
- b. Se buscó un transductor que cumpliera con las características ideales para el desarrollo del proyecto, tales como:
  - b.1 Sumergible(Sellado).
  - b.2 Pequeño y de poco peso.
  - b.3 Capaz de medir una distancia mínima de 100 mtrs en medio acuático.
  - b.4 Económico.
- c. Se consultaron alrededor de 35 empresas fabricantes de sensores, encontrándose que el transductor que reunía las características buscadas era el HE123tr, producido por la casa Hexamite.
- d. Se diseñaron las etapas de recepción y transmisión en base a las características del transductor seleccionado.
- e. Se programaron los microcontroladores denominados PIC-A y PIC-B en C y en ensamblador, de tal forma que el primero se encargara de controlar tanto el circuito de transmisión como de recepción y el segundo de hacer más selectivo el circuito en lo referente al eco captado por el HE123tr. Para ello se trabajaron las rutinas de: Generación de pulsos cuadrados de 23.5 KHz, conteo de tiempo real, control de hardware, transmisión serial y filtrado.
- f. Se programó el puerto serie y la graficación de datos en Delphi.



- g. Se probó, que los datos transmitidos por el puerto serie desde el PIC-A hacia el computador fueran graficados de forma correcta, así como el software programado tanto en los microcontroladores como en Delphi, pruebas que arrojaron resultados correctos.
- h. Se probaron las etapas de hardware, no obstante, debido al gran ruido existente en el protoboard, generado por la capacitancia parásita del mismo y por las altas frecuencias, fue imposible realizar tal labor, por lo que se decidió realizar el impreso de éste.
- i. Se realizaron pruebas independientes a las etapas de transmisión y recepción en el impreso, determinándose el buen funcionamiento de ambas.
- j. Se probó el transductor HE123tr, el cual bajo ninguna circunstancia produjo los resultados esperados, ya que independientemente de la distancia o la cantidad de pulsos enviados, siempre después de la transmisión se producían distorsiones, correspondientes a oscilaciones amortiguadas de la señal rectangular usada, e inclusive el eco nunca fue observado .
- k. Se realizó una simulación del circuito, obteniéndose resultados correctos.

## **CAPÍTULO 4**

### **DESCRIPCIÓN DEL HARDWARE UTILIZADO**

---

En lo referente al hardware utilizado para el desarrollo del proyecto destacan: El microcontrolador PIC16F876, el PIC STAR PLUS, correspondiente al programador del PIC y el computador, mismos que se describen a continuación:

#### PIC16F876

Este dispositivo reúne todas las características que el proyecto requirió para su funcionamiento, ya que consta de un ADC interno multiplexado para 6 entradas, dos puertos con 8 canales para salida o entrada cada uno (donde uno de ellos se puede usar para transmisión serial ), consta de timers para la programación en tiempo real y se puede programar en C. En este caso se utilizaron dos microcontroladores, uno se encargó de controlar el hardware y de realizar todos los cálculos, mientras que el otro se encargó de determinar si la frecuencia generada por los ecos se encontraba en el rango de 22 a 25 KHz.

#### PIC STAR PLUS

Con este dispositivo se programó el PIC16F876. Cuenta con una amplia gama de configuraciones de programación, dentro de la cual destaca su capacidad para poder programar diferentes tipos de microcontroladores marca Microchip, con diferente cantidad de patillas, a saber: De 8,18,28 ó 40 pines.

#### COMPUTADOR

Debido a que en el desarrollo del proyecto se utilizó Delphi 5, es necesario que el computador reúna las siguientes características:

- a. Intel Pentium 90 ó mayor

- b. Contar con Windows 95, Windows 98 ó NT 4.0
- c. 32 MB de RAM
- d. 80 MB de espacio en disco duro
- e. Unidad de CD.
- f. Monitor VGA ó superior
- g. Disponer de un mouse.

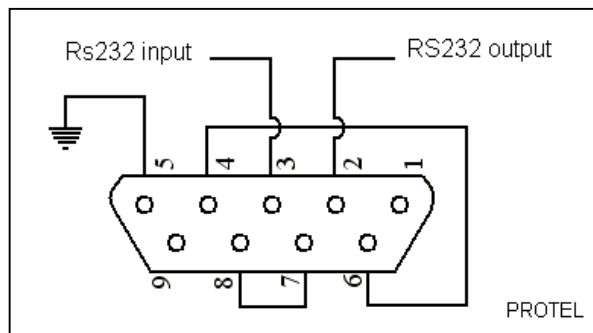
Sin embargo, el uso del PIC STAR PLUS, le exige al computador contar con otra serie de características:

- a. Intel Pentium
- b. Contar con Microsoft Windows 3.x, Windows 95 ó 98, Windows NT ó Windows 2000.
- c. 16 MB de RAM
- d. 45 MB de espacio libre en disco duro
- e. Contar con un puerto serie.

Nótese, que si el computador reúne las características para poder cargar Delphi, prácticamente tiene la capacidad de poder habilitar el PIC STAR PLUS.

#### Conector hembra puerto serie

En la figura 4.1 se muestra el conector hembra del puerto serie. Este se tiene que configurar, tal y como se detalla para el correcto funcionamiento de la transmisión y recepción de datos. Tanto la patilla 2 como la 3, se conectan al MAX232 (TC232), encargado de acoplar las señales entre el computador y el microcontrolador, mismo que se describe en el capítulo 6.



**Figura 4.1** Conexión del MAX232 al conector hembra del puerto serie

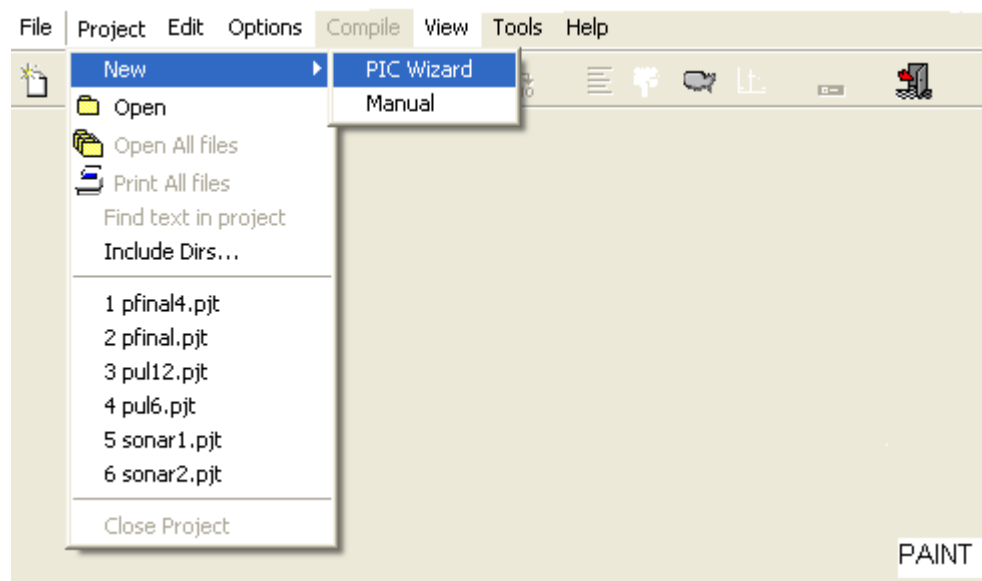
## CAPÍTULO 5

### DESCRIPCIÓN DEL SOFTWARE DEL SISTEMA

---

Para el desarrollo del proyecto se involucraron 3 paquetes de software: PIC C Compiler, MPLAB y Delphi.

El primero de ellos corresponde al compilador de C, que permite pasar el código fuente programado tanto en ensamblador como en C a un archivo hexadecimal, una vez que el programa es compilado. Se puede trabajar fácilmente con el PIC Wizard, para inicializar y establecer las características de funcionamiento del microcontrolador, seleccionando en forma consecutiva las opciones: Project, New y PIC Wizard, tal y como se presenta en la figura 5.1.



**Figura 5.1** Pantalla de selección del PIC Wizard

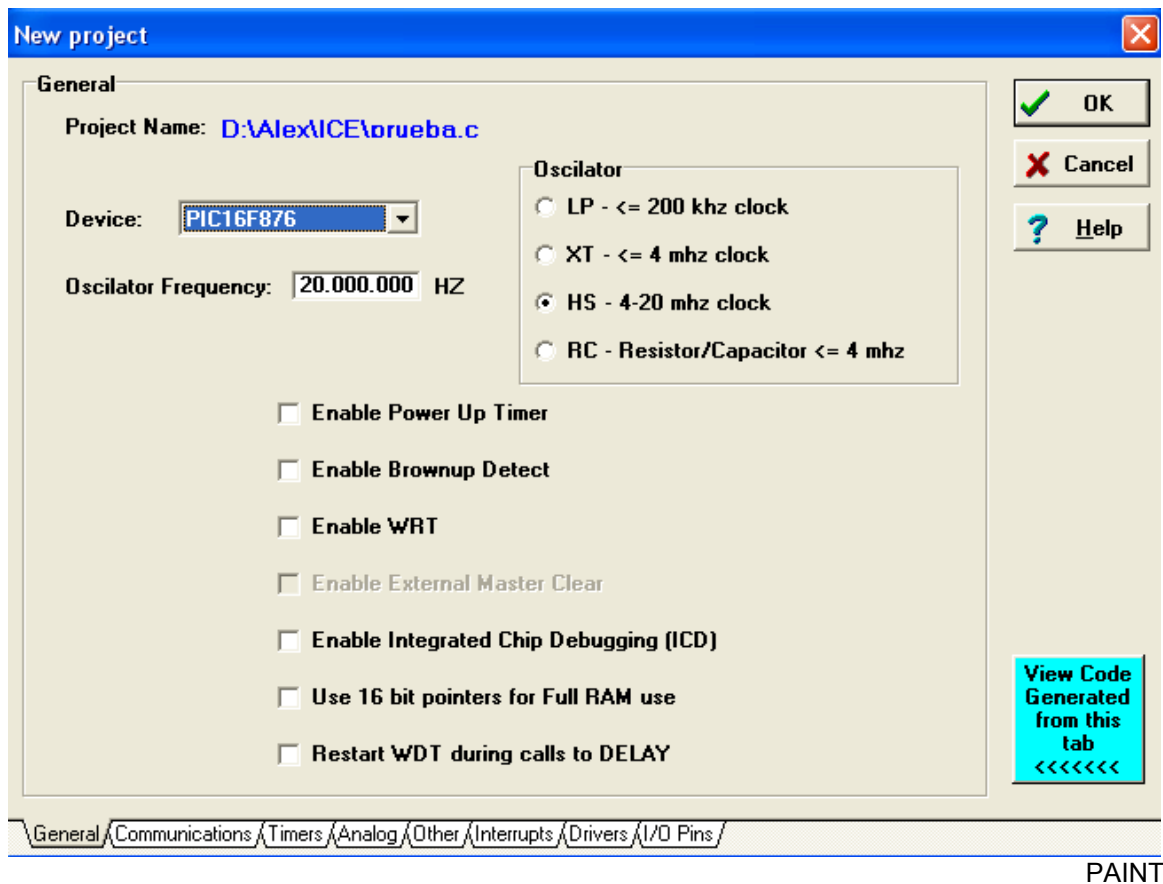
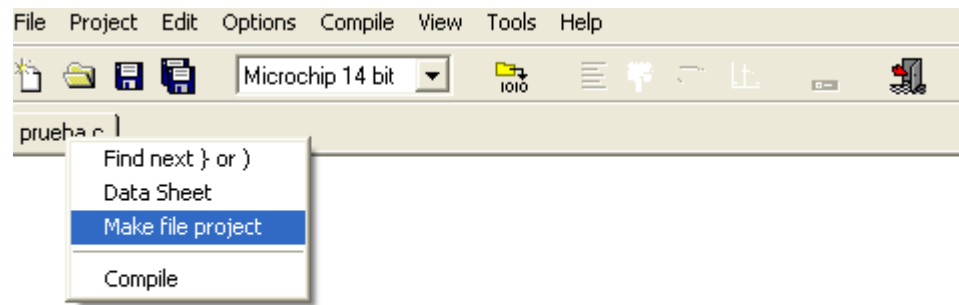


Figura 5.2 PIC Wizard

En la figura 5.2, se muestra la pantalla de opciones correspondiente al PIC Wizard. En ésta se puede inicializar el microcontrolador, establecer sus características de funcionamiento, así como: Seleccionar el tipo de microcontrolador de Microchip, la frecuencia del oscilador, el tipo de cristal, los timers, las interrupciones, etc. No obstante, se recomienda inicializar y programar los microcontroladores en lenguaje ensamblador en la manera que esto sea posible, ya que muchas de las opciones presentadas aquí, no funcionan de la mejor forma.

Una vez que el código fuente está listo, se debe compilar, seleccionando primero la opción “Make file project” y luego “Compile”, tal y como se muestra en la figura 5.3.

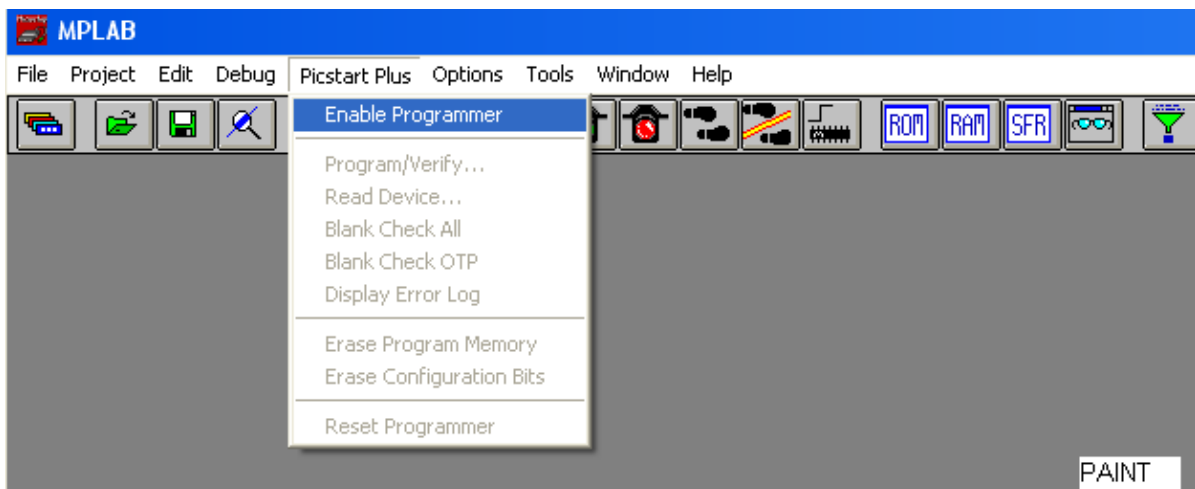


PAINT

**Figura 5.3** Compilación del código fuente en PIC C Compiler

Lo cual permite originar el archivo hexadecimal.

El segundo software corresponde a MPLAB, éste permite grabar el programa hexadecimal generado por el PIC C Compiler al microcontrolador. Primero se debe habilitar el PIC Star Plus, que corresponde al dispositivo que permite grabar al PIC el programa compilado, seleccionando la opción “Enable programmer” tal y como se muestra en la siguiente figura:



PAINT

**Figura 5.4** Habilitación del PIC Star Plus en MPLAB

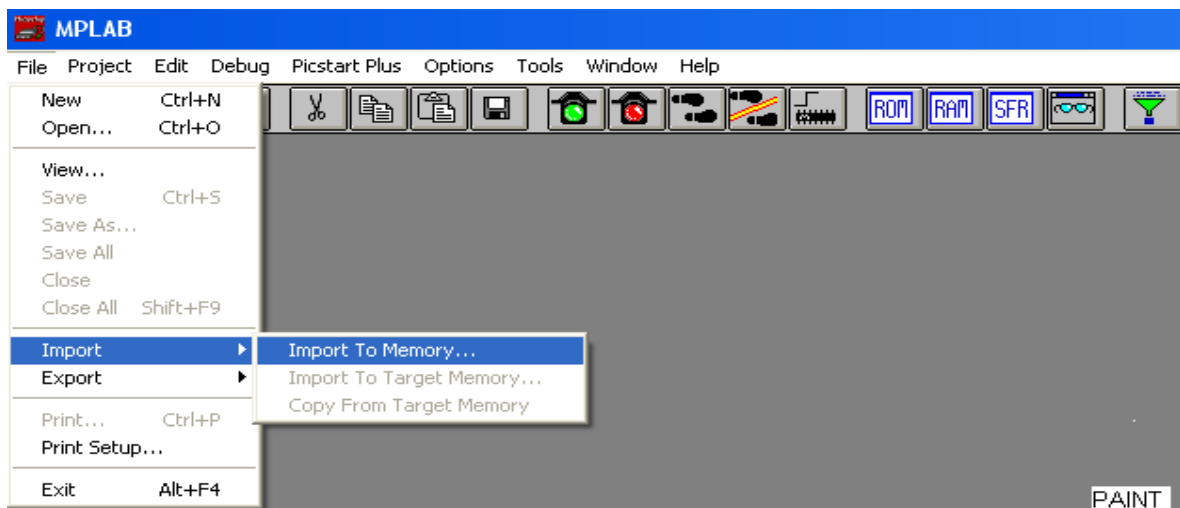
Una vez que el programador ha sido habilitado, aparece una pantalla con una serie de opciones, las cuales deben seleccionarse para el correcto funcionamiento de los microcontroladores, tal y como se muestra en la figura 5.5.

Oscillator	HS
Watchdog Timer	Off
Power Up Timer	Off
Brown Out Detect	Off
Low Voltage Program	Disabled
Flash Program Write	Disabled
Background Debug	Disabled
Data EE Read Protect	Off
Code Protect	Off

PAINT

**Figura 5.5** Configuración del PIC Star Plus

Luego se debe importar el programa que se desea grabar en el microcontrolador, por lo cual se deben escoger la opciones: File, Import e Import to Memory, tal y como se muestra en la figura 5.6.

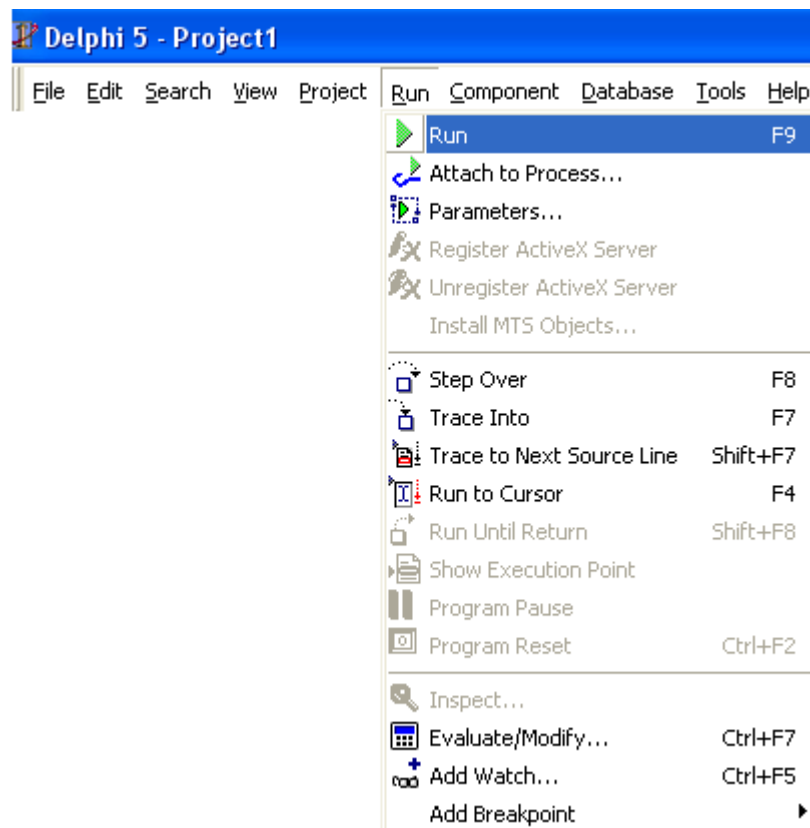


**Figura 5.6** Carga a MPLAB del programa que se desea grabar en el microcontrolador



Para finalizar se debe buscar el archivo deseado con extensión “.HEX” y dar la opción de grabar. Esta opción aparece en la pantalla de opciones del PIC Star Plus, con lo cual empieza el proceso de grabación.

El último software utilizado correspondió a Delphi. Éste se utilizó para realizar tanto la interfaz de presentación como de graficación de los datos. Una vez que el código fuente está listo se compila mediante la opción “ Run” o la tecla “F9”, tal y como se muestra en la figura 5.7.



PAINT

**Figura 5.7** Compilación del código fuente en Delphi

## CAPÍTULO 6

### ANÁLISIS Y RESULTADOS

#### 6.1 Explicación del diseño

##### 6.1.1 Diagrama general del software del PIC16F876A en ensamblador y C.

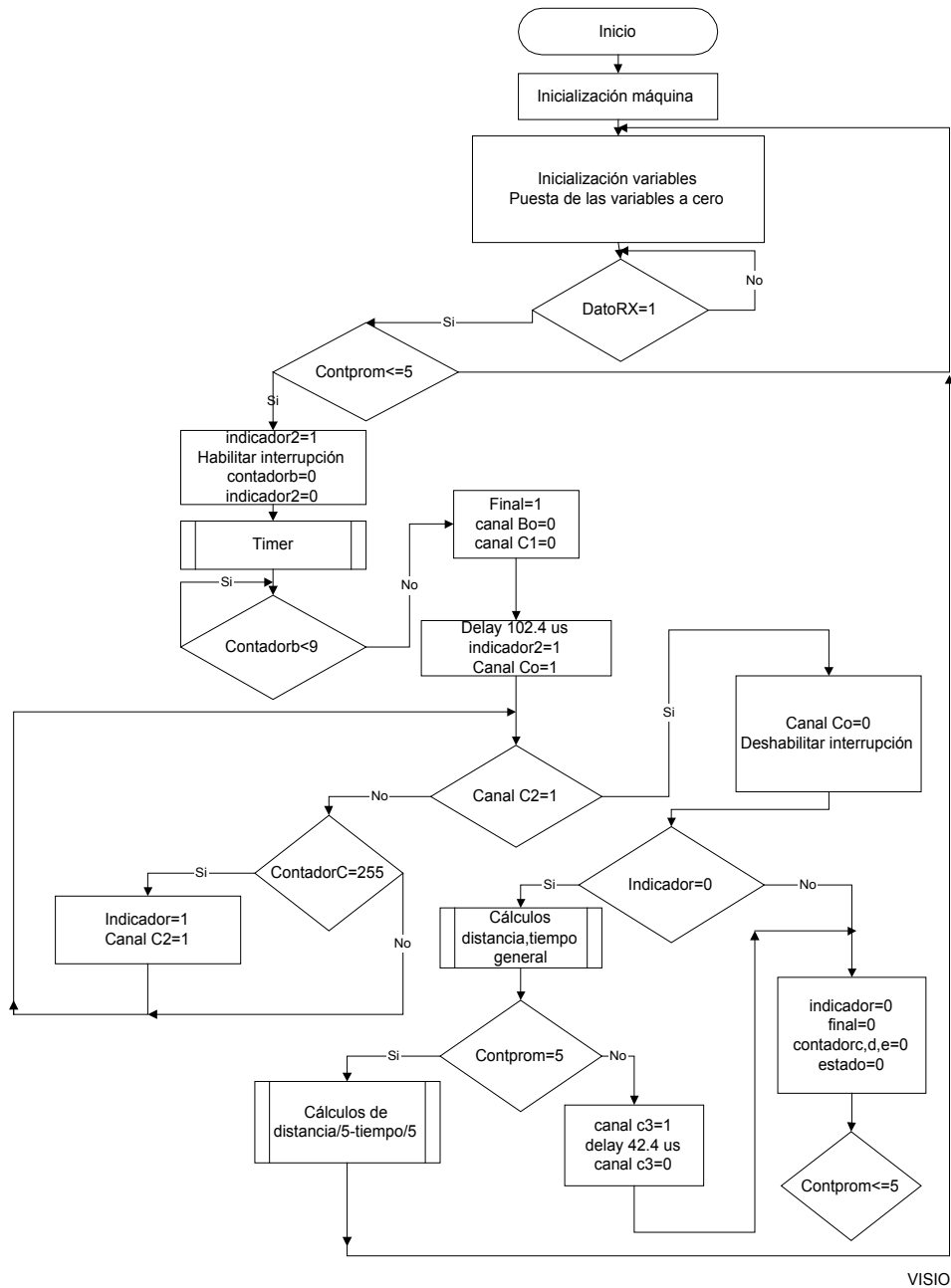


Figura 6.1 Diagrama de flujo general del PIC16F876A en ensamblador y C.

Con respecto a la figura 6.1, ésta muestra el software general programado en el PIC16F876A. El funcionamiento del mismo es el que se detalla a continuación:

Una vez inicializadas las variables, la variable **DatoRx**, espera a que se reciba un "1" proveniente del puerto serie, el cual viene dado por una instrucción de la interfaz realizada en Delphi ( este valor vendrá dado posteriormente por la etapa del submarino guiado por GPS, para indicarle al PIC que puede empezar a tomar los datos), mientras este valor no sea dado, el programa se mantendrá esperando hasta que el mismo se dé. Una vez que el botón "Obtener medición" (figura 6.40) ha sido presionado, se manda un "1" por el puerto serie hacia el PIC16F876A desde el computador, poniendo a **DatoRX** en "1", por lo cual se procede a tomar 5 muestras consecutivas, las cuales serán posteriormente promediadas.

Si el número de muestras tomadas indicadas por la variable **contprom** es mayor a 5, se inicializa el programa. Si **contprom** es menor a 5, entonces se activa el subproceso timer (figura 6.2) , en el cual se dan los procesos de: Generación de 9 pulsos cuadrados con una frecuencia de 23.5 KHz (los cuales serán contabilizados por la variable **contadorb**), generación de una señal de CD de 5V al poner su **canal C1** en "1" y el conteo del tiempo. Tanto los pulsos de 23.5 KHz como el nivel de CD, se generan mientras **contadorb** tenga un valor inferior a 9, una vez que se sobrepasa este valor, la generación de la frecuencia de 23.5 KHz cesa al poner tanto la variable **final** como el **canal B0** con un valor igual a cero y se inhibe la generación de la señal de CD al poner su **canal C1** en "0". No obstante, el timer se mantiene siempre activo esperando al próximo evento, que sería la generación de ecos, por lo cual el PIC16F876A manda a través de su **canal C0**, un pulso hacia el switch NTE4066B habilitando la etapa de recepción. El PIC16F876B, del cual se hablará más adelante, se encargará de determinar si ecos con frecuencia de 23.5 KHz han sido generados, en cuyo caso mandará a través de su **canal B1** un pulso en alto, el cual será capturado por el **canal C2** (canal que recibe eco válido) del PIC16F876A.

Si el valor de esta señal es cero, se supone que no se ha generado eco alguno y el algoritmo se mantendrá en estado de espera hasta que los mismos se generen, no obstante si el tiempo de espera es mayor que 1.36 segundos (**contadorc=255**) el programa asumirá que no se generaron ecos y pondrá a la variable **indicador** en 1 (significa que no se generaron ecos) y al **canal C2** con el mismo valor con el propósito de abandonar el cálculo de distancia y volver a generar la frecuencia para obtener otra medición. En este momento el PIC16F876A pone su **canal C0** en bajo para deshabilitar la etapa de recepción. Esta característica permite que el programa se mantenga enviando frecuencias ultrasónicas hasta que se hayan tomado 5 muestras válidas. Si la variable **indicador** es cero, significa que se produjeron ecos, por lo que se procede al cálculo de distancia y tiempo, los cuales se irán sumando progresivamente hasta que tengan 5 muestras. Una vez obtenidas las 5 muestras (**contprom=5**) se procede a calcular el promedio de los datos y a transmitirlos por el puerto serie. Cabe indicar que después de que se obtiene un dato válido, se manda un pulso en alto desde el PIC-A (microcontroladorA) por el **canal C3** hacia el PIC-B, el cual lo captura a través de su **canal B3**, habilitándolo para determinar si se produce nuevamente un eco con una frecuencia de 23.5 KHz. Una vez que se tiene un dato válido, se reinicia nuevamente el programa colocando todas las variables en cero y esperando a que la etapa de submarino guiado por GPS (el computador en este caso) vuelva a enviar un pulso, indicando que se puede realizar una nueva toma de datos.

Las directivas para inicializar al PIC16F876A en lenguaje de programación C son:

#include <16F876.h>

Incluye la librería del 16F876

#use delay(clock=20000000)

Se indica que se utilizará un cristal de 20 MHZ.

#fuses HS,NOWDT

Se indica que no se utilizará el Watch Dog Timer y que el cristal es tipo HS

setup\_counters(RTCC\_INTERNAL,RTCC\_DIV\_2)

Indica al PIC, que el timer RTCC tendrá un overflow cada 102  $\mu$ s, no obstante, en este caso la interrupción no será habilitada.

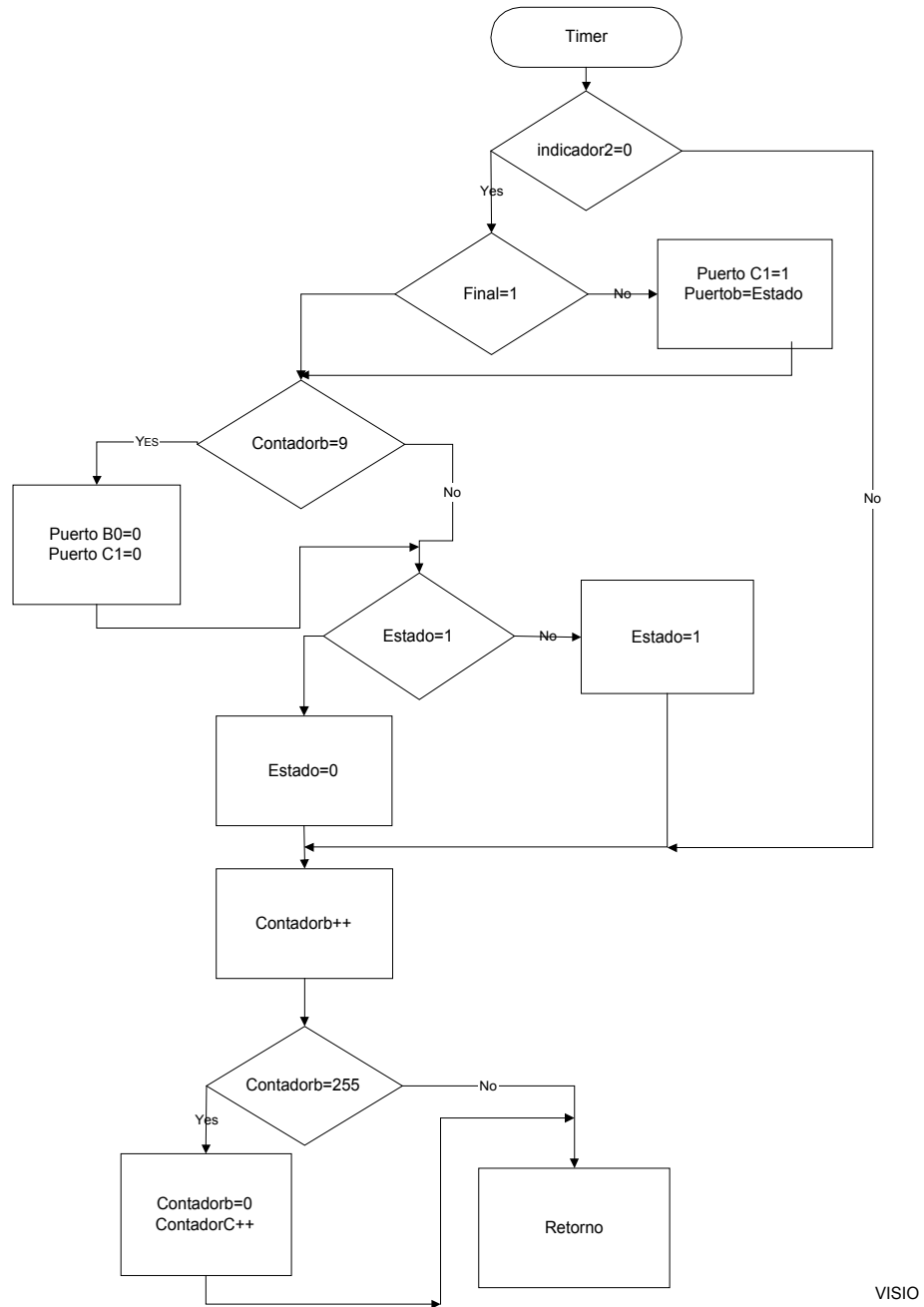
setup\_timer\_1(T1\_DISABLED);

Indica al PIC que el timer1 no se usará.

setup\_timer\_2(T2\_DIV\_BY\_1,105,1)

Indica al PIC que se usará el timer2 con un overflow cada 21.2  $\mu$ s, éste es el tiempo que permite generar la frecuencia de 23.5 KHz.

### 6.1.2 Programación del subproceso timer en el PIC16F876A en ensamblador



VISIO

Figura 6.2 Diagrama de flujo de la programación de la interrupción timer en ensamblador

En la figura 6.2 se muestra el diagrama de flujo que permite generar la frecuencia de 23.5 KHz y que lleva el conteo del tiempo hasta 1.36 segundos, nótese que de acuerdo a la fórmula del fabricante para calcular el tiempo, para 1 segundo se tendría una distancia medible de 344 mtrs, por lo que 1.36 segundos es más que suficiente. En lo referente al software, éste fue imposible programarlo en C, debido al tiempo tan pequeño que se necesita para generar la frecuencia de 23.5 KHz, por lo que hubo que acudir a ensamblador.

Este algoritmo empieza con las variables **final**, **estado** e **indicador2** con un valor de cero, las cuales provienen del algoritmo general dado en la figura 6.1. Nótese que si **final** =0 entonces el **puertob** asume el valor de la variable **estado**, el cual puede ser uno o cero. Este valor cambia cada vez que se entra en la interrupción, permitiendo que el **puertob** cambie de uno a cero cada 21.2µs y de cero a uno en el mismo lapso de tiempo, permitiendo generar los 23.5 KHz. Esta frecuencia se transmitirá a través del **puerto B0** del PIC-A hacia una de las entradas del circuito restador (figura 6.22), sin embargo, antes de que ésta se comience a generar, se manda una señal de CD de 5V por el **puerto C1** a una de las dos entradas posibles del mismo circuito restador, para poder generar una señal de +/- 5 Vp con frecuencia de 23.5 KHz.

Si el valor de **contadorb** es igual a 9, entonces se deshabilita la generación de la frecuencia y se desactiva el pulso en alto establecido en el **puerto C1** (nivel de CD de 5V), lo que permite que los pulsos de la frecuencia transmitida sean en esencia exactos. Si **final**=1 entonces, se sigue cambiando el valor de la variable **estado**, pero el valor en el **puerto B0** ya no se altera más (cesa generación de frecuencia), por lo que el timer sigue avanzando incrementado el **contadorb**. Cuando el valor del **contadorb** es igual a 255 se incrementa el valor del **contadorc**.

Nótese que el valor siguiente para el **contadorb** después de 255 por el hecho de ser de 8 bits no es otro que 0, además de que el **contadorc** no tiene ninguna restricción, puesto que se supone que su valor nunca va a ser superior a 255, ya que esto representaría una distancia desde la transmisión de la frecuencia de 23.5 KHz, hasta la recepción de los ecos, mayor a los 467 mtrs.

La variable **indicador2** dada al principio del programa (figura 6.2), se mantiene en cero durante la transmisión y únicamente se pone en alto durante la recepción (figura 6.1), de tal forma que sea posible hacer más lecturas del pulso en alto proveniente del PIC16F876B, que le indica al PIC16F876A que una frecuencia de 23.5 KHz se ha producido.

Como nota interesante, se describe la creación de un ciclo if en ensamblador:

<code>movf final,0</code>	Pasa el valor de <b>final</b> al registro de trabajo
<code>xorlw 0x01</code>	Compara el valor de <b>final</b> con uno
<code>btfss status,2</code>	
<code>goto altobajo</code>	Si no es igual salta al label <b>altobajo</b>
<code>goto nabajo</code>	Si es igual salta al label <b>nabajo</b>

`altobajo:`

`nabajo.`



### 6.1.3 Programación de la subrutina de cálculos de distancia y tiempo general en C.

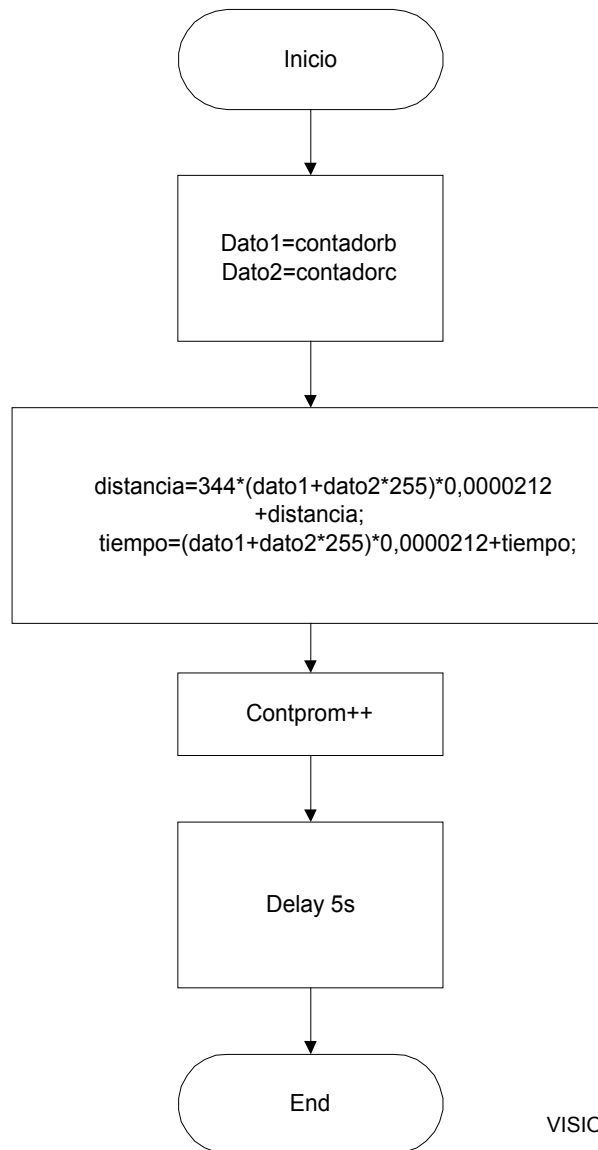
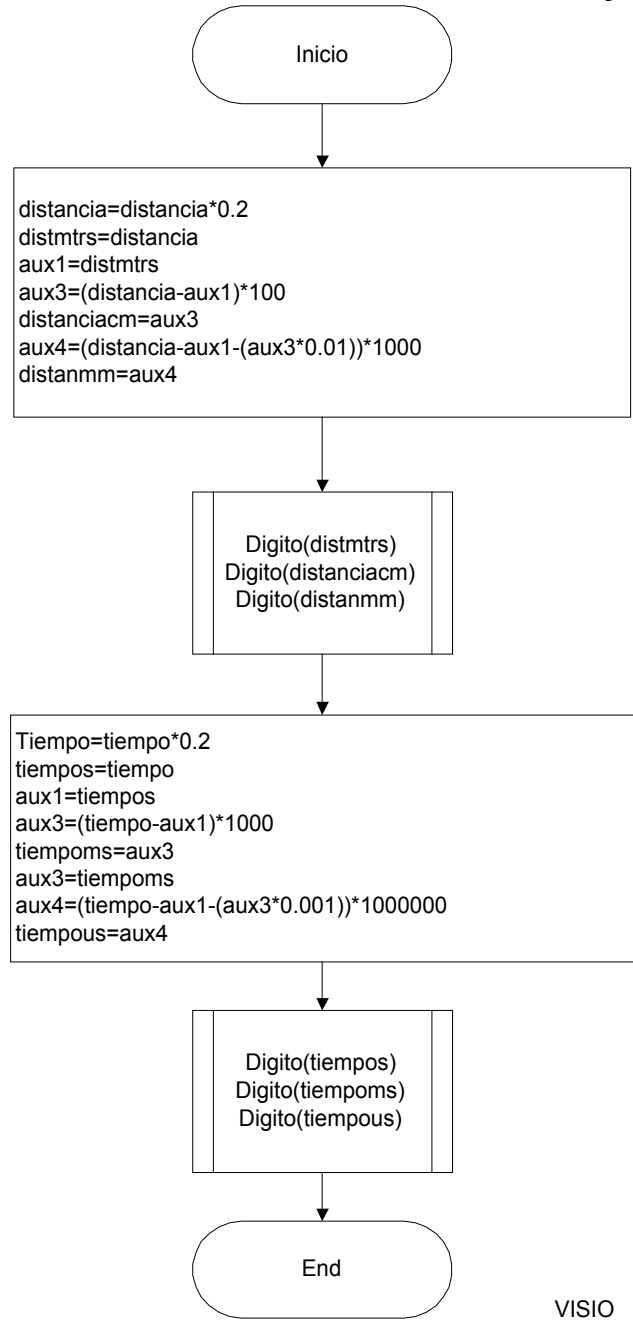


Figura 6.3 Diagrama de flujo de cálculo de distancia y tiempo general en C.

La figura 6.3 muestra el cálculo de distancia y tiempo general. Este cálculo se realiza cuando la variable **indicador**=0 y mientras la variable **contprom** sea menor a 5. En este algoritmo las variables **distancia** y **tiempo** fueron definidas como datos tipo float, por lo cual debido a que el PIC no permite mezcla de datos, fue necesario definir variables auxiliares tipo float como lo son **Dato1** y **Dato2**, que toman los valores de **contadorb** y **contadorc** respectivamente, con el propósito de poder realizar los cálculos. Nótese que este subproceso permite que entre cada toma de datos, de las 5 mediciones posibles que luego serán promediadas, se dé un intervalo de tiempo de 5 segundos, ello se hace con el propósito de que una vez que se haya dado la transmisión y capturados los ecos, se dé el tiempo necesario para que todo eco generado haya desaparecido y se pueda proceder a tomar una muestra limpia de datos.

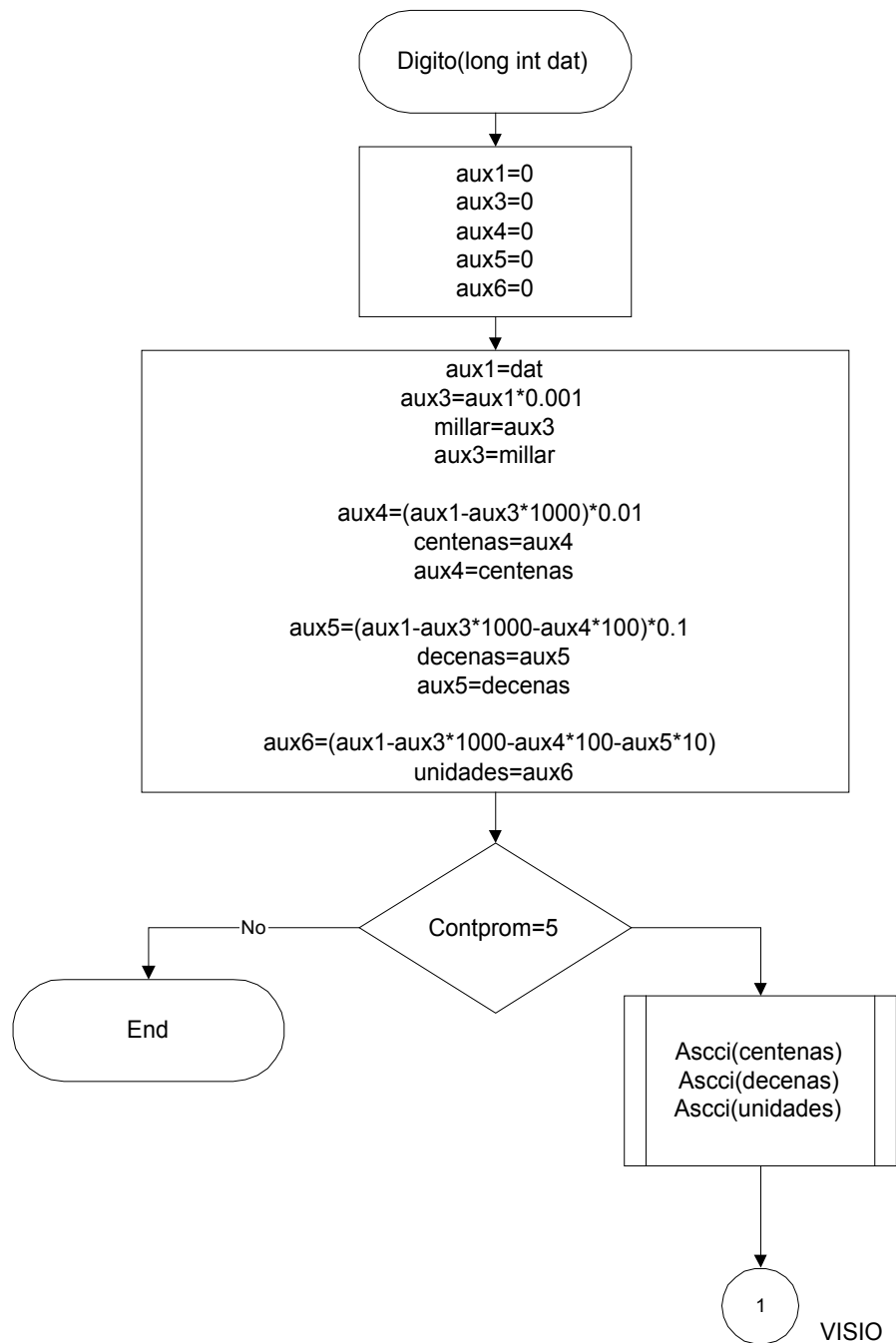
**6.1.4 Programación de subrutina cálculo de distancia y tiempo/5 en C .**



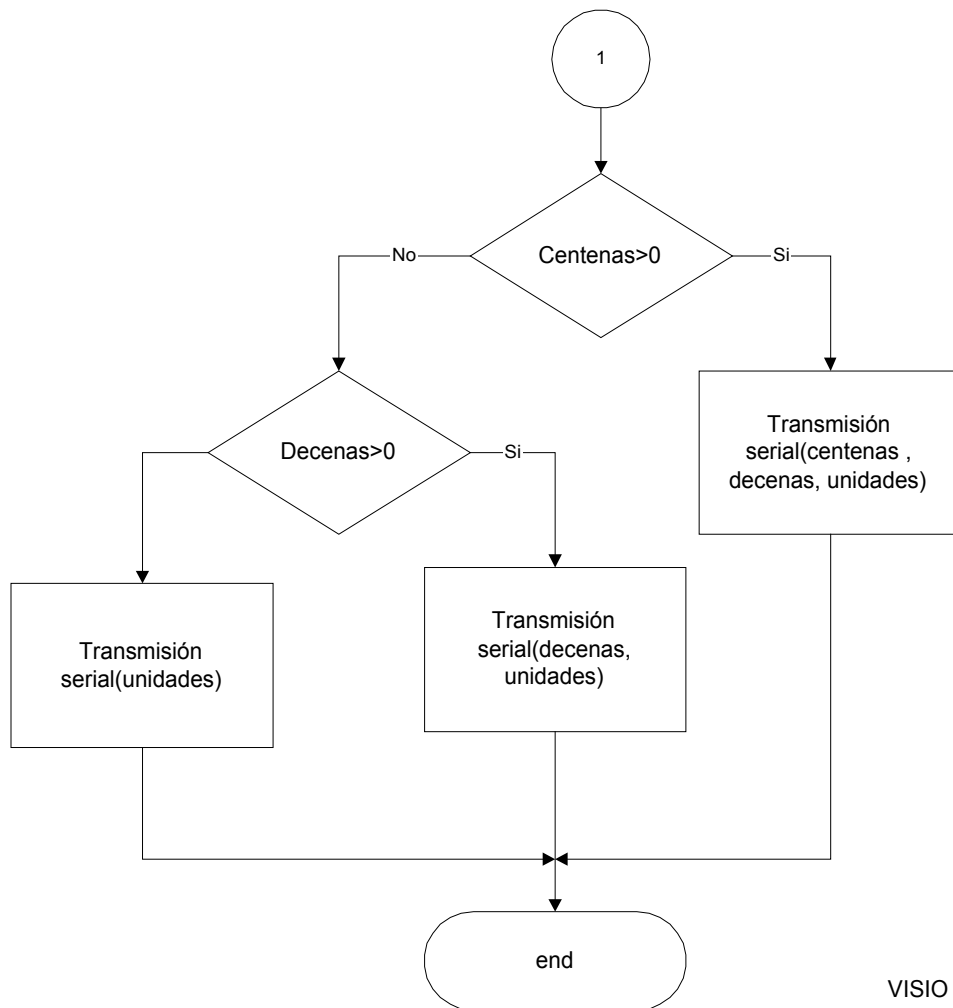
**Figura 6.4** Diagrama de flujo de cálculo de distancia y tiempo general/5

La figura 6.4 muestra la rutina para promediar los datos, ésta se ejecuta cuando el valor de **contprom=5**. Lo que hace es obtener el valor promedio de la distancia y del tiempo acumulado al dividirlos entre 5, separando los datos en metros, centímetros, milímetros, segundos, milisegundos y microsegundos, los cuales son posteriormente pasados al subproceso dígito, que se encargará de separar cada una de éstas magnitudes en unidades, decenas y centenas.

### 6.1.5 Programación del subproceso dígito en C.



**Figura 6.5** Diagrama de flujo del subproceso dígito en C



VISIO

**Figura 6.6** Diagrama de flujo del subproceso dígito en C (continuación)

Las figuras 6.5 y 6.6 muestran el diagrama de flujo del subproceso dígito, en el cual si la variable `contprom=5` (indica que se tomaron 5 muestras válidas), se separan los datos en sus cifras constitutivas, a saber: Millares, centenas, decenas y unidades.

Estas cifras se convierten a su equivalente ASCII a través del subproceso ASCII, el cual le devuelve al subproceso dígito los valores correctos. Luego el algoritmo hace una comparación para determinar cuál es la cifra constitutiva más significativa, ello se hace con el propósito, de que a la hora de transmitir los datos por el puerto serie, siempre se mande el dato sin ceros innecesarios, por ejemplo si el dato es

0349

Entonces se manda por el puerto serie 349 en lugar de 0349, ello permite ahorrar espacio en memoria en caso de que se quiera almacenar el dato posteriormente.

### 6.1.6 Programación del subproceso ASCII en C.

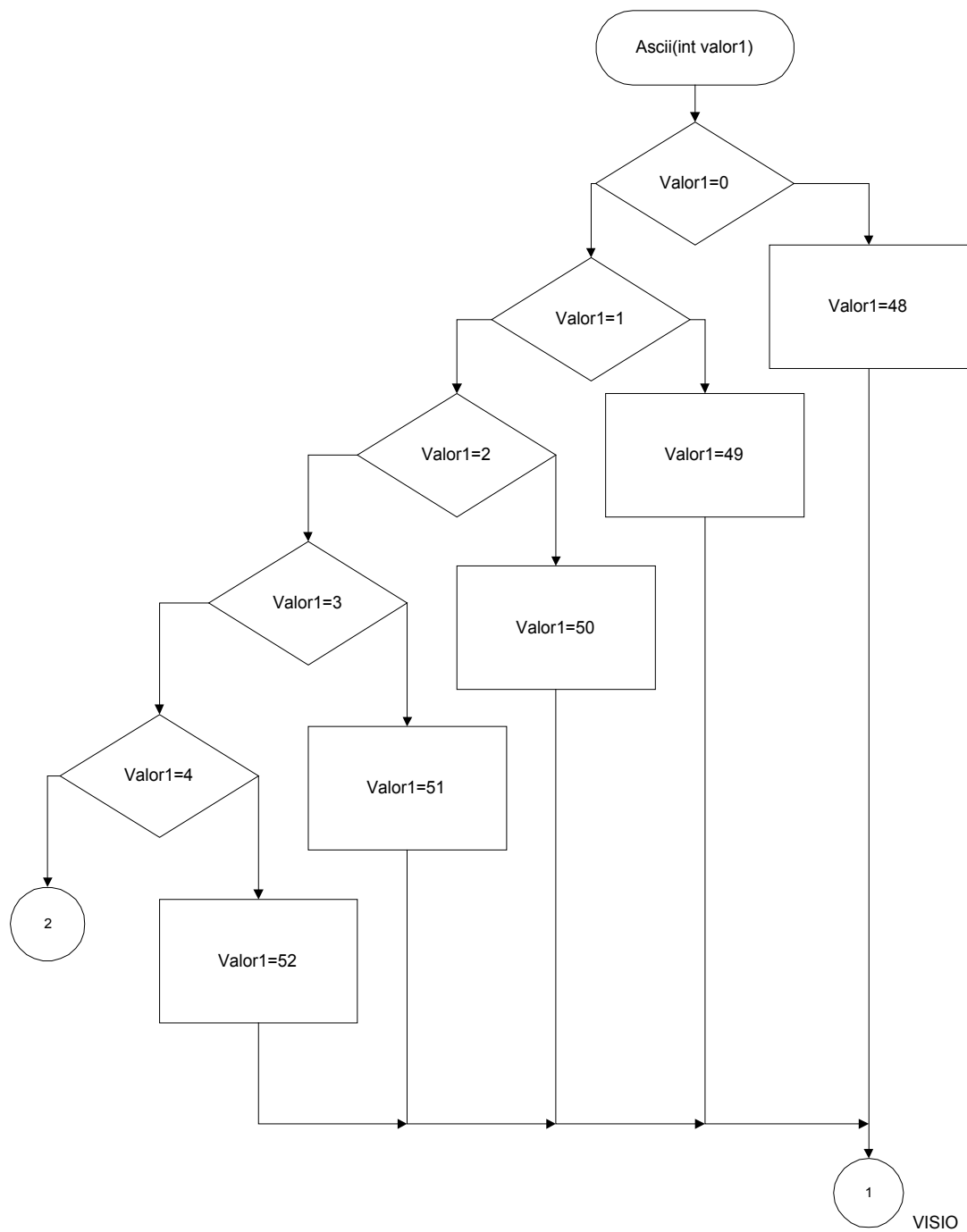


Figura 6.7 Diagrama de flujo del subproceso ASCII en C



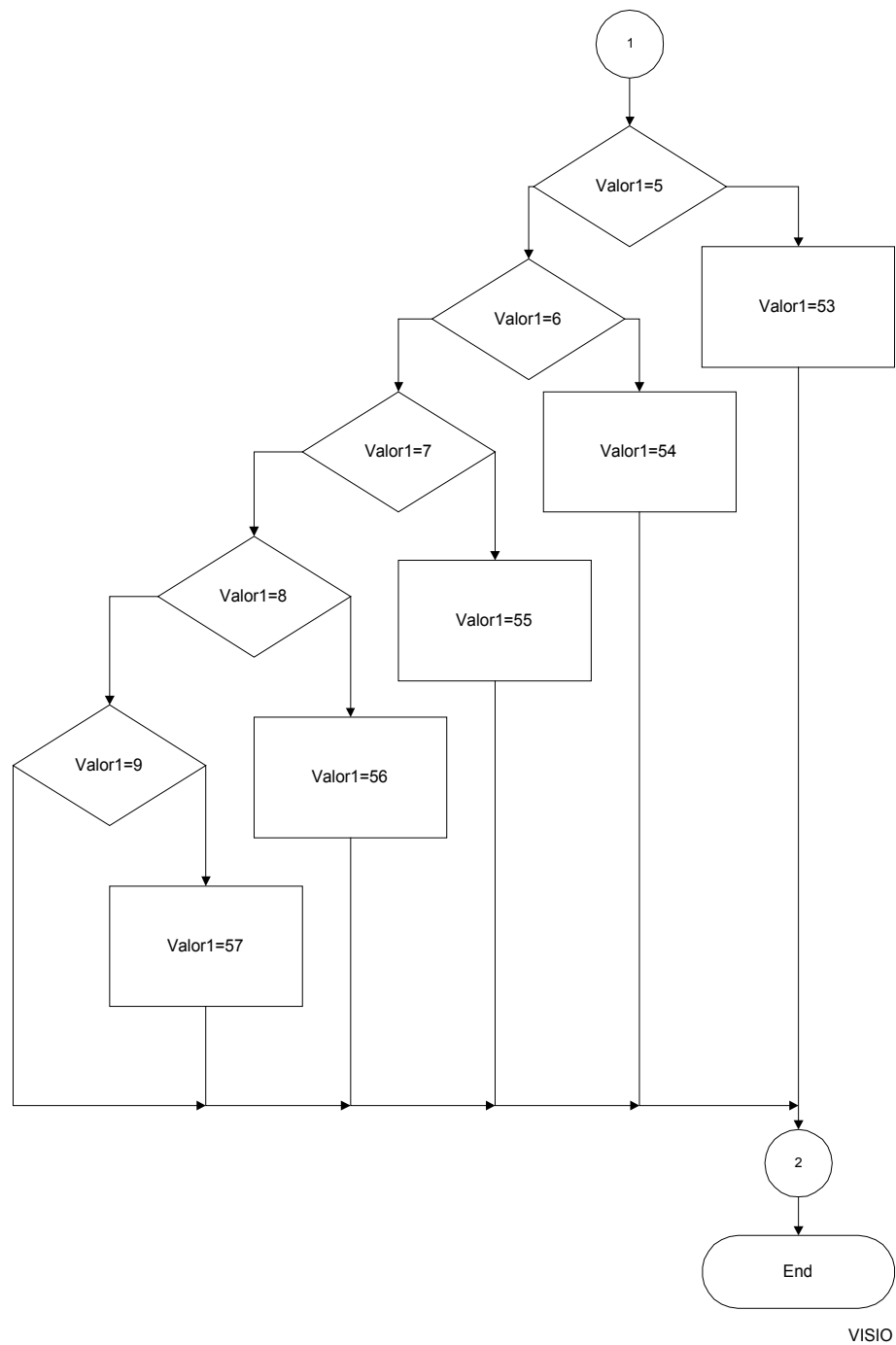
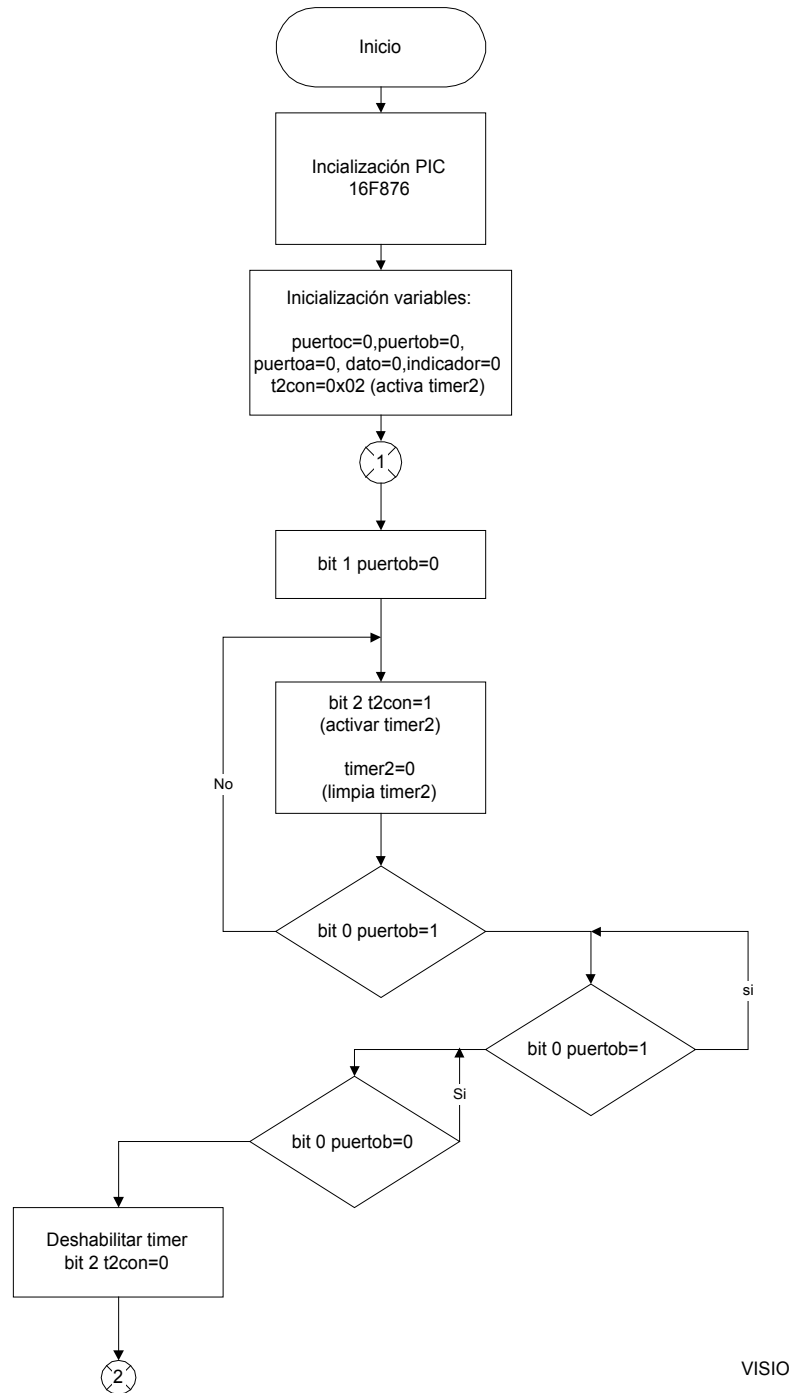


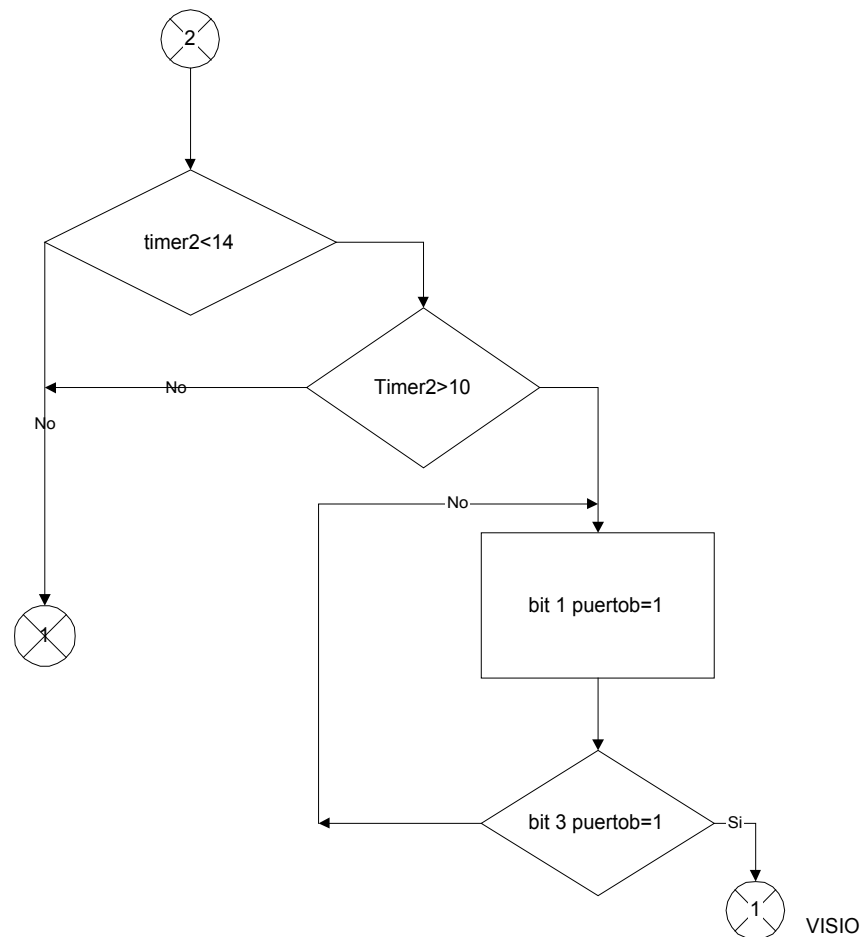
Figura 6.8 Diagrama de flujo del subproceso ASCII en C (continuación)

Las figuras 6.7 y 6.8 muestran el diagrama de flujo perteneciente al subproceso ASCII, en él , lo que se hace es asignar a cada una de las cifras significativas de los datos de distancia y tiempo, su equivalente ASCII. La transformación de datos se da de decimal a ASCII.

**6.1.7 Diagrama de flujo del programa para la separación de la frecuencia en el PIC16F876B en ensamblador.**



**Figura 6.9** Diagrama de flujo del seleccionador de frecuencias en ensamblador (PIC16F876B)

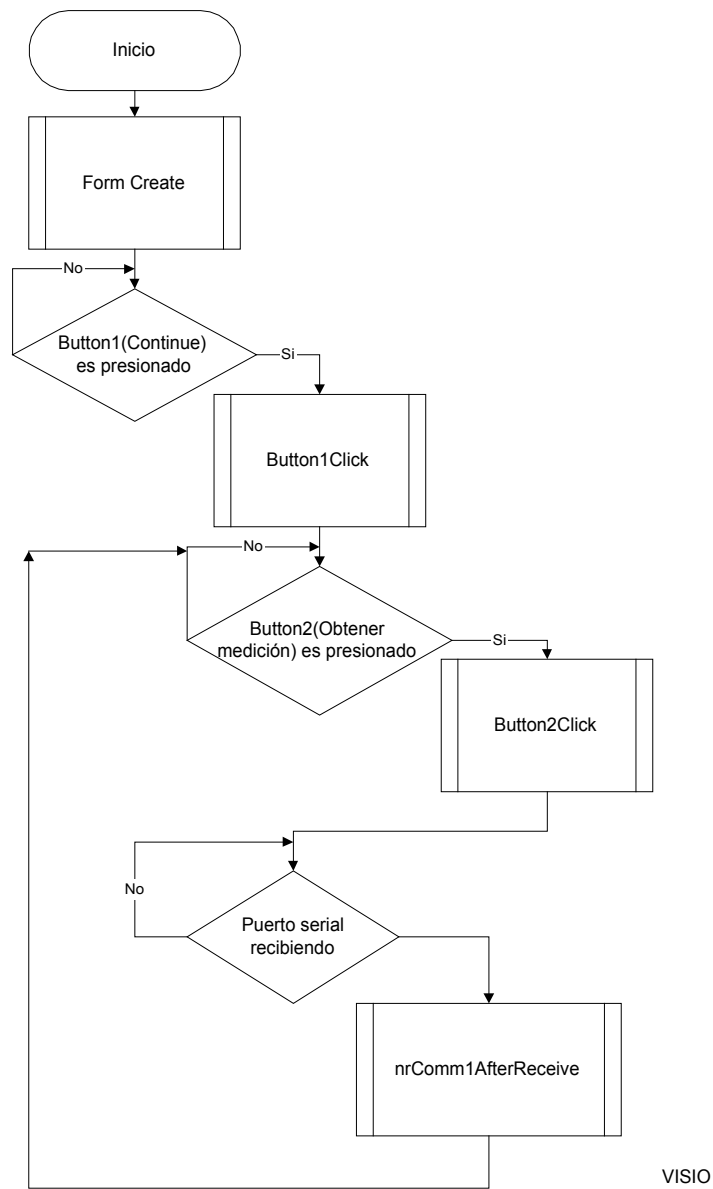


**Figura 6.10** Diagrama de flujo del seleccionador de frecuencias en ensamblador (PIC16F876B)  
(continuación)

Las figuras 6.9 y 6.10 muestran el programa grabado en el PIC16F876B, el cual consiste en un seleccionador de frecuencias, es decir, éste pone el **puerto B1** en alto cuando una frecuencia entre 22 y 25 KHz es detectada. Su funcionamiento se describe a continuación: Se pone el **puerto B1** en cero imposibilitando la indicación de que se ha generado un eco y se configura el **timer2** para que se incremente cada  $3.2\mu\text{s}$  ( $t2\text{con}=0x02$ ), posteriormente se espera hasta que se reciba un pulso en alto a través del **puerto B0** (ésta señal proviene del comparador LM311 - figura 6.31), una vez que se ha producido un pulso en alto, el **timer2** empieza a contar, manteniéndose en este estado hasta que se dé otro pulso en alto, en cuyo momento se deshabilita el **timer2** y se entra al proceso de comparación.

Si la suma del conteo del tiempo de la señal, tanto en alto como en bajo corresponde a una frecuencia entre 22 y 25 KHz ( $10 < \text{timer2} < 14$ ), se pone el **puerto B1** en alto para indicarle al PIC16F876A que se ha producido un eco válido y se mantiene en ese estado hasta que el PIC16F876A le indique al PIC16F876B, a través de un pulso en alto, que puede volver a determinar si se produce un eco válido ( este pulso lo recibe a través de su **puerto B3**). En caso de que el eco no se encuentre dentro del rango de frecuencias válidas el programa vuelve a su estado inicial, esperando a que se produzca un eco válido.

**6.1.8 Diagrama de flujo general de la recepción y graficación de los datos provenientes del PIC16F876A hacia el computador en Delphi.**



**Figura 6.11** Diagrama de flujo general del programa para recepción de información en Delphi

La figura 6.11 muestra el diagrama de flujo general, del programa realizado en Delphi para la recepción de la información proveniente del PIC16F876A por el puerto serie y su posterior graficación.

Se empieza con el subproceso **Formcreate** que es el encargado de generar la pantalla de presentación del programa (figura 6.39), posteriormente se verifica si el botón “continue” (figura 6.39) es presionado, en cuyo caso se pasa a la segunda ventana (figura 6.40), la cual consiste en la graficación de los datos. Una vez que se está en esta ventana, la opción que se tiene que presionar para que el PIC16F876A genere la señal con frecuencia de 23.5 KHz y empiece a obtener las 5 muestras que luego serán promediadas, es el “obtener medición”. Una vez que el PIC-A ha generado la frecuencia, el programa se mantiene esperando hasta que una trama del tipo:

M(cantidad de metros)C(cantidad de centímetros)m(cantidad de milímetros)S(cantidad de segundos)s(cantidad de milisegundos)u(cantidad de microsegundos)F(indica fin de trama)

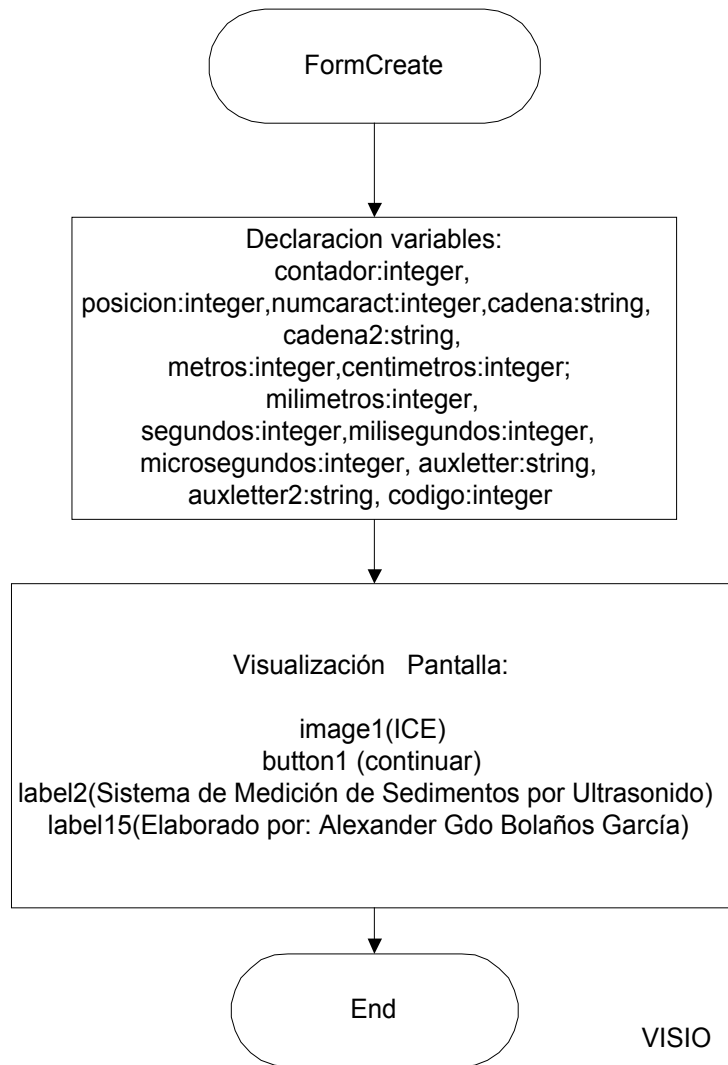
Que en forma numérica a manera de ejemplo podría ser:

M99C18m50S1s957u800F

Sea enviada por el PIC16F876A

Una vez que esto ha sido realizado el subproceso **nrcomm1AfterReceive** se encarga de separar la trama en metros, centímetros, milímetros, segundos, milisegundos y microsegundos para su graficación. Cuando los datos han sido graficados, el programa está listo para obtener una nueva medición.

### 6.1.9 Diagrama de flujo del subproceso formcreate en Delphi.

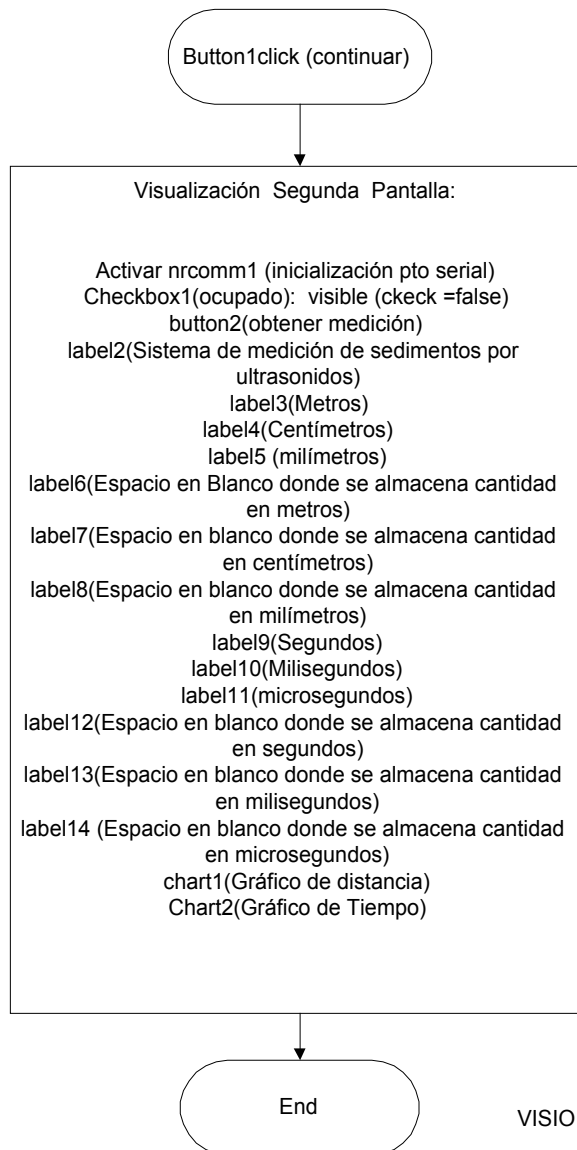


**Figura 6.12** Diagrama de flujo del subproceso Formcreate

La figura 6.12 muestra el diagrama de flujo del subproceso Formcreate, en él se declaran las variables globales que se usarán en el programa y se diseña la pantalla de presentación (figura 6.39), que precede a la pantalla de graficación de datos (figura 6.40), la cual será presentada en la creación de la forma.



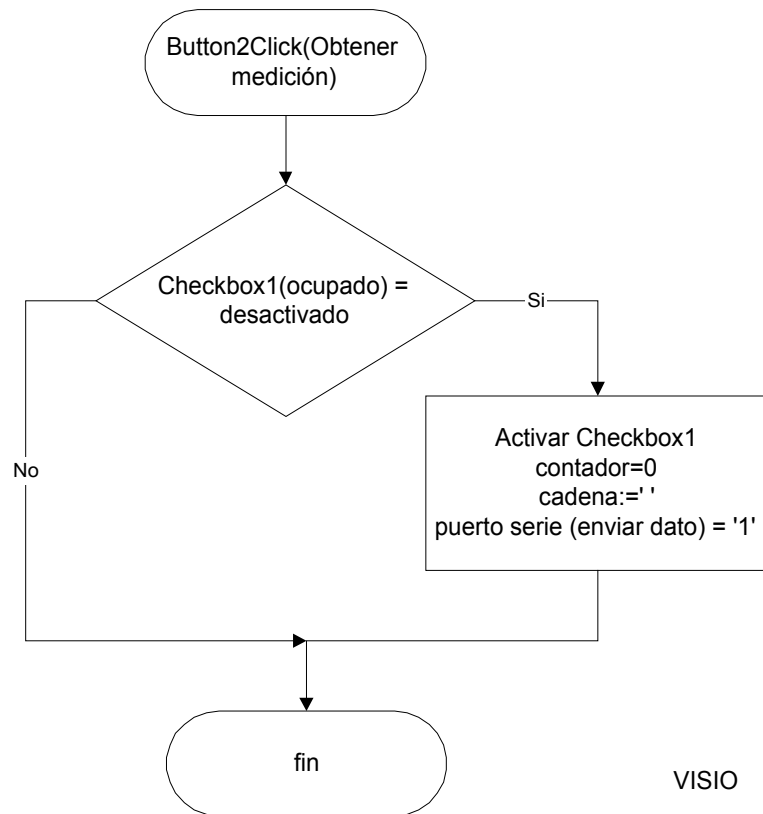
### 6.1.10 Diagrama de flujo del subproceso button1click (continuar) en Delphi.



**Figura 6.13** Diagrama de flujo del subproceso Button1Click (continuar)

La figura 6.13 muestra el diagrama de flujo del subproceso **Button1Click**, una vez que éste ha sido presionado, se habilitan y se hacen visibles todos los objetos necesarios para construir la segunda pantalla, que corresponde a la graficación de los datos enviados por el puerto serie (figura 6.40).

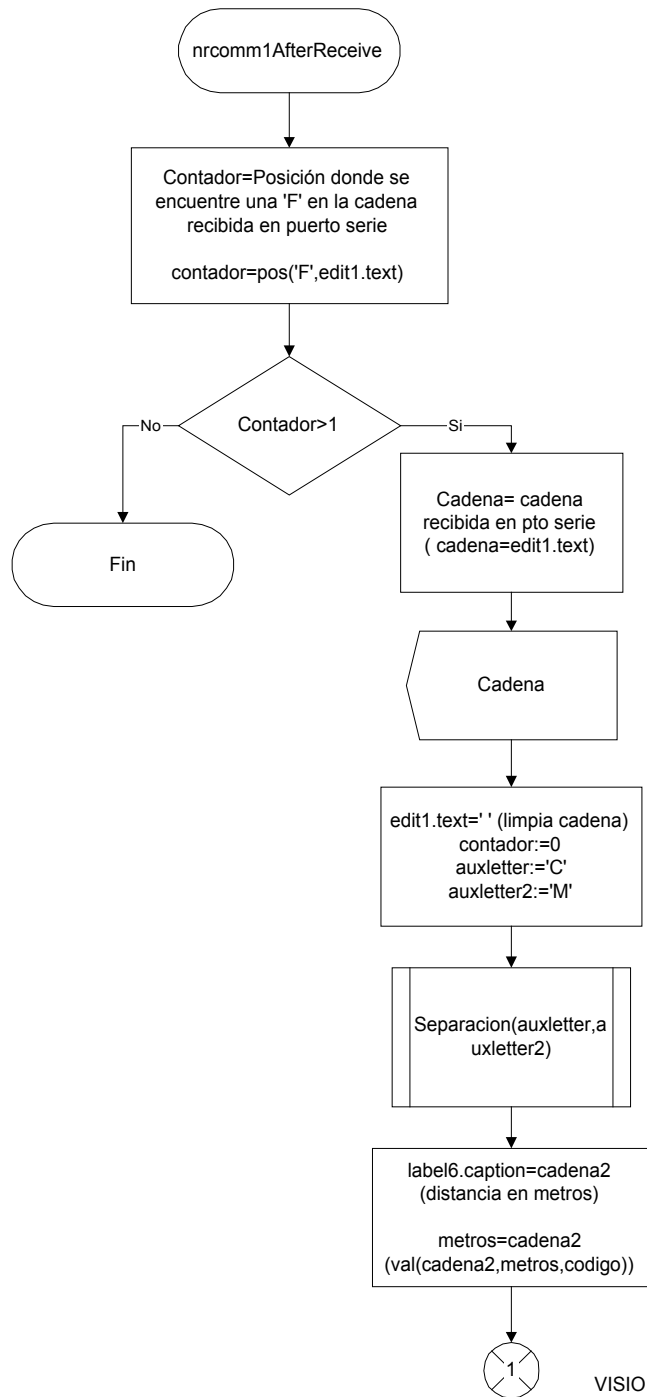
### 6.1.11 Diagrama de flujo del subproceso `button2click` (obtener medición) en Delphi.



**Figura 6.14** Diagrama de flujo del subproceso `Button2Click`(Obtener medición)

La figura 6.14 muestra el subproceso **Button2Click**, el cual corresponde al de “obtener medición” (figura 6.40). Una vez que éste ha sido presionado, se manda un “1” por el puerto serie hacia el PIC16F876A, que le indica a éste que puede proceder a transmitir la señal con frecuencia de 23.5 KHz y a realizar los cálculos necesarios, mientras esto ocurre se activa el **Checkbox1** “ocupado”, para indicar que el botón “obtener medición” no debe presionarse para obtener otra medición, éste botón solo puede ser presionado hasta que el Check del **Checkbox1** esté deshabilitado.

**6.1.12 Diagrama de flujo del subproceso nrcomm1AfterReceive en Delphi.**



**Figura 6.15** Diagrama de flujo del subproceso nrcomm1AfterReceive

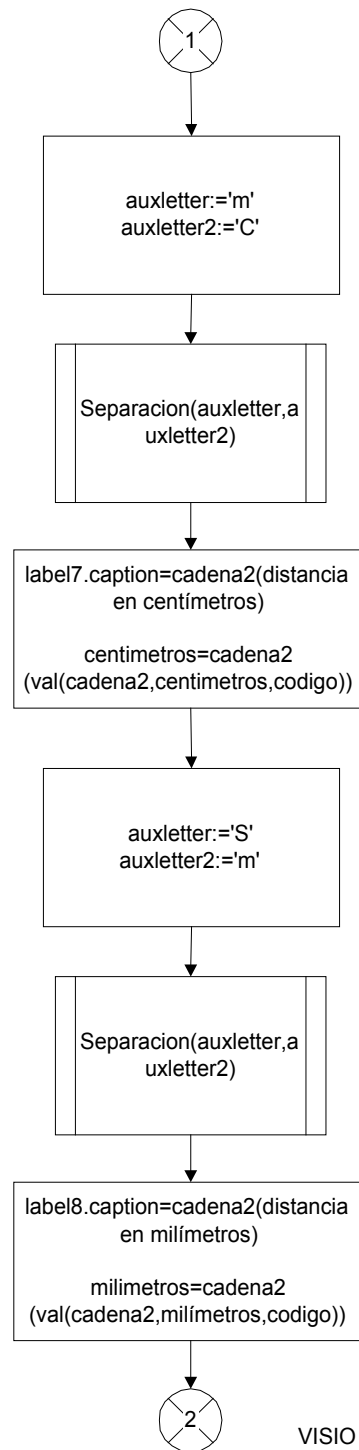


Figura 6.16 Diagrama de flujo del subprocesso nrcomm1AfterReceive (continuación)

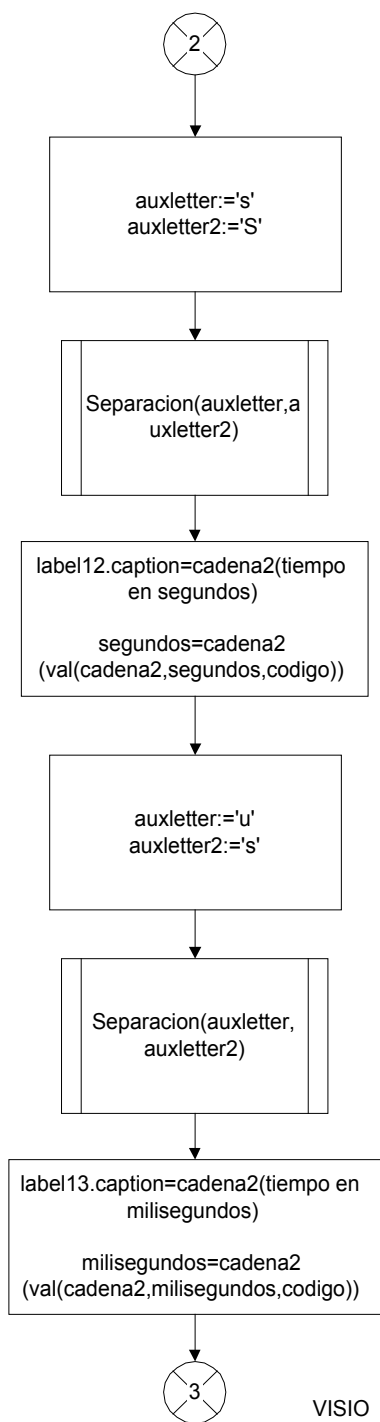
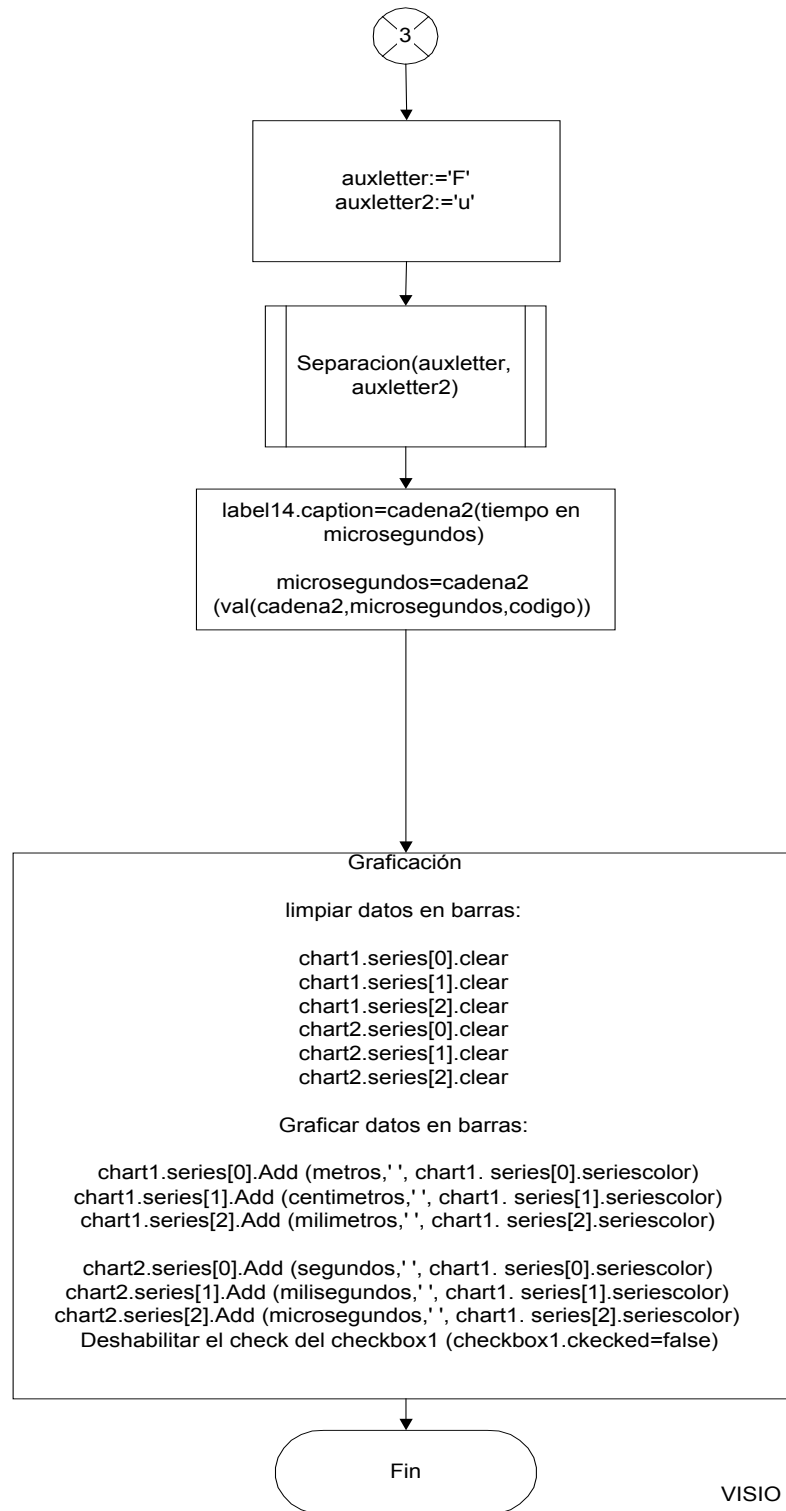


Figura 6.17 Diagrama de flujo del subprocesso nrcomm1AfterReceive (continuación)



VISIO

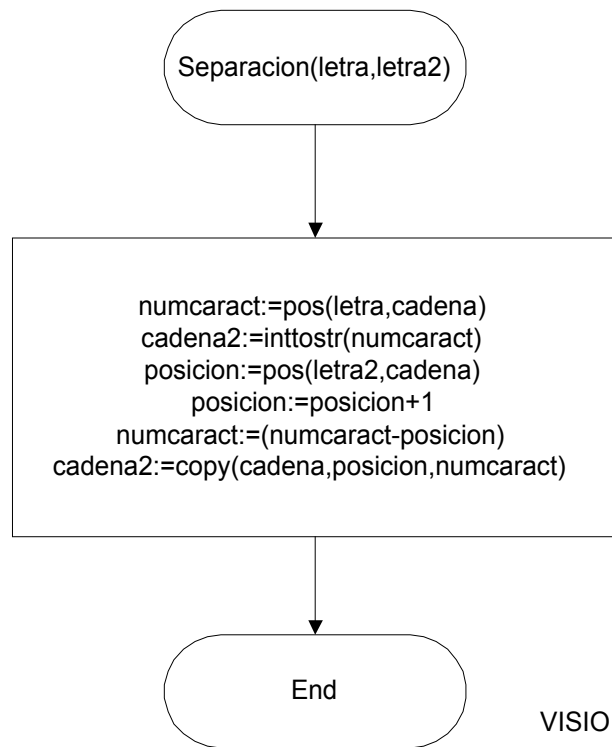
**Figura 6.18** Diagrama de flujo del subprocesso nrcomm1AfterReceive (continuación)

Las figuras 6.15, 6.16, 6.17 y 6.18 muestran el diagrama de flujo del subproceso **nrcomm1AfterReceive**, una vez que Delphi detecta el ingreso de información por el puerto serie, se ingresa a éste subproceso, donde la variable **contador** toma el valor de la posición donde se encuentra la letra “F” en la trama, la cual es la posición de final de trama, que tendrá que ser siempre mayor que uno, puesto que otro valor indicaría que no existe información en la trama recibida. Posterior a esto, la variable **cadena** toma el valor de la trama y se imprime en pantalla. Recordando la trama numérica de ejemplo que se dió, está tenía la siguiente forma:

M99C18m50S1s957u800F

Lo siguiente que hace el algoritmo, es asignar a dos variables **auxletter** y **auxletter2**, las letras intermedias entre cada dato y luego llamar al subproceso “separación”. Por ejemplo para la cantidad de metros, se asigna a **auxletter** la letra “C” y a **auxletter2** la letra “M”, ello permite que en el subproceso separación se pueda obtener la cantidad de metros, en este caso 99 y aislarlo de la trama para su posterior graficación. Una vez que el dato es obtenido, se asigna el mismo a **cadena2** para poder asignarlo al label correspondiente y a la variable correcta, en este caso a la variable **metros**, proceso que es realizado en el subproceso “separación”. Así se continúa separando y asignando los valores correspondientes con sus variables, hasta llegar a separar toda la trama la cual concluye con la letra “F”, luego se procede a graficar cada una de las magnitudes.

### 6.1.13 Diagrama de flujo del subproceso separación en Delphi.



**Figura 6.19** Diagrama de flujo del subproceso separación

La figura 6.19 muestra el diagrama de flujo correspondiente al subproceso separación, para explicarlo se recurrirá nuevamente a la trama numérica de ejemplo con que se ha venido trabajando, a saber:

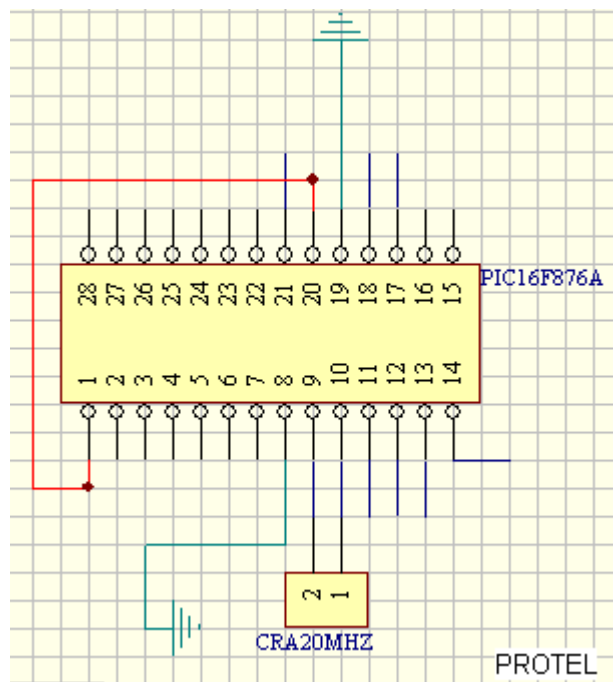
M99C18m50S1s957u800F



En el subproceso **nrcomm1AfterReceive** se pasó **auxletter** y **auxletter2** en ese orden al subproceso separación correspondiendo **auxletter** a “C” y **auxletter2** a “M”, valores que son tomados por las variables **letra** y **letra2**, en ese orden en éste subproceso. Posterior a este paso se busca la posición de la letra “C” en la cadena que en el ejemplo numérico corresponde a 4 y que es guardado en la variable **numcaract**, luego se busca la posición de la letra2, a saber “M” correspondiendo esa posición a 1. Una vez que se conoce la posición de las letras en la cadena, la variable **posicion** se incrementa en 1, con el propósito de coincidir con el primer valor numérico del dato buscado y a la variable **numcaract** se le resta el nuevo valor de posición, con el propósito de conocer cuántos caracteres deben ser copiados como parte del dato. En este caso, la variable **posicion** indica que el primer dato a ser copiado corresponde a un 9 y la variable **numcaract** indica que se deben copiar dos caracteres a partir de esta posición, función que es realizada por la función **copy** y que es almacenado en la variable **cadena2**, obteniéndose de esta forma la cantidad buscada.

### 6.1.14 Explicación del diseño del Hardware

#### MicrocontroladorA (PIC16F876A)



**Figura 6.20** Esquemático del PIC16F876A

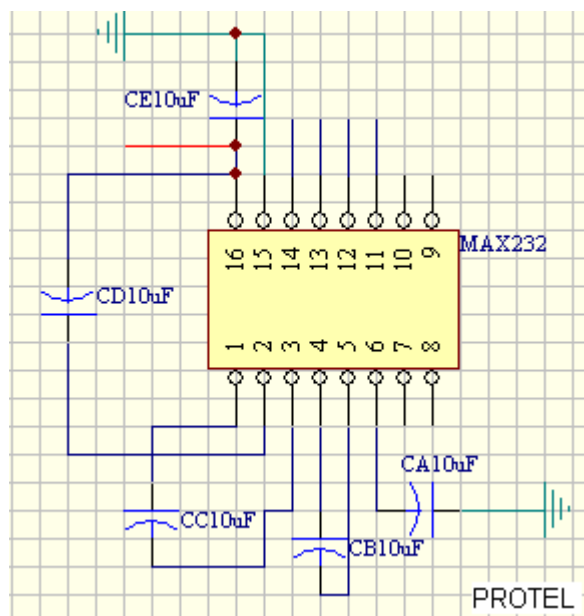
**Tabla 6.1** Descripción de pines utilizados del PIC16F876A

No. Pin	Descripción	Función
1	MCLR	Sirve para resetear el PIC. Se mantiene normalmente en alto
8	Vss	Patilla de conexión a tierra (GND)
9	CLKIN	Patilla para conexión del oscilador (20MHz en este caso)
10	CLKOUT	Patilla para conexión del oscilador (20 MHz en este caso)
11	RC0	Salida que activa el switch C-MOS NTE4066B para habilitar recepción, una vez que la transmisión de los pulsos de 23.5 KHz ha finalizado
12	RC1	Salida que envía una señal de 5V (nivel de CD) a la resistencia RE10K, que se conecta a la entrada inversora del restador LF353A (pin 2)
13	RC2	Entrada que recibe desde la salida B1 del PIC16F876B, una señal en alto que indica que un eco con una frecuencia de 23.5 KHz ha sido detectada.
14	RC3	Salida hacia la entrada B3 del PIC16F876B, que en alto le indica a éste que puede proceder nuevamente a determinar si se produce un eco con una frecuencia de 23.5 KHz.
17	TX	Salida para transmisión por el puerto serie, que se conecta a la patilla 11 del MAX232 (TTL input)
18	RX	Entrada para recepción por el puerto serie, que se conecta a la patilla 12 del MAX232 (TTL output)
19	Vss	Patilla para conexión a tierra (GND)
20	VDD	Patilla para conexión a VCC (5V)
21	RBO	Salida que genera los pulsos cuadrados de 23.5 KHz, con amplitud de 5 voltios, ésta se conecta a la entrada no inversora del restador LF353A (pin3)

La tabla 6.1 describe cada una de las patillas utilizadas en el microcontrolador PIC16F876A, mostrado en la figura 6.20, que forma parte del esquemático global del circuito mostrado en el apéndice A.3. Éste se encarga de suministrarle las señales necesarias al amplificador LF353A (funcionando como restador), de tal forma que a la salida del mismo se pueda tener una señal cuadrada de  $\pm 5V_p$  (10 Vpp), con un nivel de CD de 0 voltios, para ello utiliza los pines 12 y 21. A la vez, éste se encarga de suministrarle un pulso en alto al switch C-MOS NTE4066B, una vez que la transmisión ha terminado, de tal forma que pueda habilitarse la etapa para la recepción de ecos, ello se hace con el propósito de que solo se pueda dar la transmisión o la recepción, pero no ambas, debido a que el transductor HE123tr transmite y recibe señales por el mismo cable.

Otra de las funciones que tiene a su cargo éste microcontrolador, es la de establecer la comunicación con el computador, de tal forma que se pueda transmitir y recibir información entre ambos a través del puerto serie. Ésta función la realiza a través de los pines 17 y 18, además éste establece una comunicación cruzada con el PIC16F876B a través de los pines 13 y 14, que permiten determinar de forma efectiva si un eco con una frecuencia entre 22 y 25 KHz se produjo y finalmente se encarga de calcular el tiempo que transcurre entre la transmisión y la recepción de los ecos, para calcular la distancia.

### TC232

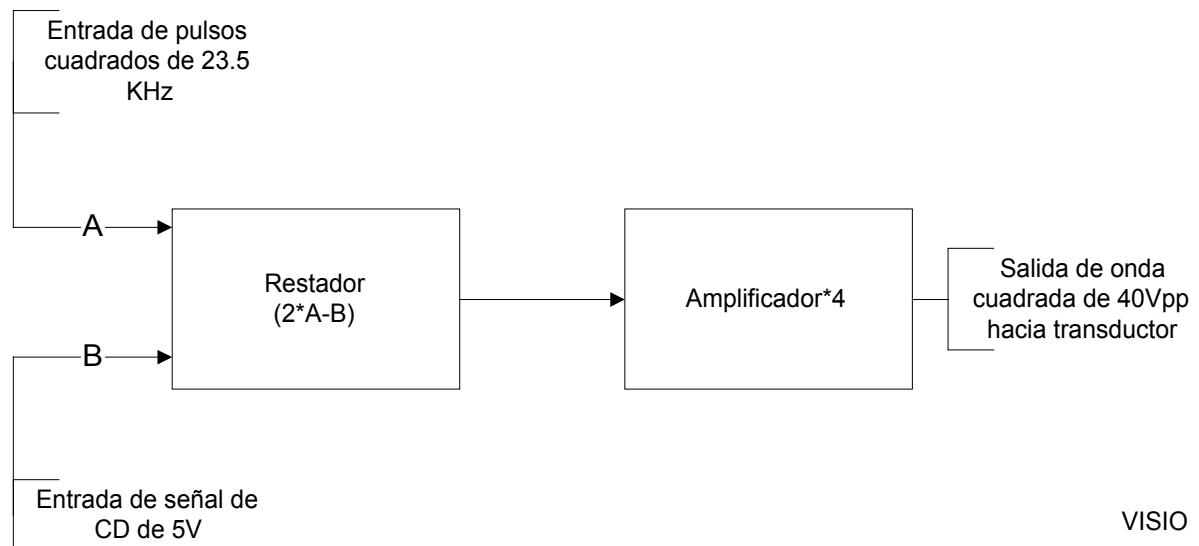


**Figura 6.21** Esquemático del TC232

**Tabla 6.2** Descripción de pines utilizados del TC232

No. Pin	Descripción	Función
1	C1+	Pin para conexión de patilla de capacitor "C1" de 10 $\mu$ F con polaridad positiva
2	V+	Pin para conexión de patilla de capacitor "C3" de 10 $\mu$ F con polaridad positiva
3	C1-	Pin para conexión de patilla de capacitor "C1" de 10 $\mu$ F con polaridad negativa
4	C2+	Pin para conexión de patilla de capacitor "C2" de 10 $\mu$ F con polaridad positiva
5	C2-	Pin para conexión de patilla de capacitor "C2" de 10 $\mu$ F con polaridad negativa
6	V-	Pin para conexión de patilla de capacitor "C4" de 10 $\mu$ F con polaridad negativa, el otro extremo del capacitor con polaridad positiva se conecta a tierra (GND)
11	T1in	Pin que se conecta al pin 17 del PIC16F876A y que sirve para transmitir la información que envía éste, por el puerto serie hacia el computador.
12	R1out	Pin que se conecta al pin 18 del PIC16F876A y que sirve para recibir la información que envía el computador por el puerto serie, hacia el PIC-A.
13	R1in	Pin que se conecta al pin 3 del conector hembra del puerto serie, que sirve para la transmisión desde el computador hacia el PIC-A, a través de R1out.
14	T1out	Pin que se conecta al pin 2 del conector hembra del puerto serie, que sirve para la transmisión desde el PIC-A hacia el computador, a través de T1in.
15	GND	Conexión a tierra.
16	+5V input	Conexión a Vcc, a éste se conecta un capacitor "C5" de 10 $\mu$ F con polaridad positiva, el otro extremo del mismo (polaridad negativa) se conecta a tierra.

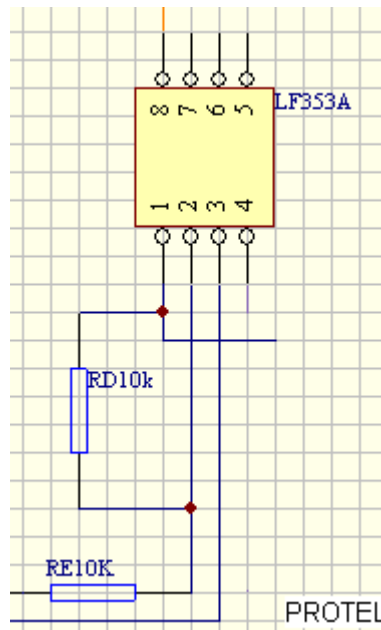
La figura 6.21 muestra el esquemático del TC232, cuyos pines se describen en la tabla 6.2. Éste se encarga de acoplar las señales para la transmisión por el puerto serie, entre el computador y el microcontrolador (PIC16F876A), debido a que no es posible establecer una comunicación directa, por la diferencia existente entre sus voltajes de operación, por lo cual su uso es indiscutible. Nótese que en la tabla 6.2 se menciona el conector hembra del puerto serie, para su conexión se recomienda revisar el capítulo 4, ya que en él se detalla gráficamente, cómo se debe conectar éste, para la operación eficiente de la transmisión como de la recepción.

Circuito de Transmisión

**Figura 6.22** Diagrama general del circuito de transmisión

En la figura 6.22 se presenta el diagrama general de cómo se solucionó la parte correspondiente a la formación de una onda cuadrada de 40 Vpp, la cual fue aplicada al transductor HE123tr y que constituyó el circuito de transmisión. Para ello se utilizó un circuito restador, en el cual ingresan dos señales generadas por el microcontrolador PIC16F876A, una correspondiente a la frecuencia de 23.5 KHz (Canal A), la cual se amplifica dos veces y una señal de CD de 5V (Canal B), por lo cual la señal real a la salida del restador no es otra que una señal de 10Vpp con la misma frecuencia de entrada. Posteriormente esta onda se amplifica por 4, por lo cual se tiene a la salida una onda cuadrada de 40Vpp. El hecho de poder haber generado esta onda con un amplificador fue de hecho importante, ya que en el circuito hay presentes voltajes de trabajo de -5, 5, 12, -12, 20 y -20 voltios, lo cual permitió reducir la necesidad de una múltiple cantidad de fuentes a solamente dos, es decir el circuito opera con +/- 24V.

LF353A-1



**Figura 6.23** Esquemático del LF353A-1 para el amplificador A

**Tabla 6.3** Descripción de pines utilizados del LF353A-1 para el amplificador A

No. Pin	Descripción	Función
1	Output A	Se conecta a la entrada no inversora del amplificador de potencia LM675
2	Inverting input A	Entre ésta y la salida, se conecta la resistencia RD10K. A la resistencia RE10K se le aplica una señal de 5V proveniente del canal C1 del PIC16F876A, ésta resistencia corresponde a la resistencia de entrada de la etapa inversora.
3	Non inverting input A	Entrada que recibe la frecuencia de 23.5KHz proveniente del puerto B0 del PIC16F876A. La configuración de ésta como la de la entrada inversora, logran configurar al LF353A-1 como restador con función $2*B-C$ , donde B corresponde a la frecuencia de 23.5KHz y C al nivel de CD de 5V.
4	V-	Pin de alimentación negativa (-12V)
8	V+	Pin de alimentación positiva (12V)

La configuración del LF353A-1 en su primer amplificador, tal y como se muestra en la figura 6.23 y que es descrito en la tabla 6.3, corresponde a la de un restador cuya función está aportada por las ganancias de la etapa inversora como de la no inversora.

La ganancia de la etapa inversora está dada por:

$$A_{vo-} = V_{ii} * (-R_f/R_i) \quad (V_{ii} = \text{Voltaje entrada inversora}) \quad (2)$$

Mientras que la de la etapa no inversora es:

$$A_{vo+} = V_{ini} * (1 + (R_f/R_i)) \quad (V_{ini} = \text{Voltaje entrada no inversora}) \quad (3)$$

Donde

$$R_f = R_i = 10K\Omega$$

Por lo cual la ganancia total, corresponde a la suma de ambas ganancias:

$$A_{vot} = V_{ini} * (1 + (R_f/R_i)) + V_{ii} * (-R_f/R_i) \quad (4)$$

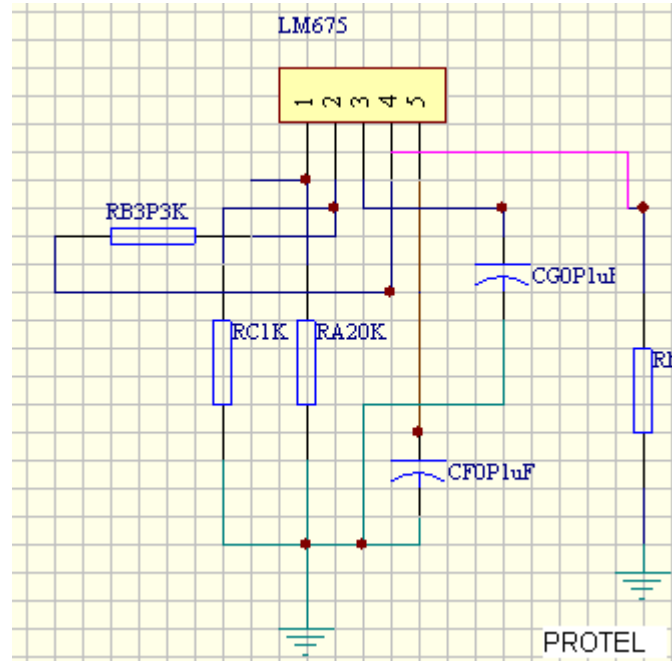
Lo que al sustituir los valores queda como:

$$A_{vot} = 2V_{ini} - V_{ii} \quad (5)$$

Al aplicar una señal cuadrada de 23.5 KHz con amplitud de 5V como  $V_{ini}$ , y una señal de CD de 5V como  $V_{ii}$ , se tiene a la salida del amplificador una señal de  $\pm 5V_p$ , con nivel de CD de cero.



LM675



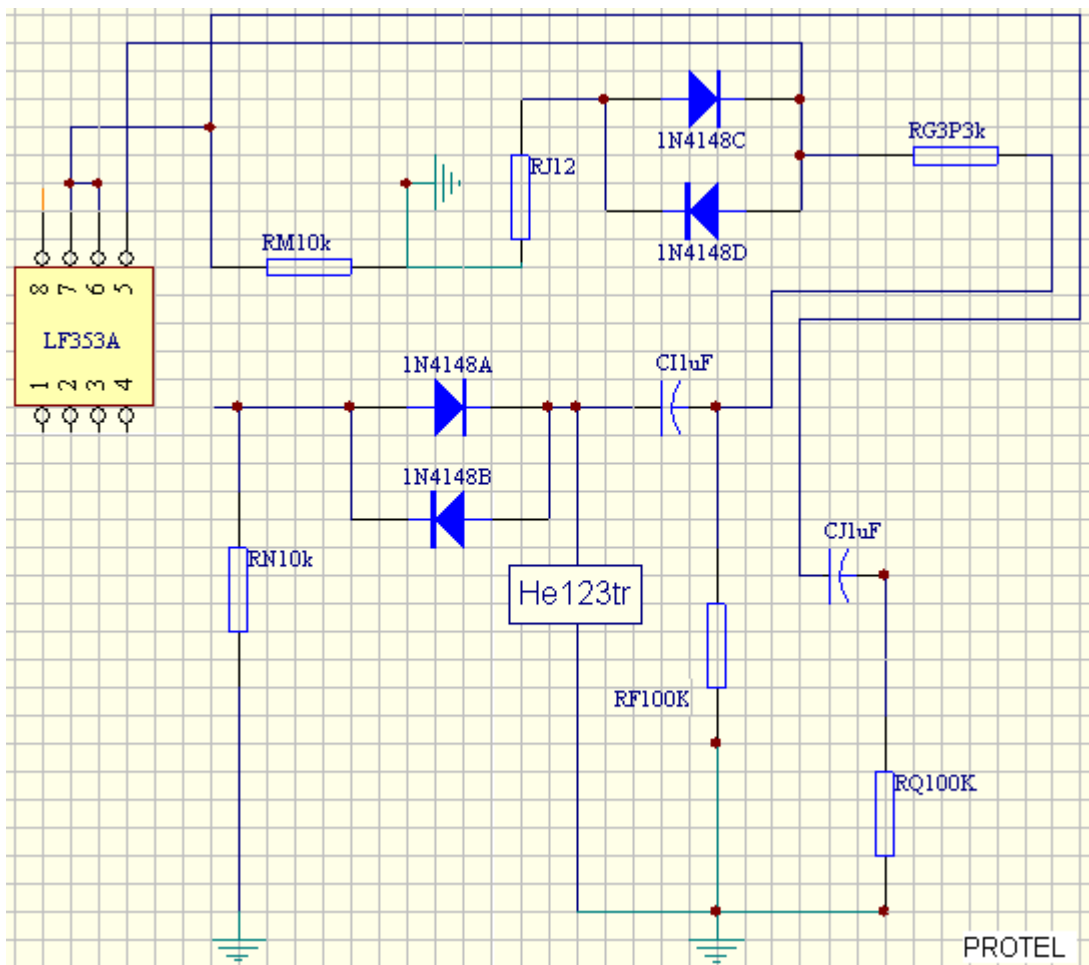
**Figura 6.24** Esquemático del amplificador de potencia LM675 con ganancia de 4

**Tabla 6.4** Descripción de pines utilizados en el amplificador de potencia LM675

No. Pin	Descripción	Función
1	+IN	Entrada no inversora, la señal que se aplica a ésta proviene del restador configurado con el LF353A-1
2	-IN	Entrada inversora
3	-VEE	Voltaje de alimentación negativo (-20V)
4	Output	Salida que se conecta a la resistencia RN, cuyo valor es de 10K, el otro extremo de la misma (RN) está conectado a tierra. La salida de éste se toma entre Output y RN10K y se aplica tanto a la etapa de acople de señales, como al transductor HE123tr.
5	VCC	Voltaje de alimentación positivo(20V)

El LM675 se utiliza como un amplificador no inversor con ganancia de 4, tal y como lo muestra la figura 6.24 y es descrito en la tabla 6.4. La señal que se aplica a éste no es otra que la que proviene del circuito restador, de esta forma se logra tener una señal cuadrada de  $\pm 20V_p$  (40Vpp) con una frecuencia de 23.5 KHz, la cual es aplicada al transductor HE123tr como señal de transmisión.

Circuito acoplador de señales



**Figura 6.25** Esquemático del circuito acoplador de señales

De la resistencia RN10K que está conectada a la salida del LM675, se conectan los diodos 1N4148A y 1N4148B, en la forma que se muestra en la figura 6.25. Nótese que el transductor HE123tr se conecta después de estos, ello se hace con el propósito de que señales menores a 1Vpp (los diodos conducen cuando se les aplica una señal mayor que 0.5V) permanezcan del lado de la etapa de recepción ya que los diodos no conducen, con ello se logra que los ecos (del orden de milivoltios) ingresen con toda su amplitud a ésta etapa.

Además estos diodos no son obstáculo para aplicar lo 40Vpp al transductor, ya que éstos conducen cuando el voltaje de polarización es mayor que +/- 500 mV. Después de los diodos se conecta un eliminador de CD conformado por C11uF y RF100K, el cual se utiliza para eliminar el nivel de CD que tenga la señal, donde a la frecuencia de 23.5 KHz la distribución de voltaje en el mismo se realiza de la siguiente forma:

$$Z_c = 1 / (2 * \pi * f * c) \quad (6)$$

Donde "Zc" es la impedancia del capacitor, "f" la frecuencia y "c" el valor del capacitor, correspondiendo éste a 1µF.

Al aplicar la fórmula anterior en cuanto a la distribución del voltaje se tiene:

$$V_{ZC} = V_{in} * (Z_c + R_{F100K}) / Z_c \quad (7)$$

$$V_{R_{F100K}} = V_{in} * (R_{F100K}) / (R_{F100K} + Z_c) \quad (8)$$

Si se considera como  $V_{in} = 40V_{pp}$  ( $V_{in} =$  Voltaje de entrada) al aplicar las fórmulas anteriores, se tiene:

$$Z_c = 6.77 \Omega$$

$$V_{ZC} = 0.00270 V$$

$$V_{R_{F100K}} = 39.997 V$$

Por lo cual la señal de AC pasa en su totalidad.

Debido a que parte del circuito de recepción trabaja con voltajes de alimentación de +/- 5V, es necesario reducir la amplitud de la señal de transmisión, para ello se utiliza la resistencia RG3P3K, los diodos 1n4148C y 1N4148D, la resistencia RJ12 y el amplificador LF353A-2 (segundo amplificador, cuyos pines utilizados se muestran en la tabla 6.5 ) como seguidor de voltaje.

Cuando la señal recibida es mayor que 1Vpp, como sucede durante la transmisión los diodos 1N4148C y 1N4148D conducen y ponen a la resistencia RG3P3K en serie con la resistencia RJ12 (la alta impedancia del amplificador  $10^{12}\Omega$  permite que la RJ12 sea en esencia de  $12\Omega$ ), por lo cual el voltaje se distribuye de la siguiente manera:

$$V_{RJ12} = (V_{in} * RJ12) / (RJ12 + RG3P3K) \quad (9)$$

$$V_{RG3P3K} = (V_{in} * RG3P3K) / (RJ12 + RG3P3K) \quad (10)$$

Donde

$$RJ12 = 12 \Omega$$

$$RG3P3K = 3.3 \text{ K}\Omega$$

Por lo que al aplicar la fórmula para el cálculo de voltaje en ambas resistencias y sabiendo que  $V_{in} = 40V_{pp}$ , se tiene:

$$V_{RJ12} = 0.141 \text{ Vpp}$$

$$V_{RG3P3K} = 38.858 \text{ Vpp}$$

Nótese que existe una diferencia de 1Vpp a la hora de sumar ambos voltajes, esa diferencia corresponde al voltaje de polarización de los diodos, por lo cual la señal de entrada al amplificador cuando se aplican los 40Vpp es de 1.144Vpp, éste voltaje es el que aparece a la entrada de la etapa de recepción. No obstante debido a que el switch NTE4066B no ha sido activado, la señal no ingresa a la misma.

Cuando el voltaje de entrada es menor que 1Vpp, los diodos 1N4148C Y 1N4148D no conducen, por lo cual el voltaje se distribuye entre la resistencia RG3P3K y la impedancia de entrada del amplificador ( $10^{12}\Omega$ ), siendo el voltaje de entrada:

$$V_{INA} = V_{in} * 10^{12} \Omega / (10^{12} \Omega + R_{G3P3K}) \quad ; \quad V_{INA} = \text{Voltaje entrada amplificador} \quad (11)$$

Lo que al sustituir los valores, suponiendo para  $V_{in}$  un valor de 500mVpp, se tiene que:

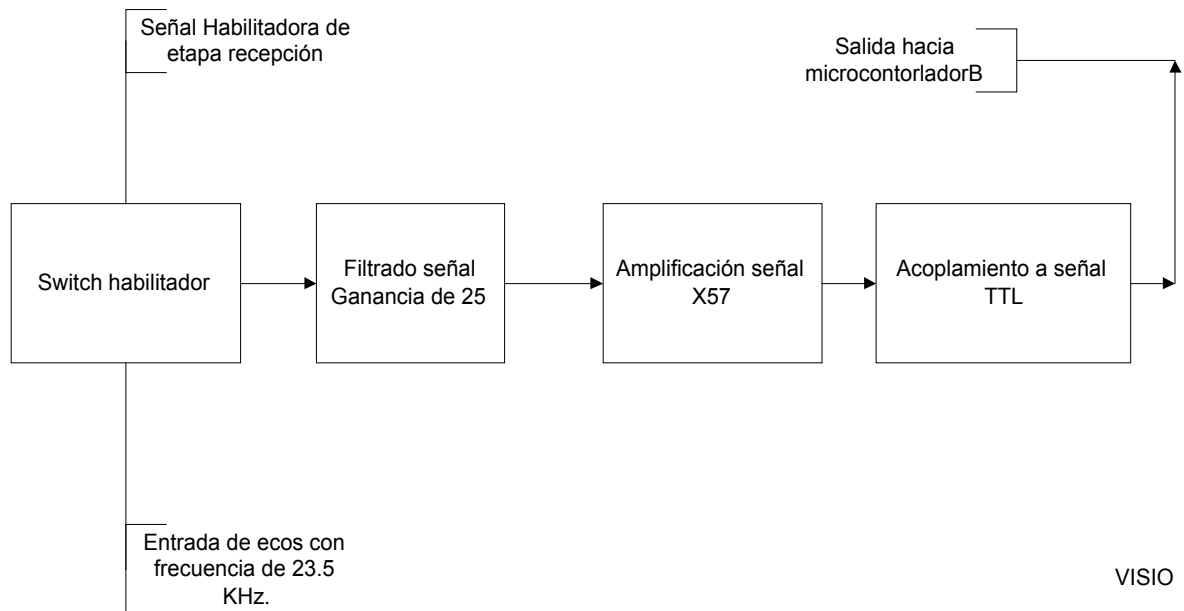
$$V_{INA} = 499.99 \text{ mVpp}$$

Que es en esencia el voltaje  $V_{in}$ .

Nótese que después del amplificador se coloca un eliminador de CD, con el propósito de eliminar cualquier nivel de offset, que el amplificador pudiera aportar a la señal.

**Tabla 6.5** Descripción de pines utilizados del LF353A-2 para el amplificador B

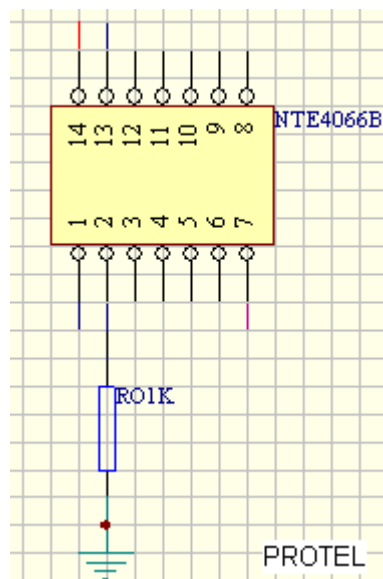
No. Pin	Descripción	Función
7	Output B	Se conecta al capacitor CJ1uF, el cual conforma junto con la resistencia RQ100K un eliminador de nivel de CD
6	Inverting input B	Se conecta a la salida (pin 7) del mismo, para lograr configurarlo como un seguidor de voltaje.
5	Non inverting input B	Ingresa la señal tanto de transmisión de 23.5KHz, como los ecos recibidos por el HE123tr
4	V-	Pin de alimentación negativa (-12V)
8	V+	Pin de alimentación positiva (12V)

Circuito de recepción

**Figura 6.26** Diagrama general del circuito de recepción

En la figura 6.26 se presenta el diagrama general del circuito de recepción. Para separar la transmisión de la recepción se hizo necesario el uso de un switch, no obstante debido a los tiempos con que se estaba trabajando, se hizo imprescindible el uso de un componente de gran velocidad de conmutación y que mantuviera la señal de entrada a la salida, correspondiendo éste al NTE4066B. Una vez que se habilita el mismo, la señal se pasa por un filtro pasa banda con una frecuencia de oscilación de 23.5 KHz y con ganancia de 25. Luego, la misma se amplifica 57 veces mediante el uso de un amplificador, para tener una ganancia total de  $(57 \cdot 25)$  1425 y finalmente la señal de salida, cuya amplitud máxima será de  $\pm 12V$  se acopla a una señal TTL, de tal forma que ésta se pueda aplicar al canal B0 del microcontrolador B, el cual determina si una señal con frecuencia válida se ha producido.

NTE4066B



**Figura 6.27** Esquemático del NTE4066B

**Tabla 6.6** Descripción de pines utilizados del NTE4066B

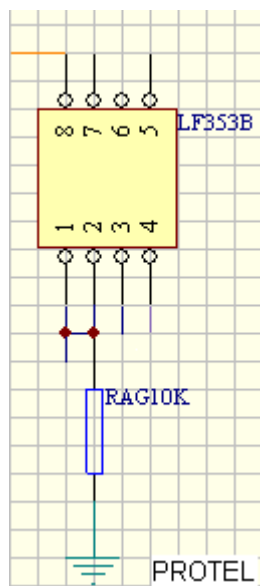
No. Pin	Descripción	Función
1	IN/OUT A	Entrada de los ecos de 23.5 KHz y de la señal de transmisión atenuada con frecuencia de 23.5 KHz a
2	OUT/IN A	Salida de los ecos de 23.5KHz
7	Vss	Pin con alimentación de -5V
13	CONTROL A	Entrada que con pulso en alto habilita el switch, permitiendo que la señal de entrada aparezca a la salida.
14	VDD	Pin con alimentación de 5V (VCC)

El NTE4066B correspondiente al switch C-MOS con alta velocidad de conmutación (orden de nanosegundos) mostrado en la figura 6.27 y cuya descripción se da en la tabla 6.6, se habilita con un pulso proveniente del microcontroladorA, esta habilitación se produce una vez que se han dejado de transmitir pulsos con frecuencia de 23.5 KHz. Sin embargo ésta realmente se produce 102.4 microsegundos después de finalizada la transmisión con el propósito de asegurarse de que ningún pulso de la transmisión llegue a pasar a la salida del NTE4066B.



Nótese que el integrado se alimenta con  $\pm 5$  V, esto se realiza con el propósito de que la señal de entrada pueda estar en el rango de  $\pm 5$ V, ya que el voltaje de entrada no puede ser mayor que la alimentación, por lo cual la señal de transmisión de 23.5 KHz (40 Vpp) tiene que ser atenuada, esto se logra con una etapa intermedia entre la transmisión y la recepción, la cual ya fue explicada con anterioridad (circuito acoplador de señales). Por ende el propósito de este componente no es otro que el separar la transmisión de la recepción.

### LF353B-1



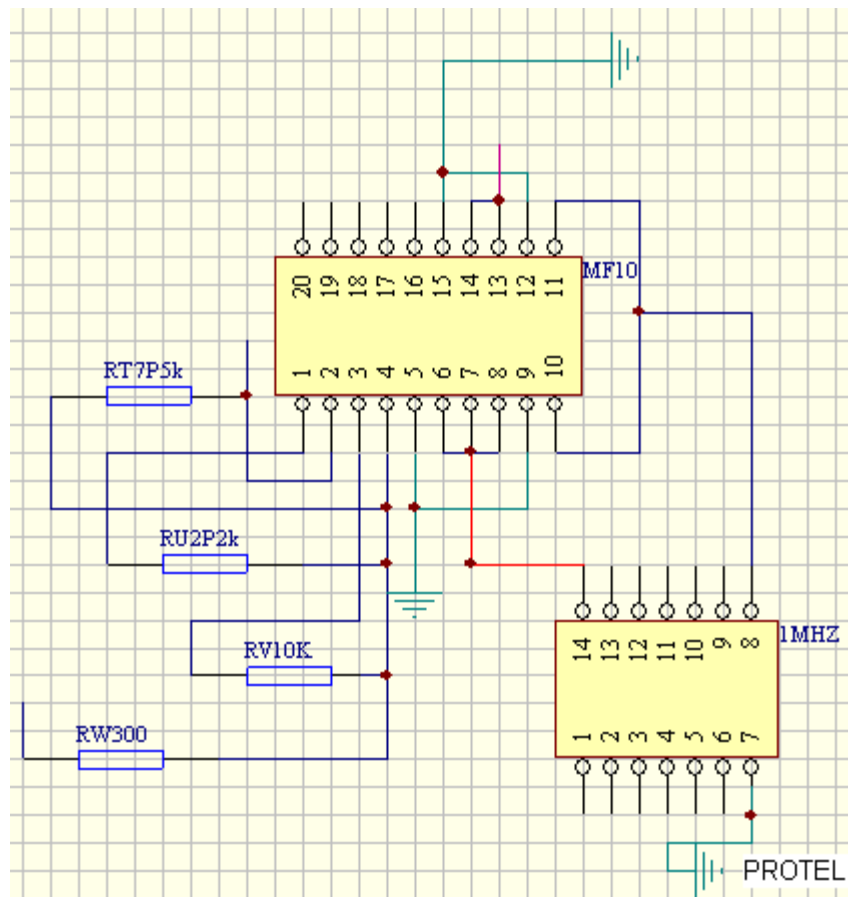
**Figura 6.28** Esquemático del LF353B-1 para el amplificador A

**Tabla 6.7** Descripción de pines utilizados del LF353B-1 para el amplificador A

No. Pin	Descripción	Función
1	Output A	Se conecta a la resistencia RAG10K y ésta se conecta a tierra, la salida se toma entre la resistencia y el pin 1, misma que se conecta a la entrada del filtro MF10
2	Inverting input A	Entrada que se conecta a Output A, de tal forma que se logre configurar el mismo como seguidor de voltaje
3	Non inverting input A	Entrada proveniente de la salida del NTE4066B
4	V-	Pin de alimentación negativa (-12V)
8	V+	Pin de alimentación positiva (12V)

El LF353B-1 en lo referente al amplificador A, cuya descripción se da en la tabla 6.7, se configura como seguidor de voltaje (figura 6.28), esto se hace con el propósito de aislar las etapas entre el switch NTE4066B y el filtro MF10, ya que la impedancia de entrada de este último es muy baja, alrededor de 300 ohmios, esto asegura que la señal no sufrirá distorsiones, ni pérdidas de amplitud entre ambas secciones.

MF10



**Figura 6.29** Esquemático del MF10

**Tabla 6.8** Descripción de pines utilizados del MF10

No. Pin	Descripción	Función
1	LPA	Salida del filtro paso Bajo
2	BPA	Salida del filtro paso Banda
3	NA	Patilla de conexión interna del MF10, entre la entrada del primer amplificador del primer bloque y la salida del mismo (ver anexo B.7).
4	INVA	Entrada inversora del primer amplificador del MF10 (primer bloque, anexo B.7)
5	S1A	Debido a que el modo de operación escogido corresponde al modo 2 (anexo B.7), este pin no se usa por lo cual debe conectarse a GND.
6	SA/B	Pin que se conecta a VCC (5V) para conectar el switch interno del MF10 a la salida del filtro paso bajo y lograr la configuración en el modo2 (anexo B.7)
7	VA+	Entrada analógica positiva. Se conecta a VCC (5V)
8	VD+	Entrada digital positiva. Se conecta a VCC y la alimentación de ésta como del VA+ (pin 7), deben derivarse de la misma fuente de poder.
9	LSH	Este pin se conecta a tierra, ya que al conectar el mismo a GND y al estar trabajando con fuentes de poder de +/-5V, se configuran las entradas de reloj para que sean compatibles con entradas tipo TTL.
10	CLKA	Entrada de reloj para el primer bloque de construcción (anexo B.7). En este caso, este bloque se utiliza para lograr configurar el MF10 como filtro paso banda
11	CLKB	Entrada de reloj para el segundo bloque de construcción. Este bloque no se utiliza, no obstante el CLKB si se conecta junto con CLKA.
12	50/100/CL	Este pin se conecta a GND, para poder dividir la entrada de reloj entre 100. Si el mismo se conecta a VCC la división se realizaría entre 50.
13	VD-	Entrada digital negativa. Se conecta a -VCC (-5V)
14	VA-	Entrada digital negativa. Se conecta a -VCC. La alimentación de ésta como del VD- (pin 13), deben derivarse de la misma fuente de poder.
15	AGND	Tierra analógica.

El MF10 corresponde a un filtro universal, es decir que tiene diferentes configuraciones, según el filtro deseado, el esquemático del mismo se presenta en la figura 6.29 y la descripción de sus pines en la tabla 6.8. Éste se configuró como filtro pasa banda en el modo de operación 2 (ver anexo B.7). Este modo fue escogido ya que permite ajustar la frecuencia de oscilación bajo la cual se desea operar, de forma bastante exacta. Las ecuaciones dadas por el fabricante para establecer las condiciones de ganancia, frecuencia de oscilación y el Q (factor de calidad) del filtro son las siguientes:

$$f_o = \frac{f_{clk}}{100} \times \sqrt{1 + \frac{R_2}{R_4}} \quad (12)$$

$$Q = \frac{R_3}{R_2} \times \sqrt{1 + \frac{R_2}{R_4}} \quad (13)$$

$$H_{OBP} = -\frac{R_3}{R_1} \quad (14)$$

En este caso la correspondencia de resistencias en cuanto a la figura 6.29 donde se muestra el esquemático del MF10, es la siguiente:

$$R_1 = R_{W300} \rightarrow 300 \Omega$$

$$R_2 = R_{V10K} \rightarrow 10 K\Omega$$

$$R_3 = R_{T7P5K} \rightarrow 7.5 K\Omega$$

$$R_4 = R_{U2P2K} \rightarrow 2.2 K\Omega$$

$$f_{clk} = 1 \text{MHz}$$

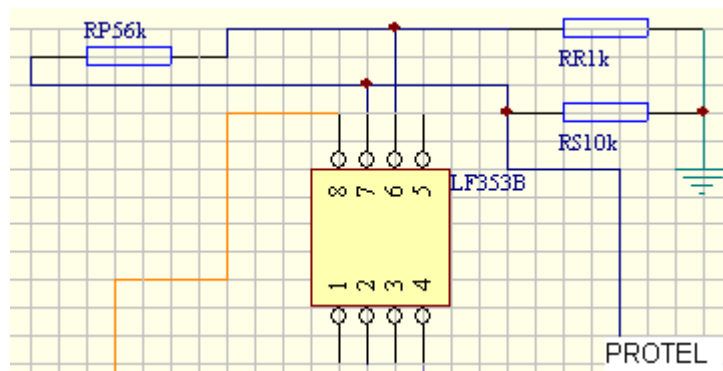
Aplicando las fórmulas correspondientes se tiene:

$$f_o = 23.548 \text{ KHz}$$

$$Q = 1.766$$

$$H_{OBP} = -25$$

LF353B-2



**Figura 6.30** Esquemático del LF353B-2 para el amplificador B

**Tabla 6.9** Descripción de pines utilizados del LF353B-2 para el amplificador B

No. Pin	Descripción	Función
7	Output B	Se conecta a la resistencia RS10K y ésta se conecta a tierra, la salida se toma entre la resistencia y el pin 7, misma que se conecta al detector de cruce por cero configurado con el LM311
6	Inverting input B	Entrada que se conecta a la resistencia RR1K que está conectada a tierra, y a la resistencia RP56K que se conecta a Output B, de tal forma que se logre configurar el mismo como amplificador no inversor con ganancia de 57.
5	Non inverting input B	Entrada proveniente de la salida del MF10
4	V-	Pin de alimentación negativa (-12V)
8	V+	Pin de alimentación positiva (12V)

La salida del filtro se amplifica mediante el amplificador B del LF353B-2 configurado como amplificador no inversor (figura 6.30), donde la ganancia está dada por:

$$A_{vo} = (R_F/R_i) + 1 ; \text{ donde} \tag{15}$$

$$R_F = 56K\Omega$$

$$R_i = 1K\Omega$$

Por lo cual al aplicar la fórmula se tiene que:

$$Avo=57$$

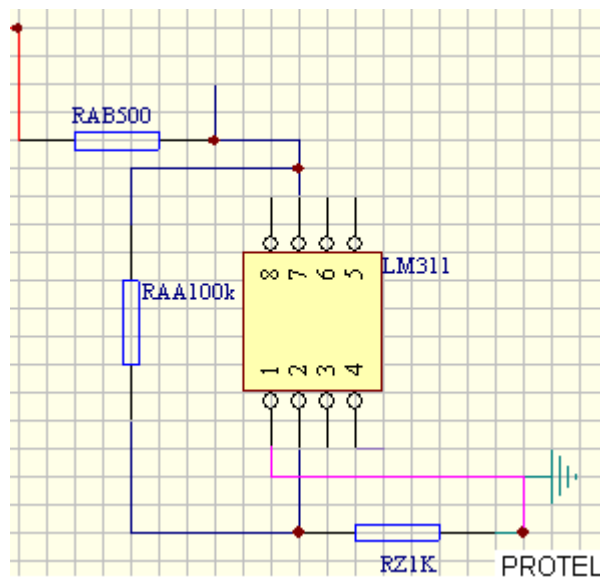
Ello provoca que la ganancia real de la señal, sea la ganancia establecida en el filtro multiplicada por la ganancia del amplificador no inversor, por lo cual ésta es de :

$$Avor=Ganancia\ filtro * Ganancia\ amplificador\ no\ inversor \quad (16)$$

$$Avor=1425$$

El hecho de utilizar un amplificador, se debe a que la magnitud de la señal esperada a los 100 metros de distancia es del orden de milivoltios, por lo cual es necesario amplificar la señal en la proporción que se hizo.

### LM311



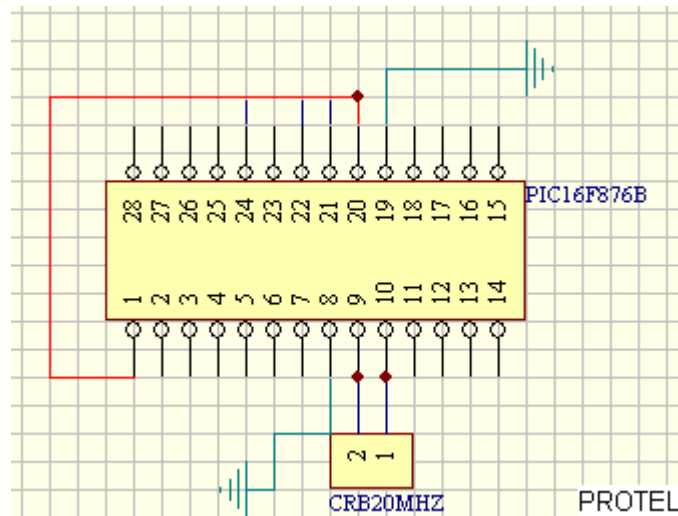
**Figura 6.31** Esquemático del comparador de voltaje LM311

**Tabla 6.10** Descripción de pines utilizados del LM311

No. Pin	Descripción	Función
1	GND	Pin que se conecta a tierra
2	Non inverting input	Ésta es la entrada que recibe la señal generada por los ecos, proveniente del amplificador LF353B-2.
3	Inverting input	A ésta se conecta la resistencia RZ1K conectada a tierra y una resistencia RAA100K conectada a la salida, estas dos resistencias aportan cerca de 50 mV de histéresis lo que permite que la terminal positiva esté en esencia a 0V.
4	Vcc-	Alimentación negativa. Se conecta a -12V
7	Output	Esta se conecta a la resistencia RAB500 la cual está conectada a una fuente de 5V. Esto se hace con el propósito de pasar la señal de salida a una señal TTL.
8	Vcc	Alimentación positiva. Se conecta a 12V

El LM311 se utiliza como un detector de cruce por cero (figura 6.31, tabla 6.10), ya que es el PIC16F876B el que determina cuando se genera una señal con frecuencia entre 22 y 25 KHz y para ello es necesario suministrarle una señal tipo TTL, por lo cual la función de éste (LM311) será acoplar la señal de entrada a una señal cuadrada con 5V de amplitud a su salida.

### PIC16F876B



**Figura 6.32** Esquemático del PIC16F876B



**Tabla 6.11** Descripción de pines utilizados del PIC16F876B

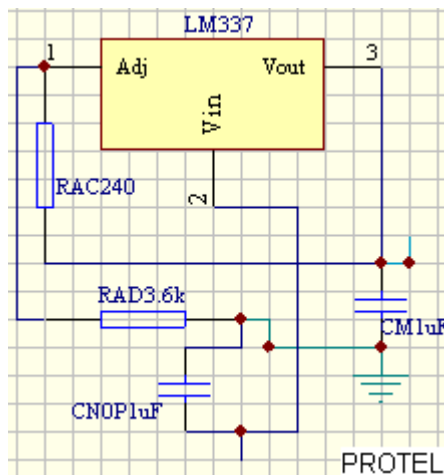
No. Pin	Descripción	Función
1	MCLR	Sirve para resetear el PIC. Se mantiene normalmente en alto
8	Vss	Patilla de conexión a tierra (GND)
9	CLKIN	Patilla para conexión del oscilador (20 MHz en este caso)
10	CLKOUT	Patilla para conexión del oscilador (20 MHz en este caso)
19	Vss	Patilla para conexión a tierra (GND)
20	VDD	Patilla para conexión a VCC (5V)
21	RB0	Entrada de la señal TTL con frecuencia de 23.5 KHZ proveniente del LM311
22	RB1	Salida que envía al canal C2 del PIC16F876A, una señal en alto que indica que un eco con una frecuencia de 23.5 KHz ha sido detectado.
24	RB3	Entrada proveniente del canal C3 del PIC16F876A, que en alto le indica a éste que puede proceder nuevamente a determinar si se produce un eco con una frecuencia de 23.5 KHz.

El PIC16F876B cuya conexión se muestra en la figura 6.32 y cuyos pines se describen en la tabla 6.11, se utiliza para establecer un control cruzado con el PIC16F876A, ya que permite determinar cuando se produce una frecuencia en el rango de 22 KHz a 25 KHz, comunicándolo al microcontroladorA para que haga los cálculos necesarios de determinación de distancia. El microcontroladorA habilita al microcontroladorB, solamente durante el tiempo en que no se produce la transmisión y lo deshabilita en caso contrario. Por lo cual la función principal de éste último consiste en funcionar como un seleccionador de frecuencia.

## Reguladores de voltaje

Debido a que el circuito trabaja con fuentes de voltaje de +/- 5V, +/- 12V y +/-20V, se trabajó con reguladores de voltaje en serie. Debido a ello los voltajes reales de alimentación del circuito son de +/- 24V. A partir de este voltaje se deriva el de +/-20V, a partir del +/-20V se deriva el de +/-12V y finalmente a partir éste se deriva el de +/-5V.

## LM337



**Figura 6.33** Esquemático del LM337

El LM337 es un regulador de voltaje negativo ajustable en el rango de  $-1.2V$  hasta  $-37V$ , el cual puede entregar corrientes en exceso de 1.5 A. La configuración mostrada en la figura 6.33 es la dada por el fabricante, donde los valores de R1 y R2 son calculados bajo la siguiente fórmula:

$$V_o = -1.25 * (1 + R_2/R_1) \quad (17)$$

Donde

$$R_2 = 3.6K \quad \rightarrow 3.6 K\Omega$$

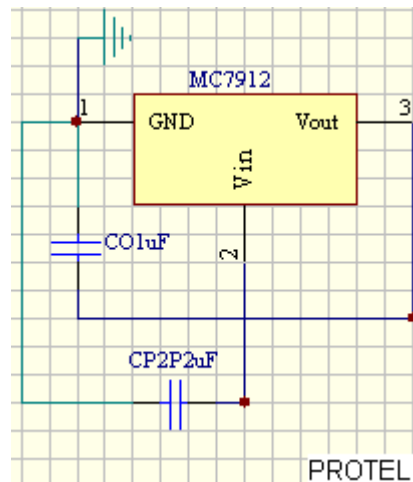
$$R_1 = 240 \quad \rightarrow 240 \Omega$$

Por lo cual al aplicar la fórmula se tiene:

$$V_o = -20V.$$

La fuente de voltaje que alimenta al mismo debe de ser de al menos  $-24V$  y su salida es de  $-20V$ .

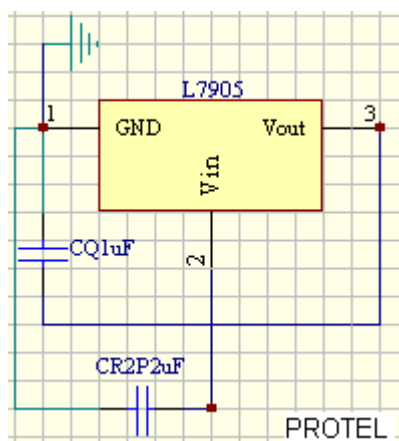
### MC7912



**Figura 6.34** Esquemático del MC7912

El MC7912 se utilizó para suministrar el voltaje de  $-12V$ . Como entrada tiene el voltaje de  $-20V$  suministrado por el LM337. La configuración recomendada por el fabricante es la que se muestra en la figura 6.34.

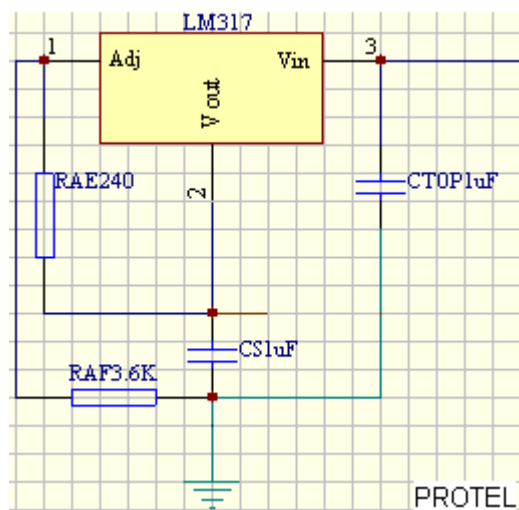
### L7905



**Figura 6.35** Esquemático del L7905

El L7905 se utilizó para suministrar el voltaje de  $-5V$ . Como entrada tiene el voltaje de  $-12V$  suministrado por el MC7912. La configuración recomendada por el fabricante es la que se muestra en la figura 6.35.

### LM317



**Figura 6.36** Esquemático del LM317

El LM317 es un regulador de voltaje positivo ajustable en el rango de 1.2V hasta 37V, el cual puede entregar corrientes en exceso de 1.5 A. La configuración mostrada en la figura 6.36 es la dada por el fabricante, donde los valores de R1 y R2 son calculados bajo la siguiente fórmula:

$$V_o = 1.25 * (1 + R_2/R_1) \quad (18)$$

$$R_2 = R_{AD} 3.6K \quad \rightarrow 3.6 K\Omega$$

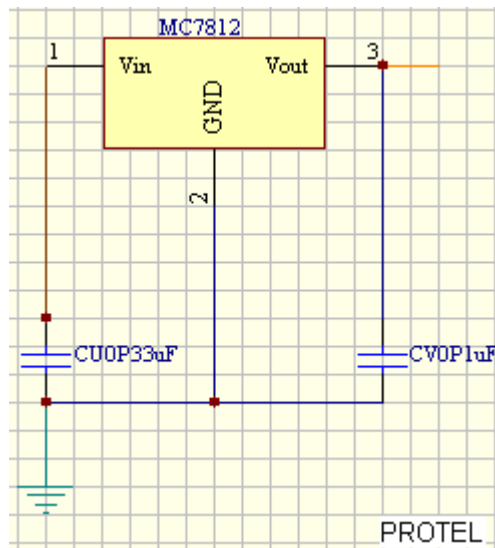
$$R_1 = R_{AC} 240 \quad \rightarrow 240 \Omega$$

Por lo cual al aplicar la fórmula se tiene:

$$V_o = 20V.$$

La fuente de voltaje que alimenta al mismo debe de ser de al menos 24V y su salida es de 20V.

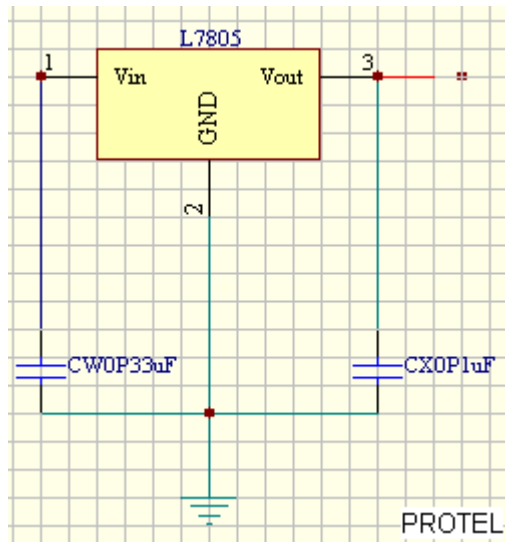
### MC7812



**Figura 6.37** Esquemático del MC7812

El MC7812 se utilizó para suministrar el voltaje de 12V, como entrada tiene el voltaje de 20V suministrado por el LM317. La configuración recomendada por el fabricante es la que se muestra en la figura 6.37.

### L7805

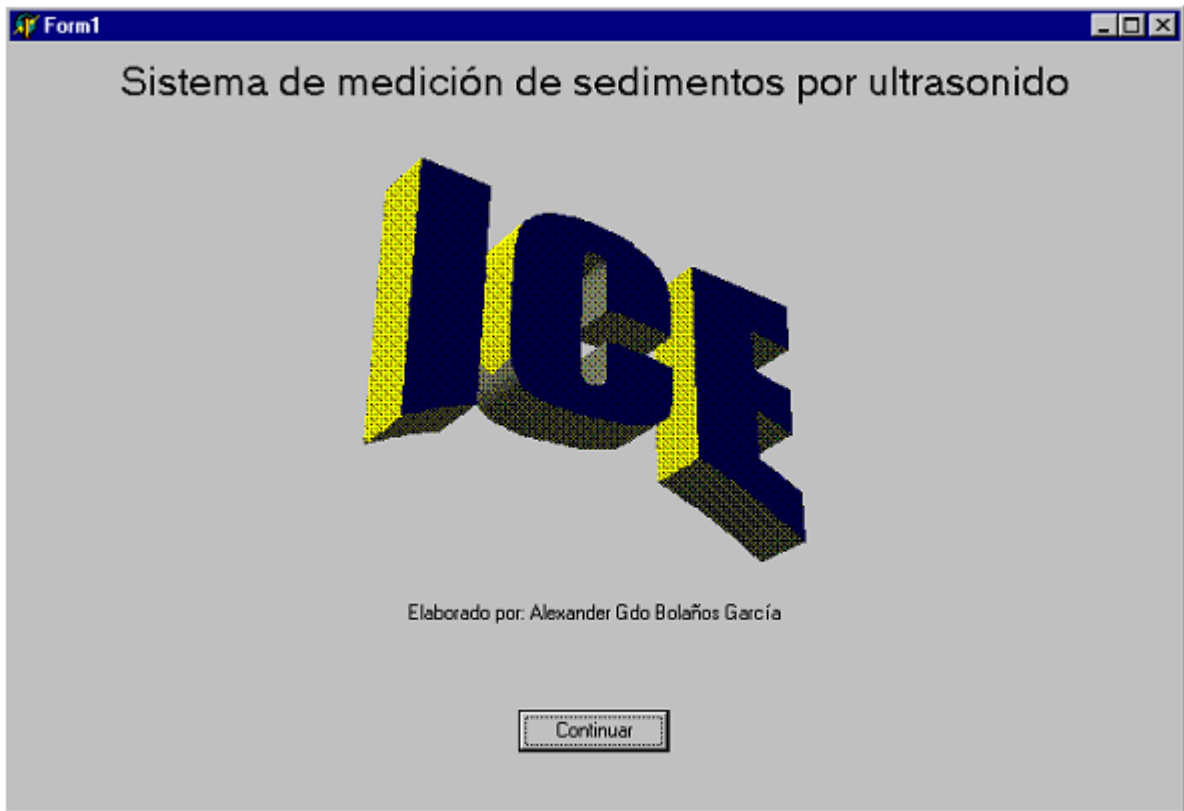


**Figura 6.38** Esquemático del L7805

El L7805 se utilizó para suministrar el voltaje de 5V, como entrada tiene el voltaje de 12V suministrado por el MC7812. La configuración recomendada por el fabricante es la que se muestra en la figura 6.38.

## **6.2 Alcances y limitaciones**

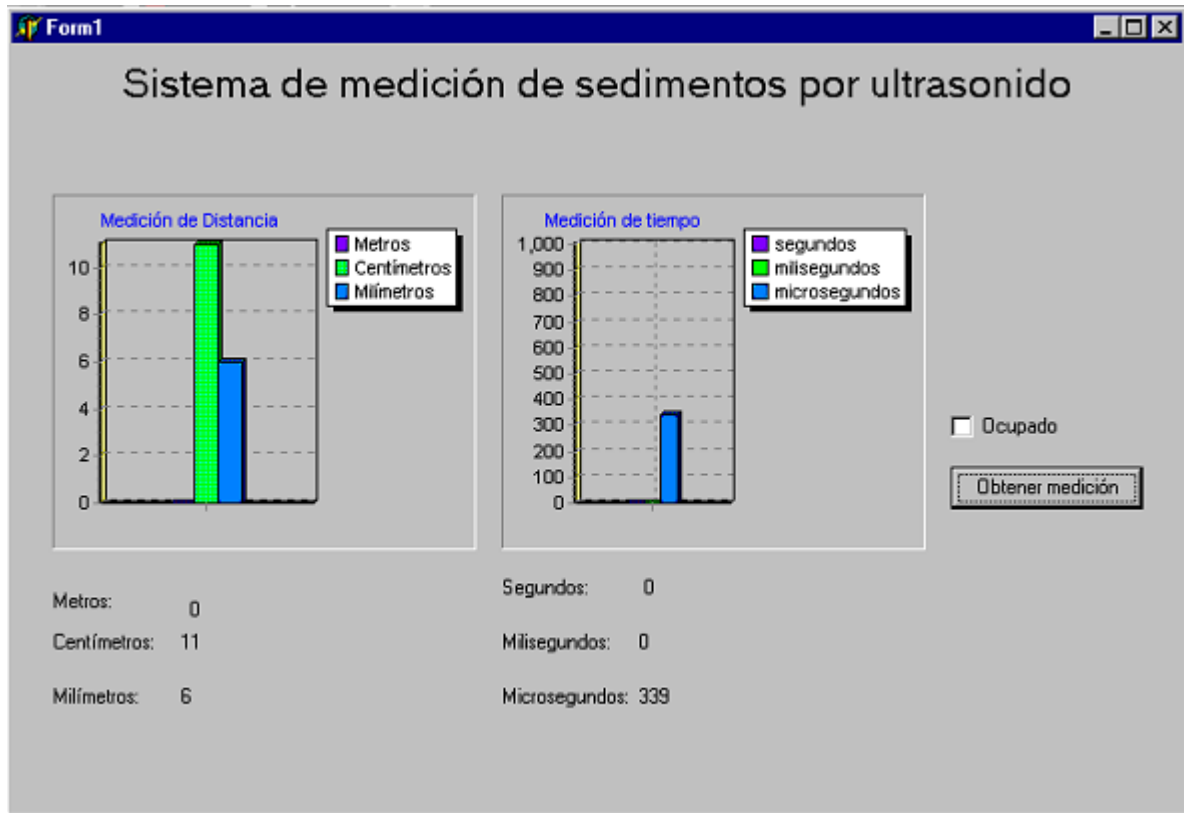
El circuito diseñado cuyo esquemático se presenta en la sección de apéndices, junto con los algoritmos desarrollados para su control y funcionamiento, fueron simulados mediante el uso de un computador, un generador y un osciloscopio. A continuación se presenta tanto la interfaz de presentación del programa, como la interfaz para obtener mediciones con una orden directa dada desde el computador:



PAINT

**Figura 6.39** Pantalla de presentación del programa realizado en Delphi para medición por ultrasonido

La figura 6.39 muestra la pantalla de presentación realizada en Delphi, como parte de la interfaz de presentación para el sistema de medición de sedimentos por ultrasonido. Una vez presionado el botón “continuar” se ingresa a la segunda pantalla, misma que se muestra a continuación y que corresponde a la graficación de los datos recibidos por el puerto serie:



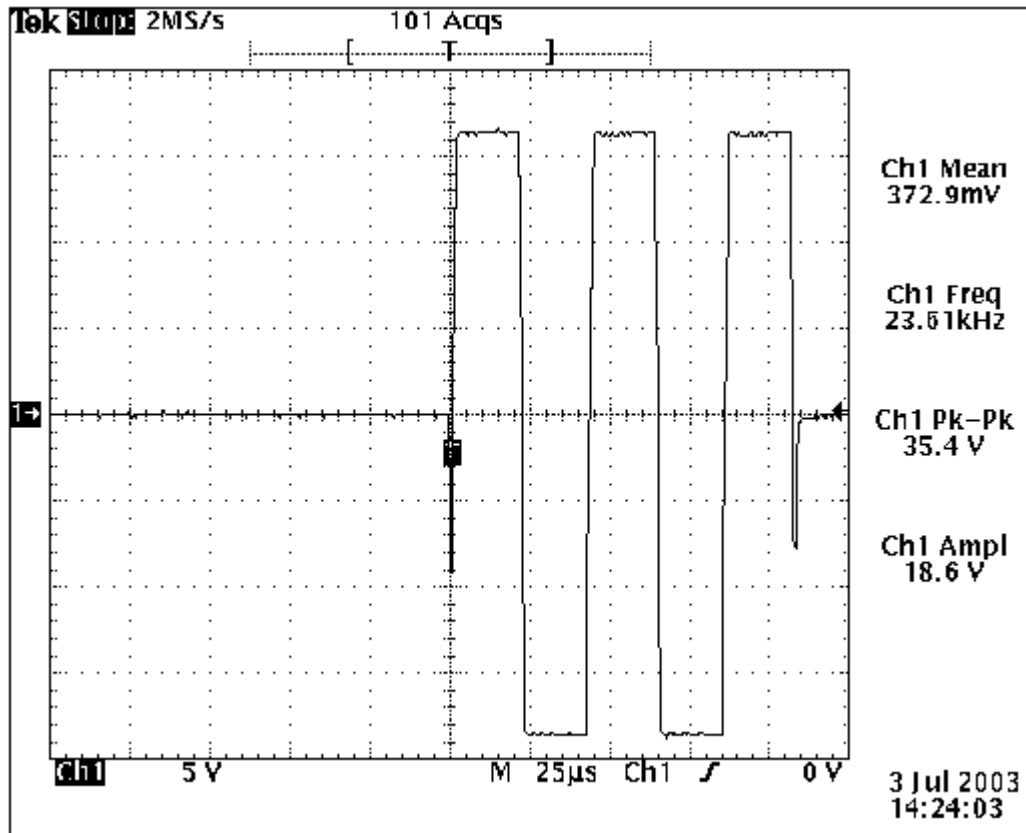
PAINT

**Figura 6.40** Pantalla de presentación del programa realizado en Delphi para la graficación de los datos recibidos por el puerto serie

La figura 6.40 muestra la interfaz correspondiente a la graficación de los datos recibidos por el puerto serie, en donde el gráfico se autoescala según la información recibida, teniendo como máxima escala la cantidad de 1000. En la pantalla aparece un botón “obtener medición” el cual una vez presionado le envía un comando al PIC16F876A, para que empiece a transmitir la señal con amplitud de +/-20 Vp con frecuencia de 23.5 KHZ. Una vez que este botón ha sido presionado, el **Check** “ocupado” se activa y permanece en ese estado, hasta que el PIC16F876A le haya enviado la información correspondiente (distancia y tiempo) al computador, en cuyo instante el **Check** se desactiva, indicando que se puede volver a transmitir la frecuencia antes indicada.



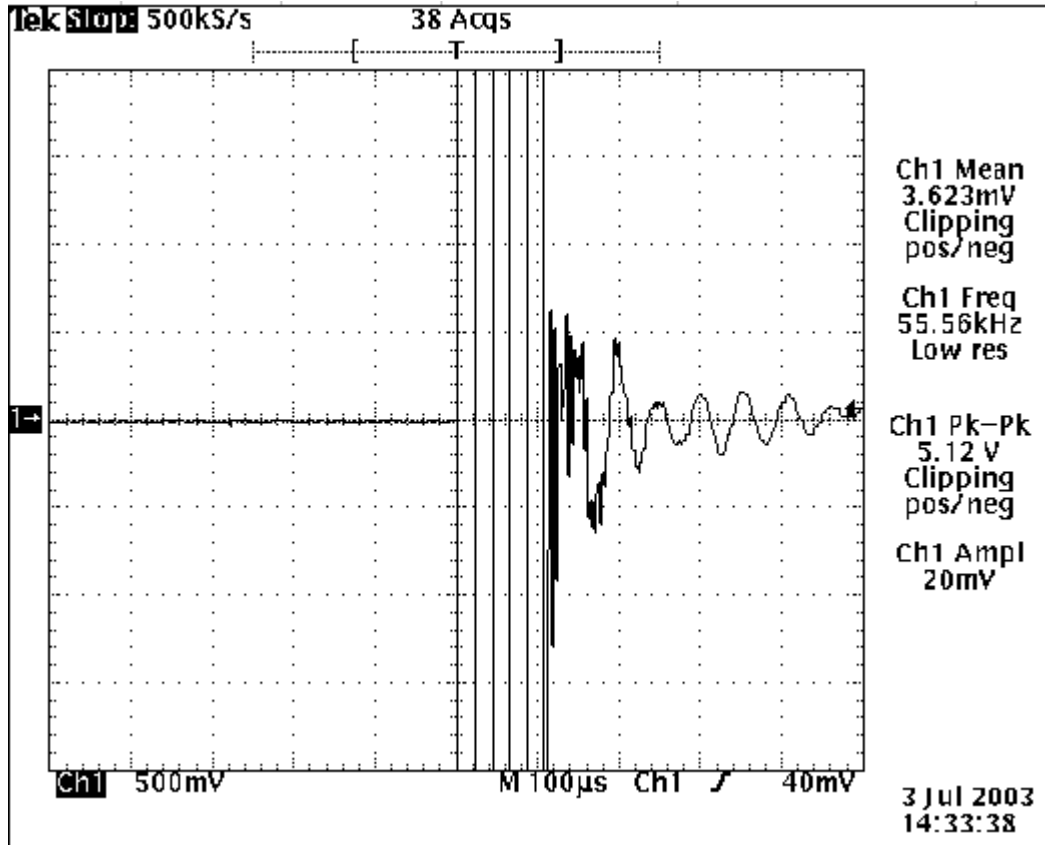
La forma de onda experimental de la señal transmitida, es la que se presenta a continuación, la cual es generada a través del control que ejerce el PIC16F876A, sobre el circuito restador (LF353A) y que es complementado por el amplificador de potencia LM675:



**Figura 6.41** Forma de onda experimental de la señal aplicada al transductor HE123tr

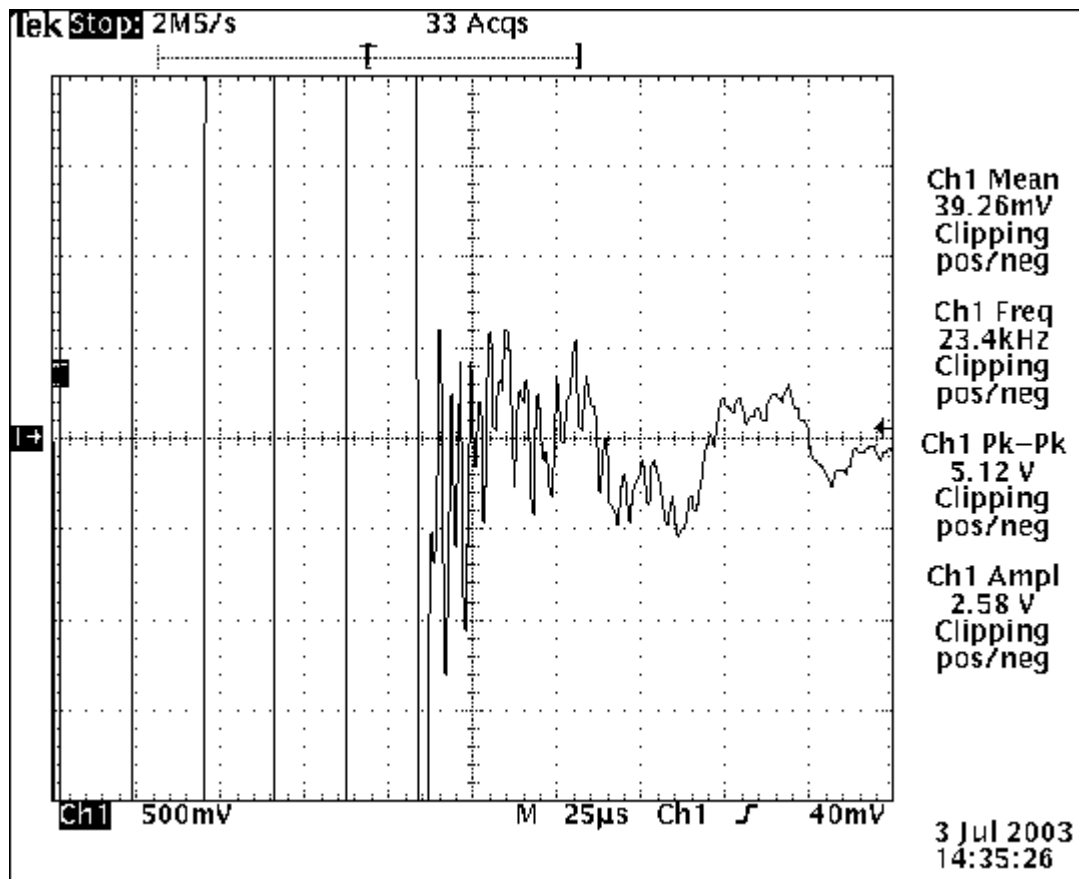
La figura 6.41 muestra la forma de la señal aplicada al transductor HE123tr, nótese que la misma es de 23.61 KHz, cuando lo que se pretendía era el generar 23.5 KHz, por lo que la onda transmitida es bastante exacta, además según información solicitada al fabricante, el máximo voltaje pico a pico que se le puede aplicar al HE123tr es de 40Vpp, por lo cual la onda cumple con las especificaciones dadas por el mismo, ya que se le aplicaron 35.4 Vpp.

No obstante, a la hora de conectar el transductor HE123tr, los resultados obtenidos no fueron los esperados, tal y como lo muestra la siguiente figura:



**Figura 6.42** Forma de onda obtenida al conectar el transductor HE123tr, con escala de 100µs/división para 40 cm de distancia.

La figura 6.42 presenta la forma de onda obtenida, una vez que se conectó el transductor HE123tr, nótese que inmediatamente después de producirse la transmisión se producen distorsiones. Una mejor aproximación de la onda, que muestra con mayor detalle la forma de la señal que se presenta después de la transmisión, es la que se presenta a continuación:



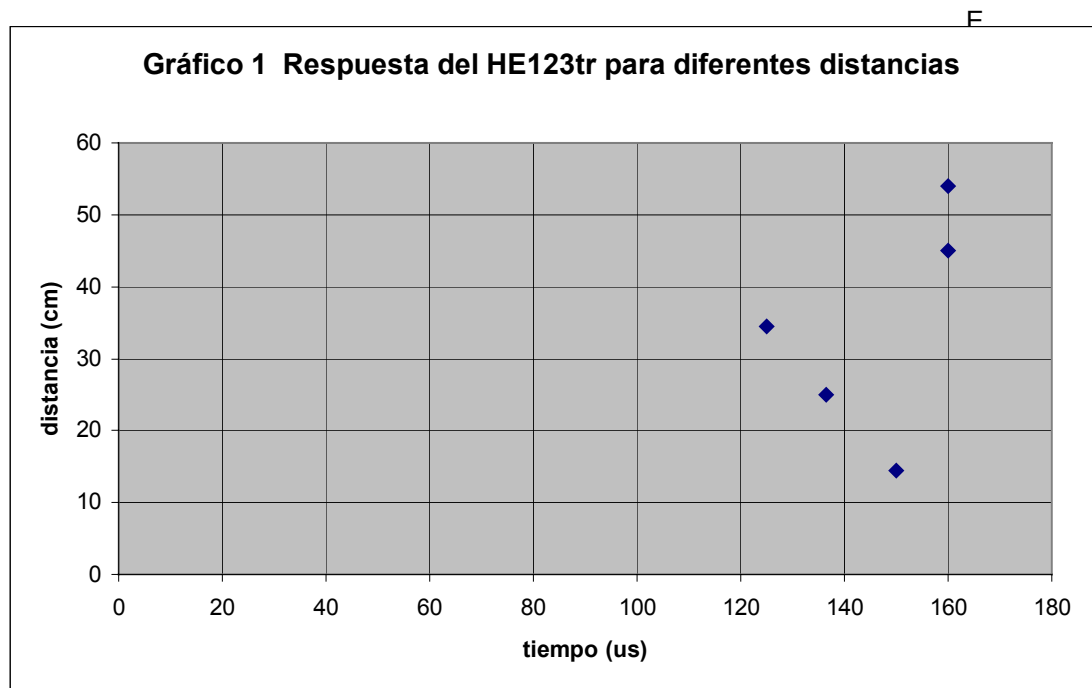
**Figura 6.43** Forma de onda obtenida al conectar el transductor HE123tr, con escala de  $25\mu\text{s}$ /división para 40 cm de distancia.

La figura 6.43 muestra con más detalle las distorsiones que se presentan inmediatamente después de la transmisión, nótese que se generan señales de alta frecuencia y luego señales con frecuencias similares a la de la señal de transmisión. Cabe destacar el hecho de que se realizaron mediciones para otras distancias y se obtuvo, tanto el tiempo al primer pulso en alto que se da después de la transmisión, como el tiempo a la frecuencia más cercana a la de la transmisión para diferentes distancias, cuyos datos son presentados a continuación:

**Tabla 6.12** Pruebas realizadas al transductor HE123tr para diferentes distancias

Distancia (cm)	Cantidad de pulsos	Tiempo a 1era distorsión ( $\mu$ s)	Tiempo a frecuencia cercana a 23.5 KHz ( $\mu$ s)	Frecuencia de la distorsión (KHz)
14,4	5	120	150	22,2
25	5	120	136,5	26
34,5	5	120	125	20
45	5	120	160	40
54	5	120	160	40
54	7	162	175	25
54	13	290	310	-

La tabla 6.12 muestra pruebas realizadas al transductor HE123tr para diferentes distancias, éstas se realizaron con el propósito de obtener la función matemática bajo la cual trabaja el HE123tr, en un tanque cuadrado de 60cm\*60cm, sin embargo, al graficar los resultados para las muestras realizadas con 5 pulsos, tomando para los 54 cm la primera medición, se obtuvo el siguiente gráfico:



EXCELL

**Figura 6.44** Distancia vrs tiempo como respuesta del HE123tr

Si se observa la figura 6.44, se nota que la curva obtenida para las diferentes mediciones no corresponde a ecuación matemática conocida, debido a este hecho se realizaron dos mediciones más, una de ellas con 5 pulsos y otra con 3 pulsos, en una planta de simulación en las instalaciones del ICE en Sabana, dichas mediciones se realizaron con la presencia de los encargados de supervisar el proyecto, en un tanque de 1.60 mtrs, sin embargo, los resultados fueron los mismos: Inmediatamente después de la transmisión, se generaron las distorsiones que se presentaron en las anteriores figuras para los 40 cm y el eco nunca se produjo.

El eco esperado se estimó según dos criterios, uno de ellos correspondió a la fórmula dada por el fabricante, la cual ya es conocida debido a que fue presentada en secciones anteriores:

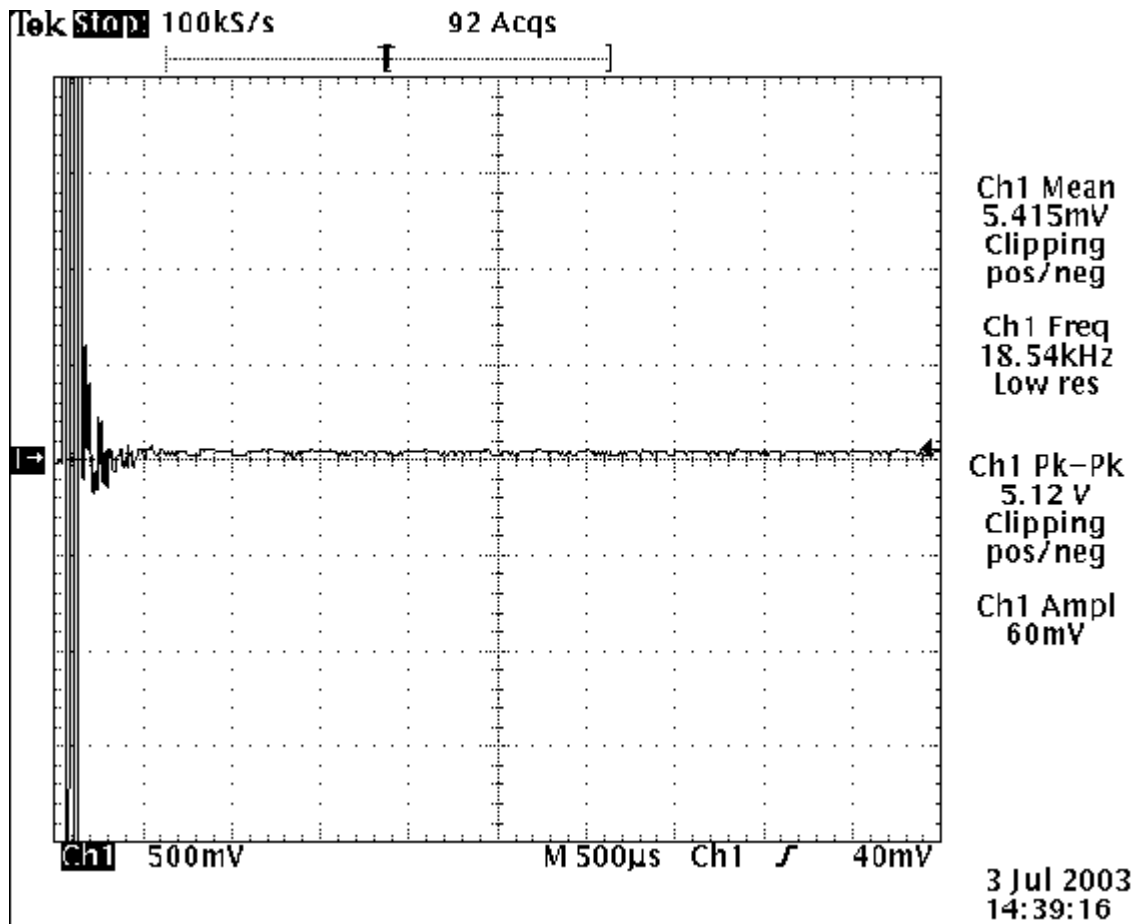
$$X=344*(t_1-t_0) \quad (19)$$

Sin embargo esta fórmula no se ajusta al comportamiento esperado por el transductor.

Como segundo criterio se consideró la velocidad del ultrasonido en medio acuático, la cual es de 1500 m/s, por lo cual conociendo la distancia a la cual se encuentra el transductor se aplica la siguiente fórmula:

$$D/1500=t/2 \quad (20)$$

Donde “D” es igual a la distancia a la cual se encuentra el transductor y “t” el tiempo que la señal dura en viajar hacia la superficie sólida. Nótese que este tiempo se representa como t/2, ello obedece al hecho de que la señal tiene que viajar hasta el objeto sólido y luego regresar, por lo cual el tiempo real es el doble, tal y como lo refleja la fórmula. Al aplicar este criterio, tampoco los resultados obtenidos fueron correctos, inclusive la generación de ecos nunca fue percibida, como ejemplo de ello se presenta la siguiente figura, correspondiente a la misma señal obtenida a una distancia de 40 cm, pero esta vez utilizando una escala mayor.



**Figura 6.45** Forma de onda obtenida al conectar el transductor HE123tr con escala de  $500\mu\text{s}/\text{división}$  para 40 cm de distancia.

La figura 6.45 presenta la forma de onda de la señal obtenida al trabajar con una distancia de 40 cm, en este caso la escala utilizada corresponde a  $500\mu\text{s}/\text{división}$ , lo que permite tener un panorama de 5 ms. Si se aplica la fórmula del fabricante, la generación de ecos debería haberse observado a los 1.16 ms, no obstante, en la figura dicha generación no ocurre; lo mismo sucede con la segunda consideración en lo referente a la velocidad del ultrasonido en agua, según la cual el eco debió haberse observado a los  $533.33\mu\text{s}$ , sin embargo tampoco es observable.

Aún si con esta última observación quedara duda, dicha fórmula fue aplicada en las pruebas que se hicieron en la planta de simulación en el ICE de Sabana, con 1.6 mtrs, las cuales se realizaron con colaboración de los asesores del proyecto, determinándose que efectivamente no existía formación de ecos.

Debido a los resultados obtenidos con el HE123tr, se desestimó el continuar probando el mismo y se procedió a la simulación del resto del circuito, mediante el uso de un generador, un osciloscopio, el computador y un algoritmo de prueba, para lo cual se modificó el algoritmo programado en el PIC16F876A, debido a que se da un tiempo de 10s después de la transmisión, con el propósito de dar el tiempo necesario para poder conectar el generador, además de que la toma de muestras es solamente de una (es decir en este caso no se toman 5 muestras válidas). Cabe indicar que tanto el algoritmo del PIC-B como el realizado en Delphi se mantuvieron sin modificaciones. No obstante, antes se obtuvo la curva de respuesta del filtro MF10, cuyos datos y gráfico se presentan a continuación:

**Tabla 6.13** Comportamiento del filtro MF10 ante la aplicación de frecuencias entre 01 y 17 KHz, con voltaje de entrada de 100 mVpp.

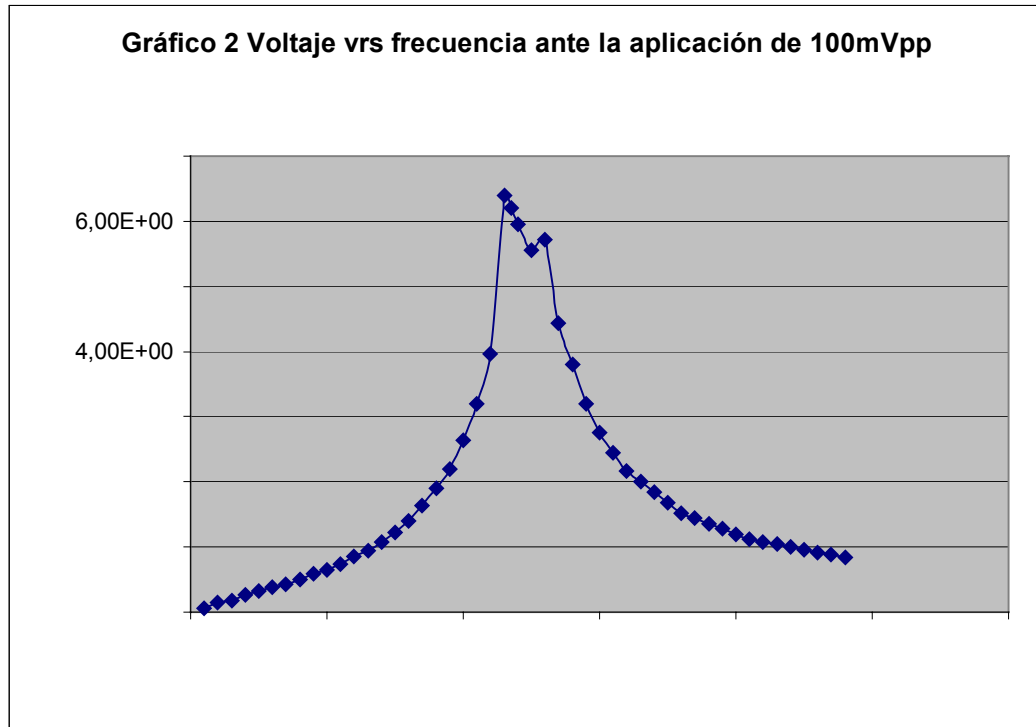
Frecuencia (KHz)	Amplitud (Vpp)
1	6,00E-02
2	1,40E-01
3	1,80E-01
4	2,60E-01
5	3,20E-01
6	3,76E-01
7	4,32E-01
8	5,08E-01
9	5,88E-01
10	6,48E-01
11	7,44E-01
12	8,48E-01
13	9,44E-01
14	1,07
15	1,22
16	1,4
17	1,64

**Tabla 6.14** Comportamiento del filtro MF10 ante la aplicación de frecuencias entre 18 y 48 KHz, con voltaje de entrada de 100 mVpp.

18	1,9
19	2,2
20	2,64
21	3,2
22	3,96
23	6,4
23,5	6,2
24	5,96
25	5,56
26	5,72
27	4,44
28	3,8
29	3,2
30	2,76
31	2,44
32	2,16
33	2
34	1,84
35	1,68
36	1,52
37	1,44
38	1,36
39	1,28
40	1,2
41	1,12
42	1,08
43	1,04
44	1
45	9,60E-01
46	9,20E-01
47	8,80E-01
48	8,40E-01

Las tablas 6.13 y 6.14 muestran los datos obtenidos a la salida del MF10, ante la aplicación de diferentes frecuencias. El voltaje aplicado en cada una de las mediciones correspondió a 100 mVpp, el gráfico correspondiente a éstas, es el que se presenta a continuación:





EXCELL

**Figura 6.46** Comportamiento del MF10 al excitarlo con diferentes frecuencias con amplitud de 100mVpp

Utilizando las tablas 6.13 y 6.14 como el gráfico de la figura 6.46, se puede notar que la máxima ganancia se obtiene a los 23 KHz, con un voltaje de 6.4 Vpp, sin embargo, para calcular la ganancia del sistema se utilizará la ganancia obtenida a los 23.5 KHz que corresponde a un voltaje de 6.2 Vpp, ante ello la ganancia del filtro se puede calcular dividiendo el voltaje de salida entre el voltaje de entrada:

$$6.4/0.1 = 64$$

Nótese que según la fórmula teórica la ganancia debió haber sido de 25, sin embargo en la parte experimental fue de 64, por lo cual el máximo voltaje de entrada que el filtro permite bajo estas características es de +/-78 mVp, ya que una de las características del mismo, establece que el voltaje de entrada por la ganancia, nunca puede superar a los voltajes de alimentación, que en este caso son +/-5V.

Al observar nuevamente la figura 6.46 se pueden obtener los voltajes de corte superior e inferior, en los cuales la amplitud cae a los 0.707 V, que en forma aproximada son:

$$fcs=26 \text{ KHz} \quad (fcs=\text{frecuencia corte superior})$$

$$fci=22 \text{ KHz} \quad (fci=\text{frecuencia corte inferior})$$

Obteniéndose un ancho de banda cercano a los 5 KHz determinado gráficamente.

De igual forma se podría obtener la caída en decibeles por década, aplicando la siguiente fórmula:

$$D=20*\log(Vin/Vout) \quad (21)$$

Donde “D” corresponde a la caída en decibeles por década, “Vin” al voltaje de entrada (100 mVpp) y “Vout” al voltaje de salida una década antes de la frecuencia de oscilación (23.5KHz), que en este caso correspondería a los 2.35 KHz. Según la tabla 6.14, el valor de voltaje de salida conocido más cercano a esta frecuencia, es el de 2 KHz con una amplitud de 140mV, por lo cual al aplicar la fórmula 21, se tiene:

$$D=20*\log(6.2 \text{ Vpp}/140 \text{ mVpp})$$

$$D=32.94 \text{ dB}$$

Ante ello la caída de la señal se da a 30 dB por década.

En lo referente al switch C-MOS NTE4066B, experimentalmente se comprobó que el mismo genera cierta cantidad de ruido durante la conmutación, de amplitud casi imperceptible, el cual muchas veces es confundido por el sistema como una frecuencia válida al ser amplificado.

Este problema se solucionó, dando un tiempo de estabilización al sistema de 60  $\mu\text{s}$  después de la conmutación que habilita la etapa de recepción y de 40  $\mu\text{s}$  después de la conmutación que deshabilita la etapa de recepción.

En lo referente a la distancia mínima que debe considerarse trabajando bajo la concepción de los algoritmos desarrollados, ésta está dada por la acumulación de los siguientes tiempos:

- a. Debido a que el programa de prueba envía 5 pulsos en alto y 4 en bajo el tiempo de duración de la transmisión es de 190.8  $\mu\text{s}$ .
- b. Después de que el LM675 ha dejado de amplificar la señal, se le da al mismo un tiempo de estabilización de 42.4  $\mu\text{s}$ .
- c. El tiempo de estabilización que se le da a la compuerta C-MOS NTE4066B es de 60  $\mu\text{s}$ .

La suma de estos tiempos multiplicada por una constante, establece la distancia mínima que se podría medir con los algoritmos desarrollados. Esta distancia utilizando la fórmula del fabricante, sería de 10.08 cm.

El último dispositivo probado correspondió al PIC16F876B, el cual funge como seleccionador de frecuencias, éste acepta como frecuencias válidas aquellas que se encuentren en el rango de 18 KHz hasta 30 KHz, no obstante, solo detecta a primera instancia aquellas que se encuentren en el rango de 22 a 25 KHz, ello significa que la primera señal que llegue dentro de este rango de frecuencias es detectada inmediatamente, lo que no pasa con las frecuencias entre 18KHz y 22 KHz y las ubicadas entre 25 KHz y 30 KHz, las cuales si bien son detectadas, dicha detección no se realiza en el primer pulso recibido, sino que puede ocurrir en un pulso posterior, ello depende del tiempo en que la señal ingrese al PIC y de la parte del algoritmo que éste último se encuentre ejecutando.

Vale la pena indicar que el sistema completo, excluyendo al HE123tr, fue simulado utilizando los algoritmos presentados en la sección 6, con la modificación antes indicada en lo concerniente al PIC16F876A, utilizando para ello un generador de señales, un osciloscopio y el computador, obteniéndose resultados satisfactorios. Para ello se realizaron los siguientes pasos:

- a. Se conectó el osciloscopio (**canal 1** con escala de 5V y 100 $\mu$ s por división) en el lugar correspondiente al HE123tr.
- b. Se presionó el botón “**obtener medición**”, mostrado en la figura 6.40, con la consecuente activación del check “**ocupado**” (presentado en la misma figura), ante lo cual se obtuvo la misma señal de la figura 6.41 (en este caso con 5 pulsos cuadrados de +18Vp y 4 de -18Vp), correspondiente a la onda experimental aplicada al transductor.
- c. Se dió un tiempo de 10 segundos, para poder desconectar el osciloscopio y conectar el generador. La forma de onda aplicada con éste último, correspondió a una señal senoidal con amplitud de +/-50 mVp (El filtro MF10, en la forma que está configurado funciona adecuadamente con voltaje menores a +/-75 mVp).
- d. Se conectó el generador y se aplicaron señales con frecuencias entre 20Hz y 37.5 kHz (Tabla 6.15 y 6.16).
- e. El computador recibió la trama de datos proveniente del microcontrolador, después de aproximadamente 10 segundos.
- f. El computador graficó los datos mostrados en la trama recibida.
- g. Se desactivó el check “**ocupado**”, indicando que una nueva medición podía ser realizada.

Vale la pena indicar que para las primeras 5 mediciones, se realizaron los pasos indicados desde **a** hasta **g**, con el propósito de poder observar la señal transmitida con frecuencia de 23.5 KHz y de amplitud cercana a los +/-20 Vp. Para las restantes mediciones, solamente se desconectó y conectó el generador sin tomar en cuenta al osciloscopio (cuya función era permitir observar la señal transmitida). Los datos obtenidos ante la aplicación del rango de frecuencias antes citado, son los que muestran las tablas 6.15 y 6.16

**Tabla 6.15** Comportamiento del sistema diseñado ante la aplicación de frecuencias entre 20 Hz y 21 KHz, con voltaje de entrada de +/-50 mVp.

Frecuencia (kHz)	Distancia			Tiempo		
	m	cm	mm	s	ms	μs
0.02	0	0	0	0	0	0
0.06	0	0	0	0	0	0
0.119	0	0	0	0	0	0
0.560	0	0	0	0	0	0
1.342	0	0	0	0	0	0
2.075	0	0	0	0	0	0
3.38	0	0	0	0	0	0
4.30	0	0	0	0	0	0
5.13	0	0	0	0	0	0
6.35	0	0	0	0	0	0
7.32	0	0	0	0	0	0
8.19	0	0	0	0	0	0
9.08	0	0	0	0	0	0
10.22	0	0	0	0	0	0
11.31	0	0	0	0	0	0
12.46	0	0	0	0	0	0
13.26	0	0	0	0	0	0
14.46	0	0	0	0	0	0
15.03	0	0	0	0	0	0
16.32	0	0	0	0	0	0
17.25	0	0	0	0	0	0
18.05	0	0	0	0	0	0
19.25	0	0	0	0	0	0
20	0	0	0	0	0	0
21	0	20	4	0	0	593

**Tabla 6.16** Comportamiento del sistema diseñado ante la aplicación de frecuencias entre 22.2 kHz y 37.5 KHz, con voltaje de entrada de +/-50 mVp.

Frecuencia (kHz)	Distancia			Tiempo		
	m	cm	mm	s	ms	μs
22.2	0	20	4	0	0	593
23	0	20	4	0	0	593
24.3	0	20	4	0	0	593
25.4	0	20	4	0	0	593
26.8	0	20	4	0	0	593
27.9	0	20	4	0	0	593
28.2	0	0	0	0	0	0
29.2	0	0	0	0	0	0
30.6	0	0	0	0	0	0
31.1	0	0	0	0	0	0
32.2	0	0	0	0	0	0
33.1	0	0	0	0	0	0
34.8	0	0	0	0	0	0
35.7	0	0	0	0	0	0
36.2	0	0	0	0	0	0
37.5	0	0	0	0	0	0

Nótese que entre 21 KHz y 27.9 KHz, se obtuvieron mediciones de distancia diferentes de cero, sin embargo, tal y como se mencionó en renglones anteriores la detección de frecuencia es segura entre 22 y 25 KHz. Otro aspecto que se había contemplado, era el hecho de que la distancia mínima que iba a detectar el sistema era de 10.08 cm, debido a la suma, del tiempo que duraba la transmisión y del tiempo de estabilización dado al **NTE4066B** y al **LM675**. Si se observan las tablas 6.15 y 6.16, se nota que la distancia mínima medible es de 20 cm. La diferencia de 10 cm, se debe a la modificación que se le realizó al algoritmo del PIC-A para poder simular el sistema, ya que fue necesario recurrir a instrucciones de C, para habilitar y deshabilitar el timer, correspondientes a :

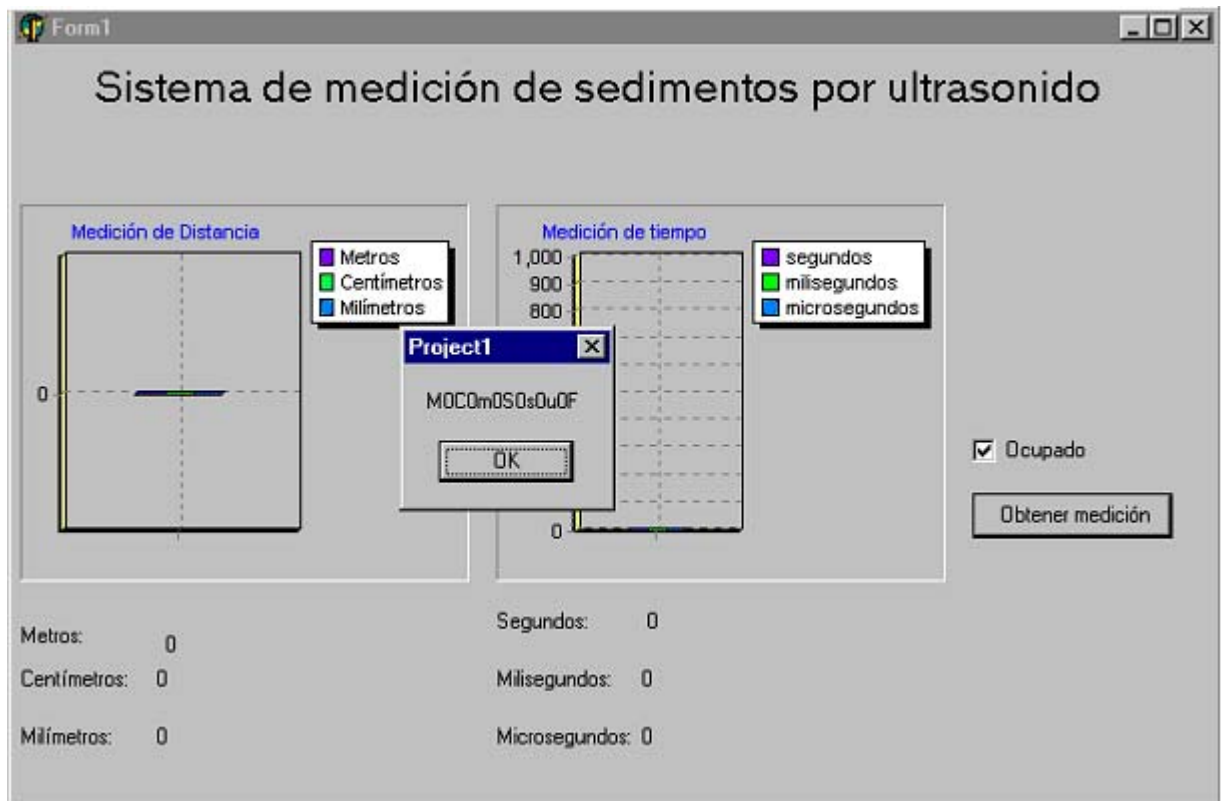
```
disable_interrupts(INT_TIMER2);
```

y

```
enable_interrupts(INT_TIMER2);
```

Las cuales permitieron dar un tiempo de 10 segundos para poder conectar y desconectar tanto el generador como el osciloscopio. No obstante, mientras las mismas se ejecutan, el **timer** se incrementa unas cuantas veces alterando la medición de la distancia, siendo ese tiempo constante (equivalente a 10 cm de diferencia). Cabe indicar que este problema no se presenta en el algoritmo general sin modificaciones presentado en el capítulo 6, en lo referente al PIC-A.

En la figura 6.47 se presenta la trama de datos recibida por el puerto serie, para una frecuencia de 20 Hz.



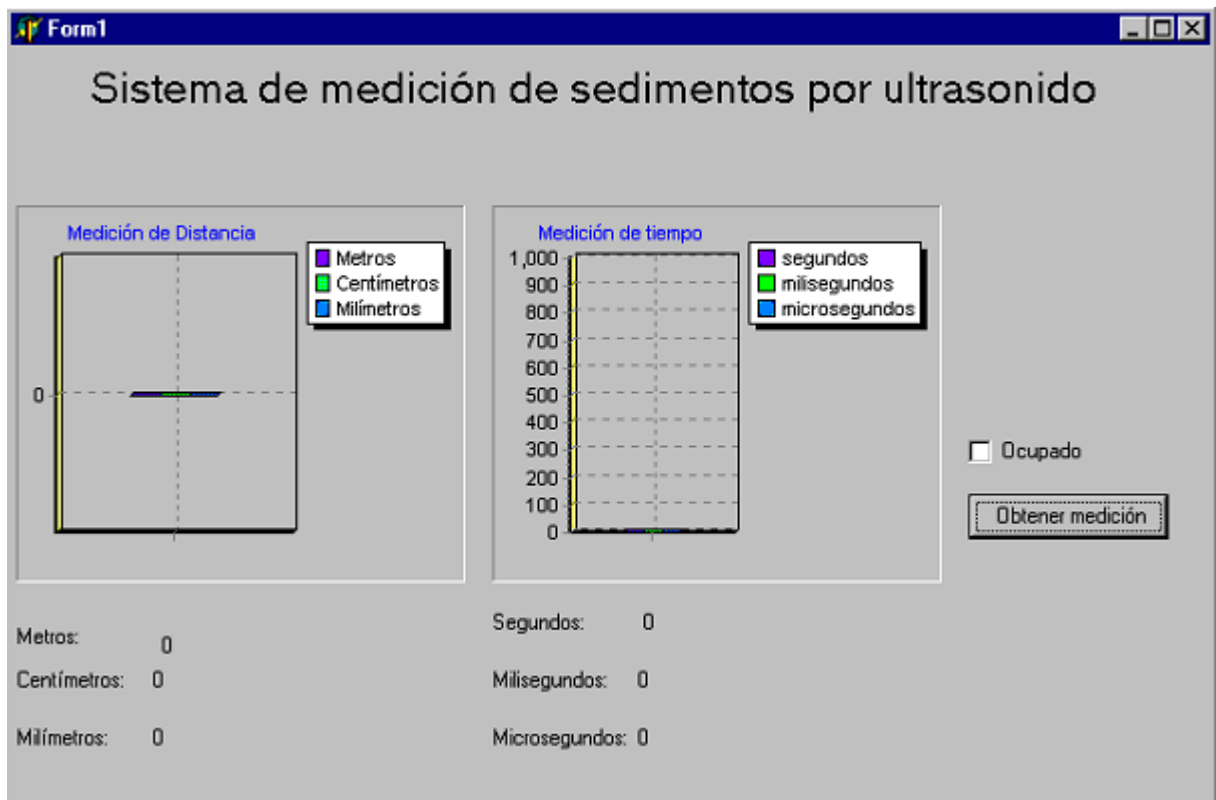
PAINT

**Figura 6.47** Trama recibida por el sistema simulado, ante la aplicación de una frecuencia de 20 Hz.

En la misma se observa que el dato enviado por el microcontrolador (PIC-A) es:

M0C0m0S0s0u0F

En donde el significado de dicha trama, fue explicado con anterioridad, siendo la distancia de: 0 metros, 0 centímetros y 0 milímetros y el tiempo de: 0 segundos, 0 milisegundos y 0 microsegundos. Ello implica que no se produjo eco alguno con frecuencia válida. La graficación de dicha trama es la que se presenta en la figura 6.48.



PAINT

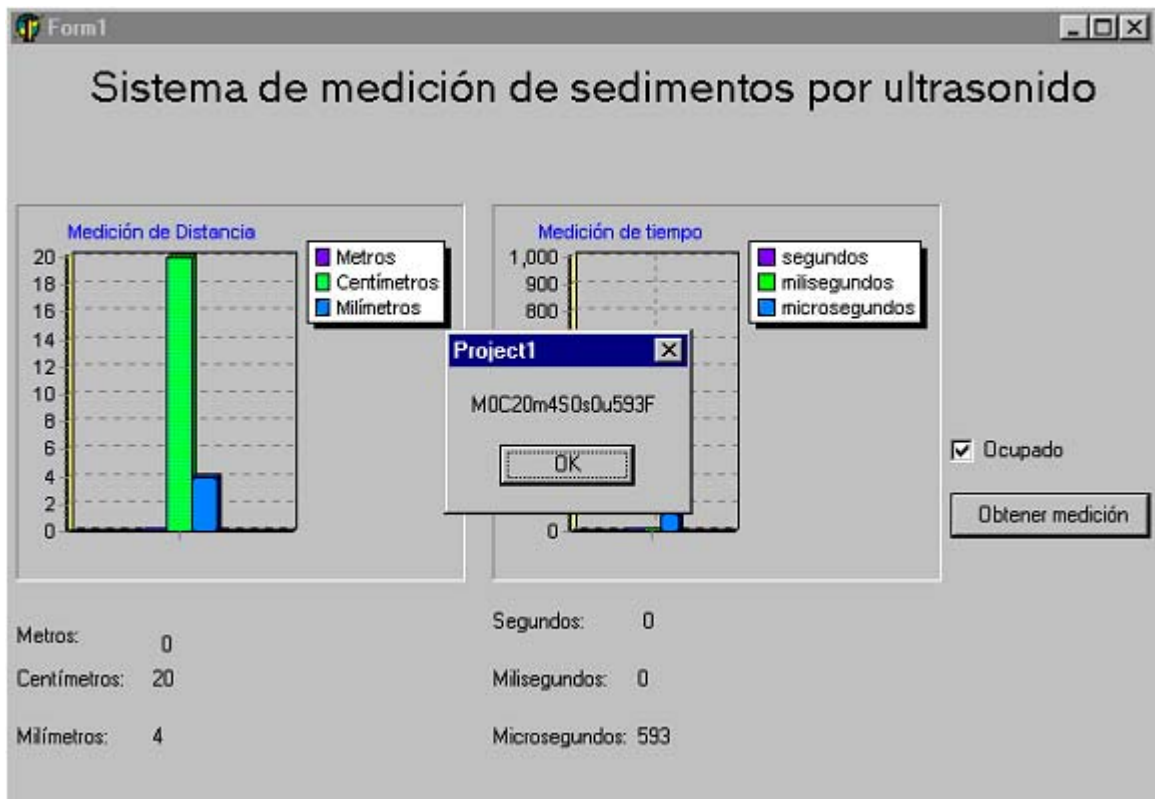
**Figura 6.48** Graficación de la trama recibida por el sistema simulado, ante la aplicación de una frecuencia de 20 Hz.

Tal y como era de esperar, la graficación de los datos se da a nivel de cero en ambas escalas.



Estas dos figuras son las mismas que se presentaron en el rango de frecuencias entre 20 Hz y 20 kHz y entre 28.2 kHz y 37.5 kHz.

En el caso de las frecuencias válidas, el gráfico generado por el sistema fue siempre el mismo, tal y como lo reflejan las tablas 6.15 y 6.16. La trama recibida es la que se presenta en la figura 6.49.



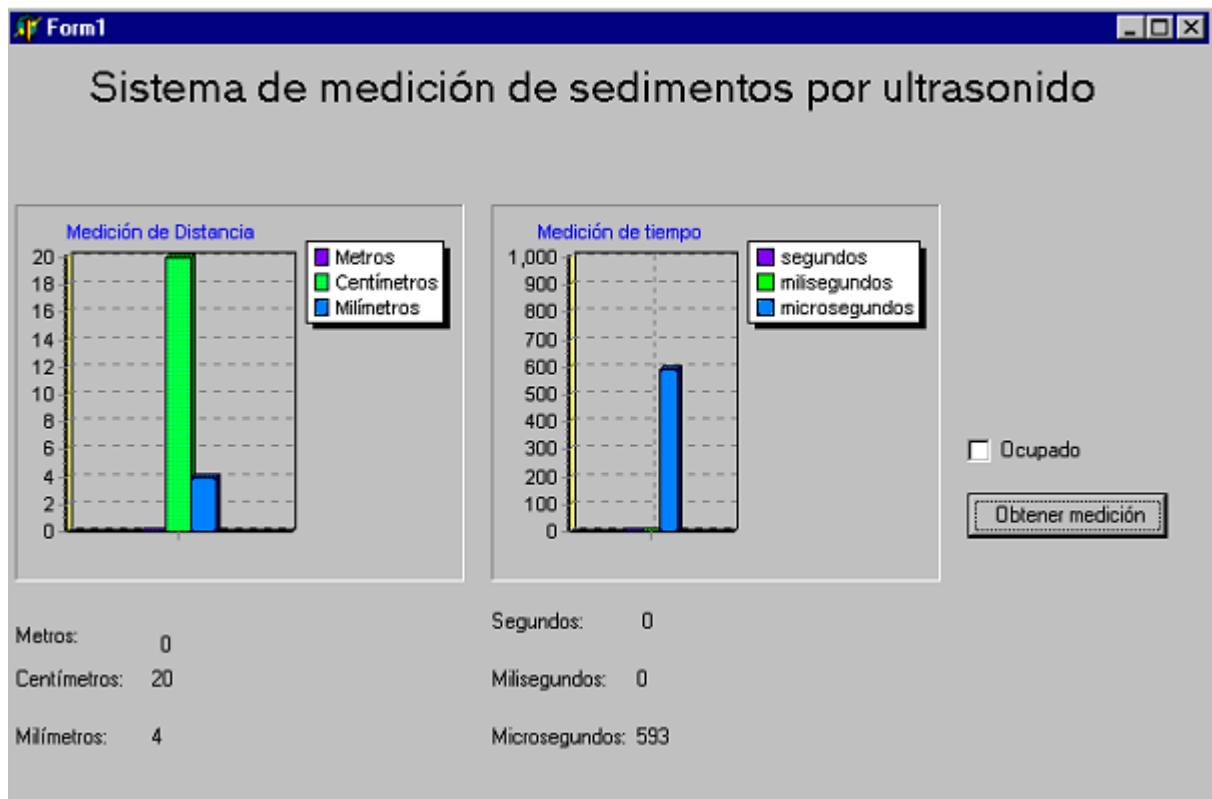
PAINT

**Figura 6.49** Trama recibida por el sistema simulado, ante la aplicación de una frecuencia de 23 kHz.

En la figura 6.49 se presenta la trama recibida por el puerto serie, para aquellas frecuencias que se encontraron dentro de un rango válido y que fueron percibidas como eco. Esta corresponde a:

M0C20m4S0s0u593F

Donde la distancia corresponde a: 0 metros, 20 centímetros, 4 milímetros y en lo que respecta al tiempo a: 0 segundos, 0 milisegundos y 593 microsegundos. Nótese que los datos son estimados de acuerdo a la **fórmula 1**, correspondiente al criterio dado por el fabricante, ya que si se multiplica el tiempo por 344, da una distancia de 20 centímetros y 3.9 milímetros. La graficación de dicha trama es la que se presenta en la figura 6.50.

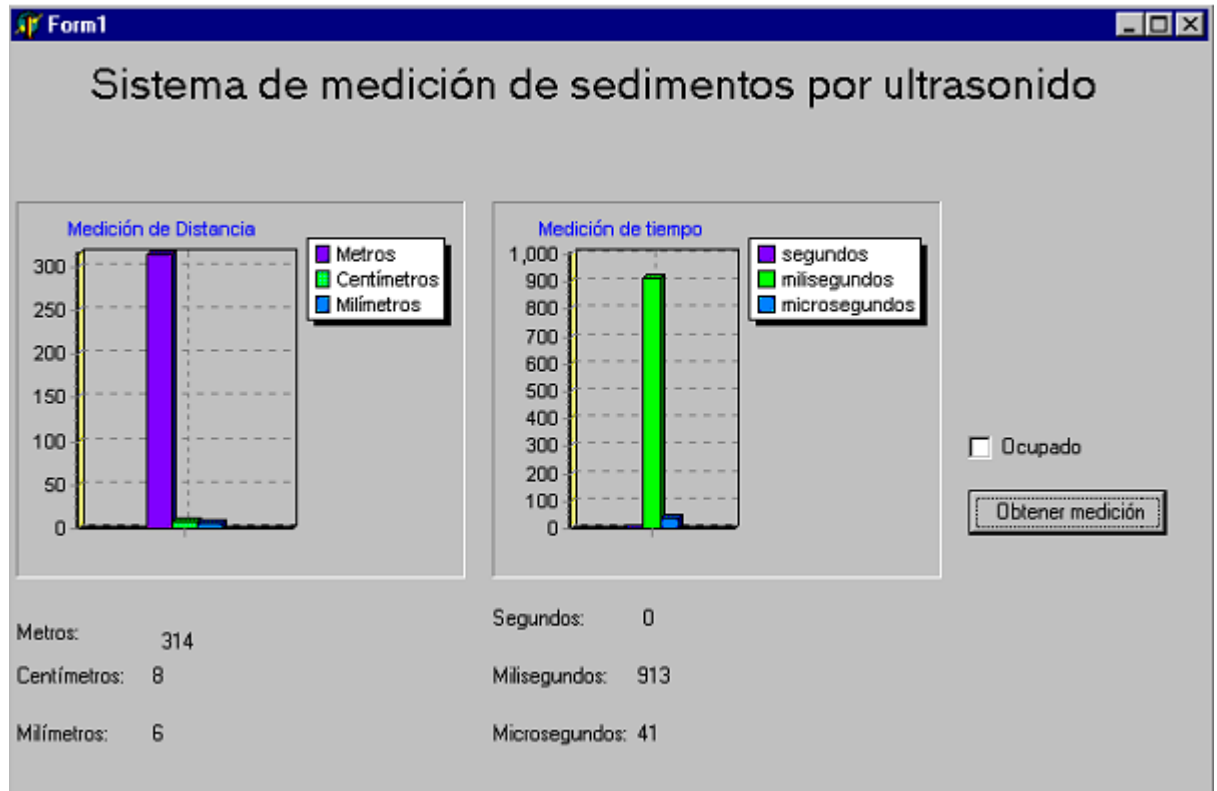


PAINT

**Figura 6.50** Graficación de la trama recibida por el sistema simulado, ante la aplicación de una frecuencia de 23 kHz.

En la última prueba realizada, se conectó el generador, al haber transcurrido aproximadamente 11 segundos, después de presionarse el botón "**obtener medición**", con lo cual se pretendía lograr una graficación cercana a 1 segundo. (se dan 10 segundos de espera para poder conectar el generador).

El gráfico obtenido es el que se muestra en la figura 6.51.



PAINT

**Figura 6.51** Graficación de la trama recibida por el sistema simulado, aproximadamente 1 segundo después de transcurrido el tiempo de espera, ante la aplicación de una frecuencia de 23 kHz.

Nótese que la distancia es de 314 metros, y que el tiempo es relativamente cercano a 1 segundo (913 milisegundos), donde hay que considerar el tiempo de reacción del sujeto que realizó la prueba, tanto de inicio como del final de la misma.

## CAPÍTULO 7

### CONCLUSIONES Y RECOMENDACIONES

---

- a. Se determinó que el método de medición que más se ajusta a las necesidades del proyecto es el de medición ultrasónica, siempre y cuando algún transductor de la casa “Hexamite” funcione adecuadamente, o se consiga otro transductor con características similares.
- b. Se encontró que el transductor que más se ajusta a las necesidades del proyecto bajo las características buscadas, no es otro que el HE123tr.
- c. Se determinó y demostró que el HE123tr no se ajustó a las características de funcionamiento dadas por el fabricante.
- d. Se recomienda reemplazar el HE123tr, por sus dos transductores equivalentes el HE123rx y el HE123tx, en cuyo caso habría que separar las etapas de transmisión y recepción.
- e. El filtro MF10 no funciona adecuadamente, si a la entrada de éste se le aplica un voltaje, tal que el producto del voltaje de entrada por la ganancia supere el voltaje de alimentación.
- f. El switch C-MOS NTE4066B presenta ciertas distorsiones en las conmutaciones que realiza el mismo, por lo cual hay que darle al menos  $45\mu\text{s}$  como tiempo de estabilización.
- g. El sistema simulado responde a las características de fabricación del transductor escogido, por lo cual el proyecto está bastante avanzado, en caso de que el mismo se quiera retomar posteriormente.
- h. Al realizar este tipo de proyectos, se recomienda contar con más de un transductor si se pudiese.

## BIBLIOGRAFÍA

---

### 1. Libros

- a) A. P. Cracknell. Ultrasonidos.  
Madrid: Paraninfo, 1983
- b) Cantú, Marco. Mastering Delphi 3. 3 ed.  
USA: SYBEX, 1997.
- c) Coughlin, Robert; Driscoll, Frederick.  
Amplificadores operacionales y circuitos integrados lineales. 5 ed.  
México: PRENTICE HALL, 1999
- d) Doebelin, E. Diseño y aplicación de sistemas de medición.  
México: Editorial Diana, 1981
- e) Smith, E. Industrial measurement for control applications.  
USA: Instrument Society of America, 1994
- f) Soto, William. Teoría y problemas de acústica.  
México: McGRAW-HILL, 1973

### 2. Direcciones electrónicas

<http://proton.ucting.udg.mx/dpto/maestros/mateos/clase/teoria/nivel/nivel1.htm#Indice.1996>

En esta dirección, se halla información sobre métodos de medición de nivel de líquidos (consultada: 27 febrero 2003)

## APÉNDICES Y ANEXOS

---

### Apéndice A.1: Glosario

Capacitor : Componente electrónico que almacena energía en la forma de un campo electrostático, el cual consiste de dos placas de metal conductor separadas por un material aislante.

Circuito impreso: Placa delgada en la cual son colocados los circuitos integrados o componentes.

Corriente : Flujo de cargas provocado por el movimiento de electrones.

Fibra óptica: Medio físico capaz de conducir una transmisión de luz modulada. Este es más costoso que otros medios de transmisión, no obstante no es susceptible a la interferencia electromagnética y puede trabajar a mayores velocidades.

Frecuencia: En un movimiento periódico, número de vibraciones por unidad de tiempo.

Período: Tiempo que dura una señal en repetirse o volver a su estado inicial.

Puerto serial : Interfaz que puede ser usada para comunicación serial.

Resistencia: Componente hecho de un material que se opone al flujo de corriente eléctrica.

Transductor: Dispositivo o artefacto que transforma una variable física a una variable eléctrica o viceversa.

Ultrasonido: Vibración sonora de frecuencia tan grande que no puede ser percibida por el oído humano.

Voltaje: Fuerza eléctrica que ocurre cuando los protones y electrones son separados.

## **Apéndice A.2: Lista de abreviaturas y símbolos**

Tr: Transmisor-Receptor

Tx: Transmisor

Rx: Receptor

Vpp: Voltios pico pico

Vp: Voltios pico

V: Voltios

$\mu$ F: Microfaradios

$\Omega$ : Ohmios

cm: Centímetros

m: Metros

mm: Milímetros

S: Segundos

ms: Milisegundos

$\mu$ s: Microsegundos

GND: Ground o Tierra

DB: Decibeles





**Apéndice A.4: Costo del circuito impreso**

**Tabla A.1** Costo de los materiales y de los componentes del circuito impreso

Componente o material	Cantidad	Costo Unitario (Colones)	Costo total (Colones)	Lugar Adquisición
HE123tr	1	80.000	80.000	Hexamite
NTE4066B	1	565	565	Teltron
LM311	1	282	285	Teltron
MAX232	1	3718	3718	Tecno Alfa
LF353	2	320	640	Teltron
LM337	1	565	565	Electrónica San José
MC7912	1	232	232	Teltron
L7905	1	232	232	Teltron
LM317	1	293	293	Teltron
MC7812	1	232	232	Teltron
L7805	1	232	232	Teltron
Cristales 20 MHz	2	1600	3200	Teltron
Oscilador 1 MHz	1	1100	1100	Jameco
MF10	1	1300	1300	Jameco
LM675	1	2800	2800	Jameco
PIC16F876	2	3380	6760	Jameco
Positivo Circuito	1	3000	3000	Artes Gráficas
Negativo Circuito	1	3000	3000	Artes Gráficas
Impreso	1	8000	8000	ICE
Impuestos de envío	1	4000	4000	USA-Costa Rica
Componentes varios (capacitores, resistencias y diodos)			4000	Teltron, Componentes Electrónicos
<b>Total</b>			<b>124154</b>	



## PIC16F87X

TABLE 1-1: PIC16F873 AND PIC16F876 PINOUT DESCRIPTION

Pin Name	DIP Pin#	SOIC Pin#	I/O/P Type	Buffer Type	Description
OSC1/CLKIN	9	9	I	ST/CMOS <sup>(3)</sup>	Oscillator crystal input/external clock source input.
OSC2/CLKOUT	10	10	O	—	Oscillator crystal output. Connects to crystal or resonator in crystal oscillator mode. In RC mode, the OSC2 pin outputs CLKOUT which has 1/4 the frequency of OSC1, and denotes the instruction cycle rate.
MCLR/VPP/THV	1	1	I/P	ST	Master clear (reset) input or programming voltage input or high voltage test mode control. This pin is an active low reset to the device.
RA0/AN0	2	2	I/O	TTL	PORTA is a bi-directional I/O port. RA0 can also be analog input0
RA1/AN1	3	3	I/O	TTL	RA1 can also be analog input1
RA2/AN2/VREF-	4	4	I/O	TTL	RA2 can also be analog input2 or negative analog reference voltage
RA3/AN3/VREF+	5	5	I/O	TTL	RA3 can also be analog input3 or positive analog reference voltage
RA4/T0CKI	6	6	I/O	ST	RA4 can also be the clock input to the Timer0 module. Output is open drain type.
RA5/SS/AN4	7	7	I/O	TTL	RA5 can also be analog input4 or the slave select for the synchronous serial port.
RB0/INT	21	21	I/O	TTL/ST <sup>(1)</sup>	PORTB is a bi-directional I/O port. PORTB can be software programmed for internal weak pull-up on all inputs. RB0 can also be the external interrupt pin.
RB1	22	22	I/O	TTL	
RB2	23	23	I/O	TTL	
RB3/PGM	24	24	I/O	TTL	RB3 can also be the low voltage programming input
RB4	25	25	I/O	TTL	Interrupt on change pin.
RB5	26	26	I/O	TTL	Interrupt on change pin.
RB6/PGC	27	27	I/O	TTL/ST <sup>(2)</sup>	Interrupt on change pin or In-Circuit Debugger pin. Serial programming clock.
RB7/PGD	28	28	I/O	TTL/ST <sup>(2)</sup>	Interrupt on change pin or In-Circuit Debugger pin. Serial programming data.
RC0/T1OSO/T1CKI	11	11	I/O	ST	PORTC is a bi-directional I/O port. RC0 can also be the Timer1 oscillator output or Timer1 clock input.
RC1/T1OSI/CCP2	12	12	I/O	ST	RC1 can also be the Timer1 oscillator input or Capture2 input/Compare2 output/PWM2 output.
RC2/CCP1	13	13	I/O	ST	RC2 can also be the Capture1 input/Compare1 output/PWM1 output.
RC3/SCK/SCL	14	14	I/O	ST	RC3 can also be the synchronous serial clock input/output for both SPI and I <sup>2</sup> C modes.
RC4/SDI/SDA	15	15	I/O	ST	RC4 can also be the SPI Data In (SPI mode) or data I/O (I <sup>2</sup> C mode).
RC5/SDO	16	16	I/O	ST	RC5 can also be the SPI Data Out (SPI mode).
RC6/TX/CK	17	17	I/O	ST	RC6 can also be the USART Asynchronous Transmit or Synchronous Clock.
RC7/RX/DT	18	18	I/O	ST	RC7 can also be the USART Asynchronous Receive or Synchronous Data.
VSS	8, 19	8, 19	P	—	Ground reference for logic and I/O pins.
VDD	20	20	P	—	Positive supply for logic and I/O pins.

Legend: I = input    O = output    I/O = input/output    P = power  
 — = Not used    TTL = TTL input    ST = Schmitt Trigger input

- Note** 1: This buffer is a Schmitt Trigger input when configured as the external interrupt.  
 2: This buffer is a Schmitt Trigger input when used in serial programming mode.  
 3: This buffer is a Schmitt Trigger input when configured in RC oscillator mode and a CMOS input otherwise.

# PIC16F87X

**TABLE 13-2: PIC16CXXX INSTRUCTION SET**

Mnemonic, Operands	Description	Cycles	14-Bit Opcode		Status Affected	Notes
			MSb	LSb		
<b>BYTE-ORIENTED FILE REGISTER OPERATIONS</b>						
ADDWF	f, d Add W and f	1	00	0111 dfff ffff	C,DC,Z	1,2
ANDWF	f, d AND W with f	1	00	0101 dfff ffff	Z	1,2
CLRF	f Clear f	1	00	0001 1fff ffff	Z	2
CLRWF	- Clear W	1	00	0001 0xxx xxxx	Z	
COMF	f, d Complement f	1	00	1001 dfff ffff	Z	1,2
DECWF	f, d Decrement f	1	00	0011 dfff ffff	Z	1,2
DECFSZ	f, d Decrement f, Skip if 0	1(2)	00	1011 dfff ffff		1,2,3
INCF	f, d Increment f	1	00	1010 dfff ffff	Z	1,2
INCFSZ	f, d Increment f, Skip if 0	1(2)	00	1111 dfff ffff		1,2,3
IORWF	f, d Inclusive OR W with f	1	00	0100 dfff ffff	Z	1,2
MOVF	f, d Move f	1	00	1000 dfff ffff	Z	1,2
MOVWF	f Move W to f	1	00	0000 1fff ffff		
NOP	- No Operation	1	00	0000 0xx0 0000		
RLF	f, d Rotate Left f through Carry	1	00	1101 dfff ffff	C	1,2
RRF	f, d Rotate Right f through Carry	1	00	1100 dfff ffff	C	1,2
SUBWF	f, d Subtract W from f	1	00	0010 dfff ffff	C,DC,Z	1,2
SWAPF	f, d Swap nibbles in f	1	00	1110 dfff ffff		1,2
XORWF	f, d Exclusive OR W with f	1	00	0110 dfff ffff	Z	1,2
<b>BIT-ORIENTED FILE REGISTER OPERATIONS</b>						
BCF	f, b Bit Clear f	1	01	00bb bfff ffff		1,2
BSF	f, b Bit Set f	1	01	01bb bfff ffff		1,2
BTFSC	f, b Bit Test f, Skip if Clear	1(2)	01	10bb bfff ffff		3
BTFSS	f, b Bit Test f, Skip if Set	1(2)	01	11bb bfff ffff		3
<b>LITERAL AND CONTROL OPERATIONS</b>						
ADDLW	k Add literal and W	1	11	111x kkkk kkkk	C,DC,Z	
ANDLW	k AND literal with W	1	11	1001 kkkk kkkk	Z	
CALL	k Call subroutine	2	10	0kkk kkkk kkkk		
CLRWDT	- Clear Watchdog Timer	1	00	0000 0110 0100	$\overline{TO,PD}$	
GOTO	k Go to address	2	10	1kkk kkkk kkkk		
IORLW	k Inclusive OR literal with W	1	11	1000 kkkk kkkk	Z	
MOVLW	k Move literal to W	1	11	00xx kkkk kkkk		
RETFIE	- Return from interrupt	2	00	0000 0000 1001		
RETLW	k Return with literal in W	2	11	01xx kkkk kkkk		
RETURN	- Return from Subroutine	2	00	0000 0000 1000		
SLEEP	- Go into standby mode	1	00	0000 0110 0011	$\overline{TO,PD}$	
SUBLW	k Subtract W from literal	1	11	110x kkkk kkkk	C,DC,Z	
XORLW	k Exclusive OR literal with W	1	11	1010 kkkk kkkk	Z	

**Note 1:** When an I/O register is modified as a function of itself ( e.g., `MOVF PORTB, 1`), the value used will be that value present on the pins themselves. For example, if the data latch is '1' for a pin configured as input and is driven low by an external device, the data will be written back with a '0'.

**2:** If this instruction is executed on the TMR0 register (and, where applicable, d = 1), the prescaler will be cleared if assigned to the Timer0 Module.

**3:** If Program Counter (PC) is modified or a conditional test is true, the instruction requires two cycles. The second cycle is executed as a `NOP`.

**Note:** Additional information on the mid-range instruction set is available in the PICmicro™ Mid-Range MCU Family Reference Manual (DS33023).

# PIC16F87X

## 7.0 TIMER2 MODULE

Timer2 is an 8-bit timer with a prescaler and a postscaler. It can be used as the PWM time-base for the PWM mode of the CCP module(s). The TMR2 register is readable and writable, and is cleared on any device reset.

The input clock ( $F_{osc}/4$ ) has a prescale option of 1:1, 1:4 or 1:16, selected by control bits T2CKPS1:T2CKPS0 (T2CON<1:0>).

The Timer2 module has an 8-bit period register PR2. Timer2 increments from 00h until it matches PR2 and then resets to 00h on the next increment cycle. PR2 is a readable and writable register. The PR2 register is initialized to FFh upon reset.

The match output of TMR2 goes through a 4-bit postscaler (which gives a 1:1 to 1:16 scaling inclusive) to generate a TMR2 interrupt (latched in flag bit TMR2IF, (PIR1<1>)).

Timer2 can be shut off by clearing control bit TMR2ON (T2CON<2>) to minimize power consumption.

Register 7-1 shows the Timer2 control register.

Additional information on timer modules is available in the PICmicro™ Mid-Range MCU Family Reference Manual (DS33023).

### 7.1 Timer2 Prescaler and Postscaler

The prescaler and postscaler counters are cleared when any of the following occurs:

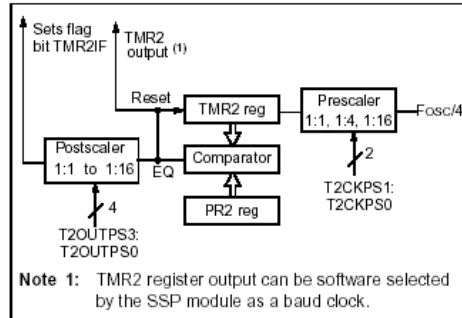
- a write to the TMR2 register
- a write to the T2CON register
- any device reset (POR, MCLR reset, WDT reset or BOR)

TMR2 is not cleared when T2CON is written.

### 7.2 Output of TMR2

The output of TMR2 (before the postscaler) is fed to the SSPort module, which optionally uses it to generate shift clock.

FIGURE 7-1: TIMER2 BLOCK DIAGRAM



REGISTER 7-1: T2CON: TIMER2 CONTROL REGISTER (ADDRESS 12h)

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0
bit 7							bit 0

R = Readable bit  
W = Writable bit  
U = Unimplemented bit, read as '0'  
-n = Value at POR reset

bit 7: **Unimplemented:** Read as '0'

bit 6-3: **TOUTPS3:TOUTPS0:** Timer2 Output Postscale Select bits  
0000 = 1:1 Postscale  
0001 = 1:2 Postscale  
0010 = 1:3 Postscale  
•  
•  
1111 = 1:16 Postscale

bit 2: **TMR2ON:** Timer2 On bit  
1 = Timer2 is on  
0 = Timer2 is off

bit 1-0: **T2CKPS1:T2CKPS0:** Timer2 Clock Prescale Select bits  
00 = Prescaler is 1  
01 = Prescaler is 4  
1x = Prescaler is 16

## PIC16F87X

TABLE 7-1: REGISTERS ASSOCIATED WITH TIMER2 AS A TIMER/COUNTER

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on: POR, BOR	Value on all other resets
0Bh,8Bh, 10Bh,18Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000u
0Ch	PIR1	PSPIE <sup>(1)</sup>	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
8Ch	PIE1	PSPIE <sup>(1)</sup>	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
11h	TMR2	Timer2 module's register								0000 0000	0000 0000
12h	T2CON	—	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-000 0000
92h	PR2	Timer2 Period Register								1111 1111	1111 1111

Legend: x = unknown, u = unchanged, - = unimplemented read as '0'. Shaded cells are not used by the Timer2 module.  
 Note 1: Bits PSPIE and PSPIF are reserved on the PIC16F873/874; always maintain these bits clear.

## PIC16F87X

### 10.0 ADDRESSABLE UNIVERSAL SYNCHRONOUS ASYNCHRONOUS RECEIVER TRANSMITTER (USART)

The Universal Synchronous Asynchronous Receiver Transmitter (USART) module is one of the two serial I/O modules. (USART is also known as a Serial Communications Interface or SCI). The USART can be configured as a full duplex asynchronous system that can communicate with peripheral devices such as CRT terminals and personal computers, or it can be configured as a half duplex synchronous system that can communicate with peripheral devices such as A/D or D/A integrated circuits, serial EEPROMs etc.

The USART can be configured in the following modes:

- Asynchronous (full duplex)
- Synchronous - Master (half duplex)
- Synchronous - Slave (half duplex)

Bit SPEN (RCSTA<7>) and bits TRISC<7:6> have to be set in order to configure pins RC6/TX/CK and RC7/RX/DT as the Universal Synchronous Asynchronous Receiver Transmitter.

The USART module also has a multi-processor communication capability using 9-bit address detection.

REGISTER 10-1: TXSTA: TRANSMIT STATUS AND CONTROL REGISTER (ADDRESS 98h)

R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	R-1	R/W-0
CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D
bit7							bit0
<div style="border: 1px solid black; padding: 5px; width: fit-content; margin-left: auto; margin-right: auto;">                     R = Readable bit                      W = Writable bit                      U = Unimplemented bit, read as '0'                      - n = Value at POR reset                 </div>							
bit 7: <b>CSRC</b> : Clock Source Select bit Asynchronous mode Don't care Synchronous mode 1 = Master mode (Clock generated internally from BRG) 0 = Slave mode (Clock from external source)							
bit 6: <b>TX9</b> : 9-bit Transmit Enable bit 1 = Selects 9-bit transmission 0 = Selects 8-bit transmission							
bit 5: <b>TXEN</b> : Transmit Enable bit 1 = Transmit enabled 0 = Transmit disabled <b>Note:</b> SREN/CREN overrides TXEN in SYNC mode.							
bit 4: <b>SYNC</b> : USART Mode Select bit 1 = Synchronous mode 0 = Asynchronous mode							
bit 3: <b>Unimplemented</b> : Read as '0'							
bit 2: <b>BRGH</b> : High Baud Rate Select bit Asynchronous mode 1 = High speed 0 = Low speed Synchronous mode Unused in this mode							
bit 1: <b>TRMT</b> : Transmit Shift Register Status bit 1 = TSR empty 0 = TSR full							
bit 0: <b>TX9D</b> : 9th bit of transmit data. Can be parity bit.							



## PIC16F87X

### REGISTER 10-2: RCSTA: RECEIVE STATUS AND CONTROL REGISTER (ADDRESS 18h)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R-0	R-0	R-x
SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D
							bit0
							bit7

R = Readable bit  
 W = Writable bit  
 U = Unimplemented bit, read as '0'  
 - n = Value at POR reset

bit 7: **SPEN**: Serial Port Enable bit  
 1 = Serial port enabled (Configures RC7/RX/DT and RC6/TX/CK pins as serial port pins)  
 0 = Serial port disabled

bit 6: **RX9**: 9-bit Receive Enable bit  
 1 = Selects 9-bit reception  
 0 = Selects 8-bit reception

bit 5: **SREN**: Single Receive Enable bit  
 Asynchronous mode  
 Don't care  
 Synchronous mode - master  
 1 = Enables single receive  
 0 = Disables single receive  
 This bit is cleared after reception is complete.  
 Synchronous mode - slave  
 Unused in this mode

bit 4: **CREN**: Continuous Receive Enable bit  
 Asynchronous mode  
 1 = Enables continuous receive  
 0 = Disables continuous receive  
 Synchronous mode  
 1 = Enables continuous receive until enable bit CREN is cleared (CREN overrides SREN)  
 0 = Disables continuous receive

bit 3: **ADDEN**: Address Detect Enable bit  
 Asynchronous mode 9-bit (RX9 = 1)  
 1 = Enables address detection, enable interrupt and load of the receive buffer when RSR<8> is set  
 0 = Disables address detection, all bytes are received, and ninth bit can be used as parity bit

bit 2: **FERR**: Framing Error bit  
 1 = Framing error (Can be updated by reading RCREG register and receive next valid byte)  
 0 = No framing error

bit 1: **OERR**: Overrun Error bit  
 1 = Overrun error (Can be cleared by clearing bit CREN)  
 0 = No overrun error

bit 0: **RX9D**: 9th bit of received data (Can be parity bit)

## PIC16F87X

### 10.1 USART Baud Rate Generator (BRG)

The BRG supports both the asynchronous and synchronous modes of the USART. It is a dedicated 8-bit baud rate generator. The SPBRG register controls the period of a free running 8-bit timer. In asynchronous mode, bit BRGH (TXSTA<2>) also controls the baud rate. In synchronous mode, bit BRGH is ignored. Table 10-1 shows the formula for computation of the baud rate for different USART modes which only apply in master mode (internal clock).

Given the desired baud rate and  $F_{osc}$ , the nearest integer value for the SPBRG register can be calculated using the formula in Table 10-1. From this, the error in baud rate can be determined.

It may be advantageous to use the high baud rate (BRGH = 1) even for slower baud clocks. This is because the  $F_{osc}/(16(X + 1))$  equation can reduce the baud rate error in some cases.

Writing a new value to the SPBRG register causes the BRG timer to be reset (or cleared). This ensures the BRG does not wait for a timer overflow before outputting the new baud rate.

#### 10.1.1 SAMPLING

The data on the RC7/RX/DT pin is sampled three times by a majority detect circuit to determine if a high or a low level is present at the RX pin.

TABLE 10-1: BAUD RATE FORMULA

SYNC	BRGH = 0 (Low Speed)	BRGH = 1 (High Speed)
0	(Asynchronous) Baud Rate = $F_{osc}/(64(X+1))$	Baud Rate = $F_{osc}/(16(X+1))$
1	(Synchronous) Baud Rate = $F_{osc}/(4(X+1))$	NA

X = value in SPBRG (0 to 255)

TABLE 10-2: REGISTERS ASSOCIATED WITH BAUD RATE GENERATOR

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on: POR, BOR	Value on all other resets
98h	TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010
18h	RCSTA	SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D	0000 000x	0000 000x
99h	SPBRG	Baud Rate Generator Register								0000 0000	0000 0000

Legend: x = unknown, - = unimplemented read as '0'. Shaded cells are not used by the BRG.

# PIC16F87X

**TABLE 10-3: BAUD RATES FOR ASYNCHRONOUS MODE (BRGH = 0)**

BAUD RATE (K)	Fosc = 20 MHz			Fosc = 16 MHz			Fosc = 10 MHz		
	KBAUD	% ERROR	SPBRG value (decimal)	KBAUD	% ERROR	SPBRG value (decimal)	KBAUD	% ERROR	SPBRG value (decimal)
0.3	-	-	-	-	-	-	-	-	-
1.2	1.221	1.75	255	1.202	0.17	207	1.202	0.17	129
2.4	2.404	0.17	129	2.404	0.17	103	2.404	0.17	64
9.6	9.766	1.73	31	9.615	0.16	25	9.766	1.73	15
19.2	19.531	1.72	15	19.231	0.16	12	19.531	1.72	7
28.8	31.250	8.51	9	27.778	3.55	8	31.250	8.51	4
33.6	34.722	3.34	8	35.714	6.29	6	31.250	6.99	4
57.6	62.500	8.51	4	62.500	8.51	3	52.083	9.58	2
HIGH	1.221	-	255	0.977	-	255	0.610	-	255
LOW	312.500	-	0	250.000	-	0	156.250	-	0

BAUD RATE (K)	Fosc = 4 MHz			Fosc = 3.6864 MHz		
	KBAUD	% ERROR	SPBRG value (decimal)	KBAUD	% ERROR	SPBRG value (decimal)
0.3	0.300	0	207	0.301	0.33	185
1.2	1.202	0.17	51	1.216	1.33	46
2.4	2.404	0.17	25	2.432	1.33	22
9.6	8.929	6.99	6	9.322	2.90	5
19.2	20.833	8.51	2	18.643	2.90	2
28.8	31.250	8.51	1	-	-	-
33.6	-	-	-	-	-	-
57.6	62.500	8.51	0	55.930	2.90	0
HIGH	0.244	-	255	0.218	-	255
LOW	62.500	-	0	55.930	-	0

**TABLE 10-4: BAUD RATES FOR ASYNCHRONOUS MODE (BRGH = 1)**

BAUD RATE (K)	Fosc = 20 MHz			Fosc = 16 MHz			Fosc = 10 MHz		
	KBAUD	% ERROR	SPBRG value (decimal)	KBAUD	% ERROR	SPBRG value (decimal)	KBAUD	% ERROR	SPBRG value (decimal)
0.3	-	-	-	-	-	-	-	-	-
1.2	-	-	-	-	-	-	-	-	-
2.4	-	-	-	-	-	-	2.441	1.71	255
9.6	9.615	0.16	129	9.615	0.16	103	9.615	0.16	64
19.2	19.231	0.16	64	19.231	0.16	51	19.531	1.72	31
28.8	29.070	0.94	42	29.412	2.13	33	28.409	1.36	21
33.6	33.784	0.55	36	33.333	0.79	29	32.895	2.10	18
57.6	59.524	3.34	20	58.824	2.13	16	56.818	1.36	10
HIGH	4.883	-	255	3.906	-	255	2.441	-	255
LOW	1250.000	-	0	1000.000	-	0	625.000	-	0

BAUD RATE (K)	Fosc = 4 MHz			Fosc = 3.6864 MHz		
	KBAUD	% ERROR	SPBRG value (decimal)	KBAUD	% ERROR	SPBRG value (decimal)
0.3	-	-	-	-	-	-
1.2	1.202	0.17	207	1.203	0.25	185
2.4	2.404	0.17	103	2.406	0.25	92
9.6	9.615	0.16	25	9.727	1.32	22
19.2	19.231	0.16	12	18.643	2.90	11
28.8	27.798	3.55	8	27.965	2.90	7
33.6	35.714	6.29	6	31.960	4.88	6
57.6	62.500	8.51	3	55.930	2.90	3
HIGH	0.977	-	255	0.874	-	255
LOW	250.000	-	0	273.722	-	0



# PIC16F87X

Steps to follow when setting up an Asynchronous Transmission:

1. Initialize the SPBRG register for the appropriate baud rate. If a high speed baud rate is desired, set bit BRGH. (Section 10.1)
2. Enable the asynchronous serial port by clearing bit SYNC and setting bit SPEN.
3. If interrupts are desired, then set enable bit TXIE.
4. If 9-bit transmission is desired, then set transmit bit TX9.
5. Enable the transmission by setting bit TXEN, which will also set bit TXIF.
6. If 9-bit transmission is selected, the ninth bit should be loaded in bit TX9D.
7. Load data to the TXREG register (starts transmission).

FIGURE 10-2: ASYNCHRONOUS MASTER TRANSMISSION

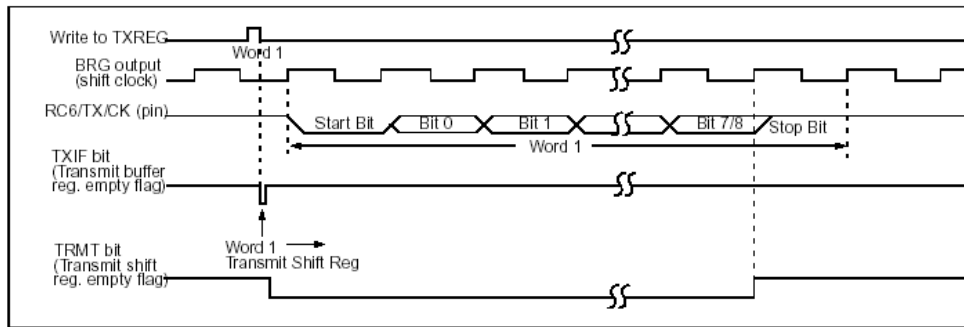


FIGURE 10-3: ASYNCHRONOUS MASTER TRANSMISSION (BACK TO BACK)

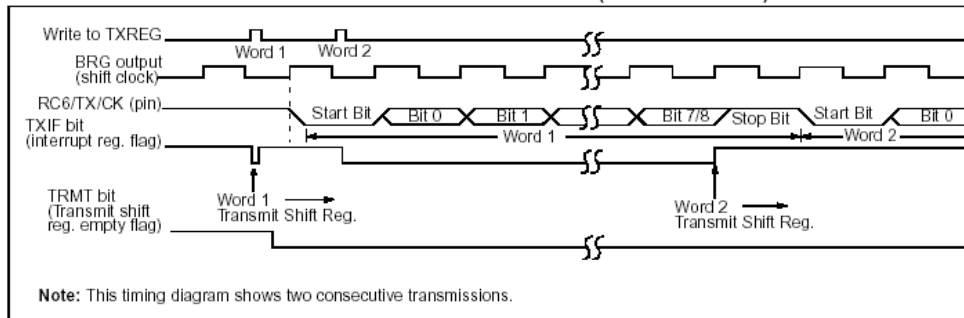


TABLE 10-5: REGISTERS ASSOCIATED WITH ASYNCHRONOUS TRANSMISSION

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on: POR, BOR	Value on all other Resets
0Ch	PIR1	PSPIF <sup>(1)</sup>	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
18h	RCSTA	SPEN	RX9	SREN	CREN	—	FERR	OERR	RX9D	0000 -00x	0000 -00x
19h	TXREG	USART Transmit Register								0000 0000	0000 0000
8Ch	PIE1	PSPIE <sup>(1)</sup>	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
98h	TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010
99h	SPBRG	Baud Rate Generator Register								0000 0000	0000 0000

Legend: x = unknown, - = unimplemented locations read as '0'. Shaded cells are not used for asynchronous transmission.

Note 1: Bits PSPIE and PSPIF are reserved on the PIC16F873/876; always maintain these bits clear.

# PIC16F87X

## 10.2.2 USART ASYNCHRONOUS RECEIVER

The receiver block diagram is shown in Figure 10-4. The data is received on the RC7/RX/DT pin and drives the data recovery block. The data recovery block is actually a high speed shifter operating at x16 times the baud rate, whereas the main receive serial shifter operates at the bit rate or at Fosc.

Once asynchronous mode is selected, reception is enabled by setting bit CREN (RCSTA<4>).

The heart of the receiver is the receive (serial) shift register (RSR). After sampling the STOP bit, the received data in the RSR is transferred to the RCREG register (if it is empty). If the transfer is complete, flag bit RCIF (PIR1<5>) is set. The actual interrupt can be enabled/disabled by setting/clearing enable bit RCIE (PIE1<5>). Flag bit RCIF is a read only bit which is cleared by the hardware. It is cleared when the RCREG register has been read and is empty. The RCREG is a double buffered register (i.e. it is a two deep FIFO). It is possible

for two bytes of data to be received and transferred to the RCREG FIFO and a third byte to begin shifting to the RSR register. On the detection of the STOP bit of the third byte, if the RCREG register is still full, the overrun error bit OERR (RCSTA<1>) will be set. The word in the RSR will be lost. The RCREG register can be read twice to retrieve the two bytes in the FIFO. Overrun bit OERR has to be cleared in software. This is done by resetting the receive logic (CREN is cleared and then set). If bit OERR is set, transfers from the RSR register to the RCREG register are inhibited, so it is essential to clear error bit OERR if it is set. Framing error bit FERR (RCSTA<2>) is set if a stop bit is detected as clear. Bit FERR and the 9th receive bit are buffered the same way as the receive data. Reading the RCREG will load bits RX9D and FERR with new values, therefore it is essential for the user to read the RCSTA register before reading RCREG register in order not to lose the old FERR and RX9D information.

FIGURE 10-4: USART RECEIVE BLOCK DIAGRAM

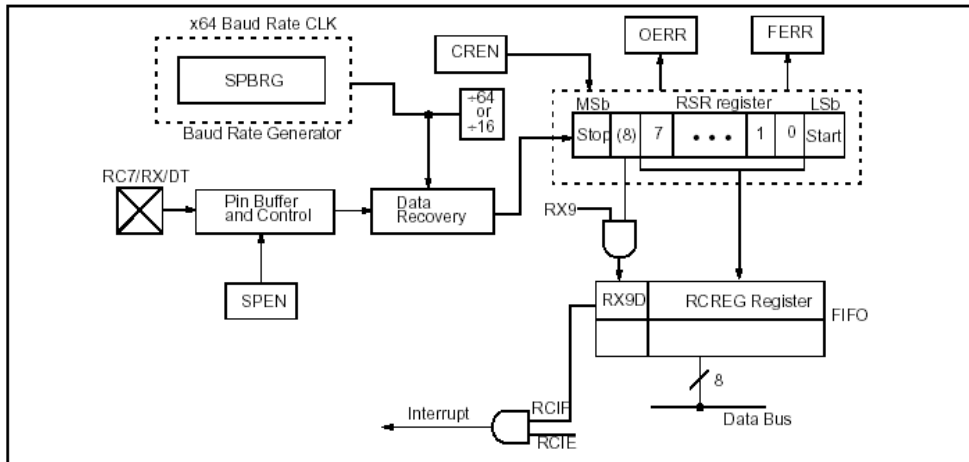
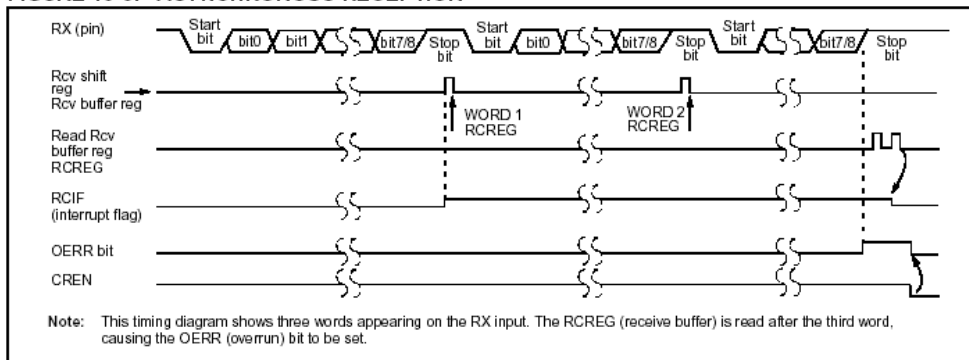


FIGURE 10-5: ASYNCHRONOUS RECEPTION



## PIC16F87X

Steps to follow when setting up an Asynchronous Reception:

1. Initialize the SPBRG register for the appropriate baud rate. If a high speed baud rate is desired, set bit BRGH. (Section 10.1).
2. Enable the asynchronous serial port by clearing bit SYNC and setting bit SPEN.
3. If interrupts are desired, then set enable bit RCIE.
4. If 9-bit reception is desired, then set bit RX9.
5. Enable the reception by setting bit CREN.
6. Flag bit RCIF will be set when reception is complete and an interrupt will be generated if enable bit RCIE is set.
7. Read the RCSTA register to get the ninth bit (if enabled) and determine if any error occurred during reception.
8. Read the 8-bit received data by reading the RCREG register.
9. If any error occurred, clear the error by clearing enable bit CREN.

**TABLE 10-6: REGISTERS ASSOCIATED WITH ASYNCHRONOUS RECEPTION**

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on: POR, BOR	Value on all other Resets
0Ch	PIR1	PSPIF <sup>(1)</sup>	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
18h	RCSTA	SPEN	RX9	SREN	CREN	—	FERR	OERR	RX9D	0000 -00x	0000 -00x
1Ah	RCREG	USART Receive Register								0000 0000	0000 0000
8Ch	PIE1	PSPIE <sup>(1)</sup>	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
98h	TXSTA	CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D	0000 -010	0000 -010
99h	SPBRG	Baud Rate Generator Register								0000 0000	0000 0000

Legend: x = unknown, - = unimplemented locations read as '0'. Shaded cells are not used for asynchronous reception.

**Note 1:** Bits PSPIE and PSPIF are reserved on the 28-pin devices; always maintain these bits clear.

## PIC16F87X

### 2.2.2.1 STATUS REGISTER

The STATUS register contains the arithmetic status of the ALU, the RESET status and the bank select bits for data memory.

The STATUS register can be the destination for any instruction, as with any other register. If the STATUS register is the destination for an instruction that affects the Z, DC or C bits, then the write to these three bits is disabled. These bits are set or cleared according to the device logic. Furthermore, the  $\overline{TO}$  and  $\overline{PD}$  bits are not writable, therefore, the result of an instruction with the STATUS register as destination may be different than intended.

For example, `CLRF STATUS` will clear the upper-three bits and set the Z bit. This leaves the STATUS register as `000u u1uu` (where u = unchanged).

It is recommended, therefore, that only `BCF`, `BSF`, `SWAPF` and `MOVWF` instructions are used to alter the STATUS register, because these instructions do not affect the Z, C or DC bits from the STATUS register. For other instructions not affecting any status bits, see the "Instruction Set Summary."

**Note 1:** The C and DC bits operate as a borrow and digit borrow bit, respectively, in subtraction. See the `SUBLW` and `SUBWF` instructions for examples.

### REGISTER 2-1: STATUS REGISTER (ADDRESS 03h, 83h, 103h, 183h)

	R/W-0	R/W-0	R/W-0	R-1	R-1	R/W-x	R/W-x	R/W-x
	IRP	RP1	RP0	$\overline{TO}$	$\overline{PD}$	Z	DC	C
bit7								bit0
<p>bit 7: <b>IRP:</b> Register Bank Select bit (used for indirect addressing)                      1 = Bank 2, 3 (100h - 1FFh)                      0 = Bank 0, 1 (00h - FFh)</p> <p>bit 6-5: <b>RP1:RP0:</b> Register Bank Select bits (used for direct addressing)                      11 = Bank 3 (180h - 1FFh)                      10 = Bank 2 (100h - 17Fh)                      01 = Bank 1 (80h - FFh)                      00 = Bank 0 (00h - 7Fh)                      Each bank is 128 bytes</p> <p>bit 4: <b><math>\overline{TO}</math>:</b> Time-out bit                      1 = After power-up, <code>CLRWDT</code> instruction, or <code>SLEEP</code> instruction                      0 = A WDT time-out occurred</p> <p>bit 3: <b><math>\overline{PD}</math>:</b> Power-down bit                      1 = After power-up or by the <code>CLRWDT</code> instruction                      0 = By execution of the <code>SLEEP</code> instruction</p> <p>bit 2: <b>Z:</b> Zero bit                      1 = The result of an arithmetic or logic operation is zero                      0 = The result of an arithmetic or logic operation is not zero</p> <p>bit 1: <b>DC:</b> Digit carry/borrow bit (<code>ADDWF</code>, <code>ADDLW</code>, <code>SUBLW</code>, <code>SUBWF</code> instructions)                      (for borrow the polarity is reversed)                      1 = A carry-out from the 4th low order bit of the result occurred                      0 = No carry-out from the 4th low order bit of the result</p> <p>bit 0: <b>C:</b> Carry/borrow bit (<code>ADDWF</code>, <code>ADDLW</code>, <code>SUBLW</code>, <code>SUBWF</code> instructions)                      1 = A carry-out from the most significant bit of the result occurred                      0 = No carry-out from the most significant bit of the result occurred  <b>Note:</b> For borrow the polarity is reversed. A subtraction is executed by adding the two's complement of the second operand. For rotate (<code>RRF</code>, <code>RLF</code>) instructions, this bit is loaded with either the high or low order bit of the source register.</p>	<p>R = Readable bit                      W = Writable bit                      U = Unimplemented bit, read as '0'                      - n = Value at POR reset</p>							



Anexo B.2: Hoja de datos del MAX232



TC232\*

\*Patented

DUAL RS-232 TRANSMITTER/RECEIVER AND POWER SUPPLY

FEATURES

- Meets All RS-232 Specifications
- Operates From Single 5V Power Supply
- 2 Drivers and 2 Receivers
- On-Board Voltage Quadrupler
- Input Levels .....±30V
- Output Swing With +5V Supply .....±9V
- Low Supply Current ..... 5 mA
- Does not require external ±12V supplies

APPLICATIONS

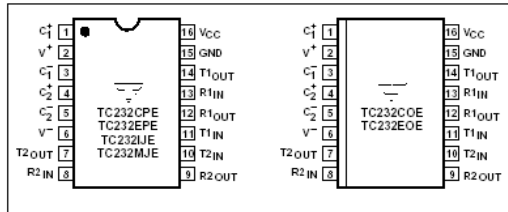
- RS-232C Communication Links
- Modems, peripherals, computers
- Battery-powered systems

GENERAL DESCRIPTION

The TC232 is a dual RS-232 transmitter/receiver that complies with EIA /TIA RS-232E guidelines and is ideal for all RS-232 communication links. This device operates from a 5V power supply and contains two charge pump voltage converters that produce ±10V power supplies.

The TC232 has four level translators. Two are RS-232 transmitters that convert TTL/CMOS input levels to 9V RS-232 outputs. The other two translators are RS-232 receivers that convert RS-232 inputs to 5V TTL/CMOS output levels. The receivers have a nominal threshold of 1.3V, a typical hysteresis of 0.5V, and can operate with inputs up to ±30V.

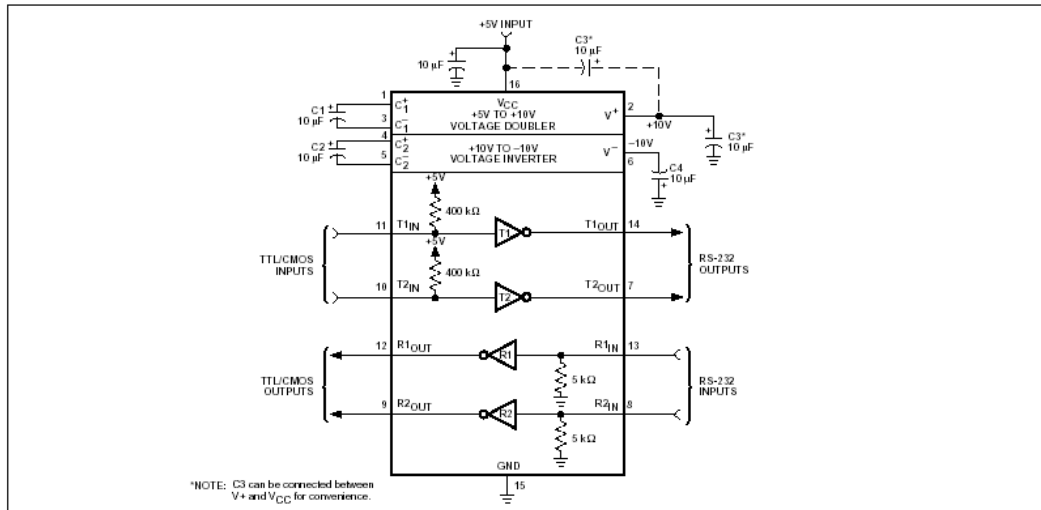
PIN CONFIGURATIONS (DIP AND SOIC)



ORDERING INFORMATION


Part No.	Package	Temp. Range
TC232COE	16-Pin SOIC (Wide)	0°C to +70°C
TC232CPE	16-Pin Plastic DIP	0°C to +70°C
TC232EOE	16-Pin SOIC (Wide)	-40°C to +85°C
TC232EPE	16-Pin Plastic DIP	-40°C to +85°C
TC232IJE	16-Pin CerDIP	-25°C to +85°C
TC232MJE	16-Pin CerDIP	-55°C to +125°C

TYPICAL APPLICATION



TC232-6 10/21/96 TelCom Semiconductor reserves the right to make changes in the circuitry and specifications of its devices.

### Anexo B.3: Hoja de datos del amplificador de potencia LM675


May 1999

## LM675 Power Operational Amplifier

#### General Description

The LM675 is a monolithic power operational amplifier featuring wide bandwidth and low input offset voltage, making it equally suitable for AC and DC applications.

The LM675 is capable of delivering output currents in excess of 3 amps, operating at supply voltages of up to 60V. The device overload protection consists of both internal current limiting and thermal shutdown. The amplifier is also internally compensated for gains of 10 or greater.

- 1 mV typical offset voltage
- Short circuit protection
- Thermal protection with parolc circuit (100% tested)
- 16V–60V supply range
- Wide common mode range
- Internal output protection diodes
- 90 dB ripple rejection
- Plastic power package TO-220

#### Features

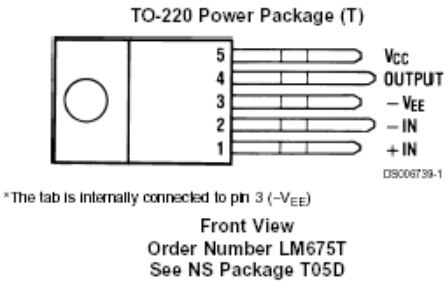
- 3A current capability
- $A_{VOD}$  typically 90 dB
- 5.5 MHz gain bandwidth product
- 8 V/ $\mu$ s slew rate
- Wide power bandwidth 70 kHz

#### Applications

- High performance power op amp
- Bridge amplifiers
- Motor speed controls
- Servo amplifiers
- Instrument systems

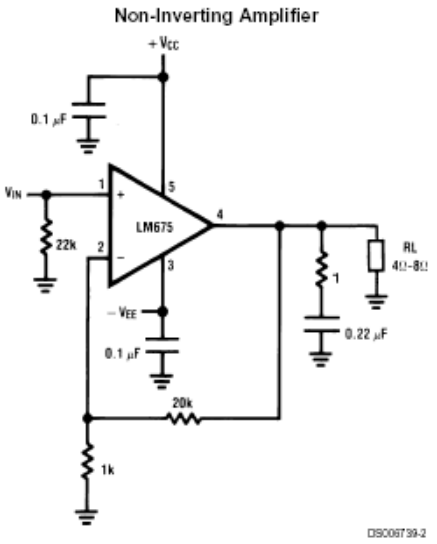
---

#### Connection Diagram



DS006739-1

#### Typical Applications

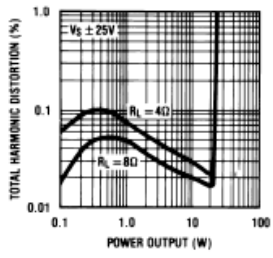


DS006739-2

© 1999 National Semiconductor Corporation DS006739
www.national.com

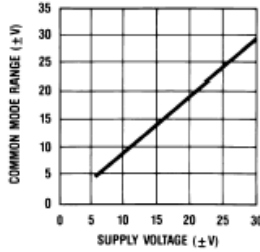
### Typical Performance Characteristics

THD vs Power Output



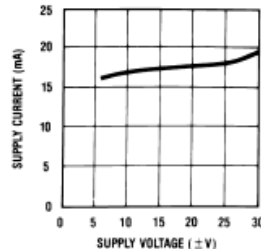
DS006739-10

Input Common Mode Range vs Supply Voltage



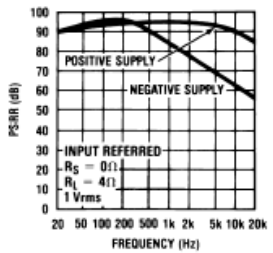
DS006739-11

Supply Current vs Supply Voltage



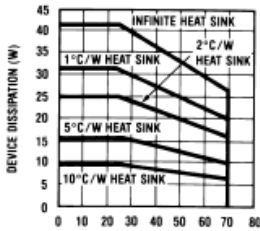
DS006739-12

PSRR vs Frequency



DS006739-13

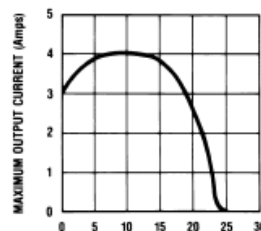
Device Dissipation vs Ambient Temperature†



DS006739-14

†θ INTERFACE = 1° C/W  
See Application Hints.

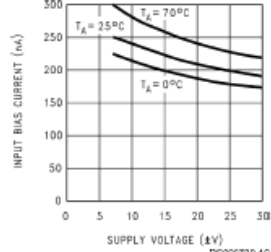
Current Limit vs Output Voltage\*



DS006739-15

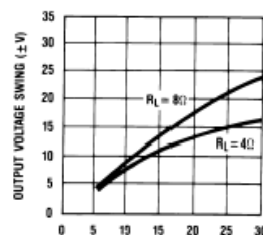
\*VS = ±25V

IB vs Supply Voltage




DS006739-16

Output Voltage Swing vs Supply Voltage



DS006739-17

**Anexo B.4: Hoja de datos del amplificador LF353**



*National Semiconductor*

August 2000

## LF353 Wide Bandwidth Dual JFET Input Operational Amplifier

### General Description

These devices are low cost, high speed, dual JFET input operational amplifiers with an internally trimmed input offset voltage (BI-FET II™ technology). They require low supply current yet maintain a large gain bandwidth product and fast slew rate. In addition, well matched high voltage JFET input devices provide very low input bias and offset currents. The LF353 is pin compatible with the standard LM1558 allowing designers to immediately upgrade the overall performance of existing LM1558 and LM358 designs.

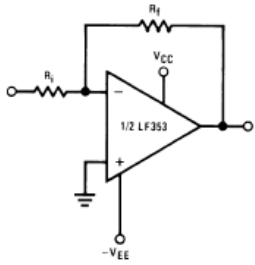
These amplifiers may be used in applications such as high speed integrators, fast D/A converters, sample and hold circuits and many other circuits requiring low input offset voltage, low input bias current, high input impedance, high slew rate and wide bandwidth. The devices also exhibit low noise and offset voltage drift.

### Features

- Internally trimmed offset voltage: 10 mV
- Low input bias current: 50pA
- Low input noise voltage: 25 nV/√Hz
- Low input noise current: 0.01 pA/√Hz
- Wide gain bandwidth: 4 MHz
- High slew rate: 13 V/μs
- Low supply current: 3.6 mA
- High input impedance: 10<sup>12</sup>Ω
- Low total harmonic distortion : ≤0.02%
- Low 1/f noise corner: 50 Hz
- Fast settling time to 0.01%: 2 μs

---

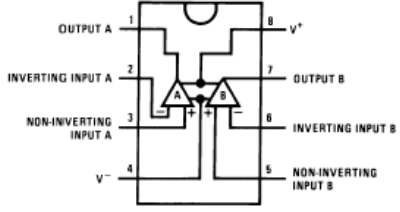
### Typical Connection



DS000649-14

### Connection Diagram

Dual-In-Line Package



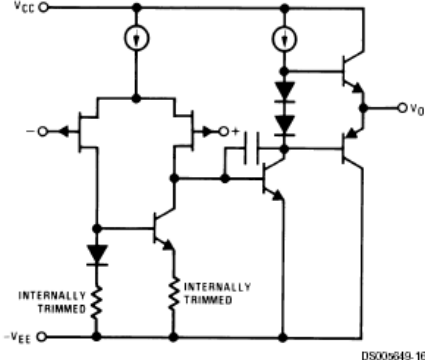
DS000649-17

Top View  
Order Number LF353M, LF353MX or LF353N  
See NS Package Number M08A or N08E

---

### Simplified Schematic

1/2 Dual



DS000649-16

BI-FET II™ is a trademark of National Semiconductor Corporation.

© 2000 National Semiconductor Corporation    DS005649    www.national.com

**LF353 Wide Bandwidth Dual JFET Input Operational Amplifier**

LF353

Absolute Maximum Ratings (Note 1)		Small Outline Package	
If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.		Vapor Phase (60 sec.)	215°C
		Infrared (15 sec.)	220°C
		See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.	
Supply Voltage	±18V	ESD Tolerance (Note 8)	1700V
Power Dissipation	(Note 2)	θ <sub>JA</sub> M. Package	TBD
Operating Temperature Range	0°C to +70°C	Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits. Electrical Characteristics state DC and AC electrical specifications under particular test conditions which guarantee specific performance limits. This assumes that the device is within the Operating Ratings. Specifications are not guaranteed for parameters where no limit is given, however, the typical value is a good indication of device performance.	
T <sub>J</sub> (MAX)	150°C		
Differential Input Voltage	±30V		
Input Voltage Range (Note 3)	±15V		
Output Short Circuit Duration	Continuous		
Storage Temperature Range	-65°C to +150°C		
Lead Temp. (Soldering, 10 sec.)	260°C		
Soldering Information			
Dual-In-Line Package			
Soldering (10 sec.)		260°C	


  

DC Electrical Characteristics						
(Note 5)						
Symbol	Parameter	Conditions	LF353			Units
			Min	Typ	Max	
V <sub>OS</sub>	Input Offset Voltage	R <sub>S</sub> =10kΩ, T <sub>A</sub> =25°C		5	10	mV
		Over Temperature			13	mV
ΔV <sub>OS</sub> /ΔT	Average TC of Input Offset Voltage	R <sub>S</sub> =10 kΩ		10		μV/°C
I <sub>OS</sub>	Input Offset Current	T <sub>J</sub> =25°C, (Notes 5, 6)		25	100	pA
		T <sub>J</sub> ≤70°C			4	nA
I <sub>B</sub>	Input Bias Current	T <sub>J</sub> =25°C, (Notes 5, 6)		50	200	pA
		T <sub>J</sub> ≤70°C			8	nA
R <sub>IN</sub>	Input Resistance	T <sub>J</sub> =25°C		10 <sup>12</sup>		Ω
A <sub>VOL</sub>	Large Signal Voltage Gain	V <sub>S</sub> =±15V, T <sub>A</sub> =25°C	25	100		V/mV
		V <sub>O</sub> =±10V, R <sub>L</sub> =2 kΩ				
		Over Temperature	15			V/mV
V <sub>O</sub>	Output Voltage Swing	V <sub>S</sub> =±15V, R <sub>L</sub> =10kΩ	±12	±13.5		V
V <sub>CM</sub>	Input Common-Mode Voltage Range	V <sub>S</sub> =±15V	±11	+15		V
				-12		V
CMRR	Common-Mode Rejection Ratio	R <sub>S</sub> ≤10kΩ	70	100		dB
PSRR	Supply Voltage Rejection Ratio	(Note 7)	70	100		dB
I <sub>S</sub>	Supply Current			3.6	6.5	mA

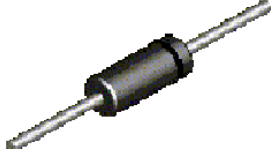
  

AC Electrical Characteristics						
(Note 5)						
Symbol	Parameter	Conditions	LF353			Units
			Min	Typ	Max	
	Amplifier to Amplifier Coupling	T <sub>A</sub> =25°C, f=1 Hz-20 kHz (Input Referred)		-120		dB
SR	Slew Rate	V <sub>S</sub> =±15V, T <sub>A</sub> =25°C	8.0	13		V/μs
GBW	Gain Bandwidth Product	V <sub>S</sub> =±15V, T <sub>A</sub> =25°C	2.7	4		MHz
e <sub>n</sub>	Equivalent Input Noise Voltage	T <sub>A</sub> =25°C, R <sub>S</sub> =100Ω, f=1000 Hz		16		nV/√Hz
I <sub>n</sub>	Equivalent Input Noise Current	T <sub>J</sub> =25°C, f=1000 Hz		0.01		pA/√Hz


Anexo B.5: Hoja de datos diodo 1N4148



## 1N/FDLL 914/A/B / 916/A/B / 4148 / 4448



**DO-35**



**LL-34**

THE PLACEMENT OF THE EXPANSION GAP HAS NO RELATIONSHIP TO THE LOCATION OF THE CATHODE TERMINAL.

**COLOR BAND MARKING**

DEVICE	1ST BAND	2ND BAND
FDLL914	BLACK	BROWN
FDLL914A	BLACK	GRAY
FDLL914B	BROWN	BLACK
FDLL916	BLACK	RED
FDLL916A	BLACK	WHITE
FDLL916B	BROWN	BROWN
FDDL4148	BLACK	BROWN
FDDL4448	BROWN	BLACK

### Small Signal Diode

#### Absolute Maximum Ratings\* T<sub>A</sub> = 25°C unless otherwise noted

Symbol	Parameter	Value	Units
V <sub>RRM</sub>	Maximum Repetitive Reverse Voltage	100	V
I <sub>F(AV)</sub>	Average Rectified Forward Current	200	mA
I <sub>FSM</sub>	Non-repetitive Peak Forward Surge Current Pulse Width = 1.0 second Pulse Width = 1.0 microsecond	1.0	A
		4.0	A
T <sub>stg</sub>	Storage Temperature Range	-65 to +200	°C
T <sub>J</sub>	Operating Junction Temperature	175	°C

\* These ratings are limiting values above which the serviceability of any semiconductor device may be impaired.


**NOTES:**  
 1) These ratings are based on a maximum junction temperature of 200 degrees C.  
 2) These are steady state limits. The factory should be consulted on applications involving pulsed or low duty cycle operations.

### Thermal Characteristics

Symbol	Characteristic	Max	Units
		1N/FDLL 914/A/B / 4148 / 4448	
P <sub>D</sub>	Power Dissipation	500	mW
R <sub>θJA</sub>	Thermal Resistance, Junction to Ambient	300	°C/W

1N/FDLL 914/A/B / 916/A/B / 4148 / 4448

**Anexo B.6: Hoja de datos del switch CD4066BC (NTE4066B)**



**FAIRCHILD**  
SEMICONDUCTOR™

November 1983  
Revised April 2002

## CD4066BC

### Quad Bilateral Switch

#### General Description

The CD4066BC is a quad bilateral switch intended for the transmission or multiplexing of analog or digital signals. It is pin-for-pin compatible with CD4016BC, but has a much lower "ON" resistance, and "ON" resistance is relatively constant over the input-signal range.

#### Features

- Wide supply voltage range 3V to 15V
- High noise immunity 0.45 V<sub>DD</sub> (typ.)
- Wide range of digital and analog switching ±7.5 V<sub>PEAK</sub>
- "ON" resistance for 15V operation 80Ω
- Matched "ON" resistance ΔR<sub>ON</sub> = 5Ω (typ.) over 15V signal input
- "ON" resistance flat over peak-to-peak signal range
- High "ON"/"OFF" 65 dB (typ.) output voltage ratio @ f<sub>B</sub> = 10 kHz, R<sub>L</sub> = 10 kΩ

#### Applications

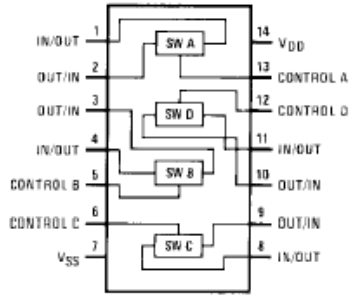
- Analog signal switching/multiplexing
- Signal gating
- Squelch control
- Chopper
- Modulator/Demodulator
- Commutating switch
- Digital signal switching/multiplexing
- CMOS logic implementation
- Analog-to-digital/digital-to-analog conversion
- Digital control of frequency, impedance, phase, and analog-signal-gain

#### Ordering Code:

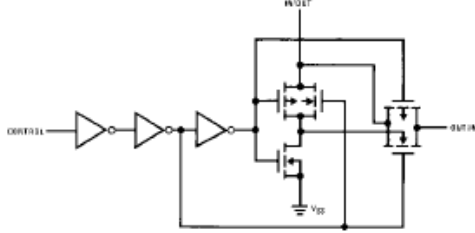
Order Number	Package Number	Package Description
CD4066BCM	M14A	14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150" Narrow
CD4066BCSJ	M14D	14-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
CD4066BCN	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide

Devices also available in Tape and Reel. Specify by appending suffix letter "X" to the ordering code.

#### Connection Diagram



#### Schematic Diagram



© 2002 Fairchild Semiconductor Corporation DS005665
www.fairchildsemi.com

AC Electrical Characteristics (Note 3)						
T <sub>A</sub> = 25°C, t <sub>r</sub> = t <sub>f</sub> = 20 ns and V <sub>SS</sub> = 0V unless otherwise noted						
Symbol	Parameter	Conditions	Min	Typ	Max	Units
t <sub>PHL</sub> , t <sub>PLH</sub>	Propagation Delay Time Signal Input to Signal Output	V <sub>C</sub> = V <sub>DD</sub> , C <sub>L</sub> = 50 pF, (Figure 1) R <sub>L</sub> = 200k V <sub>DD</sub> = 5V V <sub>DD</sub> = 10V V <sub>DD</sub> = 15V		25 15 10	55 35 25	ns ns ns
t <sub>PZH</sub> , t <sub>PZL</sub>	Propagation Delay Time Control Input to Signal Output High Impedance to Logical Level	R <sub>L</sub> = 1.0 kΩ, C <sub>L</sub> = 50 pF, (Figure 2, Figure 3) V <sub>DD</sub> = 5V V <sub>DD</sub> = 10V V <sub>DD</sub> = 15V			125 60 50	ns ns ns
t <sub>PHZ</sub> , t <sub>PLZ</sub>	Propagation Delay Time Control Input to Signal Output Logical Level to High Impedance Sine Wave Distortion Frequency Response-Switch "ON" (Frequency at -3 dB)	R <sub>L</sub> = 1.0 kΩ, C <sub>L</sub> = 50 pF, (Figure 2, Figure 3) V <sub>DD</sub> = 5V V <sub>DD</sub> = 10V V <sub>DD</sub> = 15V V <sub>C</sub> = V <sub>DD</sub> = 5V, V <sub>SS</sub> = -5V R <sub>L</sub> = 10 kΩ, V <sub>IS</sub> = 5V <sub>p-p</sub> , f = 1 kHz, (Figure 4) V <sub>C</sub> = V <sub>DD</sub> = 5V, V <sub>SS</sub> = -5V, R <sub>L</sub> = 1 kΩ, V <sub>IS</sub> = 5V <sub>p-p</sub> , 20 Log <sub>10</sub> V <sub>OS</sub> /V <sub>OS</sub> (1 kHz)-dB, (Figure 4)		0.1 40	125 60 50	ns ns ns % MHz
	Feedthrough — Switch "OFF" (Frequency at -50 dB)	V <sub>DD</sub> = 5.0V, V <sub>CC</sub> = V <sub>SS</sub> = -5.0V, R <sub>L</sub> = 1 kΩ, V <sub>IS</sub> = 5.0V <sub>p-p</sub> , 20 Log <sub>10</sub> V <sub>OS</sub> /V <sub>IS</sub> = -50 dB, (Figure 4)		1.25		
	Crosstalk Between Any Two Switches (Frequency at -50 dB)	V <sub>DD</sub> = V <sub>C(A)</sub> = 5.0V; V <sub>SS</sub> = V <sub>C(B)</sub> = 5.0V, R <sub>L</sub> = 1 kΩ, V <sub>IS(A)</sub> = 5.0 V <sub>p-p</sub> , 20 Log <sub>10</sub> V <sub>OS(B)</sub> /V <sub>IS(A)</sub> = -50 dB (Figure 5)		0.9		MHz
	Crosstalk; Control Input to Signal Output	V <sub>DD</sub> = 10V, R <sub>L</sub> = 10 kΩ, R <sub>IN</sub> = 1.0 kΩ, V <sub>CC</sub> = 10V Square Wave, C <sub>L</sub> = 50 pF (Figure 6)		150		mV <sub>p-p</sub>
	Maximum Control Input	R <sub>L</sub> = 1.0 kΩ, C <sub>L</sub> = 50 pF, (Figure 7) V <sub>OS(f)</sub> = ½ V <sub>OS</sub> (1.0 kHz) V <sub>DD</sub> = 5.0V V <sub>DD</sub> = 10V V <sub>DD</sub> = 15V		6.0 8.0 8.5		MHz MHz MHz
C <sub>IS</sub>	Signal Input Capacitance			8.0		pF
C <sub>OS</sub>	Signal Output Capacitance	V <sub>DD</sub> = 10V		8.0		pF
C <sub>IOS</sub>	Feedthrough Capacitance	V <sub>C</sub> = 0V		0.5		pF
C <sub>IH</sub>	Control Input Capacitance			5.0	7.5	pF

Note 3: AC Parameters are guaranteed by DC correlated testing.  
 Note 4: These devices should not be connected to circuits with the power "ON".  
 Note 5: In all cases, there is approximately 5 pF of probe and jig capacitance in the output; however, this capacitance is included in C<sub>L</sub> wherever it is specified.  
 Note 6: V<sub>IS</sub> is the voltage at the input pin and V<sub>OS</sub> is the voltage at the out/in pin. V<sub>C</sub> is the voltage at the control input.  
 Note 7: Conditions for V<sub>IHC</sub>: a) V<sub>IS</sub> = V<sub>DD</sub>, I<sub>DS</sub> = standard B series I<sub>OH</sub> b) V<sub>IS</sub> = 0V, I<sub>CL</sub> = standard B series I<sub>OL</sub>.



CD4066BC

AC Test Circuits and Switching Time Waveforms (Continued)

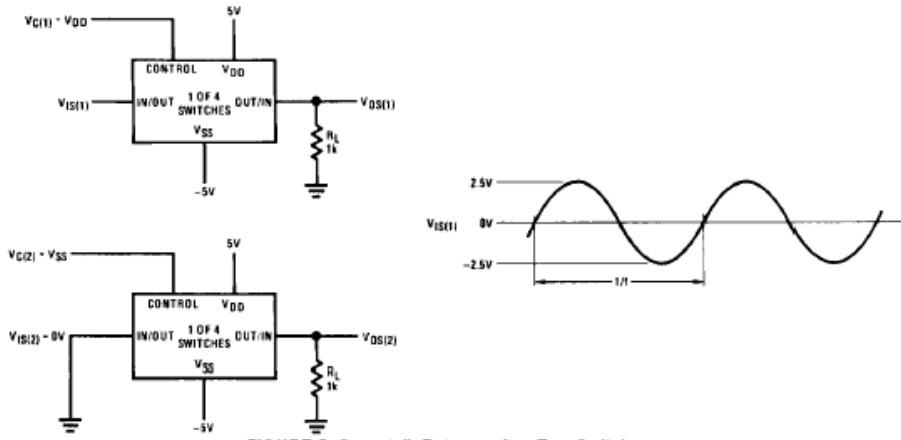


FIGURE 5. Crosstalk Between Any Two Switches

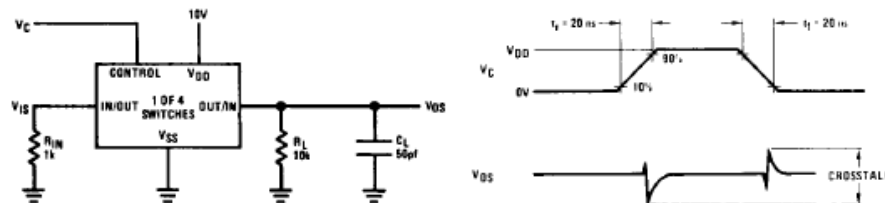


FIGURE 6. Crosstalk: Control Input to Signal Output

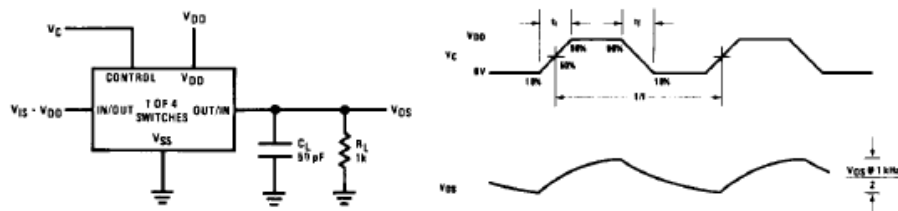



FIGURE 7. Maximum Control Input Frequency

Anexo B.7: Hoja de datos del filtro MF10


May 2001

## MF10 Universal Monolithic Dual Switched Capacitor Filter

### General Description

The MF10 consists of 2 independent and extremely easy to use, general purpose CMOS active filter building blocks. Each block, together with an external clock and 3 to 4 resistors, can produce various 2nd order functions. Each building block has 3 output pins. One of the outputs can be configured to perform either an allpass, highpass or a notch function; the remaining 2 output pins perform lowpass and bandpass functions. The center frequency of the lowpass and bandpass 2nd order functions can be either directly dependent on the clock frequency, or they can depend on both clock frequency and external resistor ratios. The center frequency of the notch and allpass functions is directly dependent on the clock frequency, while the highpass center frequency depends on both resistor ratio and clock. Up to 4th order functions can be performed by cascading the two 2nd order building blocks of the MF10; higher than 4th order functions can be obtained by cascading MF10 packages.

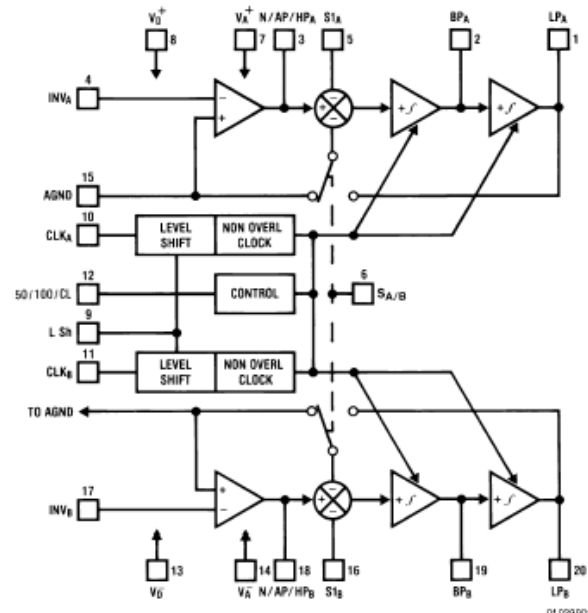
Any of the classical filter configurations (such as Butterworth, Bessel, Cauer and Chebyshev) can be formed.

For pin-compatible device with improved performance refer to LMF100 datasheet.

### Features

- Easy to use
- Clock to center frequency ratio accuracy  $\pm 0.6\%$
- Filter cutoff frequency stability directly dependent on external clock quality
- Low sensitivity to external component variation
- Separate highpass (or notch or allpass), bandpass, lowpass outputs
- $f_c \times Q$  range up to 200 kHz
- Operation up to 30 kHz
- 20-pin 0.3" wide Dual-In-Line package
- 20-pin Surface Mount (SO) wide-body package

### System Block Diagram



01 039901

Package in 20 pin molded wide body surface mount and 20 pin molded DIP.

© 2001 National Semiconductor Corporation DS010399
www.national.com

MF10 Universal Monolithic Dual Switched Capacitor Filter

MF10

Symbol		Parameter		Conditions		MF10ACN, MF10CCN, MF10CCWM			Units
						Typical (Note 8)	Tested Limit (Note 9)	Design Limit (Note 10)	
V <sup>+</sup> – V <sup>-</sup>	Supply Voltage	Min					9	V	
		Max					14	V	
I <sub>S</sub>	Maximum Supply Current		Clock Applied to Pins 10 & 11 No Input Signal	8	12	12		mA	
f <sub>O</sub>	Center Frequency Range	Min	f <sub>O</sub> x Q < 200 kHz	0.1		0.2		Hz	
		Max		30		20		kHz	
f <sub>CLK</sub>	Clock Frequency Range	Min		5.0		10		Hz	
		Max		1.5		1.0		MHz	
f <sub>CLK</sub> /f <sub>O</sub>	50:1 Clock to Center Frequency Ratio Deviation	MF10A	Q = 10 Mode 1	V <sub>pin12</sub> = 5V f <sub>CLK</sub> = 250 KHz	±0.2	±0.6	±0.6	%	
		MF10C			±0.2	±1.5	±1.5	%	
f <sub>CLK</sub> /f <sub>O</sub>	100:1 Clock to Center Frequency Ratio Deviation	MF10A	Q = 10 Mode 1	V <sub>pin12</sub> = 0V f <sub>CLK</sub> = 500 kHz	±0.2	±0.6	±0.6	%	
		MF10C			±0.2	±1.5	±1.5	%	
	Clock Feedthrough		Q = 10 Mode 1		10			mV	
	Q Error (MAX) (Note 4)		Q = 10 Mode 1	V <sub>pin12</sub> = 5V f <sub>CLK</sub> = 250 kHz	±2	±6	±6	%	
				V <sub>pin12</sub> = 0V f <sub>CLK</sub> = 500 kHz	±2	±6	±6	%	
H <sub>CLP</sub>	DC Lowpass Gain		Mode 1 R1 = R2 = 10k		0	±0.2	±0.2	dB	
V <sub>OS1</sub>	DC Offset Voltage (Note 5)				±5.0	±20	±20	mV	
V <sub>OS2</sub>	DC Offset Voltage	Min	V <sub>pin12</sub> = +5V S <sub>AB</sub> = V <sup>+</sup>		-150	-185	-185	mV	

www.national.com

2

MF10

**Pin Descriptions**

LP(1,20), BP(2,19), N/AP/HP(3,18)  
 The second order lowpass, bandpass and notch/allpass/highpass outputs. These outputs can typically sink 1.5 mA and source 3 mA. Each output typically swings to within 1V of each supply.

INV(4,17)  
 The inverting input of the summing op-amp of each filter. These are high impedance inputs, but the non-inverting input is internally tied to AGND, making INV<sub>A</sub> and INV<sub>B</sub> behave like summing junctions (low impedance, current inputs).

S1(5,16)  
 S1 is a signal input pin used in the allpass filter configurations (see modes 4 and 5). The pin should be driven with a source impedance of less than 1 kΩ. If S1 is not driven with a signal it should be tied to AGND (mid-supply).

S<sub>A/B</sub>(6)  
 This pin activates a switch that connects one of the inputs of each filter's second summer to either AGND (S<sub>A/B</sub> tied to V<sup>-</sup>) or to the lowpass (LP) output (S<sub>A/B</sub> tied to V<sup>+</sup>). This offers the flexibility needed for configuring the filter in its various modes of operation.

V<sub>A</sub><sup>+</sup>(7), V<sub>D</sub><sup>+</sup>(8)  
 Analog positive supply and digital positive supply. These pins are internally connected through the IC substrate and therefore V<sub>A</sub><sup>+</sup> and V<sub>D</sub><sup>+</sup> should be derived from the same power supply source. They have been brought out separately so they can be bypassed by separate capacitors, if desired. They can be externally tied together and bypassed by a single capacitor.

V<sub>A</sub><sup>-</sup>(14), V<sub>D</sub><sup>-</sup>(13)  
 Analog and digital negative supplies. The same comments as for V<sub>A</sub><sup>+</sup> and V<sub>D</sub><sup>+</sup> apply here.

LSh(9)  
 Level shift pin; it accommodates various clock levels with dual or single supply operation. With dual ±5V supplies, the MF10 can be driven with CMOS clock levels (±5V) and the LSh pin should be tied to the system ground. If the same supplies as above are used

but only TTL clock levels, derived from 0V to +5V supply, are available, the LSh pin should be tied to the system ground. For single supply operation (0V and +10V) the V<sub>A</sub><sup>-</sup>, V<sub>D</sub><sup>-</sup> pins should be connected to the system ground, the AGND pin should be biased at +5V and the LSh pin should also be tied to the system ground for TTL clock levels. LSh should be biased at +5V for CMOS clock levels in 10V single-supply applications.

CLKA(10), CLKB(11)  
 Clock inputs for each switched capacitor filter building block. They should both be of the same level (TTL or CMOS). The level shift (LSh) pin description discusses how to accommodate their levels. The duty cycle of the clock should be close to 50% especially when clock frequencies above 200 kHz are used. This allows the maximum time for the internal op-amps to settle, which yields optimum filter operation.

50/100/CL(12)  
 By tying this pin high a 50:1 clock-to-filter-center-frequency ratio is obtained. Tying this pin at mid-supplies (i.e. analog ground with dual supplies) allows the filter to operate at a 100:1 clock-to-center-frequency ratio. When the pin is tied low (i.e., negative supply with dual supplies), a simple current limiting circuit is triggered to limit the overall supply current down to about 2.5 mA. The filtering action is then aborted.

AGND(15)  
 This is the analog ground pin. This pin should be connected to the system ground for dual supply operation or biased to mid-supply for single supply operation. For a further discussion of mid-supply biasing techniques see the Applications Information (Section 3.2). For optimum filter performance a "clean" ground must be provided.

**1.0 Definition of Terms**

f<sub>CLK</sub>: the frequency of the external clock signal applied to pin 10 or 11.

f<sub>0</sub>: center frequency of the second order function complex pole pair. f<sub>0</sub> is measured at the bandpass outputs of the MF10, and is the frequency of maximum bandpass gain. (Figure 1)

f<sub>notch</sub>: the frequency of minimum (ideally zero) gain at the notch outputs.

f<sub>z</sub>: the center frequency of the second order complex zero pair, if any. If f<sub>z</sub> is different from f<sub>0</sub> and if Q<sub>z</sub> is high, it can be observed as the frequency of a notch at the allpass output. (Figure 10)

Q: "quality factor" of the 2nd order filter. Q is measured at the bandpass outputs of the MF10 and is equal to f<sub>0</sub> divided by

the -3 dB bandwidth of the 2nd order bandpass filter (Figure 1). The value of Q determines the shape of the 2nd order filter responses as shown in Figure 6.

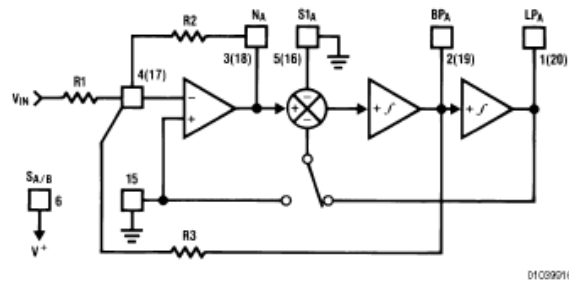
Q<sub>z</sub>: the quality factor of the second order complex zero pair, if any. Q<sub>z</sub> is related to the allpass characteristic, which is written:

$$H_{AP}(s) = \frac{H_{OAP} \left( s^2 - \frac{s\omega_0}{Q_z} + \omega_0^2 \right)}{s^2 + \frac{s\omega_0}{Q} + \omega_0^2}$$

where Q<sub>z</sub> = Q for an all-pass response.  
 H<sub>OBP</sub>: the gain (in V/V) of the bandpass output at f = f<sub>0</sub>.

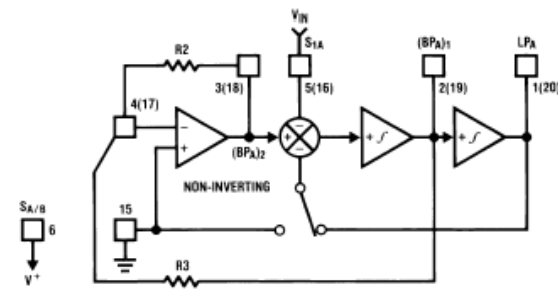
2.0 Modes of Operation (Continued)

MF-10



01039916

FIGURE 7. MODE 1



01039917

FIGURE 8. MODE 1a

MODE 2: Notch 2, Bandpass, Lowpass:  $f_{\text{notch}} < f_0$   
(See Figure 9)

MODE 3: Highpass, Bandpass, Lowpass Outputs  
(See Figure 10)

$$f_0 = \text{center frequency}$$

$$= \frac{f_{\text{CLK}}}{100} \sqrt{\frac{R2}{R4} + 1} \text{ or } \frac{f_{\text{CLK}}}{50} \sqrt{\frac{R2}{R4} + 1}$$

$$f_{\text{notch}} = \frac{f_{\text{CLK}}}{100} \text{ or } \frac{f_{\text{CLK}}}{50}$$

Q = quality factor of the complex pole pair

$$= \frac{\sqrt{R2/R4 + 1}}{R2/R3}$$

H<sub>O</sub>LP = Lowpass output gain (as  $f \rightarrow 0$ )

$$= -\frac{R2/R1}{R2/R4 + 1}$$

H<sub>O</sub>BP = Bandpass output gain (at  $f = f_0$ ) =  $-R3/R1$

H<sub>O</sub>N<sub>1</sub> = Notch output gain (as  $f \rightarrow 0$ )

$$= -\frac{R2/R1}{R2/R4 + 1}$$

H<sub>O</sub>N<sub>2</sub> = Notch output gain (as  $f \rightarrow \frac{f_{\text{CLK}}}{2}$ ) =  $-R2/R1$

Filter dynamics: H<sub>O</sub>BP =  $Q \sqrt{H_{\text{O}}\text{LP} H_{\text{O}}\text{N}_2} = \sqrt{H_{\text{O}}\text{N}_1 H_{\text{O}}\text{N}_2}$

$$f_0 = \frac{f_{\text{CLK}}}{100} \times \sqrt{\frac{R2}{R4}} \text{ or } \frac{f_{\text{CLK}}}{50} \times \sqrt{\frac{R2}{R4}}$$

Q = quality factor of the complex pole pair

$$= \sqrt{\frac{R2}{R4} \times \frac{R3}{R2}}$$

H<sub>O</sub>HP = Highpass Gain (as  $f \rightarrow \frac{f_{\text{CLK}}}{2}$ ) =  $-\frac{R2}{R1}$

H<sub>O</sub>BP = Lowpass Gain (at  $f = f_0$ ) =  $-\frac{R3}{R1}$

H<sub>O</sub>LP = Lowpass Gain (as  $f \rightarrow 0$ ) =  $-\frac{R4}{R1}$

Circuit dynamics:  $\frac{R2}{R4} = \frac{H_{\text{O}}\text{HP}}{H_{\text{O}}\text{LP}}$

H<sub>O</sub>BP =  $\sqrt{H_{\text{O}}\text{HP} \times H_{\text{O}}\text{LP}} \times Q$

H<sub>O</sub>LP(peak)  $\approx Q \times H_{\text{O}}\text{LP}$  (for high Q's)

H<sub>O</sub>HP(peak)  $\approx Q \times H_{\text{O}}\text{HP}$  (for high Q's)

MF-10

2.0 Modes of Operation (Continued)

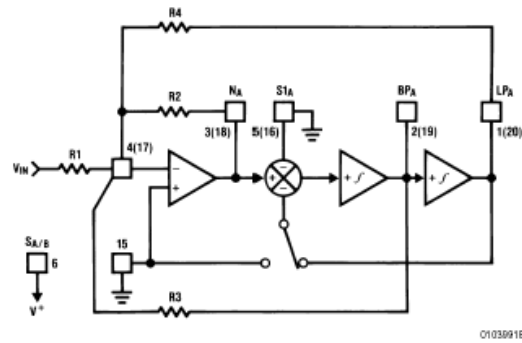
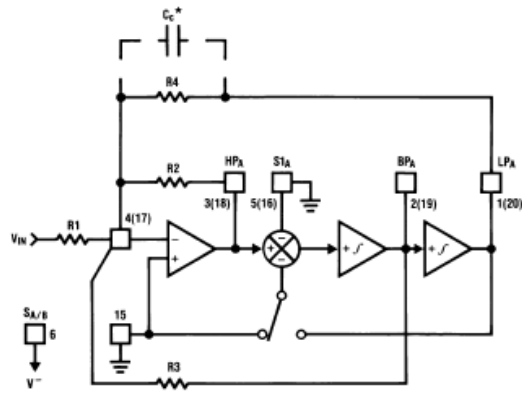


FIGURE 9. MODE 2



\*In Mode 3, the feedback loop is closed around the input summing amplifier; the finite GBW product of this op amp causes a slight Q enhancement. If this is a problem, connect a small capacitor (10 pF - 100 pF) across R4 to provide some phase lead.

FIGURE 10. MODE 3

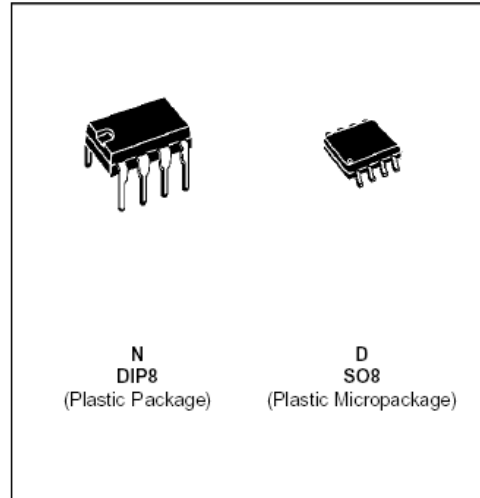
**Anexo B.8: Hoja de datos del comparador de voltaje LM311**



**LM111  
LM211 - LM311**

**VOLTAGE COMPARATORS**

- MAXIMUM INPUT CURRENT : 150nA
- MAXIMUM OFFSET CURRENT : 20nA
- DIFFERENTIAL INPUT VOLTAGE RANGE :  $\pm 30V$
- POWER CONSUMPTION : 135mW AT  $\pm 15V$
- SUPPLY VOLTAGE : +5V TO  $\pm 15V$
- OUTPUT CURRENT : 50mA



**DESCRIPTION**

The LM111, LM211 and LM311 are voltage comparators that have low input currents.

They are also designed to operate over a wide range of supply voltages : from standard  $\pm 15V$  operational amplifier supplies down to the single +5V supply used for IC logic.

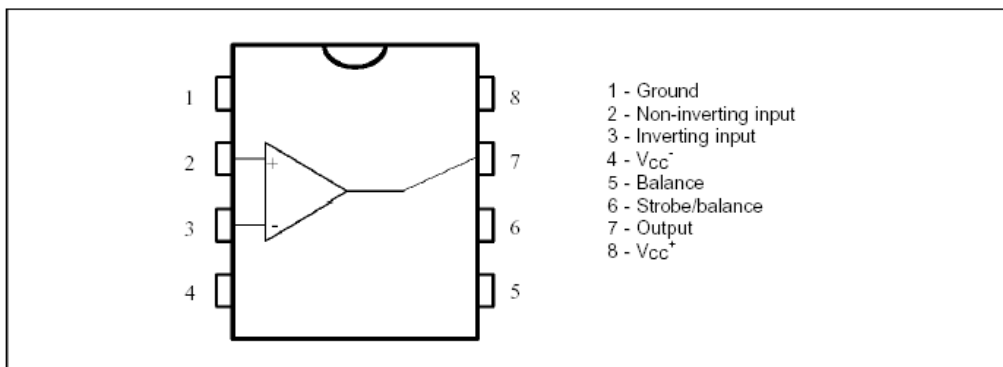
Their outputs is compatible with RTL-DTL and TTL as well as MOS circuits and can switch voltages up to +50V at output currents as high as 50mA.

**ORDER CODES**

Part Number	Temperature Range	Package	
		N	D
LM111	-55, 125°C	•	•
LM211	-40, 105°C	•	•
LM311	0, 70°C	•	•

**Example :** LM311D

**PIN CONNECTIONS (top view)**



## Anexo B.9: Hoja de datos del regulador de voltaje negativo LM337



www.fairchildsemi.com

# LM337

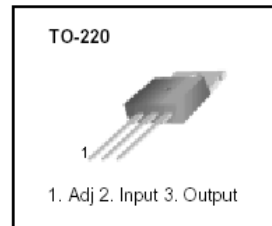
## 3-Terminal 1.5A Negative Adjustable Regulator

### Features

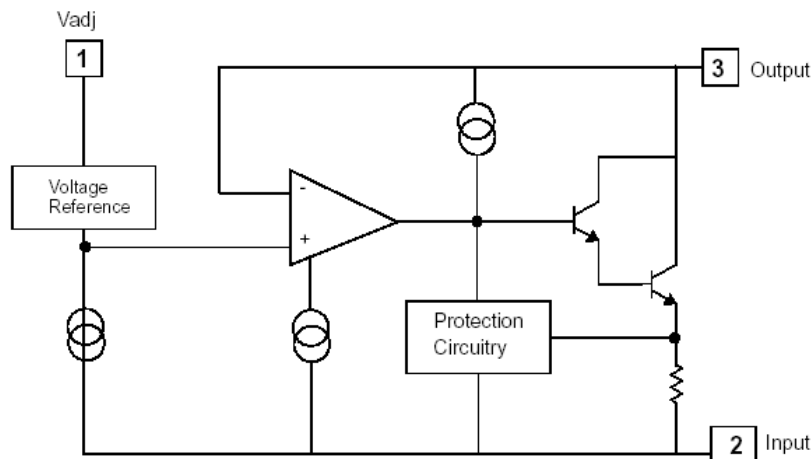
- Output current in excess of 1.5A
- Output voltage adjustable between -1.2V and -37V
- Internal thermal overload protection
- Internal short circuit current limiting
- Output transistor safe area compensation
- Floating operation for high voltage applications
- Standard 3-pin TO-220 package

### Description

The LM337 is a 3-terminal negative adjustable regulator. It supplies in excess of 1.5A over an output voltage range of -1.2V to -37V. This regulator requires only two external resistors to set the output voltage. Included on the chip are current limiting, thermal overload protection and safe area compensation.



### Internal Block Diagram





## Typical Application

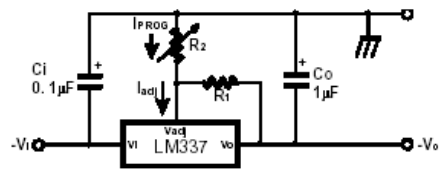


Figure 1. Programmable Regulator

- $C_i$  is required if regulator is located more than 4 inches from power supply filter. A  $1.0\mu\text{F}$  solid tantalum or  $10\mu\text{F}$  aluminum electrolytic is recommended.
- $C_o$  is necessary for stability. A  $1.0\mu\text{F}$  solid tantalum or  $10\mu\text{F}$  aluminum electrolytic is recommended.
- $V_O = -1.25V (1 + R_2/R_1)$

## Anexo B.10: Hoja de datos del regulador de voltaje negativo MC7912



www.fairchildsemi.com

# MC79XX/LM79XX

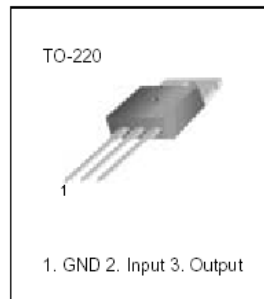
## 3-terminal 1A negative voltage regulator

### Features

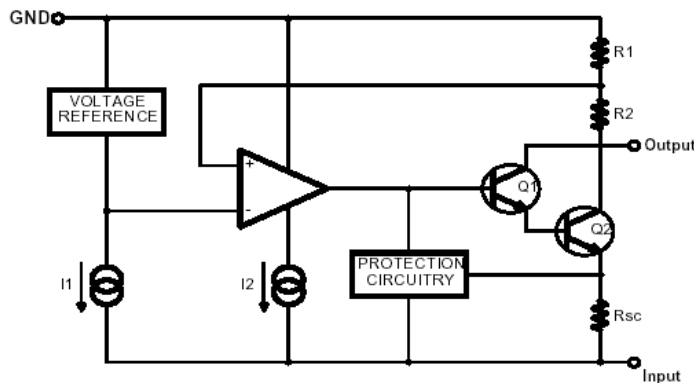
- Output Current in Excess of 1A
- Output Voltages of -5, -6, -8, -9, -12, -15, -18, -24V
- Internal Thermal Overload Protection
- Short Circuit Protection
- Output Transistor Safe Operating Area Compensation

### Description

The MC79XX/LM79XX series of three-terminal negative regulators are available in TO-220 package and with several fixed output voltages, making them useful in a wide range of applications. Each type employs internal current limiting, thermal shut-down and safe operating area protection, making it essentially indestructible.



### Internal Block Diagram



Rev. 5.0

©2000 Fairchild Semiconductor International

**Electrical Characteristics (MC7912)**

( $V_I = -18V, I_O = 500mA, 0^\circ C \leq T_J \leq +125^\circ C, C_1 = 2.2\mu F, C_O = 1\mu F$ , unless otherwise specified.)

Parameter	Symbol	Conditions	Min.	Typ.	Max.	Unit	
Output Voltage	$V_O$	$T_J = +25^\circ C$	-11.5	-12	-12.5	V	
		$I_O = 5mA \text{ to } 1A, P_O \leq 15W$ $V_I = -15.5 \text{ to } -27V$	-11.4	-12	-12.6		
Line Regulation	$\Delta V_O$	$T_J = +25^\circ C$	$V_I = -14.5 \text{ to } -30V$	-	12	240	mV
			$V_I = -16 \text{ to } -22V$	-	6	120	
Load Regulation	$\Delta V_O$	$T_J = +25^\circ C$ $I_O = 5mA \text{ to } 1.5A$	-	12	240	mV	
		$T_J = +25^\circ C$ $I_O = 250 \text{ to } 750mA$	-	4	120		
Quiescent Current	$I_Q$	$T_J = +25^\circ C$	-	3	6	mA	
Quiescent Current Change	$\Delta I_Q$	$I_O = 5mA \text{ to } 1A$	-	0.05	0.5	mA	
		$V_I = -15 \text{ to } -30V$	-	0.1	1		
Temperature Coefficient of $V_D$	$\Delta V_O / \Delta T$	$I_O = 5mA$	-	-0.8	-	mV/ $^\circ C$	
Output Noise Voltage	$V_N$	$f = 10Hz \text{ to } 100KHz$ $T_A = +25^\circ C$	-	200	-	$\mu V$	
Ripple Rejection	RR	$f = 120Hz$ $\Delta V_I = 10V$	54	60	-	dB	
Dropout Voltage	$V_D$	$T_J = +25^\circ C$ $I_O = 1A$	-	2	-	V	
Short Circuit Current	ISC	$T_J = +25^\circ C, V_I = -35V$	-	300	-	mA	
Peak Current	IPK	$T_J = +25^\circ C$	-	2.2	-	A	

- Load and line regulation are specified at constant junction temperature. Changes in  $V_O$  due to heating effects must be taken into account separately. Pulse testing with low duty is used.

MC79XX/LM79XX

## Typical Applications

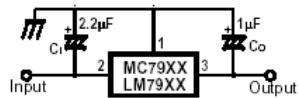


Figure 6. Negative Fixed output regulator

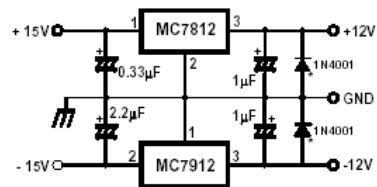


Figure 7. Split power supply ( ± 12V/1A)t

### Notes:

- (1) To specify an output voltage, substitute voltage value for "XX "
- (2) Required for stability. For value given, capacitor must be solid tantalum. If aluminium electrolytics are used, at least ten times value shown should be selected. CI is required if regulator is located an appreciable distance from power supply filter.
- (3) To improve transient response. If large capacitors are used, a high current diode from input to output (1N4001 or similar) should be introduced to protect the device from momentary input short circuit.

## Anexo B.11: Hoja de datos del regulador de voltaje negativo L7905

### L7900 SERIES

#### ABSOLUTE MAXIMUM RATINGS

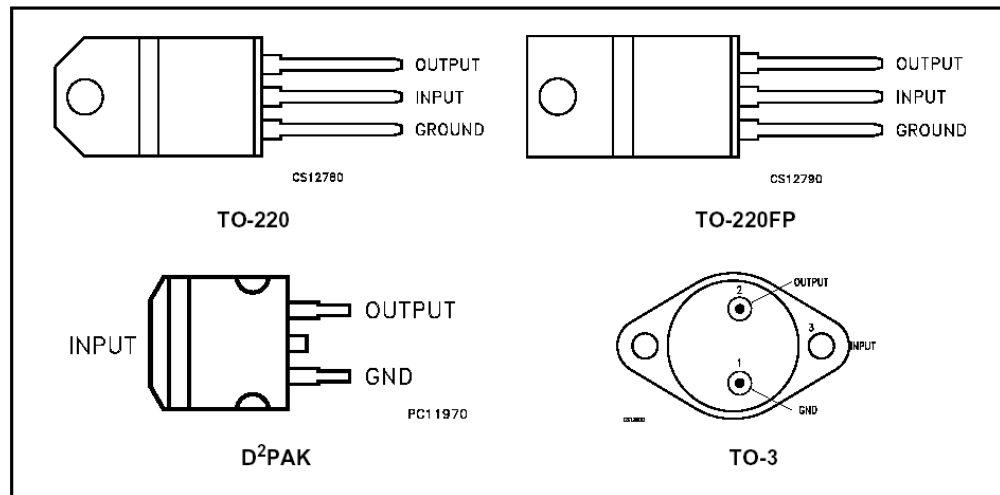
Symbol	Parameter <sup>2</sup>		Value	Unit
$V_I$	DC Input Voltage	for $V_O = 5$ to 18V	-35	V
		for $V_O = 20, 24$ V	-40	
$I_O$	Output Current		Internally Limited	
$P_{tot}$	Power Dissipation		Internally Limited	
$T_{stg}$	Storage Temperature Range		-65 to 150	°C
$T_{op}$	Operating Junction Temperature Range		0 to 150	°C

Absolute Maximum Ratings are those values beyond which damage to the device may occur. Functional operation under these condition is not implied.

#### THERMAL DATA

Symbol	Parameter		D <sup>2</sup> PAK	TO-220	TO-220FP	TO-3	Unit
$R_{thj-case}$	Thermal Resistance Junction-case	Max	3	3	5	4	°C/W
$R_{thj-amb}$	Thermal Resistance Junction-ambient	Max	62.5	50	60	35	°C/W

#### CONNECTION DIAGRAM (top view)



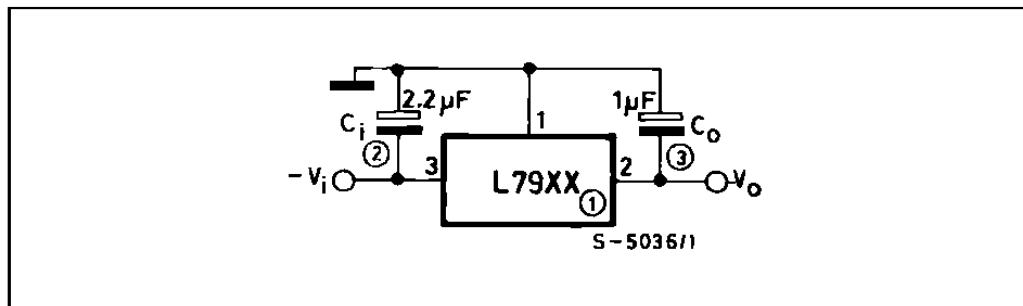
L7900 SERIES

ORDERING CODES

TYPE	TO-220	D <sup>2</sup> PAK (*)	TO-220FP	TO-3	OUTPUT VOLTAGE
L7905C	L7905CV	L7905ACD2T	L7905CP	L7905CT	-5 V
L7952C	L7952CV	L7952ACD2T		L7952CT	-5.2 V
L7906C	L7906CV	L7906ACD2T	L7906CP	L7906CT	-6 V
L7908C	L7908CV	L7908ACD2T	L7908CP	L7908CT	-8 V
L7912C	L7912CV	L7912ACD2T	L7912CP	L7912CT	-12 V
L7915C	L7915CV	L7915ACD2T	L7915CP	L7915CT	-15 V
L7918C	L7918CV	L7918ACD2T	L7918CP	L7918CT	-18 V
L7920C	L7920CV	L7920ACD2T	L7920CP	L7920CT	-20 V
L7922C	L7922CV	L7922ACD2T		L7922CT	-22 V
L7924C	L7924CV	L7924ACD2T	L7924CP	L7924CT	-24 V

(\*) Available in Tape & Reel with the suffix "-TR".

TEST CIRCUIT



**ELECTRICAL CHARACTERISTICS OF L7905C** (refer to the test circuits,  $T_J = 0$  to  $125^\circ\text{C}$ ,  $V_i = -10\text{V}$ ,  $I_O = 500$  mA,  $C_i = 2.2 \mu\text{F}$ ,  $C_o = 1 \mu\text{F}$  unless otherwise specified).

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
$V_O$	Output Voltage	$T_J = 25^\circ\text{C}$	-4.8	-5	-5.2	V
$V_O$	Output Voltage	$I_O = -5$ mA to $-1$ A $P_O \leq 15$ W $V_i = 8$ to $20$ V	-4.75	-5	-5.25	V
$\Delta V_O$ (*)	Line Regulation	$V_i = -7$ to $-25$ V $T_J = 25^\circ\text{C}$ $V_i = -8$ to $-12$ V $T_J = 25^\circ\text{C}$			100 50	mV
$\Delta V_O$ (*)	Load Regulation	$I_O = 5$ mA to $1.5$ A $T_J = 25^\circ\text{C}$ $I_O = 250$ to $750$ mA $T_J = 25^\circ\text{C}$			100 50	mV
$I_d$	Quiescent Current	$T_J = 25^\circ\text{C}$			3	mA
$\Delta I_d$	Quiescent Current Change	$I_O = 5$ mA to $1$ A $V_i = -8$ to $-25$ V			0.5 1.3	mA
$\Delta V_O/\Delta T$	Output Voltage Drift	$I_O = 5$ mA		-0.4		mV/ $^\circ\text{C}$
eN	Output Noise Voltage	$B = 10\text{Hz}$ to $100\text{KHz}$ $T_J = 25^\circ\text{C}$		100		$\mu\text{V}$
SVR	Supply Voltage Rejection	$\Delta V_i = 10$ V $f = 120\text{Hz}$	54	60		dB
$V_d$	Dropout Voltage	$I_O = 1$ A $T_J = 25^\circ\text{C}$ $\Delta V_O = 100$ mV		1.4		V
$I_{sc}$	Short Circuit Current			2.1		A

(\*) Load and line regulation are specified at constant junction temperature. Changes in  $V_O$  due to heating effects must be taken into account separately. Pulse testing with low duty cycle is used.



Anexo B.12: Hoja de datos del regulador de voltaje positivo LM317

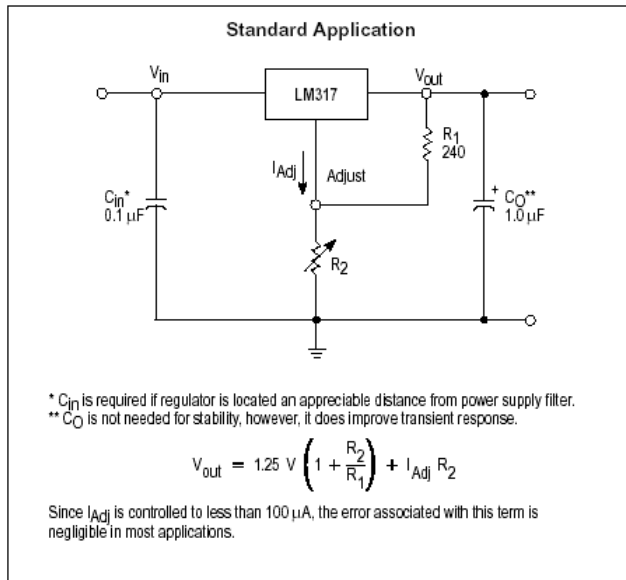


### Three-Terminal Adjustable Output Positive Voltage Regulator

The LM317 is an adjustable 3-terminal positive voltage regulator capable of supplying in excess of 1.5 A over an output voltage range of 1.2 V to 37 V. This voltage regulator is exceptionally easy to use and requires only two external resistors to set the output voltage. Further, it employs internal current limiting, thermal shutdown and safe area compensation, making it essentially blow-out proof.

The LM317 serves a wide variety of applications including local, on card regulation. This device can also be used to make a programmable output regulator, or by connecting a fixed resistor between the adjustment and output, the LM317 can be used as a precision current regulator.

- Output Current in Excess of 1.5 A
- Output Adjustable between 1.2 V and 37 V
- Internal Thermal Overload Protection
- Internal Short Circuit Current Limiting Constant with Temperature
- Output Transistor Safe-Area Compensation
- Floating Operation for High Voltage Applications
- Available in Surface Mount D<sup>2</sup>PAK, and Standard 3-Lead Transistor Package
- Eliminates Stocking many Fixed Voltages



Order this document by LM317/D

**LM317**

**THREE-TERMINAL  
ADJUSTABLE POSITIVE  
VOLTAGE REGULATOR**

SEMICONDUCTOR  
TECHNICAL DATA

**T SUFFIX**  
PLASTIC PACKAGE  
CASE 221A

Heatsink surface  
connected to Pin 2.

Pin 1. Adjust  
2.  $V_{out}$   
3.  $V_{in}$

**D2T SUFFIX**  
PLASTIC PACKAGE  
CASE 936  
(D<sup>2</sup>PAK)

Heatsink surface (shown as terminal 4 in  
case outline drawing) is connected to Pin 2.

**ORDERING INFORMATION**

Device	Operating Temperature Range	Package
LM317BD2T	$T_J = -40^\circ \text{ to } +125^\circ \text{C}$	Surface Mount
LM317BT		Insertion Mount
LM317D2T	$T_J = 0^\circ \text{ to } +125^\circ \text{C}$	Surface Mount
LM317T		Insertion Mount

## Anexo B.13: Hoja de datos del regulador de voltaje positivo MC7812



www.fairchildsemi.com

# MC78XX/LM78XX/MC78XXA

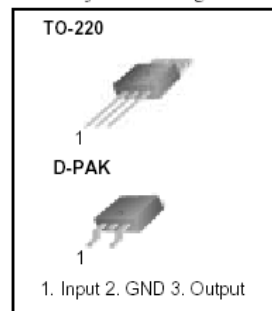
## 3-Terminal 1A Positive Voltage Regulator

### Features

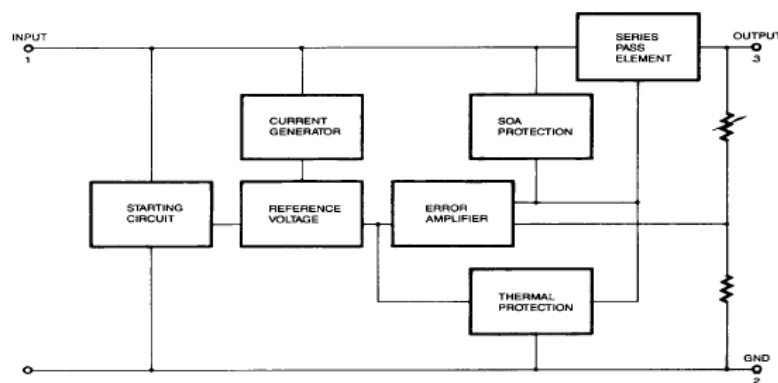
- Output Current up to 1A
- Output Voltages of 5, 6, 8, 9, 10, 12, 15, 18, 24V
- Thermal Overload Protection
- Short Circuit Protection
- Output Transistor Safe Operating Area Protection

### Description

The MC78XX/LM78XX/MC78XXA series of three terminal positive regulators are available in the TO-220/D-PAK package and with several fixed output voltages, making them useful in a wide range of applications. Each type employs internal current limiting, thermal shut down and safe operating area protection, making it essentially indestructible. If adequate heat sinking is provided, they can deliver over 1A output current. Although designed primarily as fixed voltage regulators, these devices can be used with external components to obtain adjustable voltages and currents.



### Internal Block Diagram



Rev. 1.0.0

©2001 Fairchild Semiconductor Corporation



MC78XX/LM78XX/MC78XXA

### Electrical Characteristics (MC7812)

(Refer to test circuit ,0°C < T<sub>J</sub> < 125°C, I<sub>O</sub> = 500mA, V<sub>I</sub> =19V, C<sub>I</sub>= 0.33μF, C<sub>O</sub>=0.1μF, unless otherwise specified)

Parameter	Symbol	Conditions	MC7812			Unit	
			Min.	Typ.	Max.		
Output Voltage	V <sub>O</sub>	T <sub>J</sub> =+25 °C	11.5	12	12.5	V	
		5.0mA ≤ I <sub>O</sub> ≤1.0A, P <sub>O</sub> ≤15W V <sub>I</sub> = 14.5V to 27V	11.4	12	12.6		
Line Regulation (Note1)	Regline	T <sub>J</sub> =+25 °C	V <sub>I</sub> = 14.5V to 30V	-	10	240	mV
			V <sub>I</sub> = 16V to 22V	-	3.0	120	
Load Regulation (Note1)	Regload	T <sub>J</sub> =+25 °C	I <sub>O</sub> = 5mA to 1.5A	-	11	240	mV
			I <sub>O</sub> = 250mA to 750mA	-	5.0	120	
Quiescent Current	I <sub>Q</sub>	T <sub>J</sub> =+25 °C	-	5.1	8.0	mA	
Quiescent Current Change	ΔI <sub>Q</sub>	I <sub>O</sub> = 5mA to 1.0A	-	0.1	0.5	mA	
		V <sub>I</sub> = 14.5V to 30V	-	0.5	1.0		
Output Voltage Drift	ΔV <sub>O</sub> /ΔT	I <sub>O</sub> = 5mA	-	-1	-	mV/ °C	
Output Noise Voltage	V <sub>N</sub>	f = 10Hz to 100KHz, T <sub>A</sub> =+25 °C	-	76	-	μV/V <sub>O</sub>	
Ripple Rejection	RR	f = 120Hz V <sub>I</sub> = 15V to 25V	55	71	-	dB	
Dropout Voltage	V <sub>Drop</sub>	I <sub>O</sub> = 1A, T <sub>J</sub> =+25 °C	-	2	-	V	
Output Resistance	r <sub>O</sub>	f = 1KHz	-	18	-	mΩ	
Short Circuit Current	I <sub>SC</sub>	V <sub>I</sub> = 35V, T <sub>A</sub> =+25 °C	-	230	-	mA	
Peak Current	I <sub>PK</sub>	T <sub>J</sub> = +25 °C	-	2.2	-	A	

**Note:**

1. Load and line regulation are specified at constant junction temperature. Changes in V<sub>O</sub> due to heating effects must be taken into account separately. Pulse testing with low duty is used.

Typical Applications

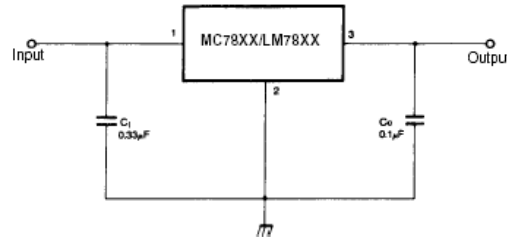


Figure 5. DC Parameters

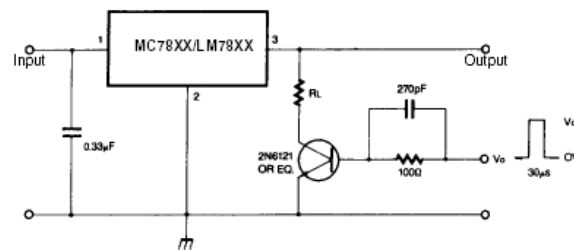


Figure 6. Load Regulation

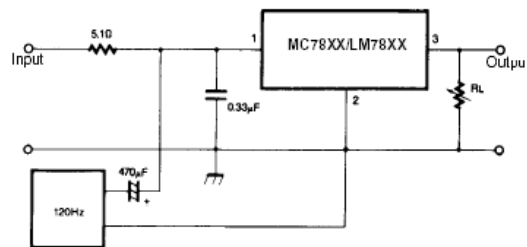


Figure 7. Ripple Rejection

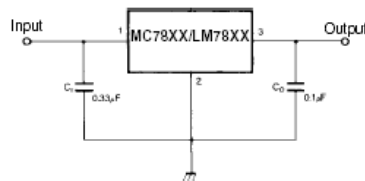
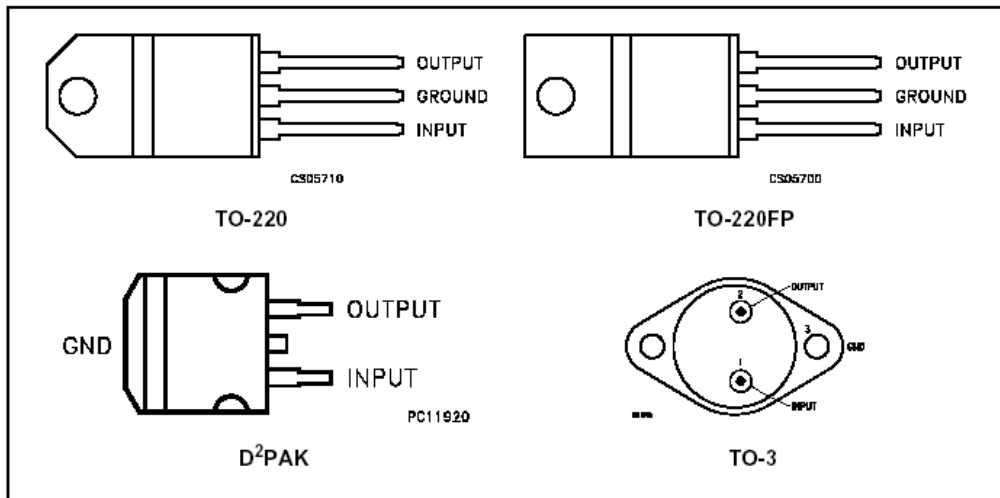


Figure 8. Fixed Output Regulator

## Anexo B.14: Hoja de datos del regulador de voltaje positivo L7805

### L7800 SERIES

#### CONNECTION DIAGRAM (top view)



#### ORDERING CODES

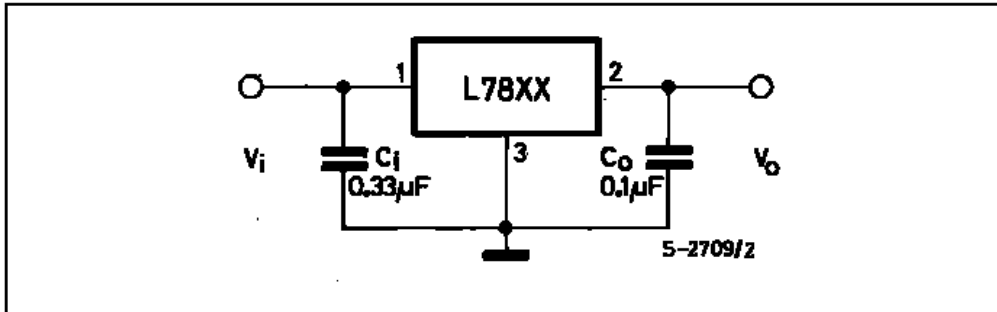
TYPE	TO-220	D <sup>2</sup> PAK (*)	TO-220FP	TO-3	OUTPUT VOLTAGE
L7805				L7805T	5 V
L7805C	L7805CV	L7805CD2T	L7805CP	L7805CT	5 V
L7852C	L7852CV	L7852CD2T	L7852CP	L7852CT	5.2 V
L7806				L7806T	6 V
L7806C	L7806CV	L7806CD2T	L7806CP	L7806CT	6 V
L7808				L7808T	8 V
L7808C	L7808CV	L7808CD2T	L7808CP	L7808CT	8 V
L7885C	L7885CV	L7885CD2T	L7885CP	L7885CT	8.5 V
L7809C	L7809CV	L7809CD2T	L7809CP	L7809CT	9 V
L7812				L7812T	12 V
L7812C	L7812CV	L7812CD2T	L7812CP	L7812CT	12 V
L7815				L7815T	15 V
L7815C	L7815CV	L7815CD2T	L7815CP	L7815CT	15 V
L7818				L7818T	18 V
L7818C	L7818CV	L7818CD2T	L7818CP	L7818CT	18 V
L7820				L7820T	20 V
L7820C	L7820CV	L7820CD2T	L7820CP	L7820CT	20 V
L7824				L7824T	24 V
L7824C	L7824CV	L7824CD2T	L7824CP	L7824CT	24 V

(\*) Available in Tape & Reel with the suffix '-TR'.



L7800 SERIES

APPLICATION CIRCUITS



TEST CIRCUITS

Figure 1 : DC Parameter

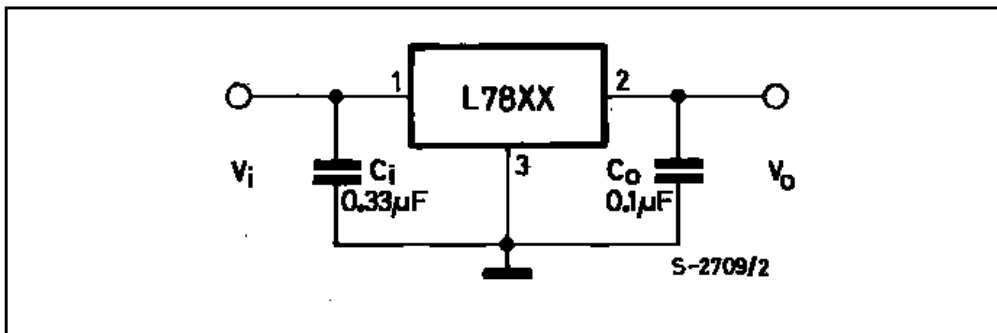
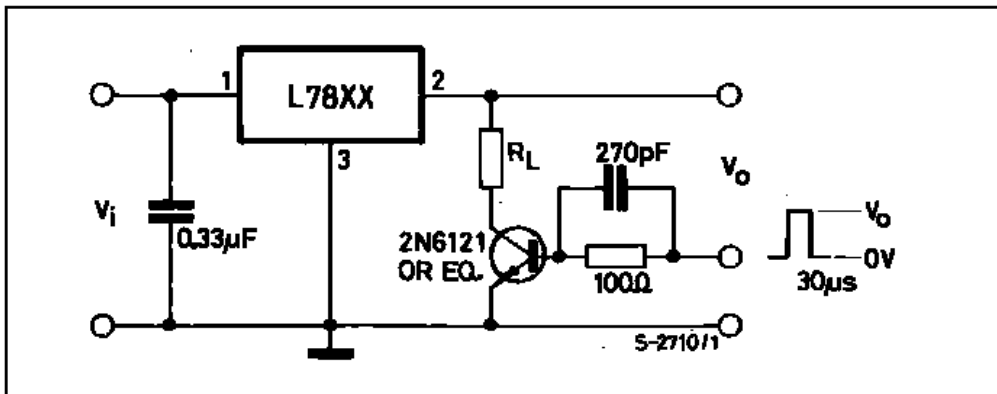
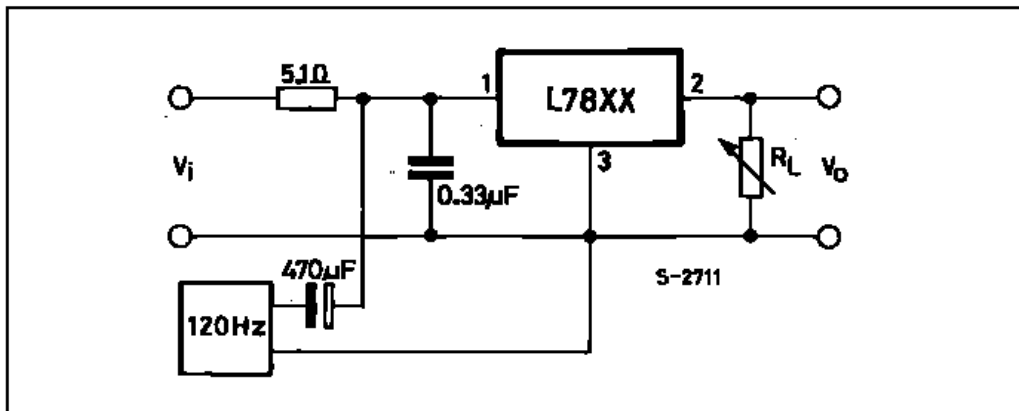


Figure 2 : Load Regulation



L7800 SERIES

Figure 3 : Ripple Rejection



**ELECTRICAL CHARACTERISTICS OF L7805** (refer to the test circuits,  $T_J = -55$  to  $150^\circ\text{C}$ ,  $V_I = 10\text{V}$ ,  $I_O = 500\text{ mA}$ ,  $C_I = 0.33\ \mu\text{F}$ ,  $C_O = 0.1\ \mu\text{F}$  unless otherwise specified).

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
$V_O$	Output Voltage	$T_J = 25^\circ\text{C}$	4.8	5	5.2	V
$V_O$	Output Voltage	$I_O = 5\text{ mA to } 1\text{ A}$ $P_O \leq 15\text{W}$ $V_I = 8\text{ to } 20\text{ V}$	4.65	5	5.35	V
$\Delta V_O$ (*)	Line Regulation	$V_I = 7\text{ to } 25\text{ V}$ $T_J = 25^\circ\text{C}$		3	50	mV
		$V_I = 8\text{ to } 12\text{ V}$ $T_J = 25^\circ\text{C}$		1	25	
$\Delta V_O$ (*)	Load Regulation	$I_O = 5\text{ mA to } 1.5\text{ A}$ $T_J = 25^\circ\text{C}$			100	mV
		$I_O = 250\text{ to } 750\text{ mA}$ $T_J = 25^\circ\text{C}$			25	
$I_d$	Quiescent Current	$T_J = 25^\circ\text{C}$			6	mA
$\Delta I_d$	Quiescent Current Change	$I_O = 5\text{ mA to } 1\text{ A}$			0.5	mA
		$V_I = 8\text{ to } 25\text{ V}$			0.8	
$\Delta V_O/\Delta T$	Output Voltage Drift	$I_O = 5\text{ mA}$		0.6		mV/°C
eN	Output Noise Voltage	$B = 10\text{Hz to } 100\text{KHz}$ $T_J = 25^\circ\text{C}$			40	$\mu\text{V}/V_O$
SVR	Supply Voltage Rejection	$V_I = 8\text{ to } 18\text{ V}$ $f = 120\text{Hz}$	68			dB
$V_d$	Dropout Voltage	$I_O = 1\text{ A}$ $T_J = 25^\circ\text{C}$		2	2.5	V
$R_O$	Output Resistance	$f = 1\text{ KHz}$		17		m $\Omega$
$I_{sc}$	Short Circuit Current	$V_I = 35\text{ V}$ $T_J = 25^\circ\text{C}$		0.75	1.2	A
$I_{scp}$	Short Circuit Peak Current	$T_J = 25^\circ\text{C}$	1.3	2.2	3.3	A

(\*) Load and line regulation are specified at constant junction temperature. Changes in  $V_O$  due to heating effects must be taken into account separately. Pulse testing with low duty cycle is used.

**Anexo B.15: Hoja de datos del transductor HE123tr**

**Hexamite**      **HE123TR Underwater Ultrasonic Transceiver**      **Main Index**

**Low Cost, Wide Beam Sensitive Underwater Ultrasonic Transceiver 23.5KHz**

The **HE123TR** is designed for underwater applications. It transmits 155db signal Wide Beam  $\pm 35$  degrees at 23.5 KHz. It will receive with high sensitivity level of -30db/V/microbar. Ranges from 0 to 50m transceiver to transceiver operation, and echoes from 0.1m to 25m are achieved with conventional low cost circuitry. It must be noted when applying this transducer for echo analysis, that the crystal settling rate is a limiting factor as to how close an object can be. Single conductor shielded cable extends from the back of this sensor, for connection to a signal conditioner.

The HE123 series sensor is protected by a heavy duty chromed brass housing, with 1/8" or 3mm thick walls. The American standard NPT configuration and 3/4" pipe size, readily available mounting accessories make this sensor easy to apply and install.

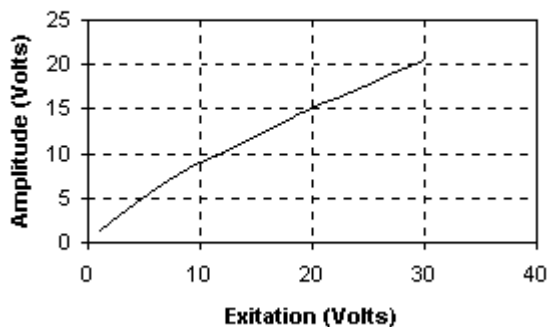
**HE123TR**



**Size: 1.05" dia x 1.60" -- 3/4" NPT**

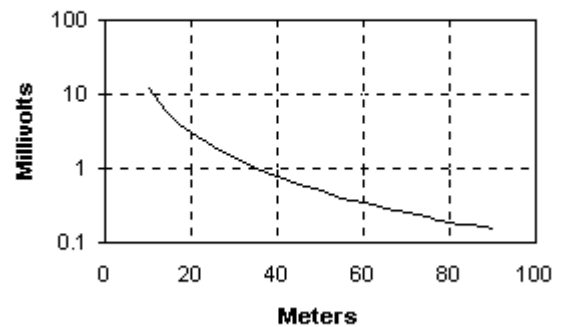
In the following, two HE123TR transceivers are placed facing each other at a fixed distance. One transceiver referred to as T1 is excited with various voltage levels, and the opposite transceiver referred to as T2 is used to receive the signal. The graphs below plot the output from T2.

**Amplitude at 260mm vs excitation**



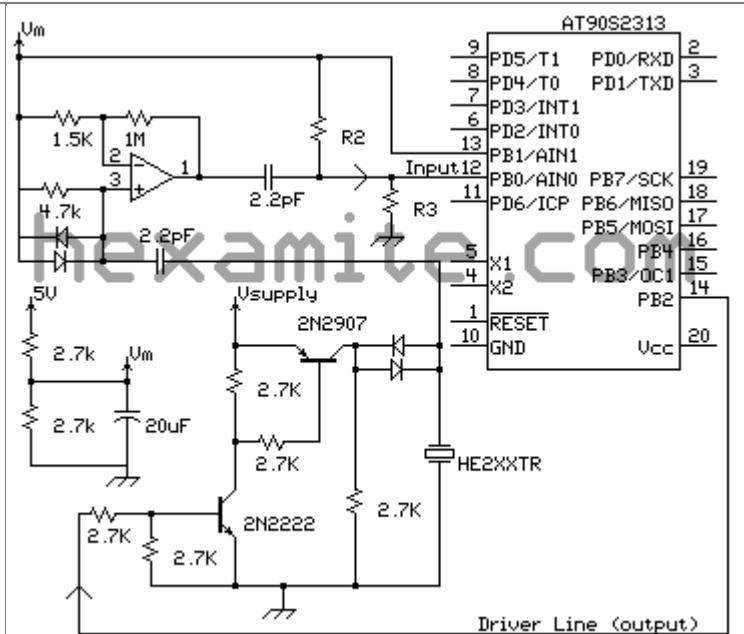
Above: Continuous excitation increasing voltage oscillating at 23.5kHz is applied to T1. The T2 resulting amplitude is plotted above.

**Amplitude vs Distance @ 24V excitation**

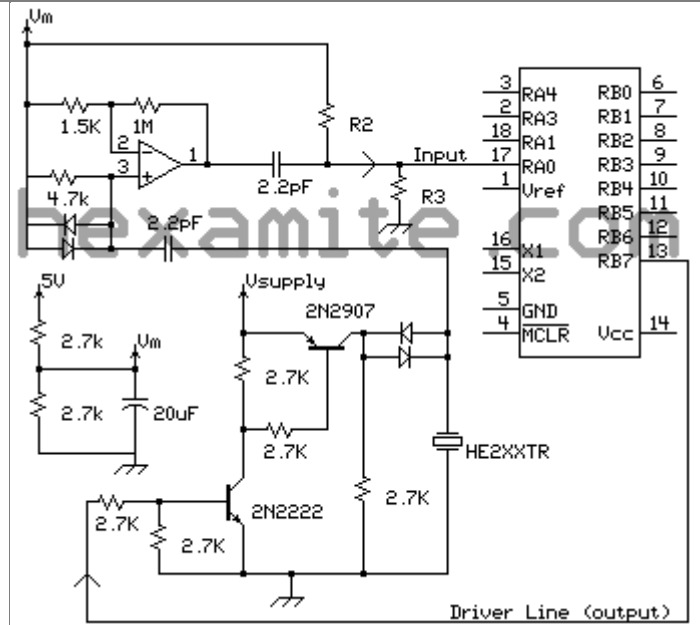


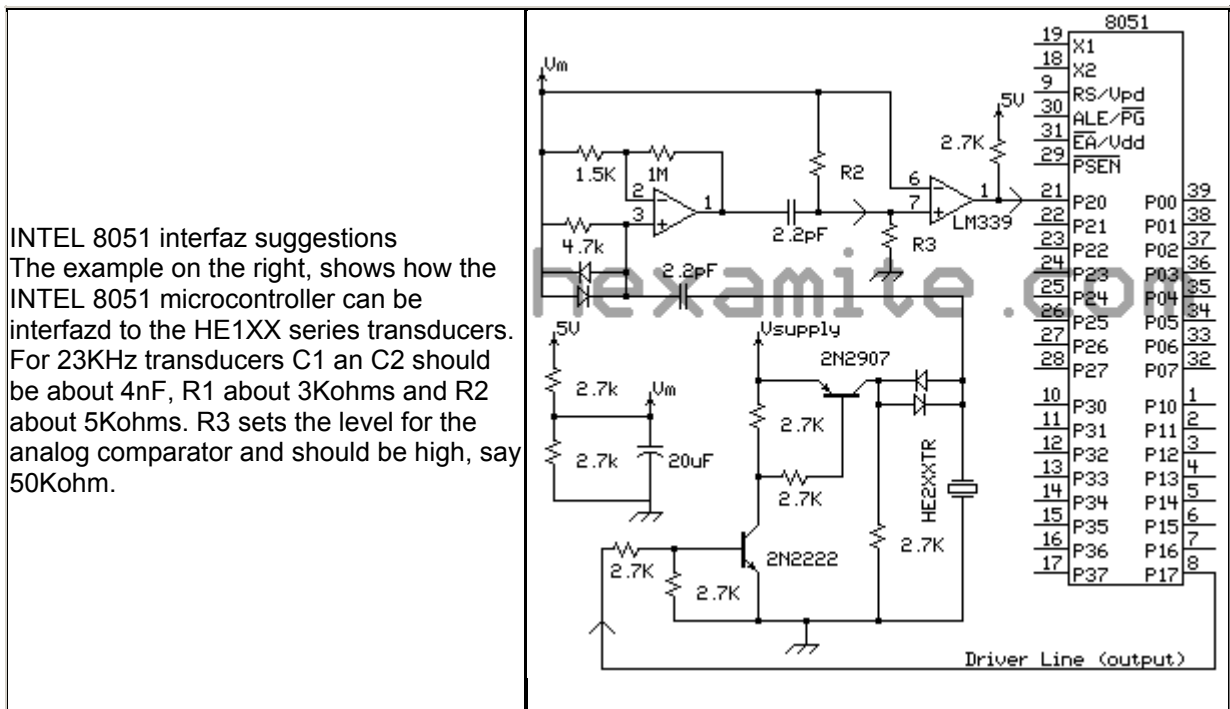
The above illustrates how the output of T2 decays as distance increases between T1 and T2. T1 is excited with oscillating voltage, amplitude 24V.

ATMEL AVR interfaz suggestions  
 The following example, shows how the AT90S2313 microcontroller can be interfazd to the HE3XX series transducers. For 23KHz transducers C1 an C2 should be about 4nF, R1 about 3Kohms and R2 about 5Kohms. R3 sets the level for the internal analog comparator of the AT90S2313 and should be high, say 50Kohm.



Microchip PIC interfaz suggestions  
 The example below, shows how the PIC16C622 and the PIC16C71 can be interfazd to the HE1XX series transducers. For 23KHz transducers C1 an C2 should be about 4nF, R1 about 3Kohms and R2 about 5Kohms. R3 sets the level for the analog comparator of the PIC16C622 and should be high, say 50Kohm. If the A/D converter of the PIC16C71 is being used, R3 should be removed.





Cable length between the HE123 series transducers and a signal conditioner, is left to the user's discretion. At 30m lengths the added environmental noise and signal reduction at 23kHz is insignificant.

Electrical Specifications HE210TR

Parameters	Values	Units
Operating Frequency	23.5	kHz
Input Voltage	20 (max)	Volts (p-p)
Output (SPL) @20V	155	db
Receive (Sensitivity)	-30	db/V/Ubar
Impedance	300	ohm
Beam Angle	±35	degrees
Bandwidth	1	kHz
Settling Time	8	mS
Temperature	-40 to 100	°C



---

Housing HE2XX Series

Housing	Description	Units
Material Type	Brass	
Protection	NEMA 12 (IP68)	
	1.05	In
	27	mm
	1.6	In
	41	mm
ched)	0.2	meters
s	3/4" - 20	NPT

---