

Instituto Tecnológico de Costa Rica

Escuela de Ingeniería en Electrónica

Instituto Costarricense de Electricidad

Diseño de un sistema para sincronizar el reloj interno de las protecciones de línea y grabadores de eventos presentes en las subestaciones de ICE.

Informe de Proyecto de Graduación para optar por el título de Ingeniero en Electrónica con el grado académico de Licenciatura

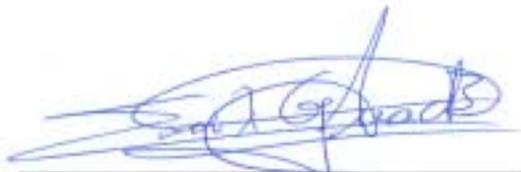
Carlos Ureña Calderón

Cartago, marzo de 2005

INSTITUTO TECNOLÓGICO DE COSTA RICA
ESCUELA DE INGENIERIA ELECTRONICA
PROYECTO DE GRADUACIÓN
TRIBUNAL EVALUADOR

Proyecto de Graduación defendido ante el presente Tribunal Evaluador como requisito para optar por el título de Ingeniero en Electrónica con el grado académico de Licenciatura, del Instituto Tecnológico de Costa Rica.

Miembros del Tribunal



Ing. Saúl Guadamuz

Profesor lector



Ing. Pedro Murillo

Profesor lector



Ing. Néstor Hernández

Profesor asesor



Los miembros de este Tribunal dan fe de que el presente trabajo de graduación ha sido aprobado y cumple con las normas establecidas por la Escuela de Ingeniería Electrónica

Cartago, 29 de Marzo de 2005

Declaro que el presente Proyecto de Graduación ha sido realizado enteramente por mi persona, utilizando y aplicando literatura referente al tema e introduciendo conocimientos propios.

En los casos en que he utilizado bibliografía, he procedido a indicar las fuentes mediante las respectivas citas bibliográficas.

En consecuencia, asumo la responsabilidad total por el trabajo de graduación realizado y por el contenido del correspondiente informe final.

Cartago, 08/11/2004



Carlos Ureña Calderón

Cédula: 1-1081-0971

Resumen

En búsqueda de la optimización de la calidad de la energía en los diversos sectores de la red nacional de electrificación, se realizó un trabajo en conjunto con el Área de Sistemas de Comunicación para Protecciones del plantel de Instituto Costarricense de Electricidad en Colima de Tibás.

Este proyecto realiza mejoras a una de las componentes más importantes en el proceso de aseguramiento de la calidad de la energía servida por el ICE, se trata del estudio de las fallas que se presentan en las subestaciones.

Cuando se presenta una falla es común recopilar toda la información disponible para realizar el análisis de problema suscitado. La principal fuente de información utilizada son las listas de eventos que registran los equipos presentes en las subestaciones. La información registrada sigue un orden cronológico basado en el reloj interno de cada equipo.

El siguiente trabajo presenta detalladamente el diseño de un sistema de sincronización que utiliza como medio de transmisión de datos el sistema de comunicación de protecciones. Dicho sistema permite sincronizar el reloj interno de osciloperturbógrafos y protecciones presentes en las subestaciones.

Palabras Clave: sincronización, OP/AT, PDH, osciloperturbógrafos, protecciones de línea, GPS, IRIG-B.

Abstract

In search the quality of energy optimization in the diverse sectors of the national network of electrification, was made a work with the Communication Systems Area for Protections of Costa Rican Institute of Electricity (ICE) in Colima, Tibás.

This project makes an improvement to one of the most important section in the energy quality securing process served by the ICE. This is the study of the faults that appear in the substations.

When one fault appears is common to compile all the information available to make the analysis of provoked problem. The main used sources of information are the lists of events that register the present equipment in the substations. The registered information follows a chronological order based on the each equipment internal clock.

The following work develops in detail the design of a synchronization system that uses the system of communication between protections like means of data transmission. This system allows synchronizing the internal clock of the equipment event recorder and the present protections in the substations.

Key words: synchronization, OP/AT, PDH, osciloperturbógrafos, protections of line, GPS, IRIG-B.

Dedicatoria

Dedico este trabajo, en primer lugar a Dios, quien me dió el don de la vida y está junto a mí en todo momento.

A mis padres, Yamileth Calderón Granados y Carlos Ureña Ángulo, quienes a base de esfuerzo y dedicación han luchado día a día para forjar el hombre que actualmente soy.

A mis hermanos, Diego J. Ureña Calderón e Ignacio T. Ureña Calderón por haberme apoyado siempre.

A mis todos mis amigos, que han creído en mí.

A ustedes y a Dios, muchas gracias.

Agradecimiento

Deseo agradecer a los profesores de la escuela de Ingeniería en Electrónica del Instituto Tecnológico de Costa Rica que han estado involucrados con mi formación profesional.

A mi familia que me ha brindado apoyo y confianza en todo momento. Para mis amigos que se han preocupado tanto por mi bienestar es este triunfo.

Al Instituto Costarricense de Electricidad por medio del Ing. Alejandro Mata Castro, por concederme la oportunidad de realizar mi práctica profesional en esta prestigiosa empresa nacional y por la confianza depositada en mi durante este periodo. Le estaré agradecido por siempre.

Al personal del Área de Sistemas de Comunicación para Protecciones por su compañerismo y su solidaridad, a mis amigos Vladimir Chaves, Andrés Brenes, Esteban Solis, Boris Blanco, Bernardo Arce.

A mis compañeros durante la práctica profesional por su ayuda, mis amigos Jose Jiménez y Adrián Cambroneró.

A todos mis amigos que me han apoyado y que me han mostrado con más que palabras la verdadera amistad.

A todas las personas que han estado conmigo y me han brindado cariño, apoyo y motivación para poder seguir luchando siempre.

A todos, mi más sincero agradecimiento.

ÍNDICE GENERAL

CAPÍTULO 1: INTRODUCCIÓN.....	14
1.1 Problema existente e importancia de solución	16
1.2 Solución seleccionada	20
CAPÍTULO 2: METAS Y OBJETIVOS	22
2.1 Meta.....	22
2.2 Objetivo general.....	22
2.3 Objetivos específicos	23
2.3.1 Objetivos de hardware	23
2.3.2 Objetivos de software	23
2.3.3 Objetivos de documentación.....	23
2.3.4 Objetivos de implementación	23
CAPÍTULO 3: MARCO TEÓRICO	24
3.1 Antecedentes bibliográficos	24
3.2 Descripción del sistema	25
3.3 Métodos utilizados para sincronizar protecciones y osciloperturbografos	26
3.3.1 Sincronización de protecciones.....	26
3.3.2 Sincronización de osciloperturbografos.....	27
3.3.3 Métodos de sincronización (resumen).....	28
3.4 Tecnologías que comunican las subestaciones	29
3.5 Sincronización mediante el estándar IRIG-B.....	31
3.5.1 Descripción del estándar IRIG	32
CAPÍTULO 4: PROCEDIMIENTO METODOLÓGICO	37
4.1 Reconocimiento y definición del problema	37
4.2 Obtención y análisis de información.....	38
4.3 Evaluación de las alternativas y síntesis de una solución	39
4.4 Implementación de la solución	40
4.5 Reevaluación y rediseño.....	42
CAPÍTULO 5: DESCRIPCIÓN DETALLADA DEL LA SOLUCIÓN.....	43
5.1 Análisis de soluciones y selección final.....	43
5.2 Descripción del hardware (receptor)	46
5.2.1 Diagrama de bloques.....	46
5.2.2 Oscilador	48
5.2.3 Convertidor V.24-USART	50
5.2.4 Generador de IRIG-B y Pulsos.....	52
5.2.5 Generador de portadora.....	57
5.2.6 Filtro de banda angosta	59
5.2.7 Modulador.....	63
5.2.8 Convertidor DC-DC.....	66
5.2.9 LED's indicadores y pantalla LCD.....	67
5.3 Descripción del hardware (transmisor).....	69
5.3.1 Diagrama de bloques.....	69

5.4 Descripción del software	72
5.4.1 Software implementado para el ordenador personal.	72
5.4.2 Software implementado en el transmisor.	74
5.4.3 Software implementado en el receptor.....	76
CAPÍTULO 6: ANÁLISIS DE RESULTADOS.....	81
6.1 Estudios aplicados a los sistemas de comunicación.	81
6.2 Análisis de la solución implementada.....	89
CAPÍTULO 7: CONCLUSIONES Y RECOMENDACIONES	95
7.1 Conclusiones	95
7.2 Recomendaciones	96
BIBLIOGRAFÍA	97
APÉNDICE A.1: GLOSARIO, ABREVIATURAS Y SIMBOLOGÍA	98
A.1.1 Abreviaturas y simbología	98
A.1.2 Glosario	99
APÉNDICE A.2: DIAGRAMA DEL CIRCUITO	100
A.2.1 Transmisor	100
A.2.2 Receptor.....	101
APÉNDICE A.3: MANUALES DE USUARIO	102
A.3.1 Configuración para la sincronización de equipos SIMEAS R	102
A.3.2 Configuración para la sincronización de equipos TR-100 series.....	106
A.3.3 Configuración para la sincronización de equipos SEL-321	108
A.3.4 Sincronización de protecciones Siprotec	111
APÉNDICE A.4: PROTOCOLOS DE MEDICIÓN	116
APÉNDICE A.5: INFORMACIÓN SOBRE LA EMPRESA.....	119
A.5.1 Descripción de la empresa	119
A.5.2 Descripción del departamento en el cual se realizo el proyecto.....	120
APÉNDICE A.6: ANTECEDENTES PRÁCTICOS	123

INDICE DE FIGURAS

Figura 1.1	Disparo de una protección de línea.	16
Figura 1.2	Listado de eventos de una protección de línea.....	17
Figura 1.3	Resultados de los estudios de listados de eventos (sin sincronización).....	19
Figura 1.4	Resultados de los estudios de listados de eventos (con sincronización).	19
Figura 1.5	Esquema de la solución seleccionada.	20
Figura 3.1	Mejoras al sistema de sincronización.	25
Figura 3.2	Variantes del código IRIG [ver 1].....	32
Figura 3.3	Elementos que conforman la trama IRIG-B [ver 1]	33
Figura 3.4	Función de los diferentes bits que conforman la trama IRIG-B [ver 1].	35
Figura 3.5	Estructura de trama IRIG-B [ver 1].	36
Figura 3.6	Ejemplo de trama IRIG-B [ver 1].....	36
Figura 4.1	Topología prueba realizada.	42
Figura 4.2	Topología prueba requeridas.....	42
Figura 5.1	Topología de sincronización.	44
Figura 5.2	Diagrama de bloques de un enlace de sincronización.	45
Figura 5.3	Diagrama de bloques del receptor implementado.....	46
Figura 5.4	Etapas que conforman el receptor.....	47
Figura 5.5	Circuito generador de reloj (frecuencia de 1,3824 MHz).....	49
Figura 5.6	Circuito Convertidor V.24-USART (microcontrolador).....	51
Figura 5.7	Circuito generador de IRG-B Demodulado.	52
Figura 5.8	Modulo PWM del microcontrolador.....	53
Figura 5.9	Interrupciones del microcontrolador.....	54
Figura 5.10	Modulo USART del microcontrolador [ver 10].....	56

Figura 5.11 Señal IRIG modulada.	57
Figura 5.12 Generación y sincronización de la portadora.	58
Figura 5.13 Señal IRIG demodulado y portadora generada.....	58
Figura 5.14 Señal cuadrada y su espectro discreto.	60
Figura 5.15 Filtrado de componentes espectrales.	60
Figura 5.16 Filtro de banda angosta utilizado.	61
Figura 5.17 Respuesta en frecuencia del filtro de banda angosta.	62
Figura 5.18 Circuito Modulador	63
Figura 5.19 Características del multiplexor utilizado en el modulador.....	65
Figura 5.20 Convertidor DC-DC.	66
Figura 5.21 Diagrama del LCD utilizado.	68
Figura 5.22 Diagrama de bloques del transmisor.	69
Figura 5.23 Etapas que conforman el transmisor.	70
Figura 5.24 Circuito del transmisor.....	71
Figura 5.25 Simulador GPS, trama de sincronía.1.....	72
Figura 5.26 Simulador GPS, pruebas de línea.	73
Figura 5.27 Rutina principal del transmisor.....	74
Figura 5.28 Rutina de atención a la interrupción USART.....	75
Figura 5.29 Rutina principal del receptor.	77
Figura 5.30 Rutina de atención a la interrupción externa.....	78
Figura 5.31 Rutina generado de trama IRIG.....	79
Figura 5.32 Rutina de sincronización a partir de reloj maestro.	80
Figura 6.1 Puntos de medición.	89
Figura 6.2 Señal de reloj (P1).....	90
Figura 6.3 Señal IRIG-B (P2).	91

Figura 6.4 Portadora sincroniza por la señal IRIG-B. (P2 y P3).....	91
Figura 6.5 Portadora senoidal (P3 y P4).....	92
Figura 6.6 Señal IRIG-B modulada. (P2 y P5).....	93
Figura A. 3.1 Alarma generada en el caso de falla de la sincronización.	103
Figura A. 3.2 Configuración del SIMEAR R mediante el Software OSCOP P.....	104
Figura A. 3.3 Conexión del pulso de sincronía, panel trasero.....	105
Figura A. 3.4 Software DIGSI 4, Settings.	111
Figura A. 3.5 Software DIGSI 4, Time synchronization.....	112
Figura A. 3.6 Software DIGSI 4, Configuration Matrix.....	113
Figura A. 3.7 Software DIGSI 4, Hardware Test.....	114
Figura A. 3.8 Interfase de sincronización de tiempo y servicio.....	114
Figura A. 4.1 Esquema de conexiones, puesta en marcha.....	116
Figura A. 5.1 Organigrama institucional del Grupo ICE.	120
Figura A. 5.2 Organigrama UEN Transporte de Electricidad.	121

INDICE DE TABLAS

Tabla 3.1 Modelos de protecciones y método de sincronización.	26
Tabla 3.2 Modelos de grabadores de eventos y método de sincronización.	27
Tabla 3.3 Métodos de sincronización a implementar.	28
Tabla 3.4 Formatos permitidos para el código IRIG.....	31
Tabla 3.5 Conversión BCD-Binario y orden de transmisión (LSB de primero)	34
Tabla 5.1 Solución de la ecuaciones 5.1 y 5.2 en el intervalo de 1.3 a 1.5 MHz.	49
Tabla 5.2 Señales de la interfaz serie V.24.	50
Tabla 5.3 Asignación de pines del LCD.....	68
Tabla 6.1 Resultado de las pruebas al sistema OP/AT (aplicada en el día).....	81
Tabla 6.2 Estadísticas de las pruebas aplicadas al sistema OP/AT (aplicada en el día).....	82
Tabla 6.3 Resultado de las pruebas al sistema OP/AT (aplicada en la noche).....	83
Tabla 6.4 Estadísticas de las pruebas aplicadas al sistema OP/AT (aplicada en la noche).	84
Tabla 6.5 Resultado de las pruebas al sistema PDH.....	85
Tabla 6.6 Estadísticas de las pruebas aplicadas al sistema PDH.....	86
Tabla 6.7 Valores de corrección reportados por el receptor.	93
Tabla A. 3.1 Diferencia del reloj para un equipo sin sincronización.	102
Tabla A.3.2 Características eléctricas del pulso de sincronía.	103
Tabla A. 3.3 Configuración para la sincronizaron mediante pulsos.....	105
Tabla A. 3.4 Posición de los interruptores para definir la sincronización.....	106
Tabla A. 3.5 Pines del conector IRIG-B:	110
Tabla A. 3.6 Asignación del conector de la interfase de la sincronización.	115
Tabla A. 4.1 Información general de la puesta en marcha.....	116
Tabla A. 5.1 Personal del Área Sistemas de Comunicación para Teleprotecciones.	122

Capítulo 1: Introducción

El Instituto Costarricense de Electricidad (ICE) fue creado el 8 de abril de 1949, con el fin de solucionar la crisis energética que vivía el país en ese momento, así como de aprovechar la energía hidroeléctrica para fortalecer la economía nacional y promover el mayor bienestar del pueblo costarricense.

En aquel entonces su creación significó el paso de Costa Rica hacia la modernización y un cambio cualitativo importante para la vida de toda la población.

Hoy en día uno de los mayores retos que se le presenta al ICE es el aseguramiento de la calidad. Este proyecto surge de la necesidad de desarrollar una mejora a uno de los procesos más importantes en el aseguramiento de la calidad de la energía servida por el ICE, se trata del estudio de las fallas en las subestaciones.

Cuando se presenta una falla es común recopilar toda la información posible para realizar el análisis de problema suscitado. Los estudios realizados buscan determinar las causas que le dieron origen para aplicar las acciones correctivas pertinentes del caso.

La principal fuente de información utilizada en los análisis lo constituyen las listas de eventos que se registran en los equipos presentes en las subestaciones. La información es registrada siguiendo un orden cronológico basado en el reloj interno de los equipos.

Actualmente se tiene problemas de sincronización. Se presentan diferencias en los relojes que constituyen un problema en el momento de interpretar los datos recopilados después de una falla. Es por ello que este proyecto presenta como objetivo establecer la forma de sincronizar los equipos presentes en las subestaciones. Es de particular interés el sincronizar las protecciones de línea y los osciloperturbógrafos o grabadores de eventos.

El proyecto realiza la sincronización basándose en los recursos disponibles, aprovechándoles al máximo para garantizar la rentabilidad. La solución propuesta obtiene la hora de un dispositivo GPS y la utiliza para sincronizar el reloj de las protecciones y grabadores de eventos. Se diseñó para ello una tarjeta electrónica cuya función principal es convertir la hora proporcionada por el GPS a los distintos formatos aceptados por los equipos a sincronizar.

La tarjeta desarrollada contempla etapas analógicas, digitales y de potencia mediante las cuales se cumple con los requerimientos establecidos. Etapas de programación fueron necesarias para implementar los distintos algoritmos involucrados en un sistema de sincronización.

1.1 Problema existente e importancia de solución

En las subestaciones se cuenta con equipo electrónico especializado que mantienen un continuo monitoreo de la subestación. La finalidad de estos equipos es proteger y recopilar información de los distintos eventos que se presentan tanto en la subestación como en las líneas de transmisión de energía. Un ejemplo lo constituyen las protecciones de línea, este dispositivo sensa la corriente que fluye a través de la línea, en caso de presentarse una variación violenta (fuera de los límites permitidos) produce una alarma y genera el disparo de la línea. Cuando se dispara una línea se abre un interruptor que desconecta el tramo de línea afectado. Las protecciones también comunican a las subestaciones aledañas la presencia de la falla para que se tomen las medidas de protección pertinentes.

En la figura 1.1 se muestra un ejemplo. La caída de un rayo en la línea de distribución que comunica la subestación A con la subestación B puede generar el disparo de la protección la cual desconecta los extremos de la línea. La falla es detectada primero por la subestación A la cual le informa al otro extremo para que se prepare.

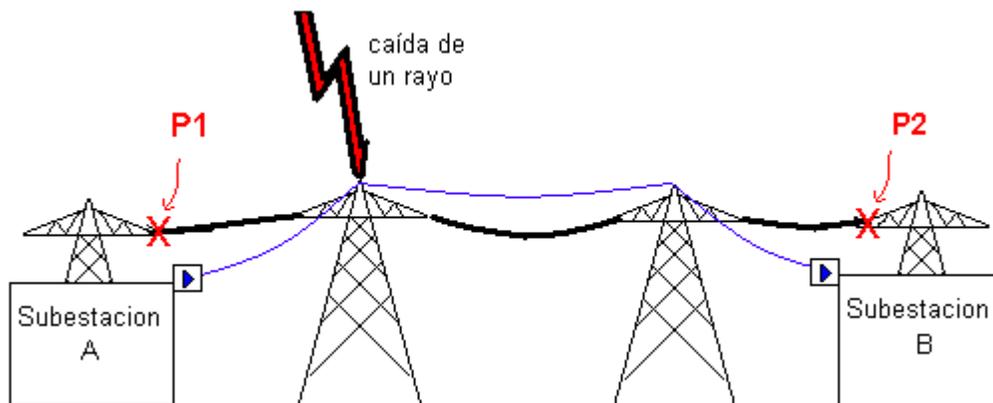


Figura 1.1 Disparo de una protección de línea.

En una subestación también se encuentra equipo especializado en monitoreo, tal es el caso del grabador de eventos u osciloperturbógrafo. Este dispositivo mantiene un listado del comportamiento de la subestación, registra información como voltajes, corrientes, disparos, alarmas, etc.

Es sumamente importante que en ambos extremos de la línea se presente la misma hora en el reloj interno de los equipos. La importancia radica en los registros generados por los equipos de la subestación. Cada vez que se genera un evento es archivado junto a la hora en que se presentó. En la figura 1.2 se muestra un ejemplo del listado de eventos generado por una protección durante el disparo de una línea.

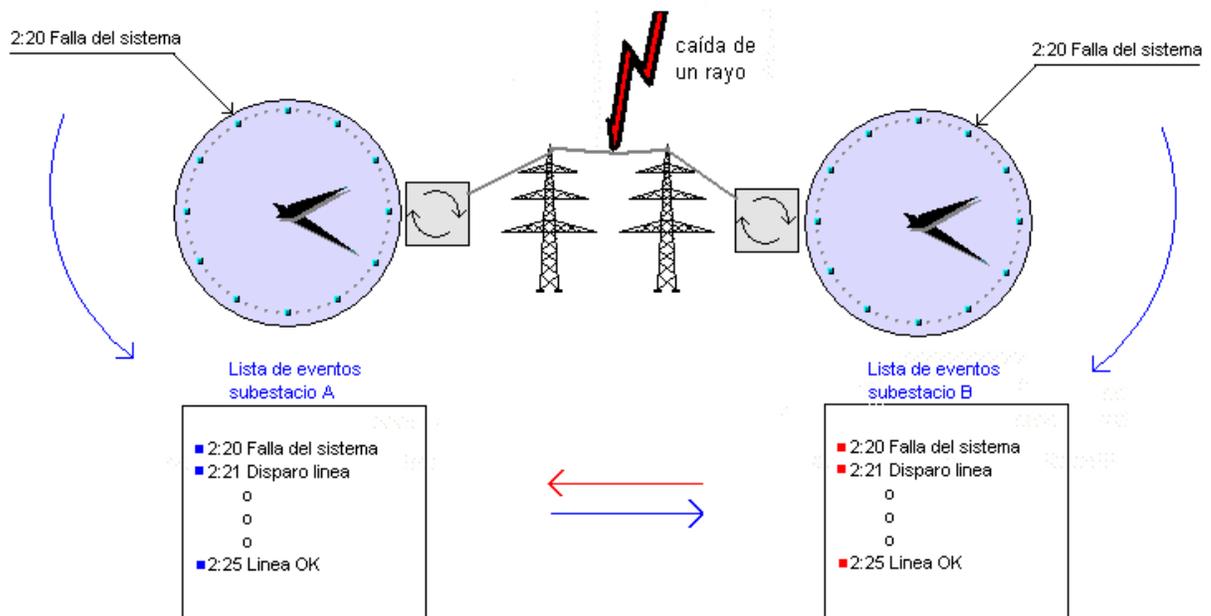


Figura 1.2 Listado de eventos de una protección de línea.

Cuando se generan apagones las pérdidas son millonarias, es por ello que es de suma importancia contar con un equipo eficaz que proteja los sistemas de generación y distribución de energía.

Un listado sincronizado es mucho más fácil de analizar. Colocando la información recopilada en paralelo se puede obtener una reconstrucción fidedigna de los eventos que se presentaron durante el transcurso de la falla.

Otra característica de un listado de eventos sincronizado es que es rico en información, permite revelar problemas originados por pronta o lenta reacción de algún elemento de la subestación. Por ejemplo el caso de un relé el cual sí operó, pero no lo hizo a la velocidad adecuada.

Las importancia cualitativa de la sincronización radica en su participación en el proceso de aseguramiento de la calidad de la electricidad servida por el ICE.

Para conocer el beneficio de ejecutar el proyecto de una forma más cuantitativa se recurre a los modelos estadísticos presentes en la empresa. Es de particular interés los datos estadísticos generados a partir de los estudios aplicados actualmente a los listados de eventos. En la figura 1.3 se muestra un gráfico que expresa el resultado final de dichos estudios, como se observa, en un gran porcentaje (56%) se logra establecer el origen del problema de forma satisfactoria.

Existen casos en los que es imposible determinar los motivos del mal funcionamiento, esta categoría constituye el 12 % del total de estudios realizados. El motivo principal radica en que el problema se presenta en dispositivos que no generan listas de eventos. Es por esta razón que no es posible determinar con exactitud los orígenes del problema. Sin embargo los listados de eventos de otros equipos por lo general dan pistas de cual es el dispositivo que presenta problemas.

Se presenta un 2 % de casos en los cuales por motivos varios no es posible concluir. Estos casos se dan cuando se presenta borrado accidental de listados (borrado de memoria flash), malfuncionamiento de sensores, colapso de equipo de monitoreo (durante la falla), etc.

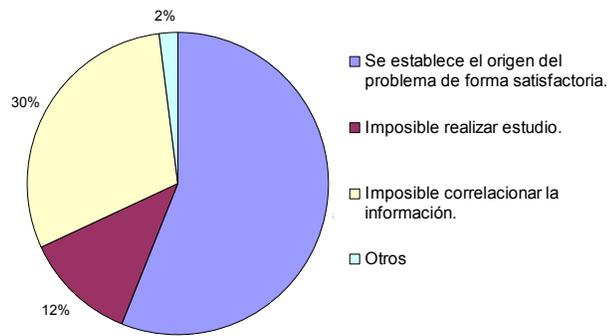


Figura 1.3 Resultados de los estudios de listados de eventos (sin sincronización).

Finalmente se descubre que en un 30 % de los estudios es imposible correlacionar la información presente en las listas de eventos. El problema que se presenta lo constituye el "desfase" en tiempo entre las listas de los diferentes equipos involucrados en el estudio.

Se presenta la necesidad de establecer un mecanismo que mantenga sincronizado el reloj de los equipos, eliminando los "desfases" que se presentan actualmente. Mediante la sincronización se elimina casi en su totalidad el porcentaje de estudios fallidos debido a la imposibilidad de correlacionar. En la figura 1.4 se presenta el porcentaje de estudios exitosos que se obtiene al sincronizar.

La importancia cuantitativa de sincronizar radica en permitir que se logre un índice de 85 % de efectividad (localización de origen de las fallas) en el estudio de listados de eventos.

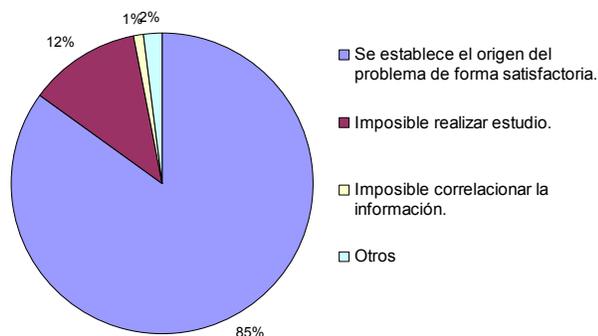


Figura 1.4 Resultados de los estudios de listados de eventos (con sincronización).

1.2 Solución seleccionada

La solución seleccionada plantea transmitir una señal de sincronización entre subestaciones basada en los sistemas de comunicación PDH y OP/AT los cuales son utilizados para comunicar disparos de protecciones.

Estos sistemas permiten transmitir información entre subestaciones de una forma segura y veloz. Se desea crear una red entre subestaciones mediante la cual se pueda enviar a cada subestación la señal encargada de ajustar el reloj de las protecciones y osciloperturbografos. La topología de la red deseada es tipo estrella, en la cual se coloca el reloj de referencia en el centro el cual es transmitido a los demás elementos de la topología. En la figura 1.5 se muestra un esquema del sistema propuesto, en este ejemplo la subestación A provee a las subestaciones B, C y D la señal de sincronía.

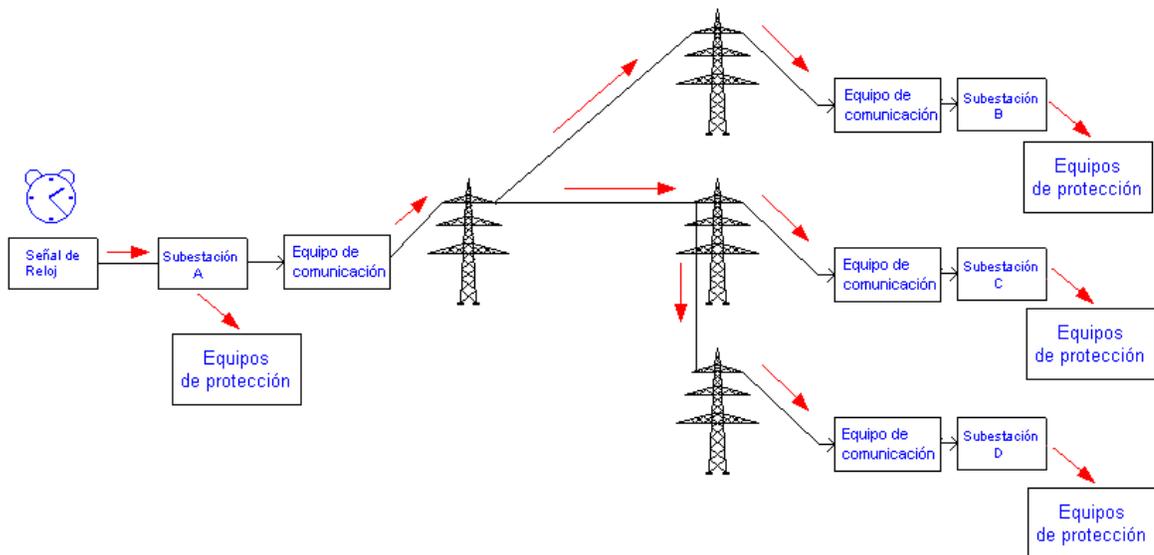


Figura 1.5 Esquema de la solución seleccionada.

Los requerimientos establecidos por el ICE se resumen en dos palabras, costo y eficiencia. Se desea una solución de bajo costo económico para reducir gastos excesivos. Se cuenta con poco presupuesto lo que convierte el bajo costo en una característica fundamental de la solución a implementar.

En cuanto a los requerimientos mínimos se pide que la diferencia máxima en el reloj de los equipos que pertenecen a una misma topología sea menor o igual ± 1 ms. Con este valor se logra alcanzar el nivel de eficacia de sistemas más complejos como el GPS o el DCF77 implantados en otros países a un alto costo económico.

Capítulo 2: Metas y objetivos

2.1 Meta

Mejorar la calidad de la energía servida por el ICE. Esto como un efecto directo del mejoramiento del estudio de las fallas presentadas en las subestaciones.

2.2 Objetivo general

Sincronizar el equipo de protecciones y osciloperturbógrafos de forma tal que se presente una diferencia máxima de ± 1 [ms] entre equipos ubicados en subestaciones diferentes.

2.3 Objetivos específicos

2.3.1 Objetivos de hardware

Diseñar y construir una tarjeta electrónica que permita transmitir y recibir información mediante una interfaz V.24.

Diseñar y construir una tarjeta electrónica basada en un microcontrolador que convierta la información recibida de la interfaz V.24 a los formatos aceptados por las protecciones y osciloperturbografos.

Diseñar y construir una tarjeta electrónica que acondicione las señales generadas a los niveles de voltaje y corriente adecuados.

2.3.2 Objetivos de software

Generar un programa que simule las salidas de un dispositivo GPS mediante un PC.

Generar un programa para PC que permita medir el tiempo de propagación de la interfaz V.24 de un sistema de comunicación.

Generar las rutinas del microcontrolador con los diferentes algoritmos requeridos.

2.3.3 Objetivos de documentación

Generar manuales de configuración para protecciones y osciloperturbografos con los ajustes necesarios para sincronizarles.

2.3.4 Objetivos de implementación

Montar un prototipo para sincronizar los equipos presentes en una subestación, acompañado de su respectiva presentación y demostración.

Capítulo 3: Marco teórico

3.1 Antecedentes bibliográficos

Para establecer posibles soluciones disponibles en el mercado se recurrió e a una búsqueda en Internet. Hoy en día los fabricantes de equipos industriales cuentan con una página Web mediante la cual promueven sus productos.

Es importante destacar que el equipo requerido debe adaptarse en lo posible a las necesidades actuales. Se busca una solución integral, de calidad y con características industriales, esto debido al ambiente difícil en el cual debe de operar. Se instalará en subestaciones, lugares donde se presentan gran ruido eléctrico. Debe operar con voltajes elevados, se requiere que maneje al menos niveles del orden de 125 VDC.

La búsqueda se inició partiendo de las casas fabricantes de los equipos que se desea sincronizar. Se encontró con que algunos ofrecen soluciones especializadas para el equipo que fabrican. Esto constituye una solución a medias al ser poco compatible con equipos de otros fabricantes. Se encuentran algunos convertidores que se adaptan a los medios de comunicación existentes, pero no se ajusta a las necesidades de los equipos a sincronizar.

La búsqueda continuó con base en las tecnologías utilizadas en otros países para sincronizar equipos industriales. En la mayoría de los casos se han implantado sistemas complejos basados en tecnología GPS. En el mercado existen dispositivos GPS que cumplen con los requerimientos necesarios para sincronizar. El problema radica en su elevado costo económico, la empresa busca una solución que utilice al máximo los recursos existentes para lograr bajos costos.

En síntesis en el mercado no encontró un dispositivo que se ajuste a las necesidades actuales, que cumpla con la filosofía de la empresa de sincronizar utilizando los sistemas de comunicación utilizados para comunicar protecciones.

3.2 Descripción del sistema

Un sistema de sincronización está conformado básicamente por los cuatro elementos mostrados en la figura 3.1. Se requiere de un reloj maestro (Rm) que genere la hora de referencia bajo la cual sincronizar los otros relojes. Un Rm se caracteriza por presentar una gran precisión, además debe de estar sincronizado con los demás relojes maestros que se puedan presentar en el sistema. Actualmente se cuenta con un GPS que se encuentra instalado en Mohin el cual constituye una posible fuente de reloj maestro.

Se necesita un medio de propagación que transmita la hora proporcionada por el reloj maestro al lugar donde se encuentra el reloj esclavo. Como se dijo, ICE cuenta con sistemas de comunicación que se utilizan para enviar información entre subestaciones. Mediante los sistemas de comunicación se envía la hora dada por el reloj maestro a los dispositivos esclavos. En sección 3.4 se detalla al respecto.

Se requiere un receptor que asegure la compatibilidad. Su función es convertir la hora dada por el reloj maestro a un formato aceptable por los diferentes dispositivos a sincronizar.

Y como punto final se encuentra los dispositivos a sincronizar, son los relojes esclavos que se debe ajustar. Se trata del equipo presente en las subestaciones los cuáles presentan varias formas de recibir la señal de sincronía. Para aclarar las mejoras al sistema actual se recurre a la figura 3.1.

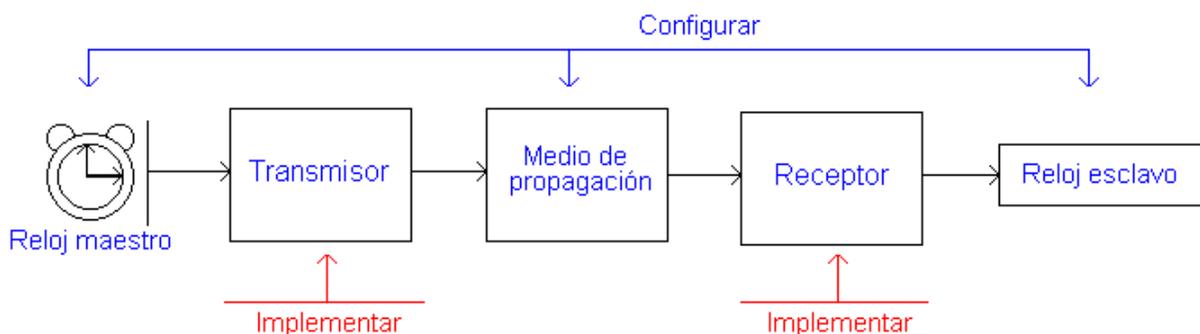


Figura 3.1 Mejoras al sistema de sincronización.

3.3 Métodos utilizados para sincronizar protecciones y osciloperturbografos

3.3.1 Sincronización de protecciones.

En la tabla 3.1 se resumen la información correspondiente a las protecciones más comúnmente utilizadas por el ICE. Las fabricadas por Siemens se pueden sincronizar de varias maneras. Es posible sincronizar mediante pulsos de 125 VDC o mediante telegramas. El formato de telegrama aceptado es el DCF77 y el IRIG-B.

La sintonización mediante *pulsos* consiste en generar un flanco de 125 VDC cada minuto. En el momento en el cual es recibido, el reloj del equipo que se desea sincronizar se ajusta a cero segundos y se aumenta en un minuto.

Cuando se utiliza la sintonización mediante *telegramas* se ajusta la hora del reloj de tiempo real cada segundo mediante una cadena de caracteres que expresan la hora, los minutos y los segundos. Los formatos DCF77 y IRIG-B cuentan con características especializadas para la conexión a dispositivos GPS.

Las protecciones de la casa SEL solo se pueden sincronizar mediante telegrama, el telegrama aceptado es IRIG-B demodulado.

Tabla 3.1 Modelos de protecciones y método de sincronización.

Modelo	Fabricante	Forma de sincronización
Sel 321	SEL	Telegrama IRIG-B
7SA511	Siemens	No es posible.
7SA522	Siemens	Telegrama DCF77, Telegrama IRIG-B y Pulso de 125 VDC cada minuto.

3.3.2 Sincronización de osciloperturbografos

En cuanto a los grabadores de eventos en la tabla 3.2 se listan algunos de los modelos y la forma en la cual se pueden sincronizar. Los primeros dos requieren de un pulso de sincronía, al igual que en el caso de las protecciones se debe generar cada minuto, en el flanco de subida se realiza el ajuste al minuto siguiente.

El grabador de eventos marca Siemens es un poco más flexible al permitir varios métodos para el ajuste del reloj interno. El fabricante recomienda el uso de una tarjeta especializada denominada Unidad de Sincronización, la cual cuenta con varias interfases, entre ellas IRIG-B y DCF77 mediante la cual se puede sincronizar. En caso de no contar con la Unidad de Sincronización existe una forma opcional para sincronizar el equipo SIMEAS mediante un pulso de 24 VDC cada minuto.

Tabla 3.2 Modelos de grabadores de eventos y método de sincronización.

Tipo	Marca	Forma de sincronización
TR-1640	Rochester	Pulso 125 VDC cada minuto.
TR-100	Rochester	Pulso 125 VDC cada minuto.
SIMEAS R	Siemens	Pulso 24 VDC cada minuto.

3.3.3 Métodos de sincronización (resumen)

Se distinguen básicamente dos tendencias en la forma de sincronizar los equipos presentes actualmente en las subestaciones.

La primera tecnología consiste en el uso de pulsos de sincronía cada minuto. La ventaja de este método radica en que es muy universal, es aceptado por la mayoría de los equipos, es simple y de bajo costo. En cuanto a las desventajas se encuentra que requiere de una entrada binaria que perfectamente puede ser utilizada para otras aplicaciones. Además, este modo de sincronización no puede tener en cuenta mayores alteraciones o variaciones bruscas de tiempo, como por ejemplo el cambio a la hora de verano.

La otra tendencia es la sincronización mediante telegramas. Este método se utiliza en zonas en las cuales se requieren variaciones bruscas de tiempo. Constituye un método más eficiente al permitir un ajuste completo, tanto de la hora como de la fecha. Requiere de pocos recursos y es compatible con muchos de los equipos presentes en las subestaciones. Es de particular interés el formato IRIG-B al ser aceptado por diferentes casas fabricantes de protecciones y grabadores de eventos.

En resumen un dispositivo que pretenda sincronizar el equipo de protecciones y grabadores de eventos presentes actualmente en las subestaciones debe generar las señales mostradas en la tabla 3.3

Tabla 3.3 Métodos de sincronización a implementar.

Tecnología	Características
Telegrama IRIG-B	Formato demodulado y modulado (portadora 1 KHz)
Pulso de sincronización	Pulso de sincronización 125 VDC cada minuto
Pulso de sincronización	Pulso de sincronización 24 VDC cada minuto

3.4 Tecnologías que comunican las subestaciones

Actualmente se cuentan con varias tecnologías que permiten transmitir datos de forma segura entre subestaciones. Se cuenta con el PDH basada en fibra óptica y el OP/AT el cual se basa en el sistema de onda portadora. La técnica de onda portadora consiste en transmitir señales codificadas, a través de la red eléctrica existente, utilizándola como medio de la transmisión.

La prioridad de estos equipos es la de comunicar protecciones. Sin embargo, los equipos de comunicación están diseñados para lograr el máximo provecho del medio, es por ello que las familias de productos PDH y OP/AT proveen soluciones de interconexiones para la integración de comunicación de datos, voz, fax y LAN. Los módulos de datos permiten una gran cantidad de rangos de velocidades de transferencia y protocolos que permiten la flexibilidad necesaria para la transmisión de información entre subestaciones.

Al utilizar fibra óptica el equipo PDH cuenta con una gran capacidad para transmitir información. Permite transmitir 2 Mbit/s y presenta múltiples canales de ancho de banda configurable mediante los cuales se pueden transmitir datos. Cuenta con interfases V.24, V.35, V.21. La interfaz de mayor interés lo constituye la V.24 al ser compatible con el estándar RS232.

El sistema OP/AT ESB2000i con interfaz digital, conjuntamente con un multiplexor llena los requerimientos con respecto a capacidad de transmisión, interfases y transmisión rápida de datos para un amplio rango de aplicaciones. La transmisión de información es hasta 64Kbit/s sobre líneas de alta tensión. Cuenta con interfases V.24, voz y fax.

La interfaz más adecuada para transmitir señales de sincronía lo constituye la interfaz V.24, esto al estar disponible en ambas tecnologías de comunicación (PDH y OP/AT). Cuenta con mayores ventajas, mucha compatibilidad, consume poco ancho de banda y presenta gran estabilidad.

Los canales V.24 de ambas tecnologías se sometieron a pruebas para establecer su comportamiento y de esta forma determinar la viabilidad de su uso. El estudio se centró principalmente en el análisis del tiempo de propagación introducido en comunicaciones a largas distancias. Para realizar dichas pruebas se requirió de un timer (reloj) especial, consulte el apartado 5.4.1 para mayores detalles.

3.5 Sincronización mediante el estándar IRIG-B

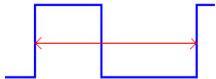
El estándar IRIG es un código estandarizado de tiempo desarrollado para uso militar. Es publicado por la organización Inter Range Instrumentation Group of the Range Commanders, esto bajo la autoridad del departamento de defensa de los Estados Unidos de América.

La estandarización de los códigos de tiempo permite que equipos sean sincronizados mediante un reloj maestro de referencia. En la práctica, es común crear el código del tiempo IRIG mediante sistemas GPS y distribuirlo a otros dispositivos para la sincronización.

Los sistemas electrónicos modernos, tales como los sistemas de comunicación, del tratamiento de datos, de navegación, y los sistemas de telemetría requieren la hora y fecha para la correlación de los datos con el tiempo.

Existen varios formatos permitidos para el código IRIG, en la tabla 3.4 se muestran las características de cada uno. La versión más común es IRIG-B, que codifica el día del año, hora, minutos, y segundos sobre una frecuencia portadora de 1 kHz, con un índice de la actualización de una vez por segundo.

Tabla 3.4 Formatos permitidos para el código IRIG.

Formato	Duración de cada pulso 	Frecuencia de las tramas 
A	1 milisegundos	10 x segundo
B	10 milisegundos	1 x segundo
D	1 minuto	1 x hora
E	0.1 segundo	6 x minuto
G	0.1 milisegundos	100 x segundo
H	1 segundos	1 x minuto

3.5.1 Descripción del estándar IRIG

El estándar consiste en una familia de códigos seriales que contienen hasta tres expresiones o palabras cifradas. La primera palabra de código del tiempo es la época del año en notación decimal con codificación binaria (BCD) en días, horas, minutos, segundos, y las fracciones de segundos según del tipo de código. La segunda palabra es un conjunto de bits reservados para control, identificación y otras funciones de propósito especial. La tercera palabra expresa el segundo del día, esto mediante un número binario en el rango de 1 a 86400 (60x60x24).

Los fabricantes del equipo que generan el código del tiempo no incluyen hoy en día las últimas dos palabras del código IRIG. En su lugar se agregan ceros para cumplir con el largo del la trama y la frecuencia de repetición.

En la figura 3.2 se muestra las variantes posibles para el protocolo IRIG, mediante cuatro índices se establecen las diferentes características. El primer índice establece mediante una letra el formato de la trama. Los formatos permitidos se muestran en la tabla 3.4.

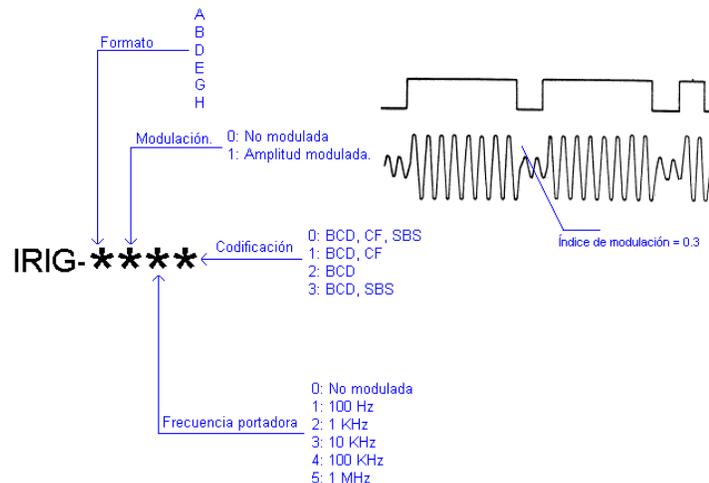


Figura 3.2 Variantes del código IRIG [ver 1].

Como se muestra el pulso puede transmitirse mediante una portadora senoidal modulada en amplitud. Se presentan varias frecuencias de portadora, los valores van de los 100 Hz a 1 MHz. El segundo índice establece si se utiliza modulación y el tercero la frecuencia de la portadora.

El cuarto índice denominado codificación establece la información que se transmite en la trama, BCD comunica la presencia de la información horaria en la trama (siempre presente), CF se refiere a las banderas de control y SBS al número de segundo del día. Debe aclararse que en caso de no transmitir CF y/o SBS el campo correspondiente debe ser completado con ceros como se dijo anteriormente.

El código de pulsos IRIG es una trama en la cual se distinguen tres elementos diferentes los cuales se muestran en la figura 3.3. Es una codificación basada en pulsos de 10 ms de duración, variando el ancho del pulso se logra distinguir entre los distintos elementos. Mediante 0s y 1s se representa la información en formato binario y las pausas (P) se utilizan para marcar el inicio y el final de la trama. Se introduce una pausa cada 10 bits enviados para formar grupos de elementos esto es con el fin de mejorar la legibilidad de la trama.

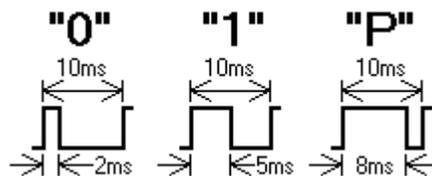


Figura 3.3 Elementos que conforman la trama IRIG-B [ver 1]

En la figura 3.5 se muestra la estructura de una trama IRIG-B, al inicio se presenta una pausa P_r la cual da la referencia para el envío de los demás bits. En seguida se presenta cuatro bits que comunican las unidades de los segundos en formato BCD, se transmite primero el bit menos significativo (LSB). La tabla 3.5 muestra la forma de conversión de BCD a binario y la forma como se transmite el número en la trama.

Tabla 3.5 Conversión BCD-Binario y orden de transmisión (LSB de primero)

Numero BCD	Numero binario transmitido		
	LSB	MSB
0	0000		
1	1000		
2	0100		
3	1100		
4	0010		
5	1010		
6	0110		
7	1110		
8	0001		
9	1001		

La figura 3.4 muestra una tabla en la cual se describe el uso de cada bit de la trama, la posición se da tomando como referencia el bit inicial. Los primeros cuatro bits corresponden a las unidades de los segundos. El siguiente bit es denominado *bit índice*, este tipo de bit se presenta en las posiciones no utilizadas y se representan mediante un cero. Se indica las unidades de los segundos mediante tres bits (5, 6, 7) y se finaliza el grupo de diez bits con una pausa (P1). En el segundo grupo de diez bits se señala las unidades y las decenas de los minutos, en el tercero de las horas y en el cuarto y quinto el día del año.

El grupo sexto, séptimo y octavo se utiliza para transmitir los bits de control o banderas. Los últimos 17 bits sirven para codificar el segundo del día (número en el rango de cero a 24x60x60).

En la figura 3.6 se muestra la una trama IRIG-B generada por un dispositivo GPS. Se observa la estructura de la trama, así como el orden en el cual se estructura la información.

BCD TIME-OF-YEAR CODE (30 DIGITS)														
SECONDS SUBWORD			MINUTES SUBWORD			HOURS SUBWORD			DAYS SUBWORD					
BCD Code Digit No.	Subword Digit Wt SECONDS	BIT Time (Note 1)	BCD Code Digit No.	Subword Digit Wt MINUTES	BIT Time	BCD Code Digit No.	Subword Digit Wt HOURS	BIT Time	BCD Code Digit No.	Subword Digit Wt DAYS	BIT Time	BCD Code Digit No.	Subword Digit Wt DAYS	BIT Time
Reference BIT		P _r	8	1	P _r + 100 ms	15	1	P _r + 200 ms	21	1	P _r + 300 ms	29	100	P _r + 400 ms
1	1	P _r + 10 ms	9	2	P _r + 110 ms	16	2	P _r + 210 ms	22	2	P _r + 310 ms	30	200	P _r + 410 ms
2	2	P _r + 20 ms	10	4	P _r + 120 ms	17	4	P _r + 220 ms	23	4	P _r + 320 ms	Index BIT		P _r + 420 ms
3	4	P _r + 30 ms	11	8	P _r + 130 ms	18	8	P _r + 230 ms	24	8	P _r + 330 ms	Index BIT		P _r + 430 ms
4	8	P _r + 40 ms	Index BIT		P _r + 140 ms	Index BIT		P _r + 240 ms	Index BIT		P _r + 340 ms	Index BIT		P _r + 440 ms
Index BIT		P _r + 50 ms	12	10	P _r + 150 ms	19	10	P _r + 250 ms	25	10	P _r + 350 ms	Index BIT		P _r + 450 ms
5	10	P _r + 60 ms	13	20	P _r + 160 ms	20	20	P _r + 260 ms	26	20	P _r + 360 ms	Index BIT		P _r + 460 ms
6	20	P _r + 70 ms	14	40	P _r + 170 ms	Index BIT		P _r + 270 ms	27	40	P _r + 370 ms	Index BIT		P _r + 470 ms
7	40	P _r + 80 ms	Index BIT		P _r + 180 ms	Index BIT		P _r + 280 ms	28	80	P _r + 380 ms	Index BIT		P _r + 480 ms
Position Ident. (P ₁)		P _r + 90 ms	Position Ident. (P ₂)		P _r + 190 ms	Position Ident. (P ₃)		P _r + 290 ms	Position Ident. (P ₄)		P _r + 390 ms	Position Ident. (P ₅)		P _r + 490 ms

CONTROL FUNCTIONS (27 BITS)					
Control Function BIT	BIT Time	Control Function BIT	BIT Time	Control Function BIT	BIT Time
1	P _r + 500 ms	10	P _r + 600 ms	19	P _r + 700 ms
2	P _r + 510 ms	11	P _r + 610 ms	20	P _r + 710 ms
3	P _r + 520 ms	12	P _r + 620 ms	21	P _r + 720 ms
4	P _r + 530 ms	13	P _r + 630 ms	22	P _r + 730 ms
5	P _r + 540 ms	14	P _r + 640 ms	23	P _r + 740 ms
6	P _r + 550 ms	15	P _r + 650 ms	24	P _r + 750 ms
7	P _r + 560 ms	16	P _r + 660 ms	25	P _r + 760 ms
8	P _r + 570 ms	17	P _r + 670 ms	26	P _r + 770 ms
9	P _r + 580 ms	18	P _r + 680 ms	27	P _r + 780 ms
Position Ident. (P ₆)		P _r + 590 ms	Position Ident. (P ₇)		P _r + 690 ms
Position Ident. (P ₈)		P _r + 790 ms	Position Ident. (P ₉)		P _r + 790 ms

STRAIGHT BINARY SECONDS TIME-OF-DAY CODE (17 DIGITS)					
SB Code BIT	Subword Digit Weight	BIT Time	SB Code BIT	Subword Digit Weight	BIT Time
1	2 ⁰ - (1)	P _r + 800 ms	10	2 ⁹ - (512)	P _r + 900 ms
2	2 ¹ - (2)	P _r + 810 ms	11	2 ¹⁰ - (1024)	P _r + 910 ms
3	2 ² - (4)	P _r + 820 ms	12	2 ¹¹ - (2048)	P _r + 920 ms
4	2 ³ - (8)	P _r + 830 ms	13	2 ¹² - (4096)	P _r + 930 ms
5	2 ⁴ - (16)	P _r + 840 ms	14	2 ¹³ - (8192)	P _r + 940 ms
6	2 ⁵ - (32)	P _r + 850 ms	15	2 ¹⁴ - (16384)	P _r + 950 ms
7	2 ⁶ - (64)	P _r + 860 ms	16	2 ¹⁵ - (32768)	P _r + 960 ms
8	2 ⁷ - (128)	P _r + 870 ms	17	2 ¹⁶ - (65536)	P _r + 970 ms
9	2 ⁸ - (256)	P _r + 880 ms	Index BIT		P _r + 980 ms
Position Ident. (P ₃)		P _r + 890 ms	Position Ident. (P ₀)		P _r + 990 ms

Note 1: The BIT Time is the time of the BIT leading edge and refers to the leading edge of P_r

Figura 3.4 Función de los diferentes bits que conforman la trama IRIG-B [ver 1].

Capítulo 4: Procedimiento metodológico

4.1 Reconocimiento y definición del problema

La primera definición del problema fue dada por el asesor de la empresa. A manera de introducción se explicó la problemática existente.

Se examinó la información presente en el departamento. La mayoría de la información encontrada concierne a equipos utilizados para comunicar protecciones. Se determinan los departamentos que se ven involucrados en el proyecto, esto con el fin de planear visitas para obtener más información que permita definir el problema.

Se procedió a preparar y programar entrevistas con los funcionarios que tienen a su cargo el manejo de las protecciones y los grabadores de eventos (Equipos a sincronizar).

Se entrevista a dos expertos en equipo de protecciones y al encargado de los osciloperturbografos. Se recopila mucha información, manuales, descripción detallada de la situación actual.

En la semana 3 se presenta la oportunidad de conocer la subestación y los equipos a sincronizar. Se comprobó una diferencia de varios minutos en la hora de equipos en el mismo edificio.

4.2 Obtención y análisis de información

La información preliminar se obtiene de entrevistas a funcionarios (expertos en los equipos a sincronizar). La información obtenida fue de gran importancia, permitiendo ubicar el problema en un contexto actual. Se detalla sobre el historial del problema, intentos de solución anteriores y se define las características mínimas que debe cumplir una adecuada solución.

Fue indispensable recopilar información sobre los equipos electrónicos involucrados en el problema. Se realiza un estudio de los diferentes equipos a sincronizar, se genera un listado y se obtiene los manuales del fabricante. Los sistemas de comunicación fueron objeto de un estudio exhaustivo, esto con el fin de determinar su posible aporte en la implementación de un sistema de sincronización.

El uso de Internet presento muchísima información relacionada a sistemas de sincronización, estándares (IRIG), recursos disponibles en el mercado.

La información obtenida se analizó en base a la corriente filosófica de la empresa, de implementar una solución que utilice los sistemas de comunicación de protecciones para sincronizar. Se busca un sistema compatible con estos equipos para que los costos de implementación sean mínimos.

4.3 Evaluación de las alternativas y síntesis de una solución

Las alternativas que se consideraron debían cumplir con ciertos requisitos mínimos, los cuales se determinaron en base a los análisis realizados a la información recopilada. Todas usan como medio de comunicación las tecnologías actuales (ver apartado 3.3) y tienen que cumplir con los métodos de sincronización resumidos en la tabla 3.3.

En la verificación de la validez de las alternativas se utilizaron herramientas de simulación con el fin de establecer la funcionalidad de las propuestas. Dichas simulaciones fueron utilizadas en el desarrollo de los módulos electrónicos que conforman la solución, para lo cual se recurre a software especializado en la simulación de circuitos. La simulación fue indispensable para realizar pruebas a las etapas analógicas (convertidores dc-dc, modulador, generación de pulsos, etc) que conforman el circuito implementado.

Se programó una herramienta que fue de gran ayuda en el tratamiento de las pruebas a nivel de laboratorio. Se trata de un simulador GPS que permitió realizar simulaciones de operación a expensas del dispositivo verdadero. Mediante el mismo paquete de software se realizó un análisis de los equipos de comunicación, del cual se obtuvo el tiempo de propagación introducido por los mismos en el proceso de envío de información.

En el proceso de selección de la mejor alternativa se consideraron factores de costo, desempeño y factibilidad de fabricación. Se pretende establecer un mecanismo de sincronización que permita una precisión menor a un $1\pm$ milisegundo.

4.4 Implementación de la solución

Una vez que se seleccionó la mejor alternativa de solución, esta fue presentada (se adjunta el presupuesto requerido) a la empresa para su evaluación. El proceso para implementar la solución inició con la aprobación por parte de la empresa.

Se procedió a adquirir los diferentes componentes que se requieran, la mayoría se encuentran disponibles en el mercado nacional, algunos se compraron en el extranjero. Esto presentó a un atraso de 2 semanas, tiempo que fue utilizado para reevaluar el sistema electrónico a implementar. Este proceso requirió de 3 semanas, en las cuales se montaron los diferentes elementos.

Finalizado este punto se procedió al diseño y prueba de los algoritmos programados. Se utilizó un compilador de C para microcontroladores para implementar las rutinas a cargar en el dispositivo. El tiempo utilizado para tal fin fue de aproximadamente 2 semanas.

Para depurar el diseño se estableció un laboratorio, para lo cual se contó con equipos a sincronizar, sistemas de comunicación, equipo de medición y computadores (simulador GPS). Se integró la tarjeta electrónica desarrollada y se recreó la estructura bajo la cual funcionará el dispositivo final. De esta forma durante 3 semanas se depuró tanto el hardware como el software hasta obtener un producto funcional que permitiera realizar pruebas de campo.

Se procedió a coordinar pruebas de campo, este trámite requirió de 2 valiosas semanas. El principal objetivo es observar el comportamiento ante un GPS real (no el simulado), establecer la adecuada sincronización de dispositivos en operación y observar el comportamiento del algoritmo utilizado en la corrección del tiempo de propagación introducido por el medio de comunicación.

Realizando ajustes mínimos se logró una adecuada operatividad, en la cual se pone a prueba tanto el GPS, como la tarjeta desarrollada, el sistema de comunicación y los equipos a sincronizar. De esta forma se logró sincronizar dos protecciones separadas una distancia de 45 kilómetros.

Finalmente los resultados se presentaron a la empresa en forma de documentos en los cuales se detallan los logros realizados, se crearon manuales y se demuestra la operatividad del sistema. Una exposición final resumió las conclusiones obtenidas de la ejecución de proyecto.

4.5 Reevaluación y rediseño

La solución alcanzada con este proyecto es un prototipo que demuestra la viabilidad de utilizar los sistemas de comunicación de protecciones en el envío de tramas de sincronización. Dentro de las pruebas realizadas el sistema sincronizó dos puntos (figura 4.1), aunque está diseñado para formar redes de sincronizaron más complejas.

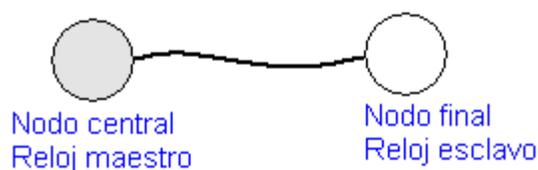


Figura 4.1 Topología prueba realizada.

Son necesarias pruebas basadas en una red con estructura estrella (figura 4.2) que permita establecer posibles mejoras.

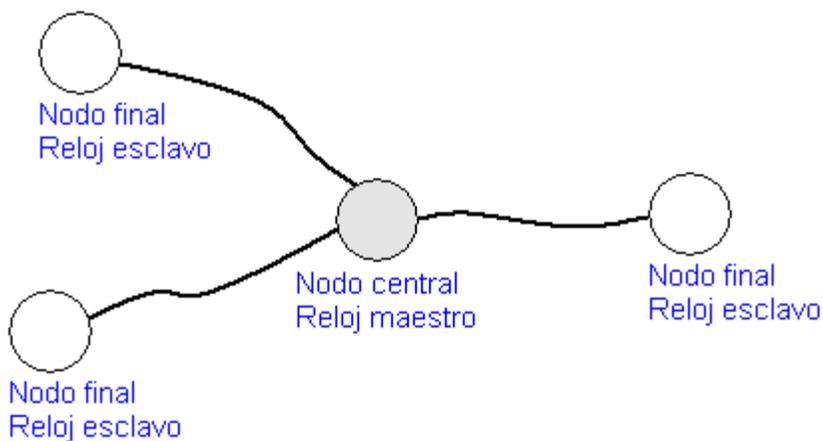


Figura 4.2 Topología prueba requeridas.

En cuanto se logre sincronizar topologías en estrella se requiere establecer la forma de mantener sincronizado los nodos centrales. Esto es indispensable en miras de crear un sistema de sincronización a nivel nacional.

Capítulo 5: Descripción detallada de la solución

5.1 Análisis de soluciones y selección final

Desde un inicio la empresa propone que la solución a implementar contemple el uso de los sistemas de comunicación existentes actualmente en las subestaciones. Debido a esta limitante se vislumbra claramente que la solución debe contar con la estructura mostrada en la figura 3.1, en la cual es indispensable un sistema que permita transmitir la trama de sincronización, que corrija el error introducido por el medio de comunicación (tiempo de propagación) y finalmente que decodifique la trama a los diferentes formatos aceptados por los equipos a sincronizar. Al no encontrarse en el mercado un dispositivo que cumpla con los requerimientos necesarios se decide implementarlo.

La ventaja de usar este método consiste en que cumple con la filosofía de la empresa de aprovechar las facilidades existentes para lograr una solución de bajo costo. Es más barato generar una señal de sincronía en una subestación y transmitirla a las demás mediante una red que generarla en cada subestación. Por ejemplo instalando un GPS en cada subestación.

Una amplia gama de posibles soluciones surge a la hora de definir la estructura del sistema sincronizador. A la luz de los requerimientos de los equipos a sincronizar (ver apartado 3.2.1, 3.2.2 y 3.2.3) y de los estudios de los medios de comunicación (ver apartado 6.1) a utilizar se propuso la estructura descrita a continuación.

La estructura de la solución implementada se muestra en la figura 5.1 en la cual se presenta una red basada en nodos que forman topologías en estrella. Se distingue dos tipos de nodos, el nodo central que se caracteriza por contar con un reloj maestro y el nodo final que constituye que se sincroniza en base al reloj maestro localizado en el nodo central.

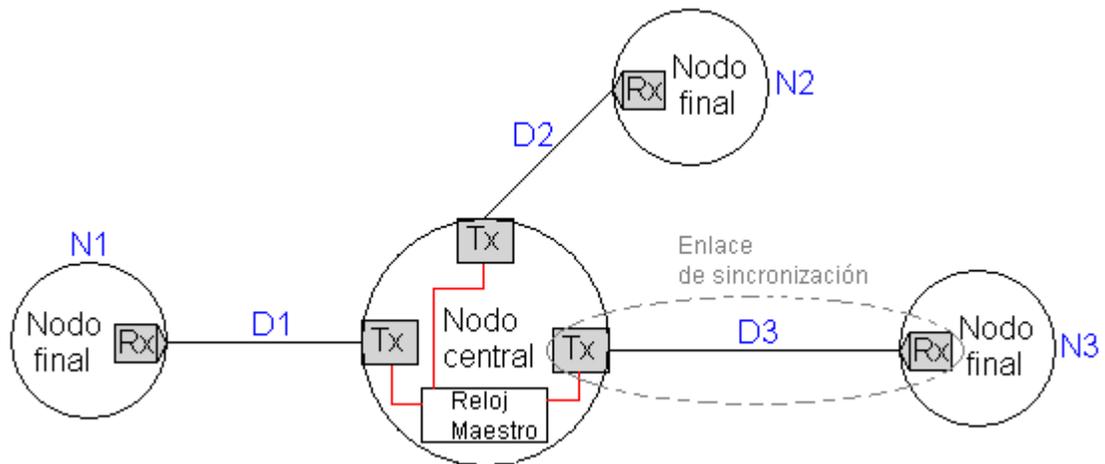


Figura 5.1 Topología de sincronización.

En la estructura de la topología se distingue la presencia de enlaces de sincronización. Cada enlace presente en la red requiere dos dispositivos electrónicos: el transmisor (Tx) localizado en el nodo central y el receptor (Rx) colocado en el nodo final.

En la figura 5.1 se muestra a nivel de diagrama de bloques la estructura de un enlace de sincronización. El reloj maestro genera un telegrama el cual consiste en una cadena de caracteres que expresan la hora y la fecha. La hora es enviada cada segundo mediante un formato DDD:HH:MM:SS, la trama consiste en tres caracteres correspondientes al día del año, luego la hora (formato 24 horas), en seguida los minutos y finalmente los segundos.

El telegrama es obtenido de una interfaz serie RS-232 del reloj maestro es introducido en el modulo transmisor el cual lo envía mediante el equipo de comunicaciones por una interfaz V.24. La tecnología del equipo de comunicación puede ser PDH o OP/AT (ver apartado 3.3), según sea necesario, es posible combinar los dos medios, esto con el fin de alcanzar los nodos más alejados que no se pueden comunicar de forma directa con un solo medio de comunicación. El dispositivo sincronizador es muy flexible en cuanto al tipo de medio de comunicación a utilizar, permitiendo ajustarse prácticamente a cualquier tecnología que permita una comunicación serie que se apegue al estándar RS-232. (tal es el caso de V.24)

En el otro extremo de la línea se realiza el proceso inverso y se recupera el telegrama. Es importante hacer notar que se presentará un pequeño retardo el cual es del orden de los milisegundos (ver apartado 6.1). Se requiere una diferencia menor a 1 milisegundo por los que se recurre a algoritmos programados en el dispositivo receptor que corrigen ese problema.

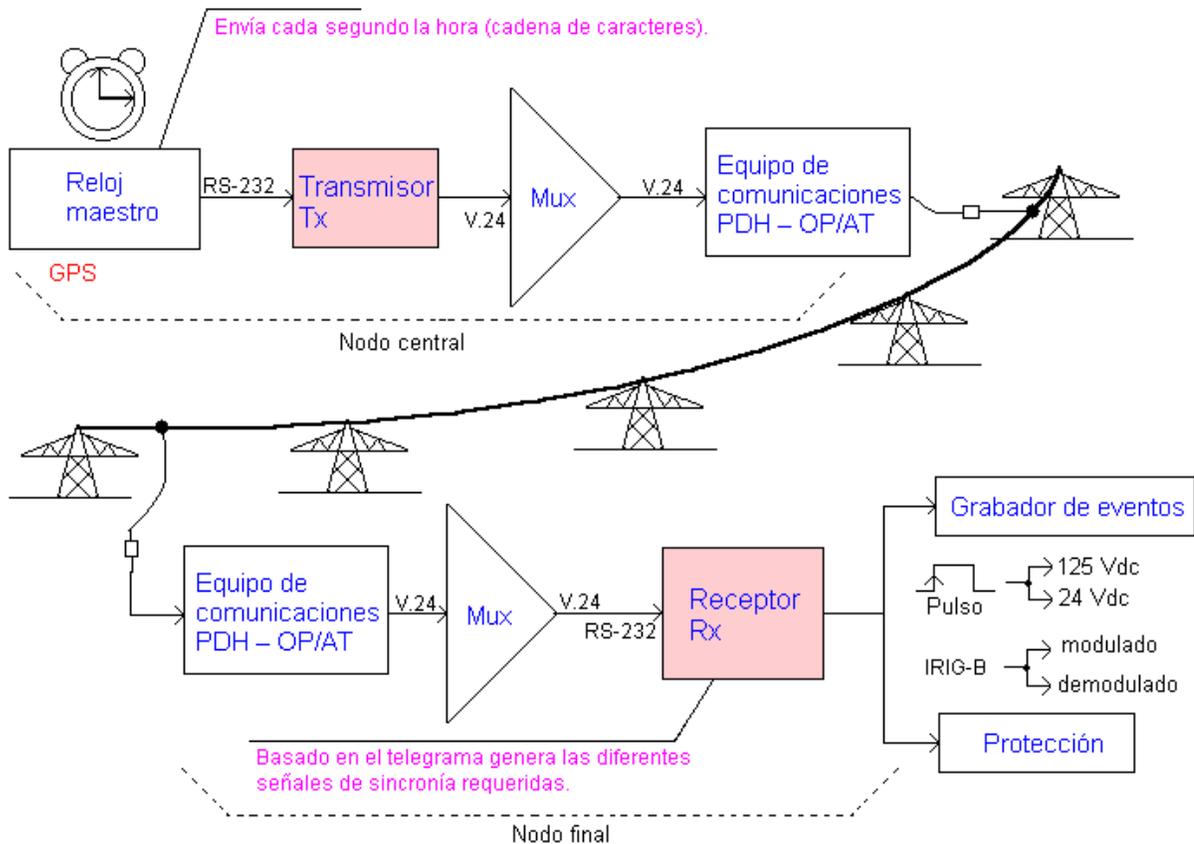


Figura 5.2 Diagrama de bloques de un enlace de sincronización.

5.2 Descripción del hardware (receptor)

5.2.1 Diagrama de bloques

El telegrama de sincronización debe de adaptarse para que sea aceptado por los diferentes equipos a sincronizar. En la figura 5.3 se muestra mediante un diagrama la entrada y las salidas la funcionalidad del receptor desarrollado. Se requieren una etapa digital que reciba el telegrama mediante una interfaz RS232, que lo interprete y lo convierta. Para realizar esta tarea se utiliza un microcontrolador que cuenta con interfaz USART, temporizadores, contadores y puertos entrada-salida. En este se programan con los algoritmos de conversión que son necesarios.

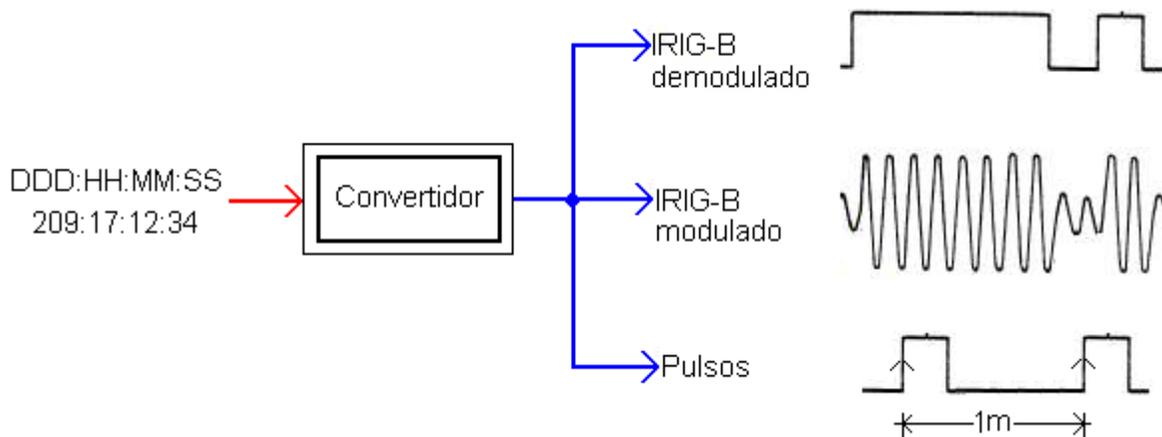


Figura 5.3 Diagrama de bloques del receptor implementado.

Acompañando la etapa digital se encuentra un bloque conformado por circuitos analógicos. Esta etapa forma el acople entre los diferentes equipos a sincronizar y el bloque digital. Su labor es darle a las señales generadas por el microcontrolador las características eléctricas necesarias para que sean aceptadas por los equipos a sincronizar, por ejemplo, voltaje, corriente, impedancia, etc.

Para generar los pulsos cada minuto, se mantiene un monitoreo continuo en espera de un cambio en los minutos, en el momento que se detecta se da el flanco del pulso. Mediante una etapa de potencia basada en relés se logra generar el flanco de 125 voltios DC requerido.

El caso del protocolo IRIG-B es más complejo, es una comunicación serie con características especiales que deben ser reproducidas en el microcontrolador. Para ello se recurre a programar el protocolo mediante un algoritmo que convierte el telegrama recibido a formato IRIG-B. El proceso se basa en un módulo PWM mediante el cual se producen los elementos que conforman la trama, en la figura 3.3 se muestran dichos elementos.

En la figura 5.4 se muestra el diagrama detallado del hardware implementado. En las siguientes secciones se explica con detalles cada uno de los módulos mostrados en la figura. En el apéndice A.2 presenta el diagrama completo del circuito.

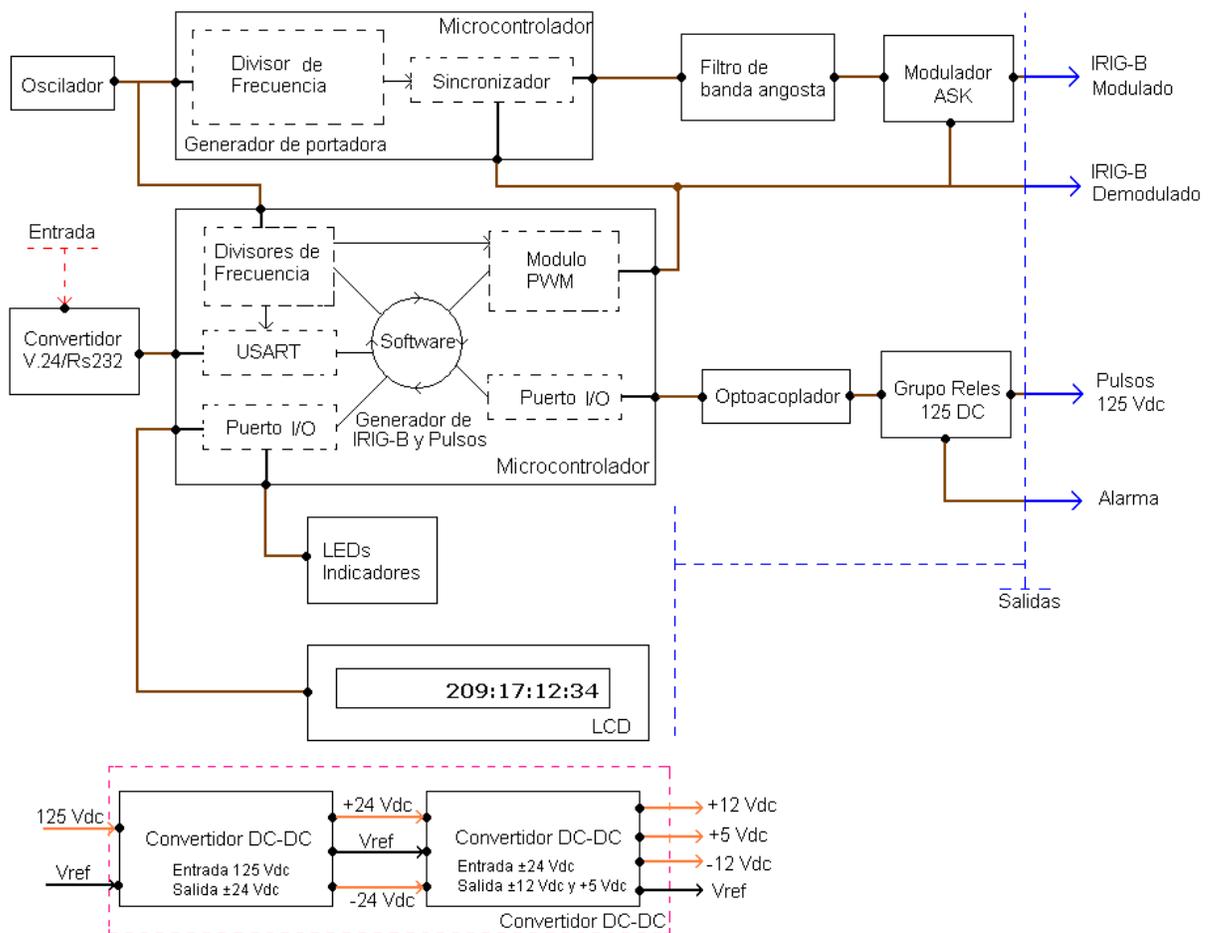


Figura 5.4 Etapas que conforman el receptor.

5.2.2 Oscilador

La función del oscilador es generar la señal de reloj para los diferentes dispositivos que lo requieran, en este caso es utilizado por el microcontrolador. Se requiere un oscilador sumamente estable, para que no afecte los distintos algoritmos temporalizados que se procesan en el microcontrolador. El oscilador utilizado se basa en un cristal de cuarzo el cual presenta una frecuencia de oscilación sumamente precisa y estable ante cambios de temperatura.

La frecuencia del oscilador debe ser tal que permita generar una señal cuadrada de ancho de pulso variable de una frecuencia de 100 Hz mediante el modulo PWM del microcontrolador. También debe funcionar para generar un baudrate de 9600 bit/s que permita transmisiones serie a esa velocidad con el módulo USART.

Según el fabricante del microcontrolador la frecuencia de la señal cuadrada de salida del módulo PWM se calcula con la ecuación 5.1 y el baudrate del modulo USART con la ecuación 5.2. Donde 'x' y 'y' son variables que pueden tener valores discretos en el rango de 0 a 2^8 (255). Partiendo de estas ecuaciones se genera la tabla 5.1 en la cual se muestra las soluciones de dichas ecuaciones que generen una frecuencia de oscilación del cristal en el rango de 1.3 a 1.5 MHz. Se concluye que existe una frecuencia común, se trata de 1.3824 MHz bajo la cual es posible generar ambas señales (PWM de 100 hz y el baud rate de 9600 bit/s)

$$\frac{f_{osc} [\text{Hz}]}{64(x+1)} = f_{PWM} = 100[\text{Hz}] \quad (5.1)$$

$$\frac{f_{osc} [\text{Hz}]}{4(y+1)} = f_{baudrate} = 9600[\text{bit/s}] \quad (5.2)$$

Tabla 5.1 Solución de la ecuaciones 5.1 y 5.2 en el intervalo de 1.3 a 1.5 MHz.

x	$f_{osc} [\text{Hz}] = 100 [\text{Hz}] * 64(x + 1)$	y	$f_{osc} [\text{Hz}] = 9600 [\text{bit/s}] * (4(y + 1) [\frac{\text{Hz}}{\text{bit/s}}])$
213	1369600	33	1305600
214	1376000	34	1344000
215	1382400	35	1382400
216	1388800	36	1420800
217	1395200	37	1459200

Es difícil encontrar un cristal con frecuencia de oscilación de 1,3824 MHz, por lo cual se recurre a un cristal mas común. El cristal de 11.092 Mhz es fácil de encontrar y aplicándole un divisor de 2^3 (8) se obtiene la frecuencia deseada.

En la figura 5.5 se muestra el circuito utilizado para generar la frecuencia de reloj. Se utiliza un circuito resonante paralelo, el cual esta diseñado para oscilar a la frecuencia fundamental del cristal. Mediante un inversor se realiza el desfase de 180° necesario para el arranque del oscilador. La resistencia de 10 k Ω en paralelo con el inversor permite una retroalimentación negativa con lo cual se logra una mayor estabilidad.

Para dividir la frecuencia del oscilador entre 2^3 (8) se utiliza un contador binario. Mediante el 74ls161 se realiza la división tomando la salida en la patilla número 12 la cual corresponde a una frecuencia de 1,3824 MHz.

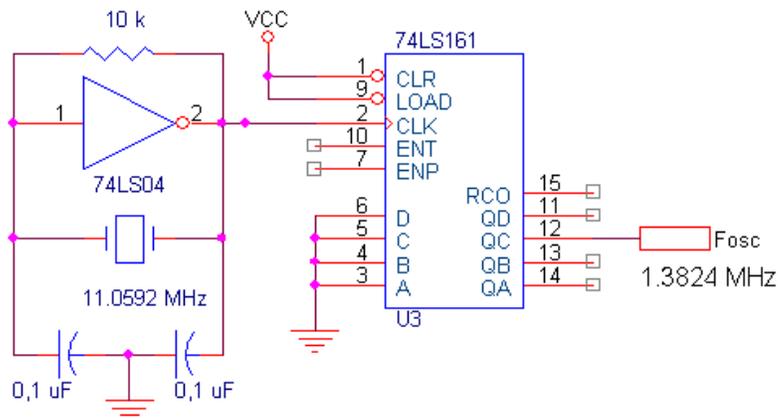


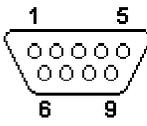
Figura 5.5 Circuito generador de reloj (frecuencia de 1,3824 MHz).

5.2.3 Convertidor V.24-USART

Para que el microcontrolador pueda comunicar información mediante el modulo USART es necesario una etapa que asegure la compatibilidad con la interfaz V.24. La interfaz V.24 es una comunicación serie que es compatible con las características descritas en el estándar RS-232. La unidad USART del microcontrolador es compatible con el estándar RS-232 lo que permite comunicar con la interfaz V.24.

En la tabla 5.2 se definen las funciones asignada a los diferentes pines de la interfaz v.24. Como se observa se cuenta con las señales de transmisión (TX) y recepción (RX) mediante las cuales se logra establecer la comunicación con el microcontrolador. El nivel de voltajes utilizado por la interfaz v.24 difiere del aceptado por el microcontrolador, se recurre al circuito mostrado en la figura 5.6 para realizar la conversión de voltajes asegurando la compatibilidad.

Tabla 5.2 Señales de la interfaz serie V.24.

Pin	Descripción
1	Carrier Detect (DCD/CD); Detección de portadora.
2	Receive Data (RXD/RD); Entrada de datos.
3	Transmit Data (TXD/TD); Salida de datos.
4	Data Terminal Ready (DTR); Indica que el puerto está preparado.
5	Signal Ground (GND/SG); Proporciona la referencia cero de voltaje.
6	Data Set Ready (DSR); Datos preparados, listo para recibir.
7	Request to Send (RTS); Petición de envío de datos.
8	Clear to Send (CTS); Indica que se desea transmitir.
9	Ring Indicator (RI); Anuncia una llamada al otro dispositivo.
	<ul style="list-style-type: none"> ○ Voltajes máximos entre -15V y +15V. ○ Salidas binarias entre +5V a +15V y -5V a -15V. ○ Entradas binarias entre +3V a +15V y -3V a -15V. ○ Voltajes de entrada entre -3V a +3V y voltajes de salida entre -5V a +5V son indefinidos. ○ Voltajes positivos indican (1s) ON o ESPACIO, voltajes negativos indican (0s) OFF o MARCA.

De la tabla 5.2 se observa que un voltaje de 12 Vdc se asocia un uno lógico (5 Vdc) y -12Vdc para el caso del cero lógico (0 Vdc). Para realizar esta conversión se recurre a un amplificador operacional LM741 el cual opera como comparador. El la pata no inversora se conecta a 2.4 Vdc los cuales provienen de un divisor de voltaje resistivo. De esta forma cuando se presente 5 voltios en la pata inversora la salida se satura a +12 Vdc y cuando se presenta 0 V se satura a -12 Vdc.

En la recepción se utiliza un comparador para determinar los cruces por cero de la señal de entrada. El LM311 es un dispositivo de colector abierto lo que permite conectar la salida a 5 Vdc mediante una resistencia. De esta forma para una entrada de -12Vdc se producen 0 voltios a la salida y para una entrada de +12 vdc se presentan 5 Vdc.

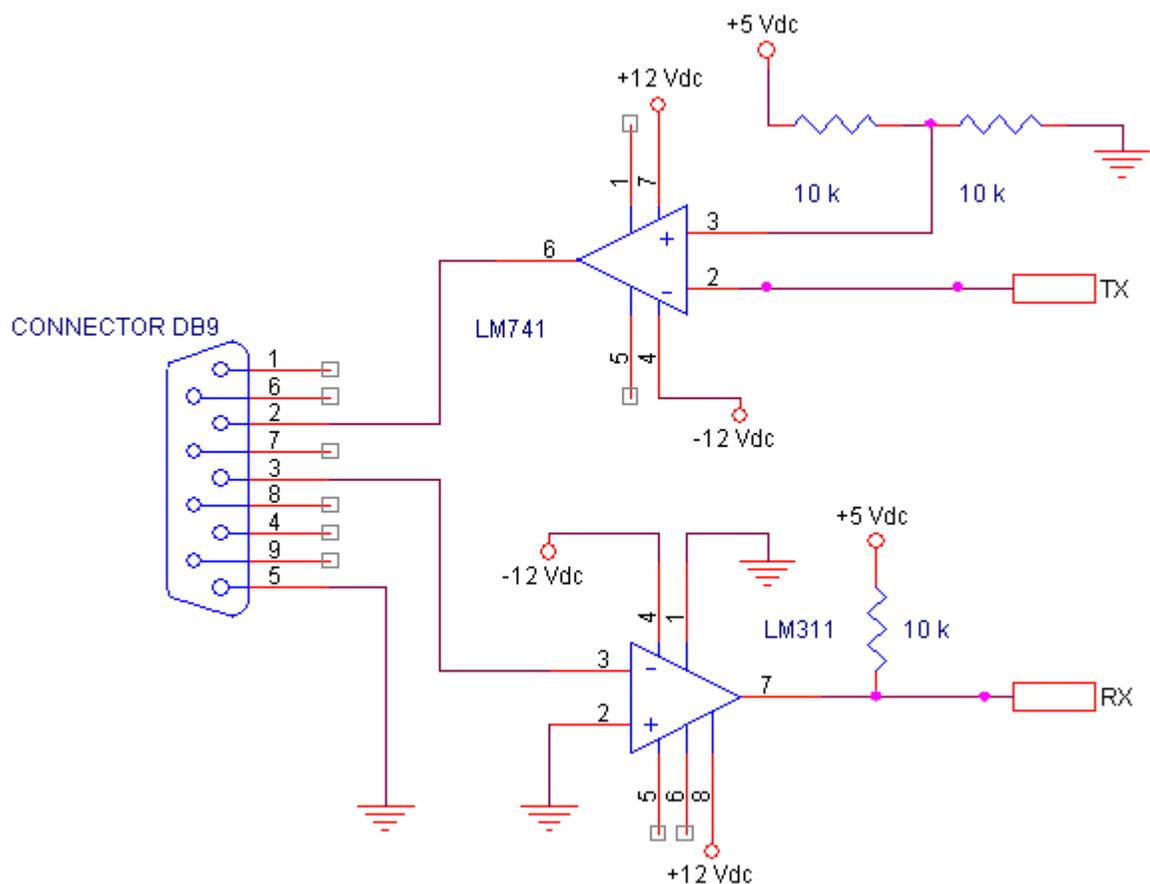


Figura 5.6 Circuito Convertidor V.24-USART (microcontrolador)

5.2.4 Generador de IRIG-B y Pulsos

Para generar la señal IRIG-B y los pulsos cada minuto se recurre a un microcontrolador PIC16f877. En el apartado 3.4 se describió con detalle las características de dicha señal, en la cual se observa que su funcionamiento se basa en una señal cuadrada de 100 Hz de ancho de pulso variable.

Para reproducir la señal IRIG-B se recurre a un algoritmo el cual utiliza el modulo PWM y la interrupción externa. El algoritmo se detalla en el apartado 5.3 (descripción del software). En la figura 5.7 se muestra circuito implementado. La señal IRIG-B se obtiene de la salida del modulo PWM (patilla 17 del microcontrolador). Nótese como esta salida se conecta a la entrada designada para la interrupción externa (pin 33) esto permite generar una interrupción cada vez que se presente un flanco de la señal de IRIG-B. El algoritmo implementado se sirve de este recurso para enviar la información correspondiente al siguiente elemento (trama) al modulo PWM.

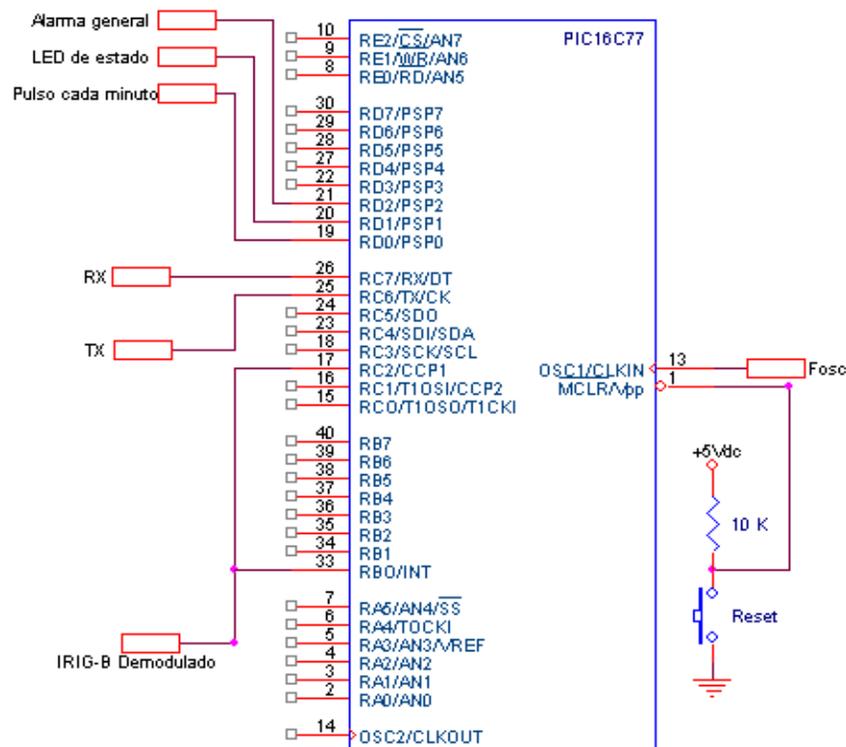


Figura 5.7 Circuito generador de IRG-B Demodulado.

En la figura 5.8 se muestra un diagrama de bloque simplificado del módulo PWM que tiene el microcontrolador. El funcionamiento de este módulo se basa en registros ajustables mediante software que definen tanto la frecuencia como el ciclo de trabajo de la señal de salida. Mediante el registro PR2 se ajusta el valor de la frecuencia del salida, como se observa en la tabla 5.1, el valor de este registro es de 215 para obtener una frecuencia de 100 Hz a la salida.

El ciclo de trabajo se maneja mediante el registro CCPR1H, un comparador se establece el estado de la salida. Cuando el valor del CCPR1L es menor al valor contenido en el Timer 2 se mantiene la salida en alto (5 Vdc). En caso de ser mayor o igual se pasa la salida a bajo (0 Vdc), en la figura 5.7 se ejemplifica la salida generada.

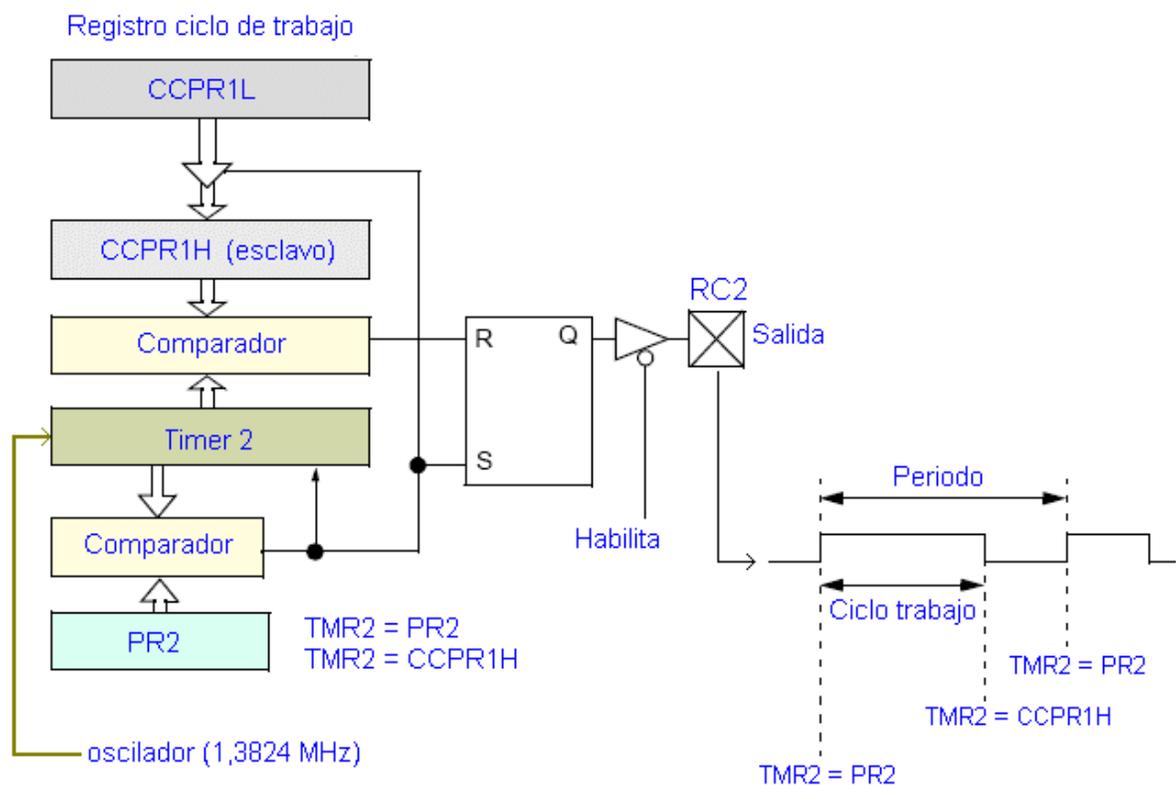


Figura 5.8 Modulo PWM del microcontrolador.

Las transiciones de bajo a alto, o viceversa, de la patilla RB0/INT puede ocasionar una interrupción, el flanco que la producirá se elige con el bit 6 (INTEDG) del registro de opciones (OPTION_REG).

Cuando este bit se pone en uno, la interrupción tendrá lugar en la transición de cero a uno, por el contrario, el flanco de bajada ocasionará la interrupción cuando el bit se coloque a cero. En el circuito implementado se utiliza la interrupción cada vez que se presenta un flanco en la salida del modulo PWM. En cuanto tenga lugar en la patilla RB0/INT el flanco elegido, el bit INTF (INTCON<1>) se pondrá a uno; el estado de los bits de interrupciones globales (GIE) e interrupción externa (INTE) determina si se atenderá o no la interrupción. Si están habilitadas y el microcontrolador se encuentra en reposo (*Sleep*) éste despertará. En la figura 5.9 se observa las interrupciones que son habilitadas, se utilizan las generadas por el modulo USART y la interrupción externa. La interrupción que cuenta con mayor prioridad es la externa, seguida de Rx y finalmente Tx.

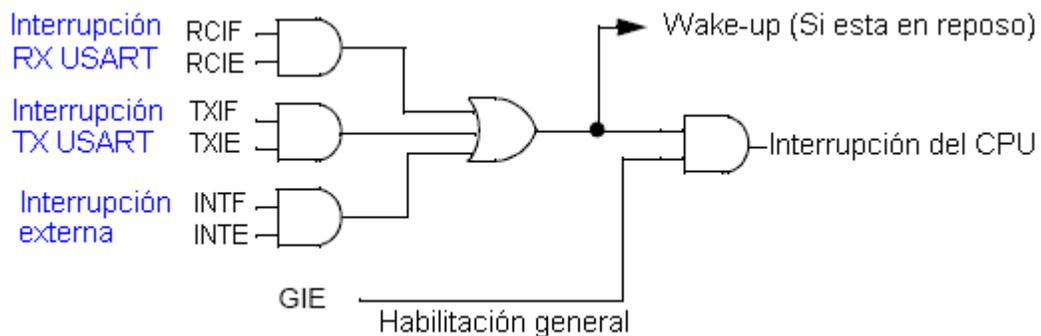


Figura 5.9 Interrupciones del microcontrolador.

El módulo transmisor USART (mostrado en la figura 5.10) es un puerto serie que dispone la familia de microcontroladores 16f8x de la casa fabricante Microchip. El USART puede configurarse como asíncrono full dúplex que puede comunicarse con los dispositivos periféricos como ordenadores personales.

Como ya se sabe, el modo de comunicaciones asíncrono emplea una configuración estándar de un bit de inicio, ocho o nueve bits de datos, y un bit de parada. El modulo USART tiene funciones independientes para la transmisión y recepción serie asíncrona que permiten una comunicación con los formatos de datos y de velocidad de transmisión establecidos por el estándar RS-232.

El generador de baudios produce siempre las señales de reloj para el desplazamiento de los bits. Consiste en un contador/divisor de frecuencia de 8 bits controlado por el registro SPBRG. De tal manera que la frecuencia de transmisión se calcula de acuerdo a la ecuación 5.2, de donde el valor a utilizar en el registro SPBRG es 35 para obtener un baudrate de 9600 [bit/s].

Para realizar una transmisión de datos, el registro de desplazamiento TSR obtiene los datos del registro (buffer) de lectura/escritura TXREG. El TSR no carga el bit de parada hasta que se hayan transmitido los datos cargados. Una vez que se haya enviado este bit, el registro será cargado con los nuevos datos (si están disponibles), en este caso el bit TXIF (PIR1 <4>) se pone a uno si está habilitada la interrupción (PIE1 <4>).

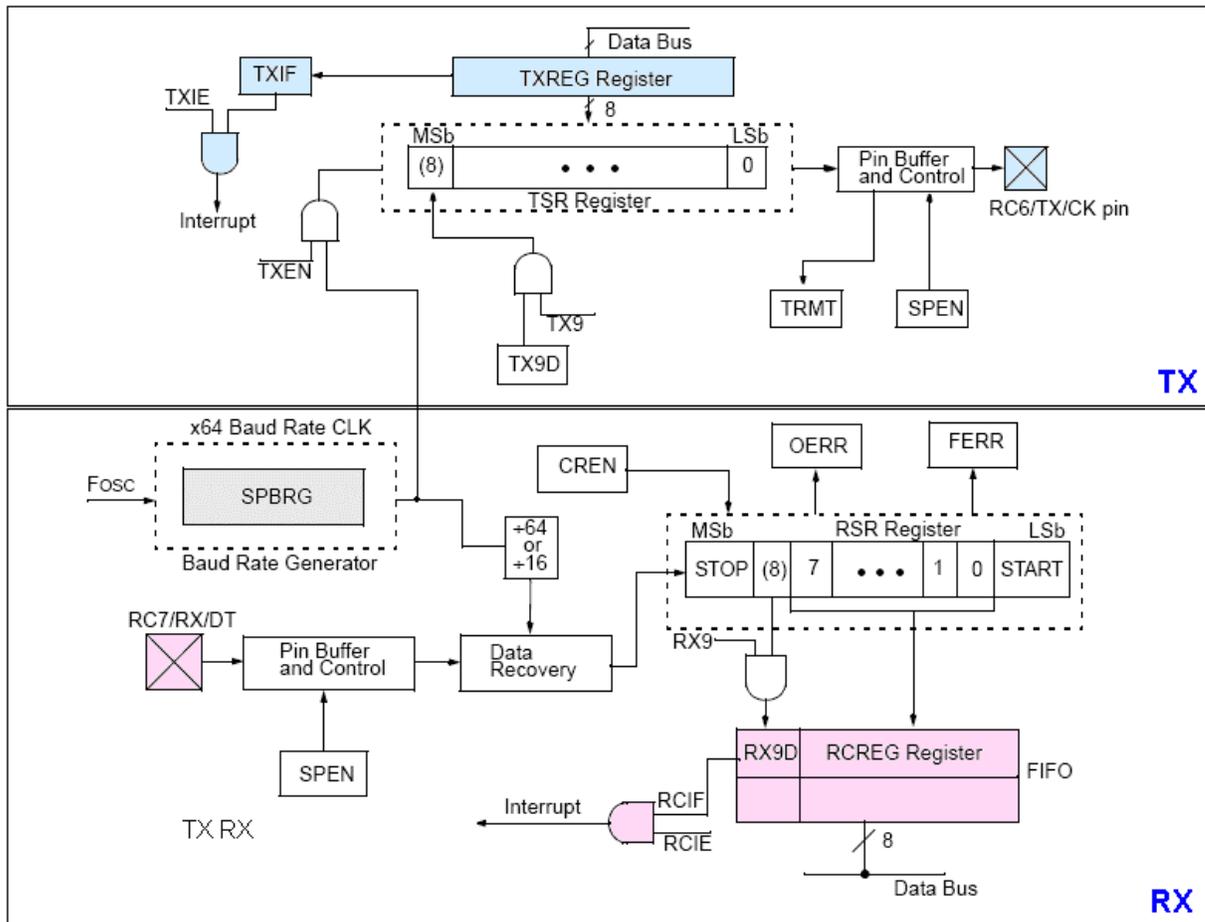


Figura 5.10 Modulo USART del microcontrolador [ver 10].

En la recepción los datos son recibidos por la patilla RC7/RX/DT y se introducen en serie en el registro RSR; después de recibir el bit de parada los datos acumulados en este registro se cargan en el de datos RCREG (si está vacío). Cuando la transferencia se ha completado, el bit RCIF (PIR1 <5>) sube a uno. La interrupción puede habilitarse o deshabilitarse colocando a uno o borrando, respectivamente, el bit RCIE (PIE1 <5>). El bit RCIF se borra cuando el registro RCREG se ha leído (se "vacía" el registro).

5.2.5 Generador de portadora

En el apartado 3.4.1 se explica que el estándar IRIG-B permite el formato modulado. En la figura 3.2 se muestra las distintas características del formato IRIG modulado. La frecuencia de portadora implementada es 1 kHz, esto por ser el formato aceptado para la sincronización de las protecciones y los grabadores de eventos que cuenta el ICE.

La señal debe presentar una modulación de amplitud a partir de la señal IRIG demodulada, esto como lo muestra la figura 5.11. Se debe mantener un índice de modulación (m) de $1/3$, se recomienda 1 Vpp y 3.3 Vpp .

Los cambios en la modulación se deben presentar cuando la portadora cruza por cero, de esto se deduce que la portadora y la señal de IRIG deben de estar sincronizadas.

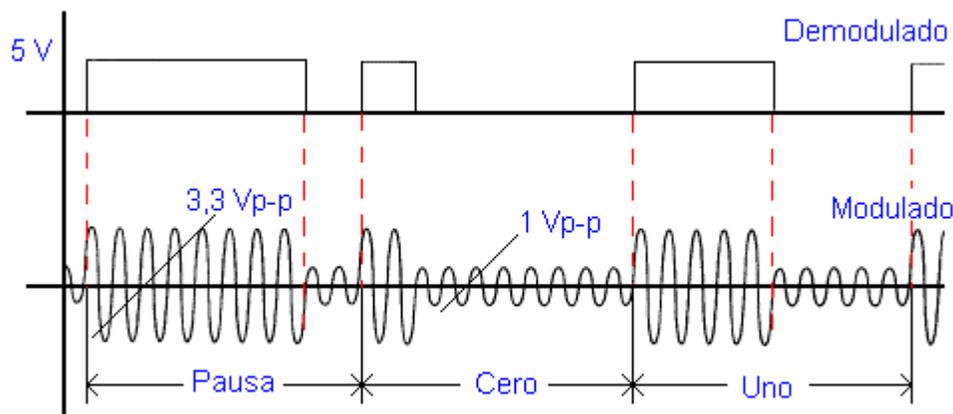


Figura 5.11 Señal IRIG modulada.

Para la generación de la portadora y su sincronización se utiliza el microcontrolador PIC 16F877, como se muestra en la figura 5.12. Nuevamente se recurre al módulo PWM para generar la señal cuadrada de 1 KHz, esto asignándole al registro PR2 un valor de 85 y al CCPR1H un valor de 43, valores calculados con la ecuación 5.1.

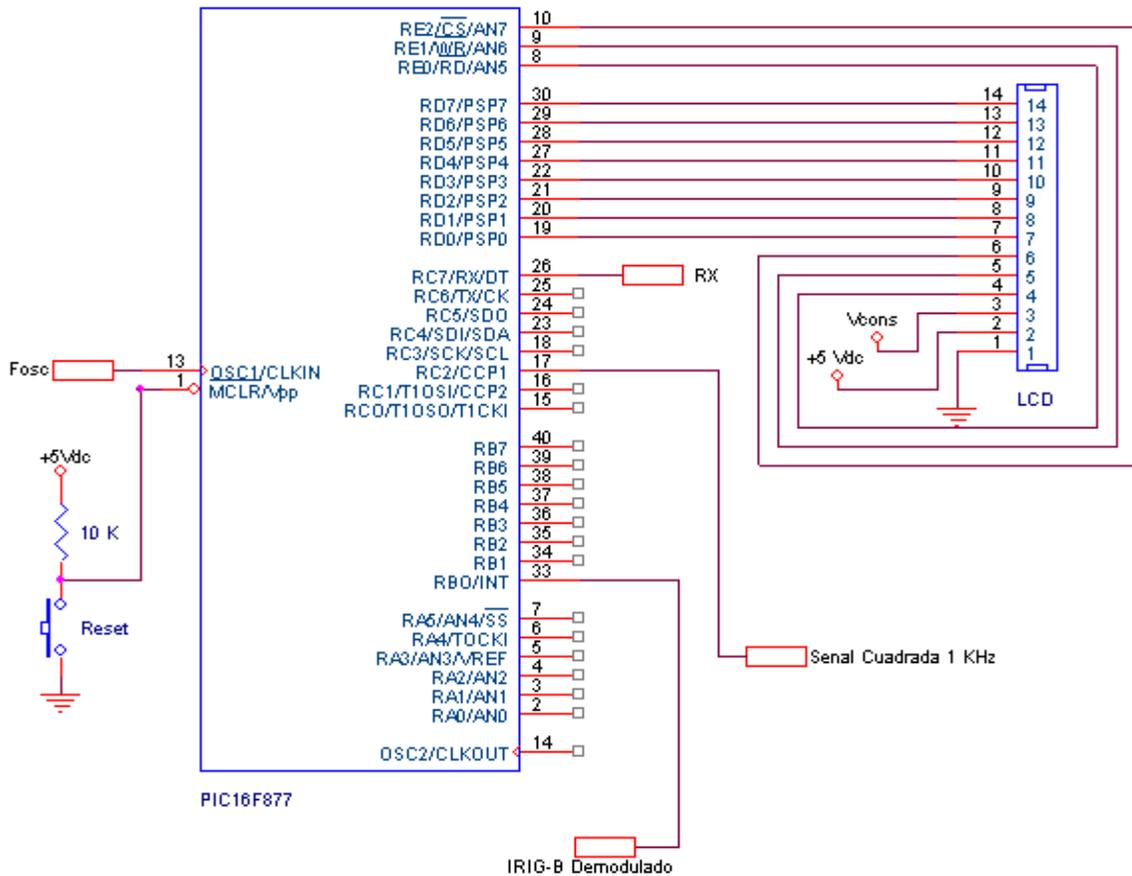


Figura 5.12 Generación y sincronización de la portadora.

La sincronización se realiza vía software, para lo cual se recurre a la interrupción externa (pata 33). Conectando la señal IRIG a esta pata se genera una interrupción en el flanco de subida y se ejecuta un código que inicializa el valor del timer 2. De esta forma se logra una señal cuadrada de 1 KHz que se encuentra en fase con la señal IRIG-B demodulada, como se muestra en la figura 5.13.

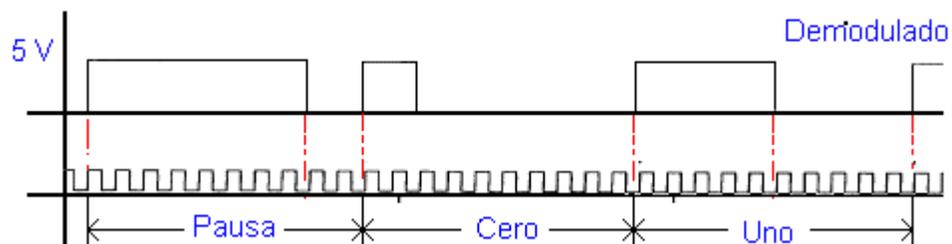


Figura 5.13 Señal IRIG demodulado y portadora generada.

5.2.6 Filtro de banda angosta

La fusión del filtro de banda angosta consiste en generar la portadora senoidal partiendo de la señal cuadrada de 1 khz tomada del modulo PWM del microcontrolador.

Para explicar el funcionamiento de esta etapa se recurre a expandir la señal cuadrada mediante la serie de Fourier. La ecuación 5.3 muestra la serie que expresa la señal cuadrada generada por el microcontrolador.

$$f(t) = V_0 \left(\frac{2}{\pi} \sum_{n=1}^{\infty} \frac{1}{(2n-1)} \text{sen}[(2n-1)\omega_0 t] + \frac{1}{2} \right) \quad (5.3)$$

para la función dada $V_0 = 5 \text{ V}$, $\omega_0 = 2\pi 1000$, el desarrollo de la serie se expresa mediante la ecuación 5.4.

$$f(t) = \frac{5}{2} + \frac{10}{\pi} \left(\text{sen}[\omega_0 t] + \frac{1}{3} \text{sen}[3\omega_0 t] + \frac{1}{5} \text{sen}[5\omega_0 t] + \dots \right) \quad (5.4)$$

Aplicando la transformada de Fourier a la ecuación 5.4 se puede describir el comportamiento de la señal $f(t)$ en el dominio de la frecuencia. Aplicando la propiedad de superposición y los pares de transformada mostrados en la ecuación 5.6 se obtiene en la ecuación 5.7.

$$F(\omega) = \mathfrak{F}(f(t)) = \mathfrak{F} \left[\frac{5}{2} + \frac{10}{\pi} \left(\text{sen}[\omega_0 t] + \frac{1}{3} \text{sen}[3\omega_0 t] + \frac{1}{5} \text{sen}[5\omega_0 t] + \dots \right) \right] \quad (5.5)$$

$$\begin{aligned} \mathfrak{F}(af_1(t) + bf_2(t)) &= a\mathfrak{F}_1(j\omega) + b\mathfrak{F}_2(j\omega) \\ \mathfrak{F}(\text{sen}(\omega_0 t)) &= \frac{\pi}{j} [\delta(\omega - \omega_0) - \delta(\omega + \omega_0)] \end{aligned} \quad (5.6)$$

$$F(\omega) = 2\pi \frac{5}{2} \delta(\omega) + \frac{10}{\pi} \left(\frac{\pi}{j} [\delta(\omega - \omega_0) - \delta(\omega - \omega_0)] + \frac{1}{3} \frac{\pi}{j} [\delta(\omega - 3\omega_0) - \delta(\omega - 3\omega_0)] + \frac{1}{5} \frac{\pi}{j} [\delta(\omega - 5\omega_0) - \delta(\omega - 5\omega_0)] + \dots \right) \quad (5.7)$$

De la ecuación 5.5 se obtiene el espectro discreto mostrado en la figura 5.14, como se observa consiste en un tren de impulsos, los cuales se presentan en las frecuencias impares de ω_0 .

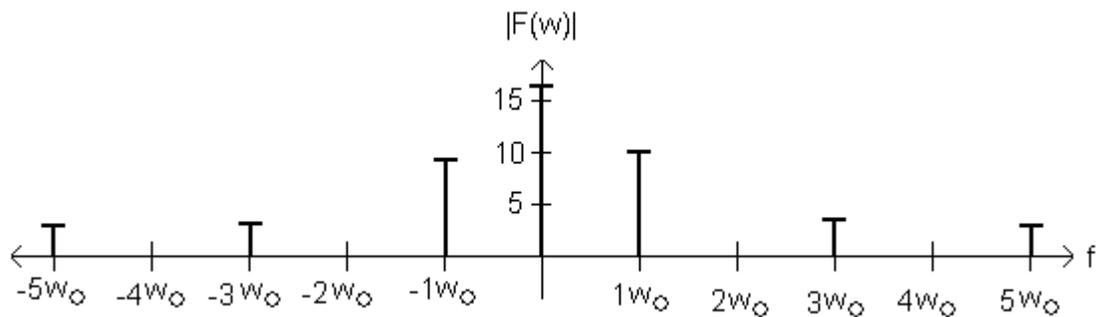


Figura 5.14 Señal cuadrada y su espectro discreto.

Aplicando un filtro es posible eliminar las componentes del espectro no deseadas, seleccionando solamente la fundamental (ω_0). Mediante un filtro como el que se muestra en la figura 5.15 se puede eliminar todas las componentes de orden mayor a uno, dejando la armónica presente en ω_0 .

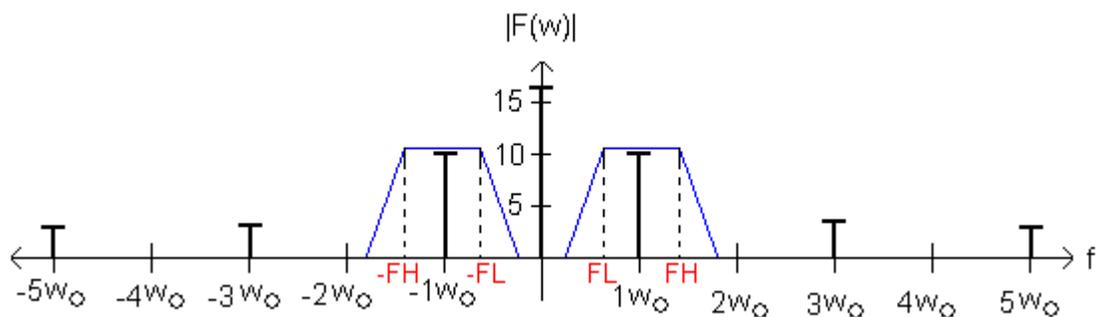


Figura 5.15 Filtrado de componentes espectrales.

Se procede a dimensionar un filtro que permita un aproximado al mostrado en la figura 5.15, se definen la frecuencia de corte superior (F_H) en 1500 [Hz] y el corte inferior (F_L) en 500 [Hz]. Para implementar se elige el circuito mostrado en la figura 5.16, el cual consiste en un filtro de banda angosta.

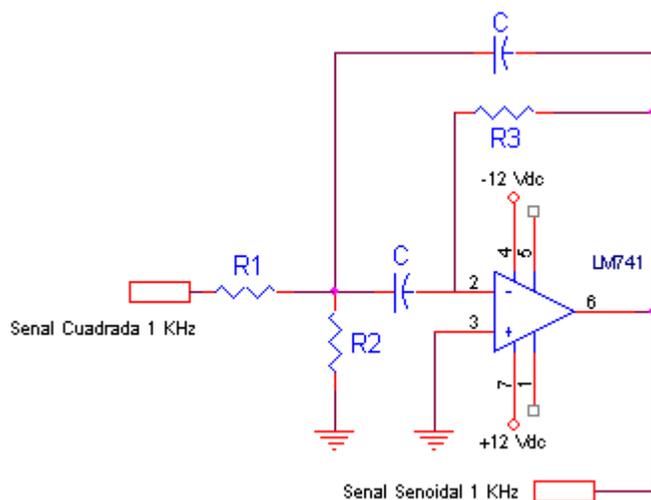


Figura 5.16 Filtro de banda angosta utilizado.

El valor de los elementos que conforman el circuito se calcula con la ecuación 5.8.

$$R_1 = \frac{Q}{2\pi f_0 C}, R_2 = \frac{R_1}{2Q^2 - 1}, R_3 = 2R_1, \alpha \cong -1 \quad (5.8)$$

El factor Q es la razón de la frecuencia central de un filtro pasa banda al ancho de banda de 3 dB. Si F_L y F_H corresponden al punto inferior y superior de 3 dB, el factor de selectividad se podrá expresar con la ecuación 5.9. La solución de la ecuación 5.9 se muestra en la ecuación 5.10.

$$Q = \frac{f_0}{f_H - f_L} \quad (5.9)$$

$$Q = \frac{1000}{1250 - 750} = 2 \quad (5.10)$$

Seleccionando un capacitor de 0.1 μF se obtiene los valores de R1, R2, y R3, esto al solucionar la ecuación 5.8, la ecuación 5.11 muestra los valores obtenidos.

$$R_1 = \frac{2}{(.1E-6)2\pi 1000} = 3183 [\Omega],$$

$$R_2 = \frac{3183}{2(2)^2 - 1} = 454 [\Omega],$$

$$R_3 = 6366 [\Omega], \alpha \cong -1$$
(5.11)

La figura 5.17 muestra la respuesta obtenida de la simulación del filtro de banda angosta calculado.

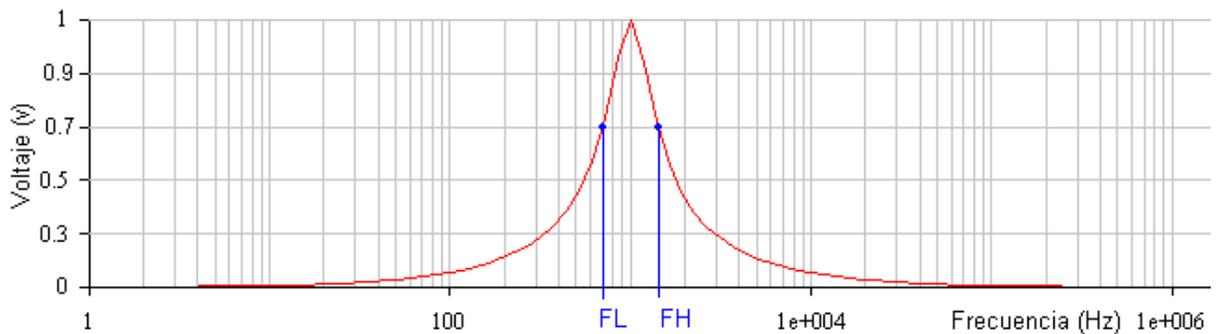


Figura 5.17 Respuesta en frecuencia del filtro de banda angosta.

De esta forma a la salida del filtro la componente espectral que permanece es la de la que se muestra en la ecuación 5.12.

$$F'(\omega) = -\alpha \frac{10}{\pi} \left(\frac{\pi}{j} [\delta(\omega - \omega_0) - \delta(\omega + \omega_0)] \right)$$
(5.12)

y al aplicarle transformada inversa de Fourier se presenta la ecuación 5.13 de donde se concluye que la salida es la portadora senoidal deseada, pero la cual presenta un desfase de 90 grados.

$$f'(t) = \mathcal{F}^{-1}[F'(\omega)] = -\alpha \frac{10}{\pi} \text{sen}(\omega_0 t)$$
(5.13)

5.2.7 Modulador

Para la realizar la modulación de la portadora se recurre al circuito mostrado en la figura 5.18, el cual está formado por un arreglo de amplificadores los cuales operan en conjunto con un multiplexor analógico. El primer amplificador es una etapa inversora de ganancia ajustable, la cual permite revertir el cambio de polaridad introducido por la etapa anterior y además da el ajuste de la ganancia. Mediante la ecuación 5.14 se calcula la ganancia de esta etapa.

$$\alpha = -\frac{R_2}{R_1} \quad (5.14)$$

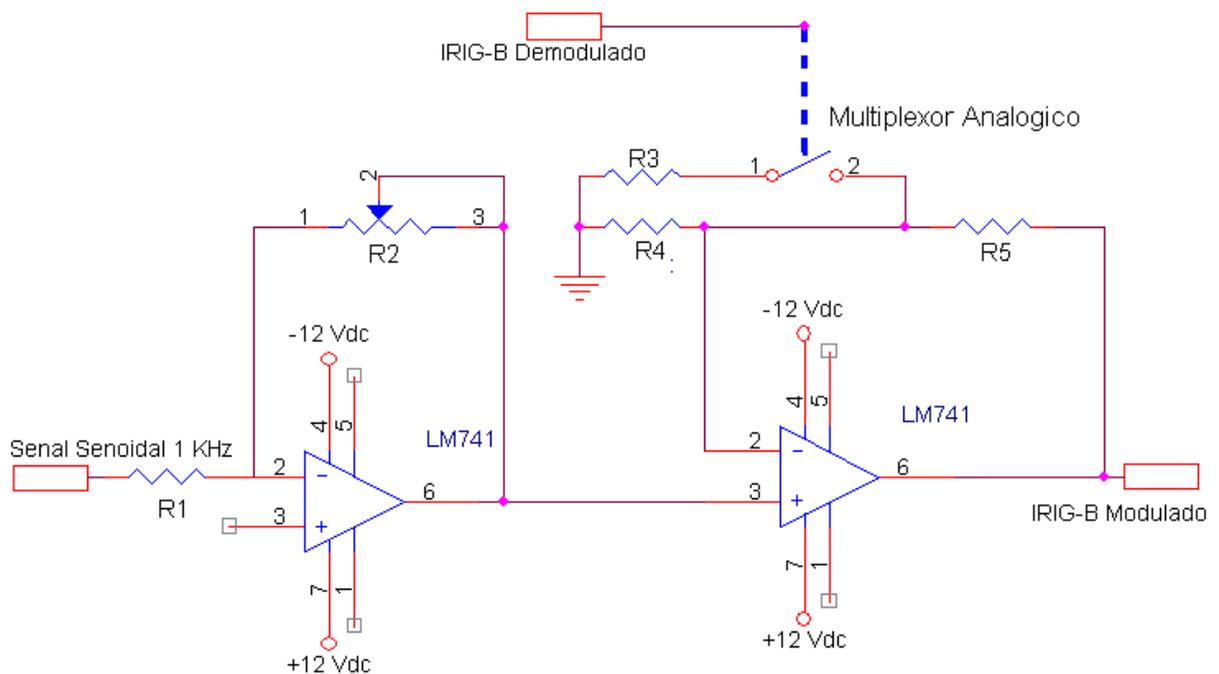


Figura 5.18 Circuito Modulador

En la siguiente etapa se distingue un amplificador no inversor, en cual se introduce un multiplexor analógico que conecta o desconecta la resistencia R3. Se forma una etapa que tiene dos ganancias diferentes, según el estado de multiplexor. Cuando no está presente R3 la ganancia será dada por la ecuación 5.15.

$$\alpha' = \frac{R_5}{R_4} + 1 \quad (5.15)$$

y cuando este presente R3 la ganancia se podrá expresar con la ecuación 5.16

$$\alpha' = \frac{R_5}{R_4 // R_3} + 1 = \frac{(R_4 + R_5)R_3 + R_4R_5}{R_4R_3} \quad (5.16)$$

El cálculo de los valores de la resistencia se puede realizar al conocer el valor del índice de modulación. Según el estándar IRIG-B descrito anteriormente el índice de modulación debe ser de 0.33, es decir α'/α'' debe ser igual a 1/3. De lo anterior y de las ecuación 5.15 y 5.16 se obtiene la ecuación 5.17, la cual presenta una solución simplificada, esto considerando R4 igual a R5.

$$\frac{1}{3} = \frac{\alpha'}{\alpha''} = \frac{(R_4 + R_5)R_3}{(R_4 + R_5)R_3 + R_4R_5} \mid R_4 = R_5 \rightarrow \frac{2R_3}{2R_3 + R_4} \quad (5.17)$$

Escogiendo un valor de 10 K Ω para R4 y R5 se obtiene la ecuación 5.18 la cual permite despejar el valor correcto de resistencia a utilizar en R3

$$\frac{1}{3} = \frac{2R_3}{2R_3 + 10000} \rightarrow R_3 = 2500[\Omega] \quad (5.18)$$

Para realizar las conmutaciones según el estado de la señal IRIG demodulada se utiliza en multiplexor analógico MC14051B. La figura 5.19 muestra un esquema de su funcionamiento, la frecuencia de conmutación es mucho mayor que la frecuencia de la portadora lo que garantiza su correcto funcionamiento en el proceso de modulación.

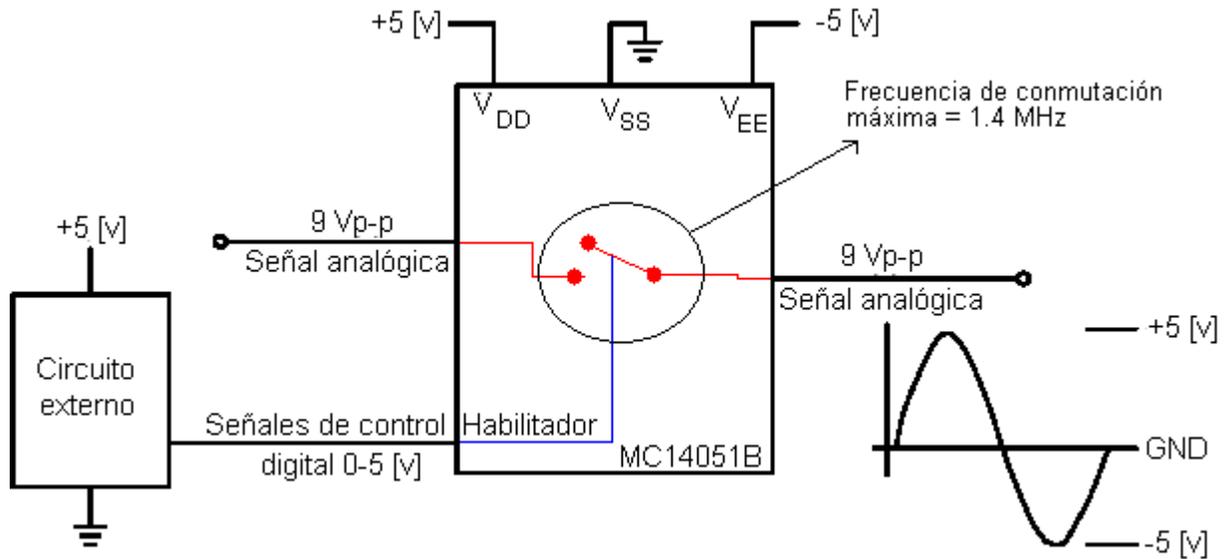


Figura 5.19 Características del multiplexor utilizado en el modulador.

5.2.8 Convertidor DC-DC

Como se dijo anteriormente el voltaje utilizado en las subestaciones para la alimentación de equipo electrónico es 125 V en corriente directa. El motivo de esta norma es que permite operar con energía proveniente de bancos de baterías en casos de emergencia (por ejemplo cuando se dispara una protección).

Para que el equipo pudiera operar bajo esta norma se implementó un convertidor DC-DC el cual convierte los 125 Vdc al voltaje requerido por los circuitos del receptor y el transmisor (± 12 Vdc y 5 Vdc).

El convertidor está conformado por dos bloques, el primero lo constituye un convertidor de 125 Vdc a ± 24 Vdc. Se utiliza un convertidor adquirido por la empresa para tal fin, el modelo utilizado es el Q2000.

Un segundo bloque esta conformado por reguladores integrados que convierte los ± 24 Vdc a los ± 12 Vdc y 5 Vdc requeridos. En la figura 5.20 se muestra la estructura del convertidor.

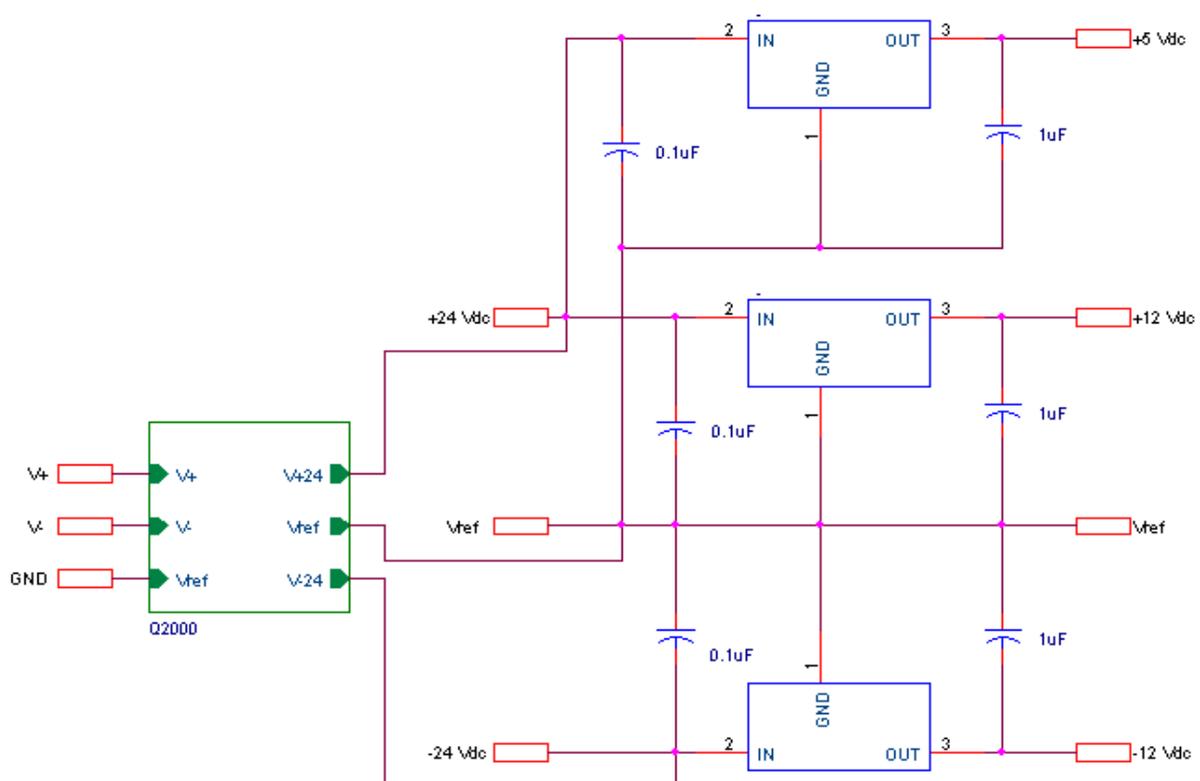


Figura 5.20 Convertidor DC-DC.

5.2.9 LED's indicadores y pantalla LCD

Los indicadores del funcionamiento adecuado del sistema lo constituyen los dispositivos LEDs, que según su color indican el estado en el cual se encuentra el sistema de sincronización. Se utiliza un LED de color verde para indicar que el equipo está encendido y es totalmente operacional. El color amarillo indica que la comunicación con el reloj maestro opera de forma correcta. Y finalmente un LED de color rojo que se enciende cuando se presenta un mal funcionamiento. Este LED está acompañado de una salida en la parte posterior que utiliza un relé para comunicar la falla a sistemas de monitoreo, tal es el caso de los tableros de alarmas presente en la subestaciones.

El microcontrolador se encarga de controlar un Visual Liquid Cristal Display (LCD). En este display se muestran los datos correspondientes a la hora y fecha actual. Además permite mostrar información que es útil para conocer el estado de operatividad del equipo. Despliega mensajes de error para localizar y corregir cualquier malfuncionamiento que se pueda presentar.

Es importante que se muestre la hora y la fecha mediante una pantalla para el proceso de ajustar la hora de los equipos que se sincronizan mediante un pulso cada minuto. Se utiliza la hora mostrada para el ajuste necesario para aproximar lo más posible a la hora mostrada en la pantalla, realizado esto se procede a introducir el pulso para que corrija las diferencias que puedan existir. Nótese como la diferencia máxima permitida es de 29 segundos, esto según el proceso de ajuste al minuto más cercano bajo el cual opera el sistema de sincronización mediante pulso cada minuto.

En la figura 5.21 se muestra un diagrama de conexión del LCD, este dispositivo opera con un voltaje de 5 [Vdc], presenta un bus de datos de 8 bits y proporciona 3 bits para el control del mismo.

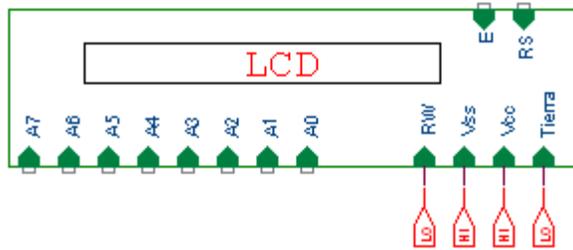


Figura 5.21 Diagrama del LCD utilizado.

En la tabla 5.3 se muestra la asignación de los pines, así como su función. El LCD permite seleccionar entre un bus de 8 bits o uno de 4 bits. En este caso se utiliza el bus de 4 bits por utilizar menor recursos (pines) del microcontrolador, esto les deja libres para un uso futuro.

Tabla 5.3 Asignación de pines del LCD

1	2	3	4	5	6	7	8	9	10	11	12	13	14
Tierra	V _{CC}	V _{contraste}	RS	R/W	E	D0	D1	D2	D3	D4	D5	D6	D7
R/W señal para seleccionar lee o escribir, 1 para leer.													
E habilita entrada o salida de datos.													
RS Selecciona registro, 1 para registro de datos, 0 para registro de control..													
D0..D7 Bus bi-direccional de transferencia de información.													

5.3 Descripción del hardware (transmisor)

5.3.1 Diagrama de bloques

Como se observa en la figura 5.2 se introduce un transmisor cuya función es preparar la trama de sincronía para que se ajuste al tipo de medio de transmisión. El transmisor cumple una función muy importante en el proceso de compensación del error generado por el tiempo de propagación introducido durante la transmisión. En la figura 5.22 se presenta un diagrama de entradas y salidas que muestra que el transmisor es básicamente un multiplexor analógico controlado por el receptor.

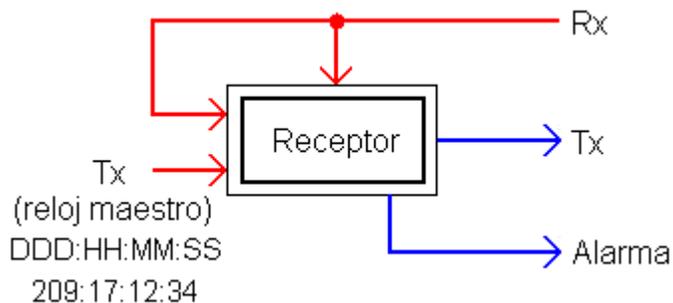


Figura 5.22 Diagrama de bloques del transmisor.

El receptor se comunica con transmisor mediante la señal Rx (ver tabla 5.2), mediante una comunicación serie ajusta el modo de operación del transmisor. Se presentan dos modos de operación que determinan la información transmitida al receptor (señal Tx). El primero es enviar la trama generada por el reloj maestro (modo transparente), el otro modo es el enviar la información recibida por Rx (modo eco).

Al igual que el receptor el transmisor esta equipado con una salida de alarma que permite informar de cualquier problema detectado. Es una salida que opera en base a un relé que permite manejar un voltaje de 125 Vdc (norma para señales de alarma) lo que garantiza la compatibilidad con los tableros de alarma que son constantemente monitoreados por los operarios de las subestaciones.

En la figura 5.23 se muestra un diagrama detallado del transmisor, los bloques oscilador, convertidor v.24/rs232 y convertidor DC-DC ya se trataron en el apartado anterior por lo que no se profundizará aquí en su detalle.

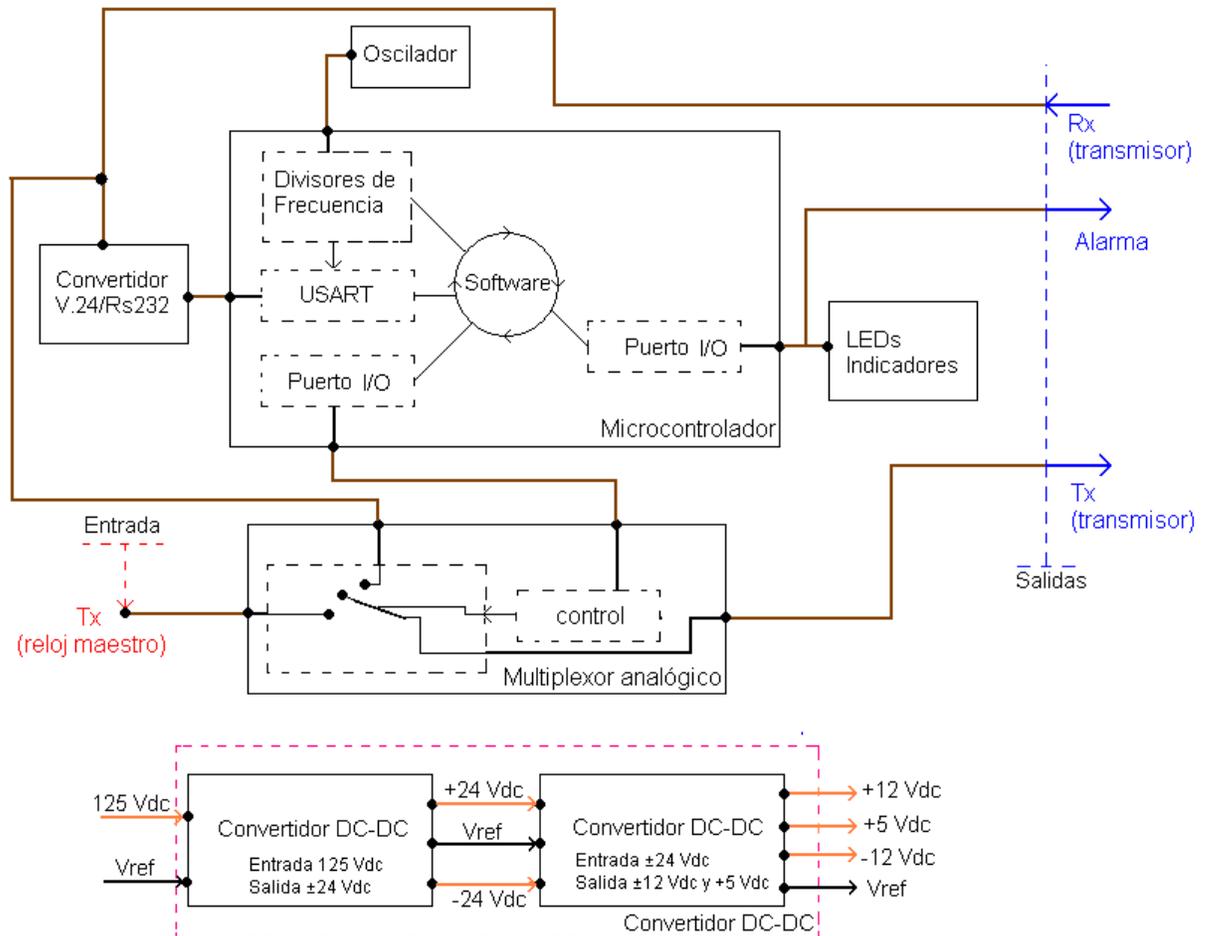


Figura 5.23 Etapas que conforman el transmisor.

En la figura 5.24 se muestra el circuito que conforma el transmisor. Un microcontrolador monitorea la señal Rx conectada al pin 26, internamente relacionado al módulo USART. Cuando se presenta un dato válido en la USART se genera una interrupción para darle atención. Según el carácter recibido se ajusta el modo de operación del transmisor. El arribo del carácter 'T' ajusta el modo de operación del transmisor a transparente, el modo eco se ajusta enviando la letra 'E'. Cualquier otro carácter es considerado como un dato y es descartado.

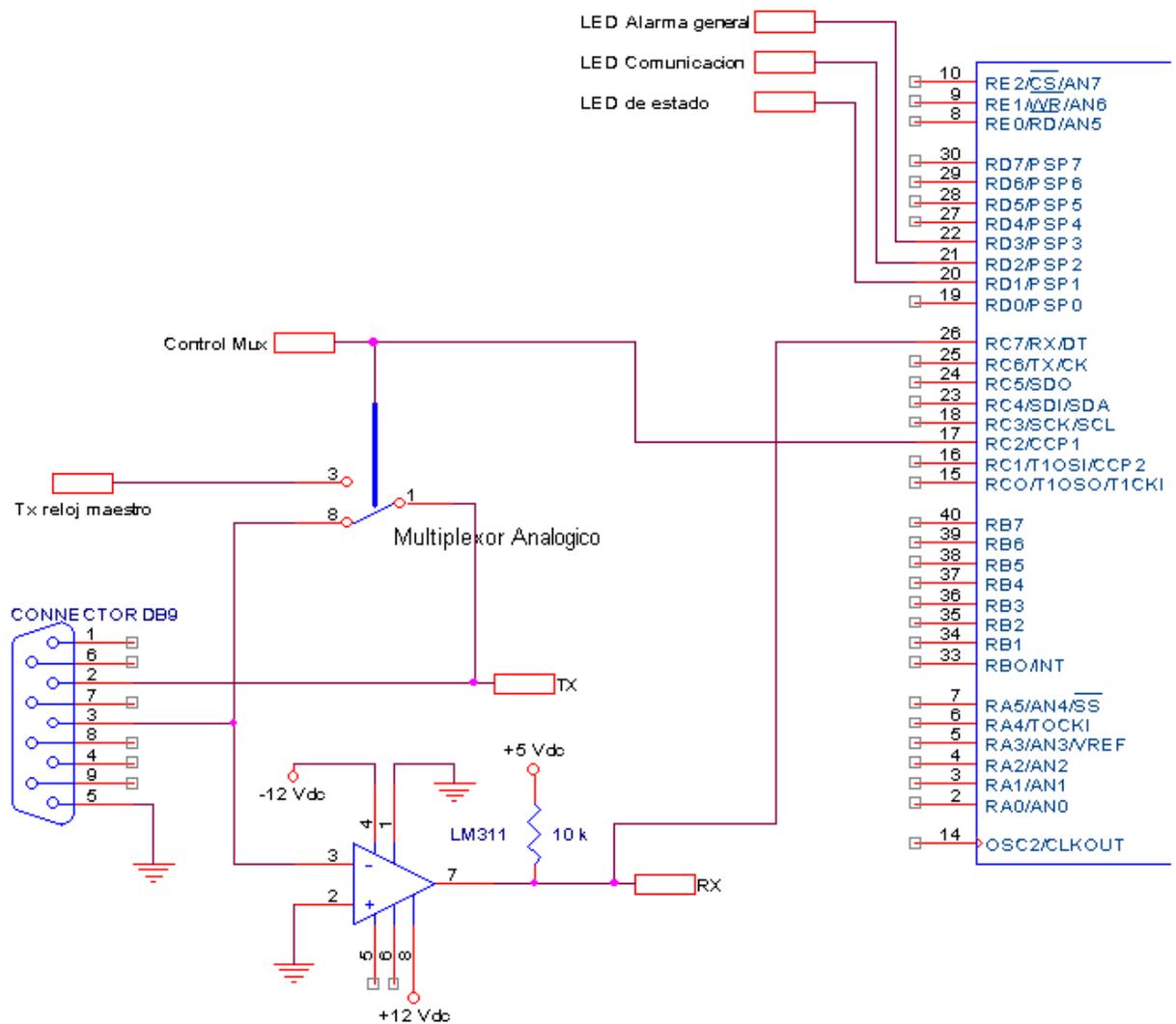


Figura 5.24 Circuito del transmisor.

El ajuste de modo se realiza mediante la pata 17 la cual está conectada a un multiplexor analógico que selecciona el origen de los datos que son transmitidos. El multiplexor utilizado es el MC14051B de la casa fabricante On Semiconductor.

5.4 Descripción del software

5.4.1 Software implementado para el ordenador personal.

Como se establece en los objetivos se requiere un programa que permita simular la trama de sincronía generada por el GPS que tiene la empresa. Esto se realizó debido a la imposibilidad de utilizar dicho dispositivo para las pruebas propias del proceso de diseño del transmisor y el receptor.

Para solventar la necesidad mencionada se implementó un paquete de software denominado *simulador GPS*. En la figura 5.25 se muestra como dicho simulador utiliza la hora del computador para generar el telegrama de sincronía con las mismas características que presenta el proporcionado por el GPS. La trama se envía mediante el puerto serie con el mismo formato que lo hace el GPS (9600 bit/s, 8 bits de datos, sin paridad y un bit de parada). De esta forma cualquier computador puede ser utilizado para realizar pruebas, facilitando el proceso de diseño.

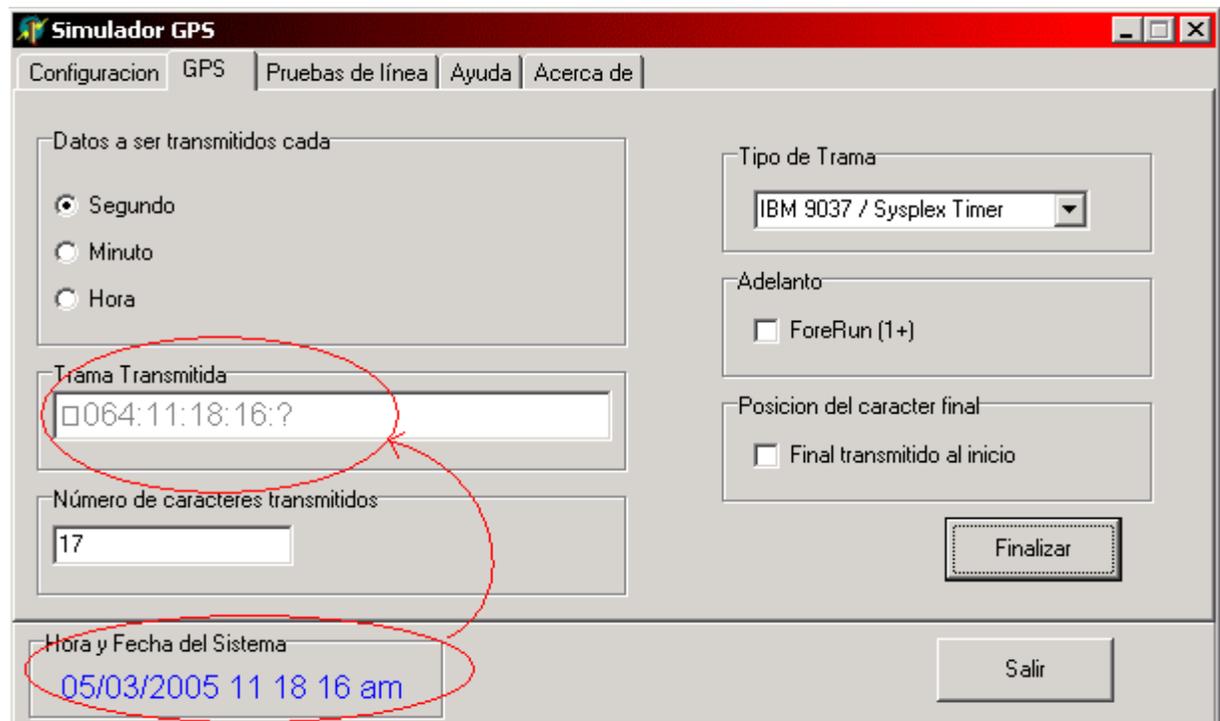


Figura 5.25 Simulador GPS, trama de sincronía.1

También se planteó la necesidad de medir el tiempo de propagación de la interfaz v.24. Se requiere para ello un “timer” que muestre cual es el tiempo que toma en viajar una trama de sincronía determinada distancia.

El paquete desarrollado cuenta con una herramienta denominada ‘Pruebas de línea’ que permite medir el tiempo que transcurre entre la partida de un carácter y su arribo después de realizar cierto recorrido. En la figura 5.26 se muestra la interfaz del programa, se muestra un listado de los resultados que incluye número de muestra, hora y fecha, tiempo total y la mitad de este tiempo (tiempo de propagación). Además ofrece un resumen estadístico, permite la configuración de la frecuencia de muestreo y presenta la opción de generar un archivo resumen.

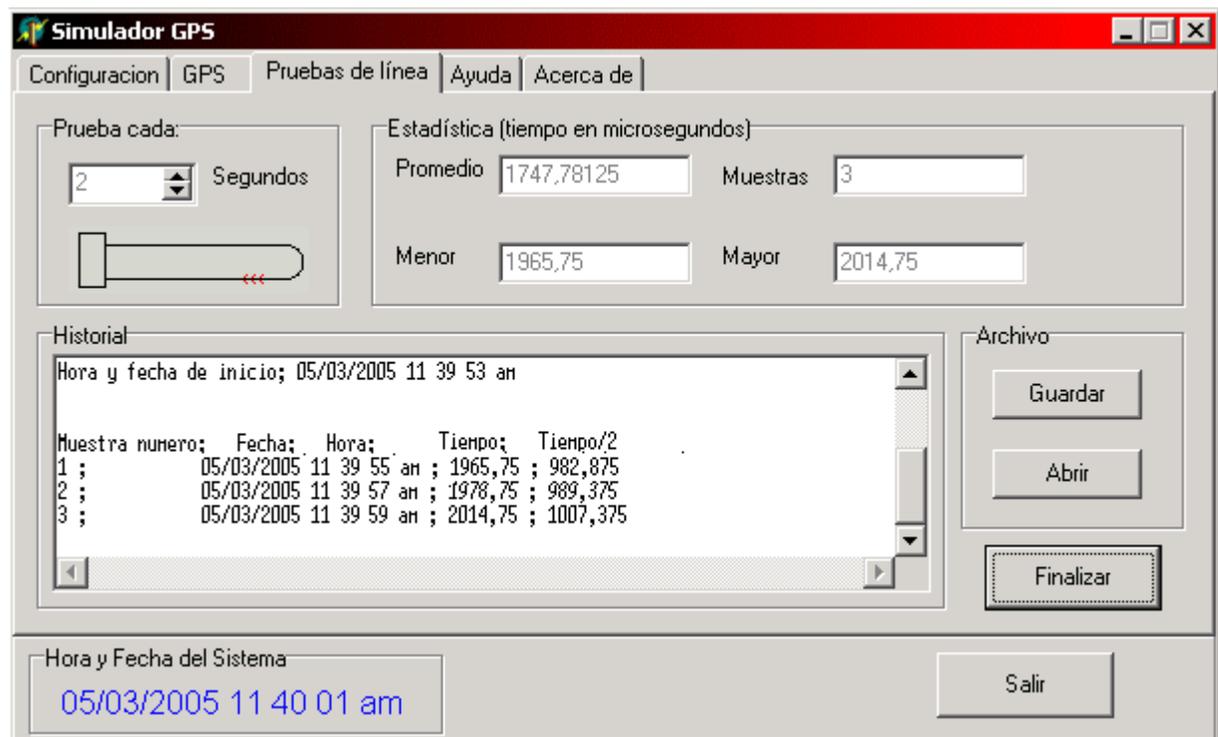


Figura 5.26 Simulador GPS, pruebas de línea.

Para medir el tiempo de propagación de los medios de comunicación PDH y OP/AT se utilizó esta herramienta. Se crea un canal de retorno conectando Tx a Rx en un extremo, en el otro extremo se conecta el computador y se ejecuta el programa para realizar las pruebas. Los resultados obtenidos se muestran en el apartado 6.1.

5.4.2 Software implementado en el transmisor.

Como se mencionó anteriormente el transmisor permite multiplexar la información enviada. En la figura 5.27 se muestra el diagrama de flujo de la rutina principal que se ejecuta en el microcontrolador presente en el transmisor. El proceso inicia con el inicializado correspondiente de las variables, esto con el fin de llevar el sistema a un estado conocido.

Seguidamente se ejecuta un proceso de auto revisión de funcionalidad el cual determina el buen funcionamiento del hardware. De presentarse alguna anomalía el sistema genera una alarma la cual da aviso del problema.

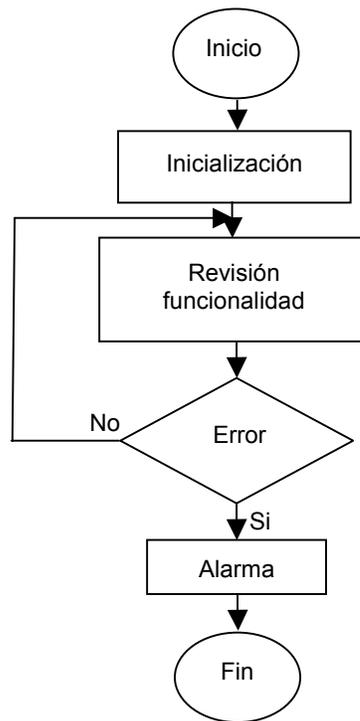


Figura 5.27 Rutina principal del transmisor.

El ajuste del modo de operación se selecciona mediante la interrupción que genera la USART cuando recibe un dato válido. En la figura 5.28 se muestra un diagrama con la rutina que le da atención. Se basa en una estructura “case” que cuenta con tres bifurcaciones dependiendo del carácter obtenido de la USART.

La presencia del carácter “T” selecciona el modo transparente que permite enviar la información proporcionada por el reloj maestro. El proceso “cambiar a modo transparente” coloca la pata 17 de microcontrolador en uno, lo que conmuta el multiplexor analógico para que permita transmitir la trama de sincronización. De forma inversa la rutina “cambiar a modo eco” coloca la pata 17 a cero para invertir el estado del multiplexor lo que permite el reenvío de las datos recibidos. Todo dato diferente de “T” y “E” es discriminado, la rutina finaliza con el retorno de la interrupción.

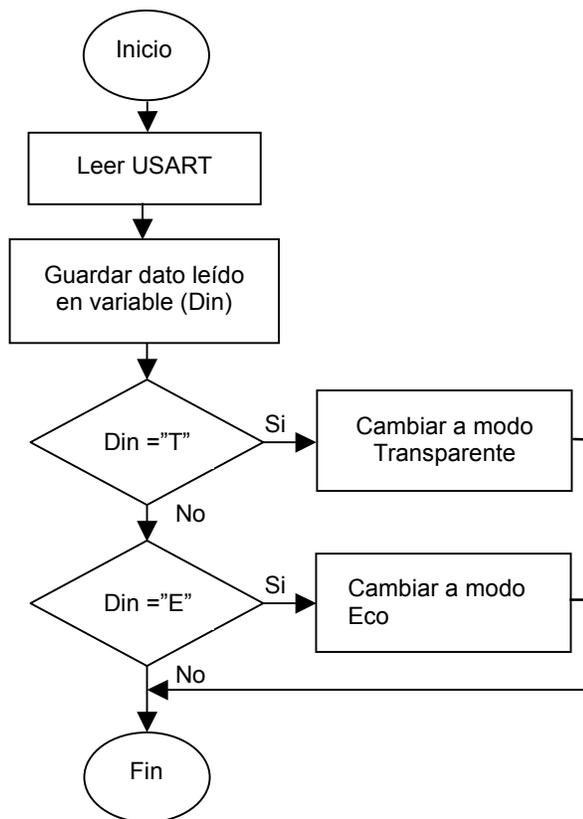


Figura 5.28 Rutina de atención a la interrupción USART.

5.4.3 Software implementado en el receptor.

El receptor realiza básicamente tres funciones, mantener la hora internamente, sincronizar y generar las señales para los dispositivos que sincroniza. Para lo cual se recurre a cuatro rutinas, la principal, la interrupción externa, el generado de trama IRIG y el sincronizado.

En la figura 5.29 se presenta la rutina principal, al igual que el transmisor cuenta con un procedimiento que inicializa el dispositivo. Como segundo paso se revisa en busca de anomalías que puedan causar comportamientos erráticos. El flujo del programa continúa con el procedimiento “sincronizado” que permite ajustar la hora interna que maneja el microcontrolador. Los ajustes se realizan en base en la trama enviada por el reloj maestro.

Como se observa se presenta un ciclo infinito en el cual la rutina “sincronizado” y “revisión de funcionalidad” se ejecutan cada hora (MM=59), esto con el fin de mantener la sincronía. En el ciclo se presenta una condición que ejecuta la rutina “generar trama” cuando la bandera Tflag esta en uno. La bandera esta asociada a la interrupción externa la cual la activa cada vez que se han transmitido una trama IRIG-B, esto ocurre cada segundo. Finalmente se presenta un procedimiento que refresca la información mostrada en la pantalla LCD actualizando la hora y la fecha.

En la figura 5.30 se presenta el diagrama de flujo del código que da atención a la interrupción externa. La interrupción se genera cuando se da un flanco es la señal IRIG-B obtenida del modulo PWM. La función de la interrupción es obtener el siguiente elemento de la trama para ajustar el ciclo de trabajo correspondiente (cero=20%, uno=50% y pausa=80%) de la salida PWM.

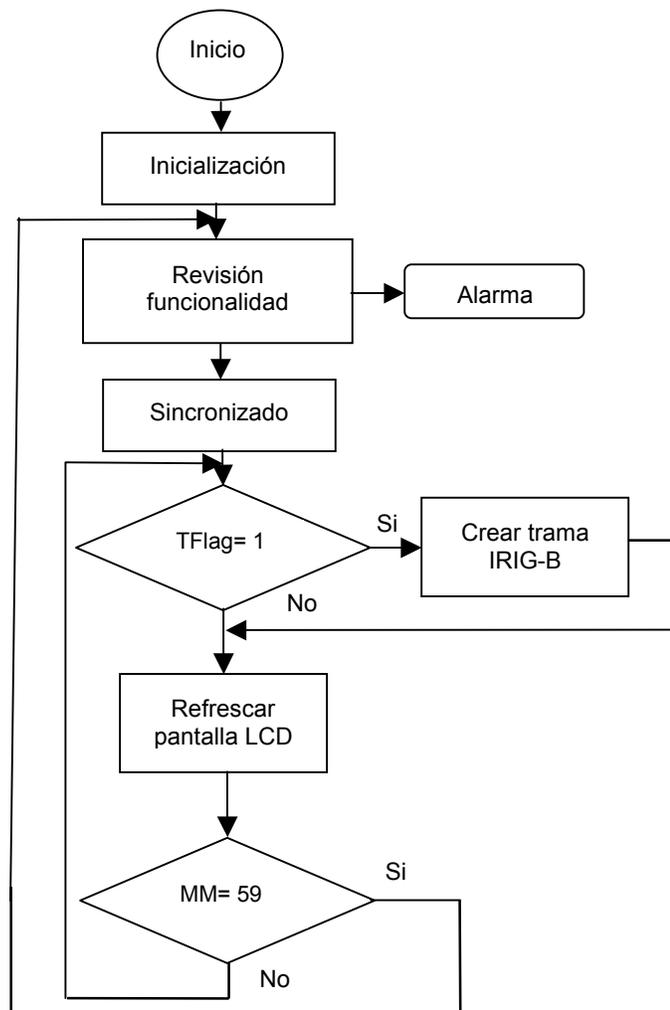


Figura 5.29 Rutina principal del receptor.

Los elementos de la trama IRIG se almacenan en un arreglo de 100 elementos denominado "Ttrans" el cual es direccionado con la variable "contador de trama" cada interrupción externa aumenta dicho contador y se obtiene el siguiente elemento a transmitir. Cuando el contador de trama presenta el valor 99 se ha transmitido una trama completa. Se reinicia el contador, se obtiene la nueva trama a transmitir (Ttemp) y se aumenta la hora del interna en un segundo. La bandera Tflag se pone a uno para comunicarle a la rutina principal que genera la siguiente trama a transmitir.

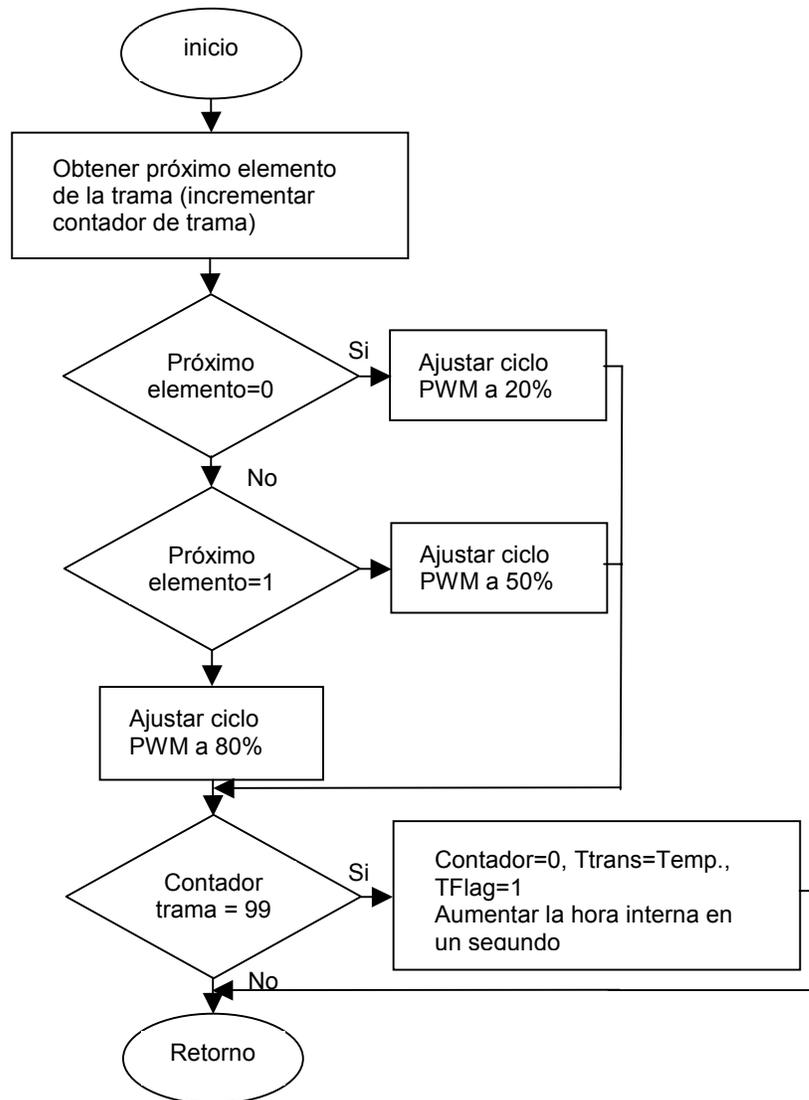


Figura 5.30 Rutina de atención a la interrupción externa.

Para generar la trama IRIG se cuenta con la rutina de la figura 5.31 la cual genera un arreglo de cien elementos (Temp) que contiene la información mostrada en la figura 3.4. Para generar los elementos de la figura 3.4 se convierte el formato DDD:HH:MM:SS elemento por elemento mediante el uso de la tabla 3.5, la cual se guarda en la memoria del dispositivo programable.

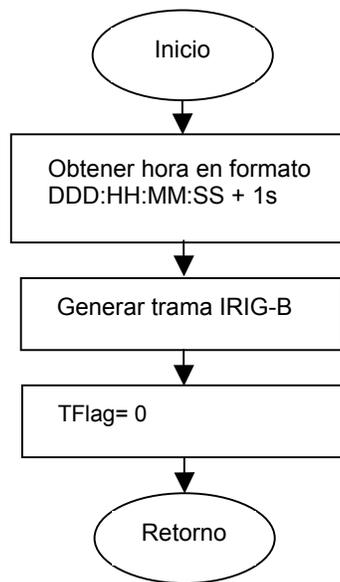


Figura 5.31 Rutina generado de trama IRIG.

En la figura 5.32 se muestra el diagrama de flujo de la rutina que permite ajustar la hora con base en el reloj maestro. La rutina inicia con el envío del carácter “E” vía comunicación serie. El transmisor recibe el carácter y cambia a modo eco, como se explicó en el apartado anterior. En modo eco el transmisor comunica la línea Rx con Tx lo que genera un lazo que da retorno a la información enviada por el receptor.

El microcontrolador cuenta con temporizadores ajustables, en este caso se ajusta de forma tal que permitan medir lapsos de tiempo en el orden de los microsegundos. Un temporizador puede medir el tiempo presente entre flancos de una señal cuadrada, esta característica es utilizada para medir el tiempo que tarda en retornar la señal enviada por Rx. La mitad del valor medido por el temporizador es el tiempo de propagación que debe ser corregido.

El programa envía del carácter “T” el cual ajusta el modo del transmisor a transparente. Se obtiene la trama proveniente del reloj maestro, a la cual se le suma 1 segundo. Finalmente se espera el tiempo correspondiente a un segundo menos el tiempo de propagación calculado y se ajusta la hora del microcontrolador.

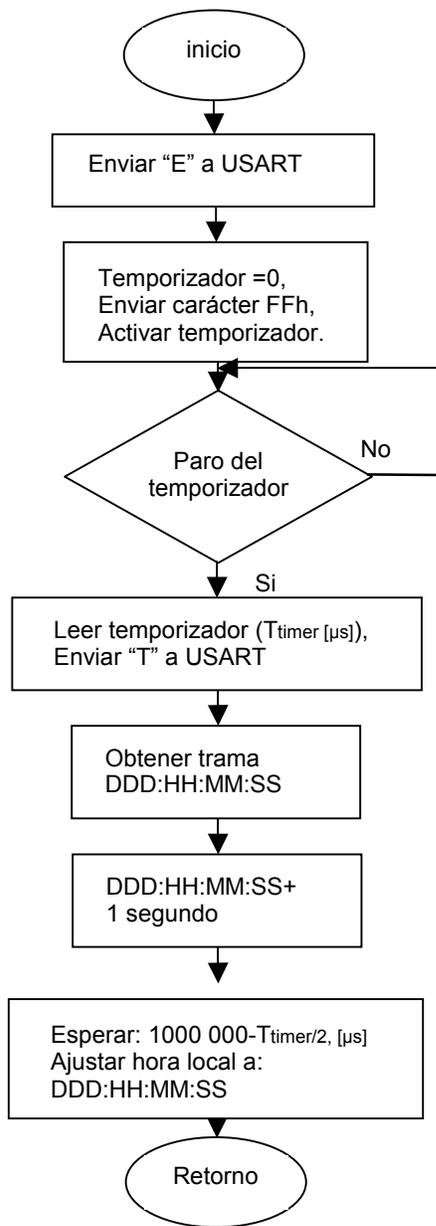


Figura 5.32 Rutina de sincronización a partir de reloj maestro.

El proceso de sincronizado mediante la rutina 5.32 presenta la ventaja de ajustarse a las condiciones cambiantes que se puedan presentar en los sistemas de comunicación.

Capítulo 6: Análisis de resultados

6.1 Estudios aplicados a los sistemas de comunicación.

Tabla 6.1 Resultado de las pruebas al sistema OP/AT (aplicada en el día).

Línea que comunica :		Arenal-Barraca
Distancia:		52 kilómetros
Tecnología de comunicación:		OP/AT
Fecha:		16/09/2004
Hora de inicio:		04:34:23 pm
Muestreo cada:		2 segundos
Muestra	Tiempo de propagación	Diferencia entre mediciones
t_n	t_p [ms]	$t_{n+1} - t_n$ [ms]
1	93,360	-
2	93,350	0,010
3	93,382	0,032
4	92,968	0,414
5	93,509	0,541
6	93,384	0,125
7	93,558	0,174
8	93,391	0,167
9	93,576	0,185
10	93,428	0,149
11	93,569	0,142
12	93,830	0,261
13	93,416	0,414
.	.	.
.	.	.
.	.	.
704	93,770	0,529
705	93,141	0,629
706	93,547	0,407
707	93,552	0,005
708	93,566	0,014
709	93,558	0,008
710	93,572	0,014
711	93,148	0,424
712	93,300	0,152
713	93,989	0,689
714	93,760	0,229
715	93,595	0,166
716	93,424	0,171
717	93,586	0,162
718	93,174	0,412
719	93,187	0,013
720	93,624	-

Tabla 6.2 Estadísticas de las pruebas aplicadas al sistema OP/AT (aplicada en el día).

Variable	Valor
Muestras realizadas (t_n)	720
Promedio t_{prom}	93,4293 [ms]
Mayor t_{max}	93,989 [ms]
Menor t_{min}	92,770 [ms]
Desviación estándar	0,255
Varianza	0,065
Diferencia entre mediciones $t_{n+1} - t_n$ máximo.	0,868 [ms]
Error de propagación por kilómetro	0,001796717 [ms/km]

Tabla 6.3 Resultado de las pruebas al sistema OP/AT (aplicada en la noche)

Línea que comunica :		Arenal-Barraca
Distancia:		52 kilómetros
Tecnología de comunicación:		OP/AT
Fecha:		21/09/2004
Hora de inicio:		08:12:14 pm
Muestreo cada:		2 segundos
Muestra	Tiempo de propagación	Diferencia entre mediciones
t_n	t_p [ms]	$t_{n+1} - t_n$ [ms]
1	98,213	-
2	98,931	0,718
3	98,511	0,420
4	98,937	0,426
5	98,248	0,689
6	98,537	0,289
7	98,278	0,259
8	98,129	0,149
9	98,536	0,407
10	98,139	0,397
11	98,542	0,403
12	98,298	0,245
13	98,132	0,166
14	98,703	0,572
15	98,146	0,558
16	98,246	0.200
.	.	.
.	.	.
.	.	.
704	98,014	0,823
705	98,462	0,448
706	98,181	0,281
707	98,017	0,165
708	98,881	0,865
709	98,049	0,832
710	98,449	0,400
711	98,463	0,014
712	98,646	0,184
713	98,050	0,596
714	98,907	0,857
715	98,241	0,666
716	98,086	0,156
717	98,510	0,425
718	98,079	0,432
719	98,106	-
720		

Tabla 6.4 Estadísticas de las pruebas aplicadas al sistema OP/AT (aplicada en la noche)

Variable	Valor
Muestras realizadas (t_n)	720
Promedio t_{prom}	98,316 [ms]
Mayor t_{max}	98,893 [ms]
Menor t_{min}	97,630 [ms]
Desviación estándar	0,265
Varianza	0,062
Diferencia entre mediciones $t_{n+1} - t_n$ máximo.	0,853 [ms]
Error de propagación por kilómetro	0,001892871 [ms/km]

Tabla 6.5 Resultado de las pruebas al sistema PDH

Línea que comunica :		Siquirres con Moin
Distancia:		45 kilómetros
Tecnología de comunicación:		PDH
Fecha:		30/08/2004
Hora de inicio:		11: 02: 25 am
Muestreo cada:		2 segundos
Muestra	Tiempo de propagación	Diferencia entre mediciones
t_n	t_p [ms]	$t_{n+1} - t_n$ [ms]
1	0,948	-
2	0,977	0,029
3	0,978	0,001
4	0,995	0,017
5	0,999	0,004
6	0,979	0,02
7	0,957	0,022
8	0,949	0,009
9	0,98	0,031
10	0,985	0,006
11	0,969	0,017
12	0,978	0,009
13	0,981	0,004
14	1,001	0,02
15	0,961	0,04
16	0,962	0,001
.	.	.
.	.	.
.	.	.
704	0,935	0,064
705	0,97	0,036
706	0,998	0,028
707	1,005	0,007
708	0,971	0,034
709	1	0,029
710	1	0,001
711	0,969	0,031
712	1,001	0,032
713	0,969	0,032
714	0,969	0,001
715	0,97	0,001
716	0,966	0,005
717	0,97	0,005
718	1,001	0,031
719	0,968	-
720		

Tabla 6.6 Estadísticas de las pruebas aplicadas al sistema PDH

Variable	Valor
Muestras realizadas (t_n)	720
Promedio t_{prom}	0,97324028 [ms]
Mayor t_{max}	1,014 [ms]
Menor t_{min}	0,933 [ms]
Desviación estándar	0,01754594
Varianza	0,00030786
Diferencia entre mediciones $t_{n+1} - t_n$ máximo.	0,068 [ms]
Error de propagación por kilómetro	2,16276E-05 [ms/km]

Mediante el uso de la herramienta '*Pruebas de línea*' se obtiene los resultados mostrados los cuales analizan los sistemas de comunicación que son utilizados para comunicar protecciones y que se pretenden utilizar para sincronizar.

En las tablas 6.1 y 6.3 se presenta una muestra de los resultados obtenidos del análisis aplicado al sistema que comunica la subestación de Arenal con la de Barranca. La tecnología que utiliza el sistema de comunicación es OP/AT, la cual se instaló recientemente. En contraparte, la tabla 6.5 resume los resultados de las pruebas aplicadas al sistema PDH. Las pruebas se realizaron en Limón, en el sistema que comunica la subestación de Moin con Siquirres. Como se observa en los tres casos se tomaron 720 muestras con un intervalo de muestreo de dos segundos. Se presentan el tiempo de propagación calculado en cada mediación y el valor absoluto de la diferencia con respecto a la medición anterior.

En las tablas 6.2, 6.4 y 6.6 se muestran los resultados del análisis estadístico de los datos obtenidos. De la comparación de estas tres tablas se obtiene información valiosa que marca el rumbo del desarrollo del proyecto.

Lo primero que se evidencia es que la tecnología PHD brinda una comunicación más rápida que el sistema OP/AT. Cuenta con un tiempo de propagación promedio de 0,973 [ms], el cual es aceptable con base en el objetivo de lograr un sistema con un error menor a un milisegundo. Para el sistema OP/AT se obtuvo un tiempo de propagación aproximado a los 90 [ms], lo que implica el desarrollo de algún método para corregirlo.

La desviación estándar calculada para el sistema OP/AT es 0,255, aproximadamente 15 veces mayor a las presentada por PDH. La poca dispersión presentada por el sistema PDH se debe a su modo de operación basado en fibra óptica. El sistema OP/AT al utilizar el sistema de onda portadora es más susceptible al ruido y a la interferencia, lo que se manifiesta con una menor estabilidad en la comunicación.

Inicialmente se consideró la idea de calcular el tiempo de propagación en el momento de la puesta en marcha y programarlo como una constante en el algoritmo encargado de corregir dicho error. El manual del sistema OP/AT dado por el fabricante expresa que el ancho de banda varía en función de la temperatura de la línea, voltaje de transmisión, ruido y distancia. Para conocer el efecto de estas variables sobre el tiempo de propagación se realiza una medición nocturna. Se obtiene un tiempo de propagación promedio de 98,3 [ms], aproximadamente 5 [ms] mayor al calculado durante el día.

Se determina que el sistema de sincronización tiene que ser dinámico para que se ajuste a los cambios que puedan darse en el sistema de comunicación. Para establecer el método a utilizar se mide la diferencia entre mediciones. Como se observa en las tablas 6.2, 6.4 y 6.6 el máximo valor presentado entre mediciones se presenta en el sistema OP/AT con un valor de 0,868 [ms].

El algoritmo utilizado se basa en tres pasos, medir el tiempo de propagación, obtener la hora del reloj maestro y compensar el error. De las mediciones se establece que el máximo error introducido por este método es de aproximadamente ± 0.9 [ms]. Se cumple con el objetivo de sincronizar con una diferencia menor o igual a 1 [ms].

6.2 Análisis de la solución implementada.

Para presentar los resultados obtenidos del hardware implementado se recurre a la figura 6.1 en la cual se describen los puntos en los cuales se realizan las diferentes mediciones. Mediante un osciloscopio digital se obtienen las figuras mostradas a continuación.

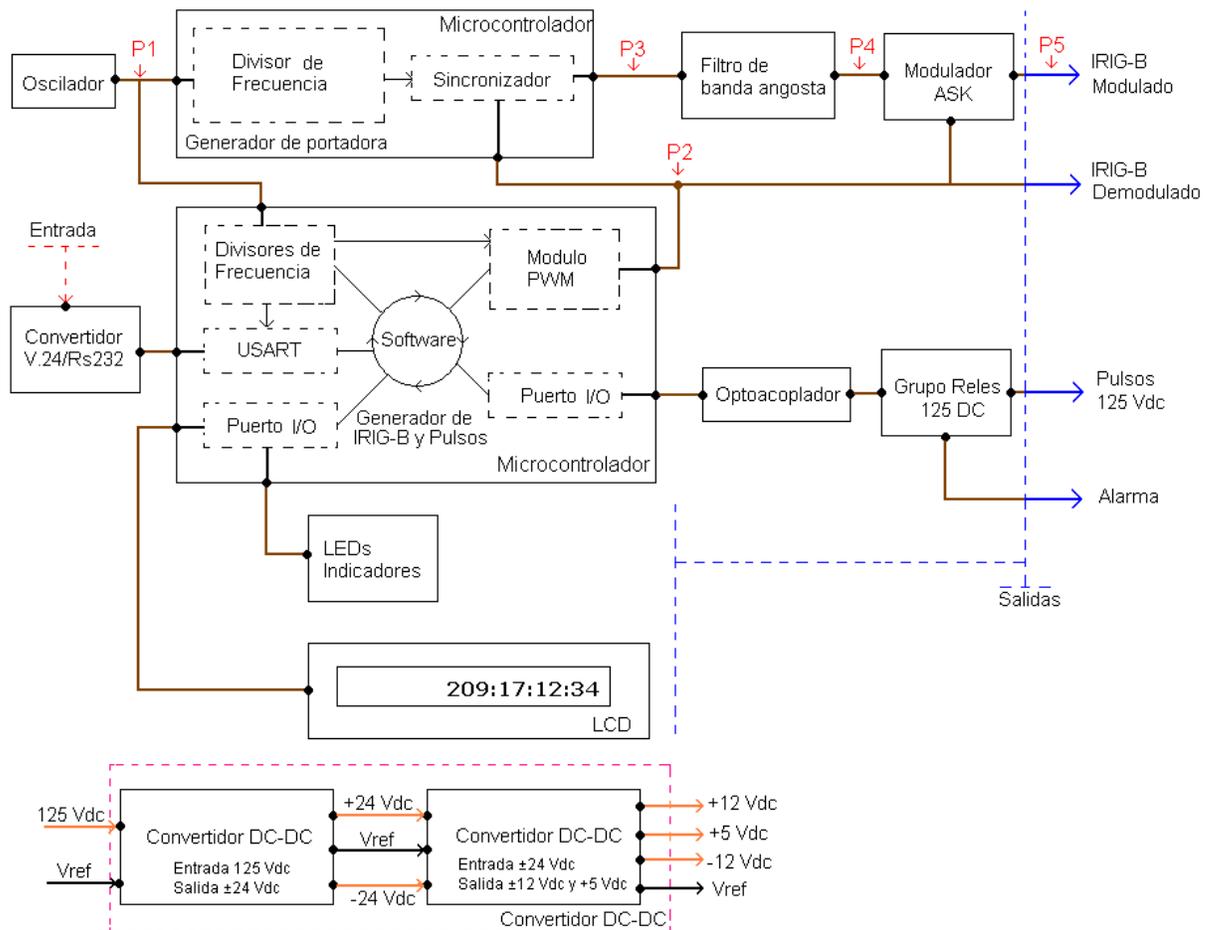


Figura 6.1 Puntos de medición.

En la figura 6.2 se muestra la señal de reloj generada mediante el circuito mostrado en la figura 5.5. Se obtiene una señal cuadrada de 5 voltios de amplitud y una frecuencia de 1.382 MHz. De esta forma se logra la señal que se requiere para el reloj del microcontrolador.

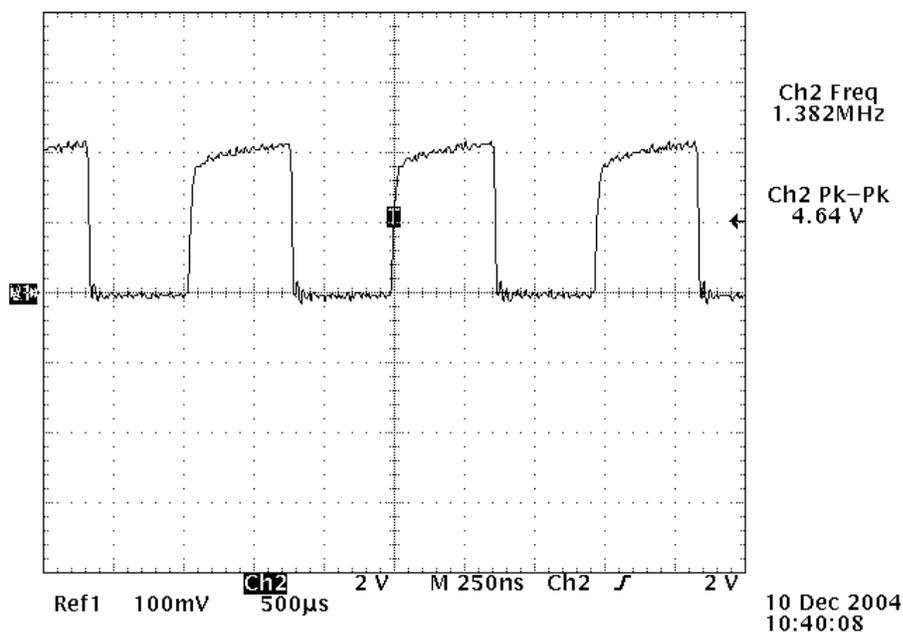


Figura 6.2 Señal de reloj (P1).

La señal IRIG-B generada por el modulo PWM se muestra en la figura 6.3. Se presenta un fragmento de trama conformado por cinco pulsos. El primer pulso permanece 8 [ms] en alto y 2 [ms] en bajo, lo cual es una pausa. Seguidamente se tiene un cero (2 [ms] en alto y 8 [ms] en bajo) y luego un uno (5 [ms] en alto y 5 [ms] en bajo) y finalmente dos ceros. La frecuencia medida es 100 Hz, se concluye que la trama cumple con los requerimientos necesarios establecidos por el estándar.

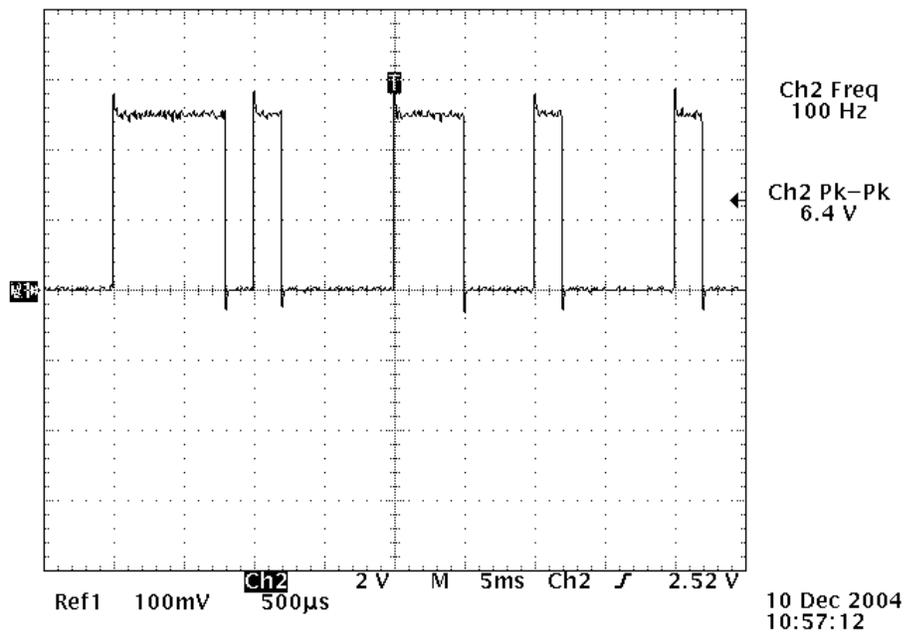


Figura 6.3 Señal IRIG-B (P2).

La figura 6.4 muestra la portadora sincronizada con la trama IRIG-B. La portadora es una señal cuadrada de 1000 Hz con amplitud 6.5 Vpp la cual es introducida en el filtro pasabanda.

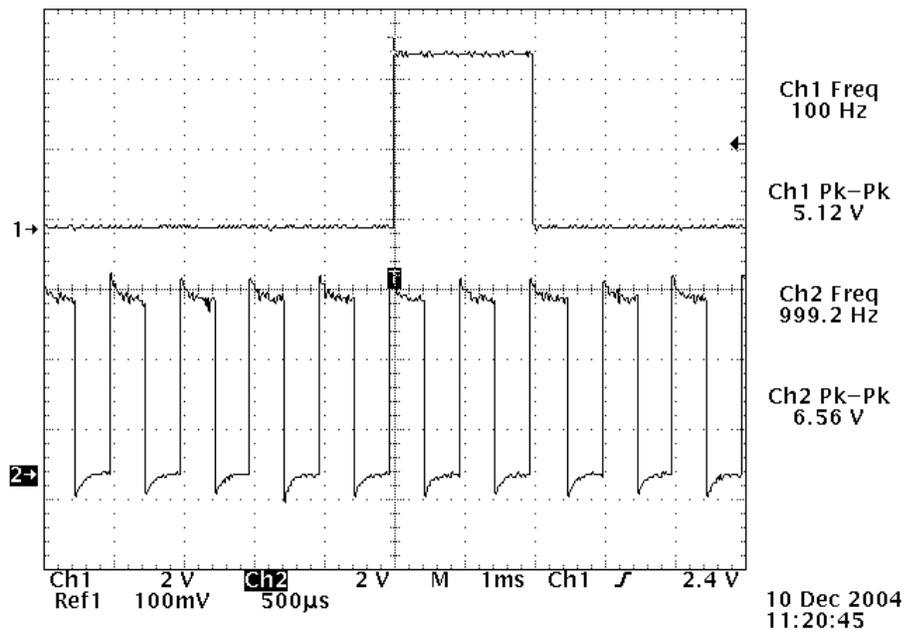


Figura 6.4 Portadora sincroniza por la señal IRIG-B. (P2 y P3)

El la figura 6.5 se muestra la portadora filtrada, consiste en una senoidal de 1000 Hz de 5.76 Vpp de amplitud. La portadora es modulada en base a la señal IRIG utilizando un índice de modulación de 1/3.

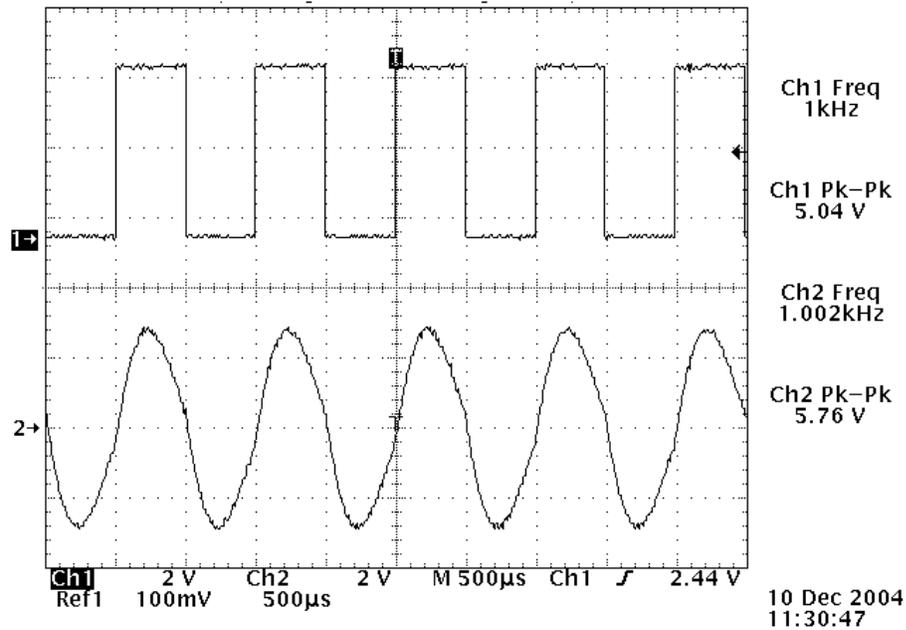


Figura 6.5 Portadora senoidal (P3 y P4).

De la figura 6.6 se observa que la señal presenta un valor máximo de 2.92 Vpp y un valor mínimo de 0.98 Vpp. El índice de modulación práctico es 0.335 y presenta un porcentaje de error con respecto al teórico de 0,6 %.

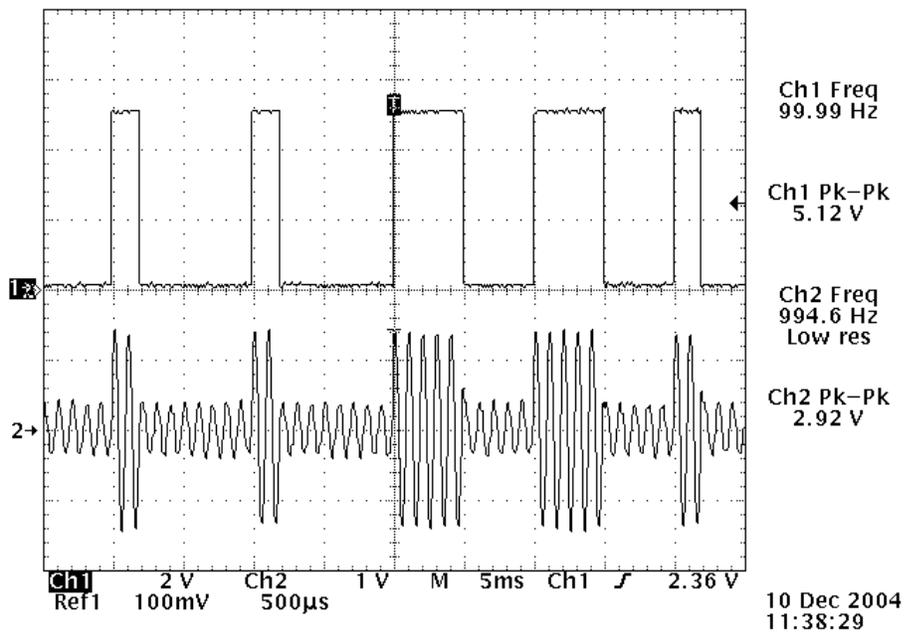


Figura 6.6 Señal IRIG-B modulada. (P2 y P5)

De la prueba de funcionamiento realizada en Limón se obtiene la tabla 6.7, esta tabla contiene en tiempo compensado en el proceso de sincronización. Como se observa coincide con los valores calculados mediante el software simulador GPS. La diferencia entre la hora de los equipos de Siquirres y los de Moin no se pudo medir de forma exacta, esto al no contar con el equipo requerido. Sin embargo, la tabla 6.7 muestra que el equipo compensa el tiempo de propagación. Como se mostró mediante las pruebas a los sistemas de comunicación al compensar el tiempo de propagación el error se calcula menor a ± 0.9 [ms].

Tabla 6.7 Valores de corrección reportados por el receptor.

Hora	Tiempo calculado en el proceso sincronización. (Ttimer/2 [ms])
13: 00: 00	0,928
14: 00: 00	0,915
15: 00: 00	0,938

Dentro de los logros de las pruebas realizadas en Limón se tiene la sincronización de dos protecciones Siemens 522 mediante IRIG-B demodulado, un equipo RFL mediante IRIG-B modulado y una protección SEL321 mediante pulsos.

Del análisis general del diseño se deduce que cumple con los objetivos propuestos. *El principal logro de este proyecto consiste demostrar la posibilidad de sincronizar con los sistemas de comunicación actual.*

Capítulo 7: Conclusiones y recomendaciones

7.1 Conclusiones

- Fue posible sincronizar mediante IRIG-B modulado y demodulado con el circuito implementado.
- Se logró la sincronización de equipos con pulsos binarios de 125VDC y 24VDC.
- La diferencia de tiempo entre el reloj maestro y los equipos sincronizados es de aproximadamente 0.9 [ms] segundos.
- Para sincronizar es posible utilizar los sistemas de comunicación OP/AT y PDH.
- Si un equipo cumple con las velocidades adecuadas y posee una interfase V.24, con una configuración adecuada pueda funcionar como medio de propagación de la señal de sincronía.
- Se demostró la posibilidad de sincronizar protecciones y grabadores de eventos mediante los sistemas de comunicación de protecciones.

7.2 Recomendaciones

Este proyecto que recién inicia, tiene la característica de que está creciendo constantemente con la llegada de nuevas tecnologías donde se debe investigar para cada equipo por aparte las configuraciones de sincronización del reloj interno. Por esta razón es recomendable iniciar un estudio detallado de todos los equipos que se desean sincronizar e iniciar la etapa de recolección de información y pruebas.

Es necesario que se mantengan equipos de prueba en los laboratorios debido a que la realización de pruebas en el campo es sumamente peligroso y puede causar efectos indeseables para el ICE como la caída de una línea en un caso extremo.

Bibliografía

- [1] Telecommunications and timing group. IRIG SERIAL TIME CODE FORMATS
- [2] Haykin, Simon. Sistemas de comunicación Comunicaciones. Primera Edición, Editorial Limusa wiley. México: 2004.
- [3] Telecomunicaciones. Modulación. Consultado el 29 de agosto del 2004. Disponible en: <http://www.eveliux.com/fundatel/modulac.html>
- [4] Chaves Coto, Walter. Implementación del Sistema OPLAT. Instituto Tecnológico de Costa Rica. San José, Costa Rica. 2004.
- [5] Hayt, william. Análisis de circuitos en ingeniería. Quita Edición, Editorial McGRAW-HILL. México: 1998.
- [6] Grupo ICE. Historia ¿Cómo nacimos?. Consultado el 27 de agosto del 2004. Disponible en: <http://www.ice.go.cr/esp/qsomos/infobase/historia.htm>
- [7] Muñoz, Carlos. Protecciones para subestaciones y líneas de transmisión. Instituto Costarricense de Electricidad. San José, Costa Rica. 1991.
- [8] SIEMENS. SIPROTEC: Numerical Protection Relays. 2002
- [9] SIEMENS. Sistema digital de onda portadora ESB 2000i. Germany. 2002.
- [10] MICROCHIP. PIC16F877 Data Sheet.
- [11] Sistemas controladores inteligentes. Onda Portadora. Consultado el 29 de agosto del 2004. Disponible en: <http://www.sciargentina.com.ar/OndaPortadora.htm>

Apéndice A.1: Glosario, abreviaturas y simbología

A.1.1 Abreviaturas y simbología

Hz	Abreviación de Hertz (ciclos por segundo)
kHz	kilohertz (1000 Hz)
s	Segundo
Ms	Milisegundos (0,001 s)
BCD	binary coded decimal
LSB	least significant bit
MSB	most significant bit
USART	universal synchronous asynchronous receiver transmitter
DC	Direct current
PWM	Pulse width modulation
MHz	Megahertz (1 000 000 Hz)
Ω	Ohms (resistencia)
k Ω	1000 Ohms
ICE	Instituto Costarricense de Electricidad

A.1.2 Glosario

IRIG-B	Comunicación serie mediante la cual se informa a dispositivos de la hora actual.
V.24	Estándar industrial que define las características de un sistema de comunicación serie (versión industrial de RS-232)
Baudrate	Velocidad a la cual se transmiten datos por un sistema V.24. la unidad bajo la cual se mide es bit/s.
Sincronización	Proceso bajo el cual se ajusta la hora de un dispositivo en base a una referencia.
Microcontrolador	Dispositivo electrónico programable.
Osciloperturbógrafos	Equipo encargado de registrar los eventos que se presentan en las variables que monitorea.
RS-232	Estándar que define un sistema de comunicación serie
Relé	Dispositivo electromecánico que permite manejar corrientes y voltajes elevados a partir de señales de menor magnitud.
Cristal	Oscilador de cuarzo, el cual presenta una frecuencia de oscilación fundamental muy precisa.
Bit	Binario, elemento que presenta dos estados diferentes (1 o 0)
interrupción	Proceso que permite interrumpir el proceso de ejecución de un programa para atender una rutina de mayor prioridad.
multiplexor analógico	Dispositivo electrónico que cuenta con varias entradas y una salida. Permite seleccionar mediante señales de control cual entrada se transmite a la salida.

Apéndice A.2: Diagrama del circuito

A.2.1 Transmisor

A.2.2 Receptor

Apéndice A.3: Manuales de usuario

A.3.1 Configuración para la sincronización de equipos SIMEAS R

El equipo contiene un reloj que permanece en funcionamiento incluso en el caso de producirse una interrupción del suministro eléctrico. Sigue funcionando con un error inferior a $\pm 50E-6$ segundos. En la tabla A.2.1 se muestra la diferencia que se puede presentar entre equipos en ausencia de sincronización en diferentes periodos.

Tabla A. 3.1 Diferencia del reloj para un equipo sin sincronización.

Período	Error acumulado
Un día	± 4.3 segundos
Una semana	± 30.2 segundos
Un mes	± 15 minutos
Un año	± 3 horas

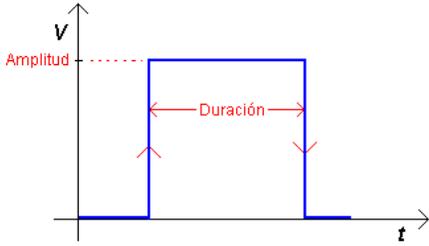
La sincronización del reloj interno se realiza con un reloj maestro a través de la entrada de control 1 con los bornes de conexión 7B1(+) y 7B2(-). Mediante un impulso el reloj interno es puesto al próximo minuto entero. El CPU obtiene la hora actual de los pulsos de minutos y utiliza este valor para poner en hora el reloj de tiempo real. Este ajuste solo se realiza si en ese momento no se está procesando ningún fallo. En la tabla A.2.2 se muestran las características eléctricas del pulso requerido, se utiliza un flanco de 24 VDC para aminorar problemas de ruido eléctrico, evitando señales falsas.

No obstante, en este modo de sincronización no se puede presentar mayores alteraciones o variaciones bruscas de tiempo, como por ejemplo el cambio a la hora de verano. Este ajuste no se requiere en zonas cercanas al ecuador, como en nuestro caso.

Si falla la sincronización externa, el reloj interno sigue funcionando con los pulsos de segundos que se generan internamente. Este fallo se graba en el archivo de registro con el mensaje de estado “FALLO O AUSENCIA DE SINCRONISMO”. Se considera que se produjo un fallo cuando la información de sincronía no se presenta en al menos 10 minutos. Al regresar la señal de sincronía se guarda el mensaje de estado “SINCRONIZACIÓN REALIZADA” en el archivo de registro.

De la tabla A.2.1 se observa que si la señal de sincronización no se presenta en más de una semana se podrían generar diferencias de minutos (exacto) en el momento que se retome la sincronización. Esto como efecto del ajuste al próximo al minuto, para ese momento la diferencia entre los relojes puede ser mayor a 30 segundos generándose las diferencia de minutos mencionada.

Tabla A.3.2 Características eléctricas del pulso de sincronía.

	Duración	Amplitud	Flanco
	(ms)	(VDC)	
	200-1000	24	Subida

El SIMEAS R cuenta indicadores que muestran el estado del reloj interno, mediante un LED denominado “*Time synchronization*” se indica la presencia de fallas. En caso de falla se enciende el LED y se activa una alarma. La alarma se denomina Group Alarm Tab la cual es compartida, la figura A.2.1 muestra la lógica bajo la cual opera.

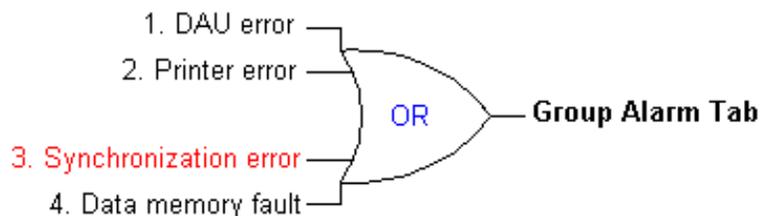


Figura A. 3.1 Alarma generada en el caso de falla de la sincronización.

Para configurar el equipo SIMEAS R para el reconocimiento de la señal de sincronía externo se recurre al procedimiento descrito en la tabla A.2.3. Se requiere de un software especializado (OSCO P) que permite la adecuada configuración. Mediante el dialogo *Mando sistema*, Registro *Sincronización* active el tipo de sincronización para el SIMEAS R y los parámetros para el cambio de hora invierno/verano. Seleccione de la lista desplegable del campo sincronización, el método de a utilizar, por ej. pulso por minuto.

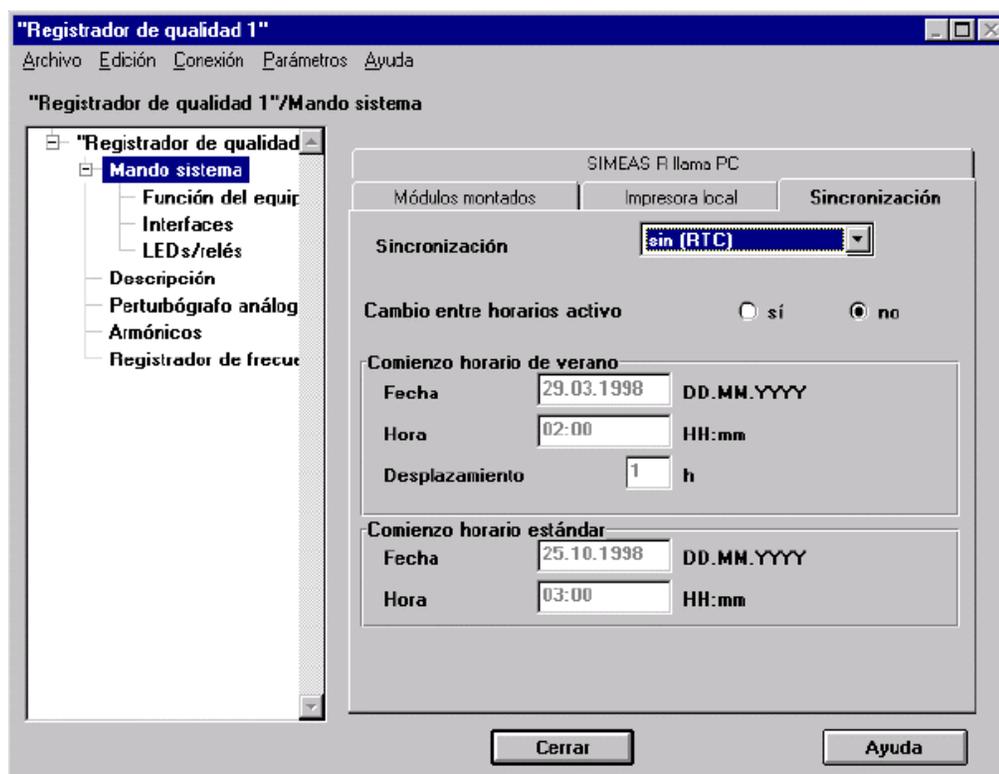


Figura A. 3.2 Configuración del SIMEAR R mediante el Software OSCOP P.

Tabla A. 3.3 Configuración para la sincronización mediante pulsos.

Procedimiento	Detalles	Recursos
Apagar el equipo SIMEAS R	Mediante interruptor S1	-
Conectar fuente de la señal de sincronismo.	Conectar el cable a las terminales 7B1(+) y 7B2(-) en el panel trasero. Ver figura 1314.	Desarmador Plano 5 mm
Encender el equipo SIMEAS R.	Mediante interruptor S1	-
Conectar PC a la interface de servicio COM S.	Conexión física	Cable serie PC
Configurar el equipo	Habilitar modulo y parametrizar los canales. Ver figura 134.	Software OSCOP P

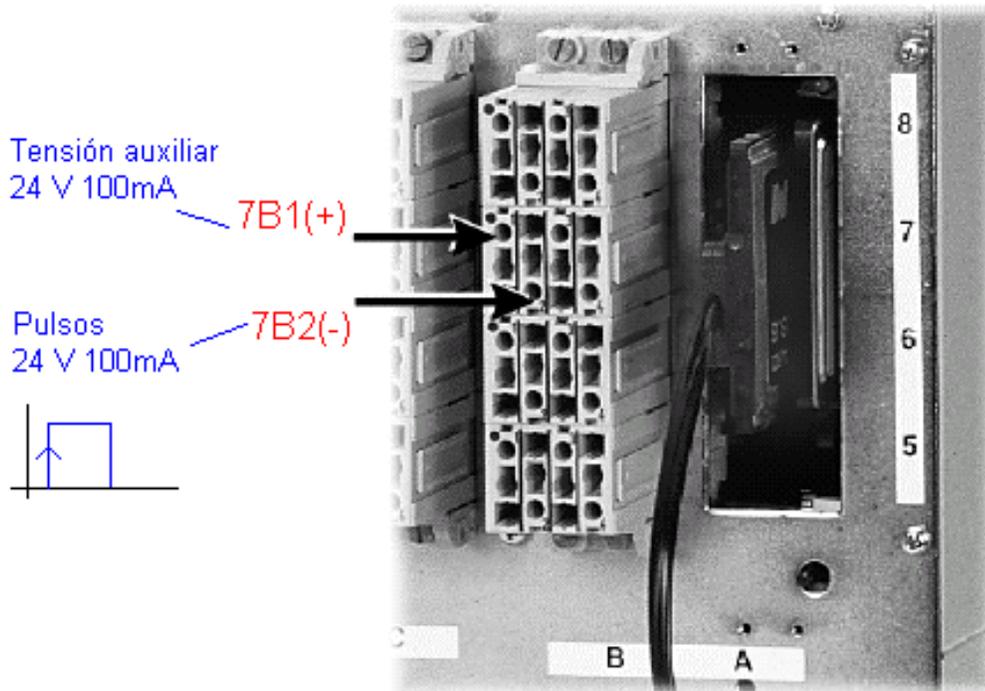


Figura A. 3.3 Conexión del pulso de sincronía, panel trasero.

A.3.2 Configuración para la sincronización de equipos TR-100 series

Son dispositivos electrónicos utilizados para monitorear condiciones de fallo en sistemas de energía. Los grabadores pueden ser configurados como una unidad separada o como un sistema integrado mayor. En el grabador de eventos es posible sincronizar el reloj interno por un pulso de CD de diversas formas: por segundo, por minuto o por hora.

Este equipo posee entradas digitales de voltaje CD. La polaridad de las entradas y niveles de voltaje deben ser tomadas en consideración. Los posibles niveles de voltaje son: 12, 24, 48, 125 y 250 VCD.

La entrada digital 16 del sistema es usado para sincronizar el grabador. Conectando la fuente a la entrada digital 16 y haciendo los cambios apropiados de switches (interruptores) y jumpers (puentes), es posible sincronizar este equipo. Para especificar el tipo de configuración de sincronización que requiere el equipo, se hace mediante switches que se encuentran en el módulo de procesador.

Las combinaciones posibles de los switches para la sincronización del equipo se muestran en la tabla A.2.4.

Tabla A. 3.4 Posición de los interruptores para definir la sincronización.

S2-7	S2-8	Sync
Off	Off	None
On	Off	1PPS
Off	On	1PPM
On	On	1PPH

En esta tabla se puede observar que cambiando las conexiones de los dos switches de sincronización, se puede obtener una sincronización por pulsos cada segundo, cada minuto o cada hora.

Para especificar el nivel de voltaje para las entradas, se configura con la utilización de jumpers que se encuentran en el módulo del procesador.

Procedimiento de sincronización por medio de un pulso de VCD:

1. Se debe habilitar mediante software la entrada digital 16 para que funcione como entrada de pulso de sincronía.
2. Se debe colocar los switches S2-7 en Off y el S2-8 en On para obtener un modo de sincronización por minutos.
3. Se debe colocar los jumpers de manera que el nivel de voltaje de las entradas digitales concuerden con el pulso enviado.
4. Conectar la fuente de impulsos de sincronización.
5. Enviar los pulsos cada minuto para sincronizar el equipo.

A.3.3 Configuración para la sincronización de equipos SEL-321

El relay de reloj interno es una referencia de tiempo para todas las funciones. Conectando al puerto de panel definido como “DEMOMULATED IRIG-B” se puede sincronizar a una fuente externa.

Sin una señal IRIG-B de una fuente, el reloj interno se desajusta en un rango de ± 0.086 segundos por día. Con IRIG-B, el reloj interno está sincronizado dentro de los ± 1 ms de la hora de la fuente.

IRIG: IRIG direcciona el relay para leer la entrada demodulada de tiempo IRIG-B en el puerto del panel trasero denominado “DEMOMULATED IRIG.B”.

Si el relay lee un código satisfactorio de tiempo, este actualiza el reloj interno del equipo así como el calendario y la fecha de la lectura de tiempo.

Para observar si el equipo está recibiendo la señal de IRIG, se puede digitar dentro de la interrogación de equipo el comando:

```
=> IRIG <ENTER>
```

```
EXPAMPLE: BUS, BREAKER 3    Date: 02/01/93    Time: 01:45:40.762
```

```
=>
```

Si no existe señal de IRIG-B, o no es leída satisfactoriamente, el relay presenta un mensaje de “IRIG-B DATA ERROR”.

Nota: Normalmente, no es necesario sincronizar usando este comando porque el relay automáticamente sincroniza cada pocos minutos.

TIME: El comando *TIME* muestra y coloca la información del reloj interno. Para modificar el reloj, se digita *TIME* y la hora deseada, luego se presiona <ENTER>. Se separan las horas, minutos y segundos con dos puntos. Para poner el reloj a las 23:30:00, se debe digitar:

```
=> TIME 23:30:00 <ENTER>
```

```
23:30:00
```

```
=>
```

Otra forma de colocar el reloj automáticamente a través de la entrada del relay es mediante una fuente de tiempo demodulada IRIG-B.

Conexión de la entrada IRIG-B

El Relay SEL-321 acepta una señal demodulada de IRIG-B a través de un puerto de 9 pines denominado “DEMOMULATED IRIG-B”- Esto permite sincronización con una fuente de tiempo externa.

La señal del IRIG-B incluye un código para hora del día y día del año. Esto no incluye un código para identificar el año. Para asegurarse que el calendario del sistema está en el año adecuado, se puede ajustar mediante el comando *DATE*. El relay almacena el año de la fecha elegida en una memoria no volátil, por lo que una vez que la fecha es ajustada apropiadamente, el equipo mantendrá el año correcto. El equipo no mantendrá la hora, el mes o el día cuando se apaga. Si no existe una señal externa IRIG-B, el equipo empieza con su hora y fecha como: 0:00:00 y 1/1/YY cuando se enciende.

Cuando las distancias entre el Relay SEL-321 y el dispositivo que envía la señal IRIG-B excede la longitud recomendada por los cables de conducción metálicos convencionales EIA-232, usted puede usar módems para establecer comunicación a destinos remotos. Desafortunadamente, los módems convencionales

no soportan la transmisión de la señal IRIG-B, entonces su uso requiere que se utilice otro método para sincronizar la hora en el equipo SEL-321. Módem especiales de fibra óptica (como el SEL-2810) están disponibles, que incluyen un canal para código IRIG-B; estos modems permite sincronizar más precisamente con dispositivos (como el SEL-2020) capaz de enviar código IRIG-B, con una comunicación de fibra óptica.

El formato del dato del IRIG-B consiste en un frame de un segundo que contiene 100 pulsos que se divide en campos. El relay decodifica el segundo, el minuto, la hora y el día y lo coloca en la hora del reloj interno.

El Relay lee automáticamente el código de hora alrededor de cada minuto.

Tabla A. 3.5 Pines del conector IRIG-B:

Pin del conector	IRIG-B
1	+5 Vdc
2	+IRIG-B
3	-IRIG-B
4	N/C
5	GND
6	N/C
7	N/C
8	N/C
9	GND

A.3.4 Sincronización de protecciones Siprotec

Sincronización de Siprotec por entrada binaria

Inicialmente se debe tener claro el número de serie de la protección a la cual se desea realizar la sincronización mediante la entrada binaria. Para esto, se debe tener el número completo de la protección que se representa por un código de 16 caracteres. Ej. 7SD6101-5BB39-3BA0.

Con la especificación de la protección, se puede utilizar el software DIGSI 4 que permite la interrogación de las protecciones para ajustar su configuración, con lo cual se pretende establecer una entrada binaria como recepción del pulso de sincronía.

Para configurar la protección se debe ingresar a la sección “Settings” e ingresar a la sección “Time synchronization”. Esto desplegará una ventana mostrando las características de sincronización del equipo.

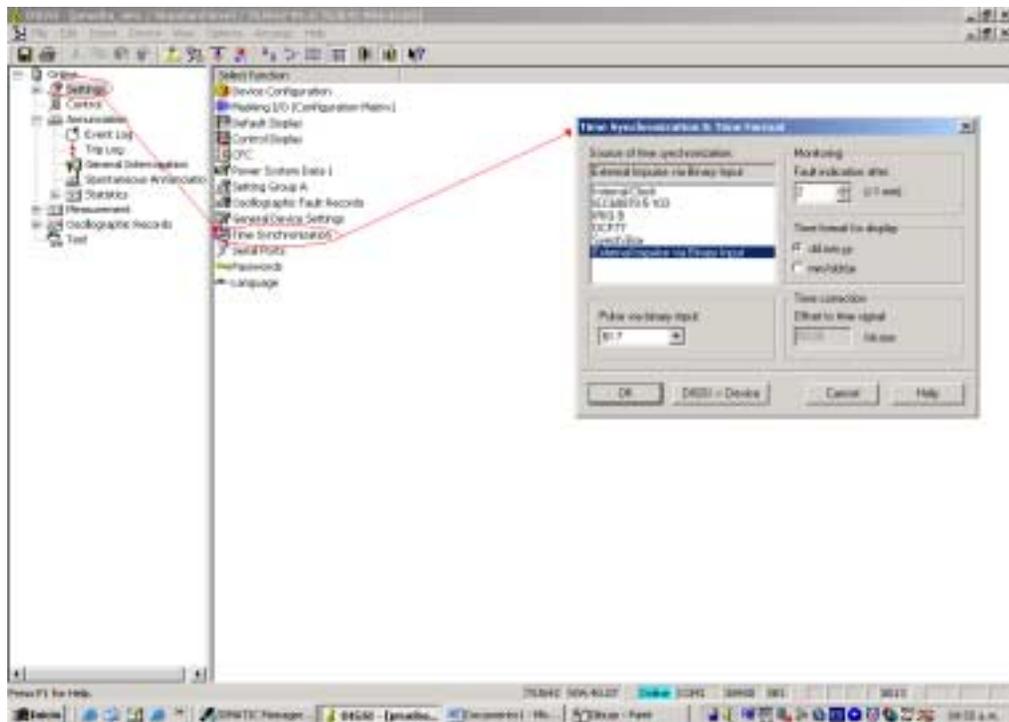


Figura A. 3.4 Software DIGSI 4, Settings.

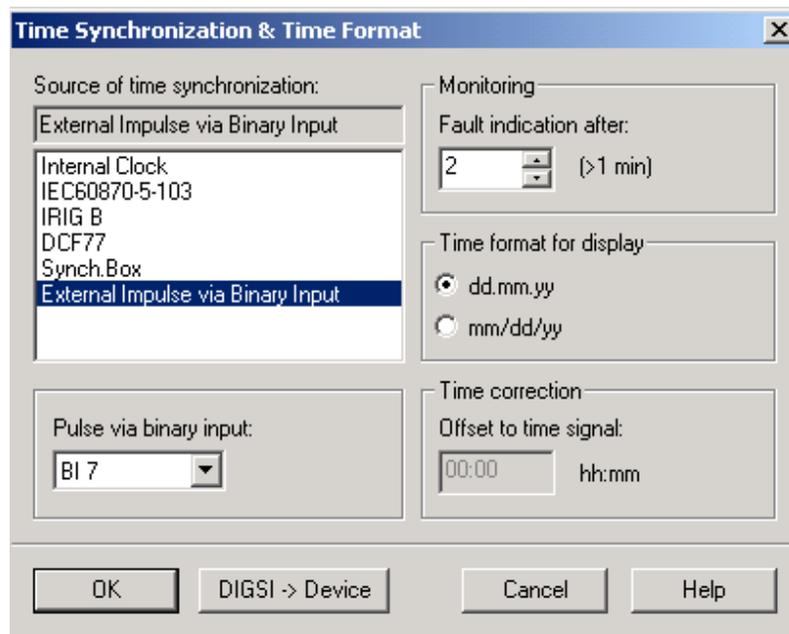


Figura A. 3.5 Software DIGSI 4, Time synchronization.

La ventana de sincronización muestra las variables que se configuran para la entrada del reloj. El primer campo especifica el tipo de fuente de sincronización de tiempo, donde se puede acceder a la opción de ingreso de pulso. El campo siguiente muestra la vía de entrada de pulso binario, donde se selecciona la entrada en la cual se va a recibir el pulso a ser usado como señal de sincronización de tiempo. Una vez que se ha seleccionado la entrada que va a recibir el pulso de sincronía, se especifica el indicador de falla de sincronización. Este parámetro establece el tiempo que debe transcurrir después del último pulso de sincronización para mostrar al equipo sin señal de sincronización.

Finalmente, se puede seleccionar el formato de fecha que muestra el equipo. Para actualizar los datos a la protección, se debe presionar el botón “DIGSI>Device”.

Posteriormente, para observar si la entrada binaria está bien configurada y para la asignación de señales de los LEDs para pruebas de señales, se debe ingresar a la sección de configuración “settings” e ingresar a “Masking I/O (Configuration Matrix)” donde se accede a la matriz de configuración de la protección.

Finalmente, antes de hacer pruebas introduciendo el pulso de 125VDC en la entrada binaria especificada, se puede hacer una prueba en la sección “Test” y “Hardware Test” donde se puede simular una activación de la entrada binaria asignada y se prueba si sincroniza.

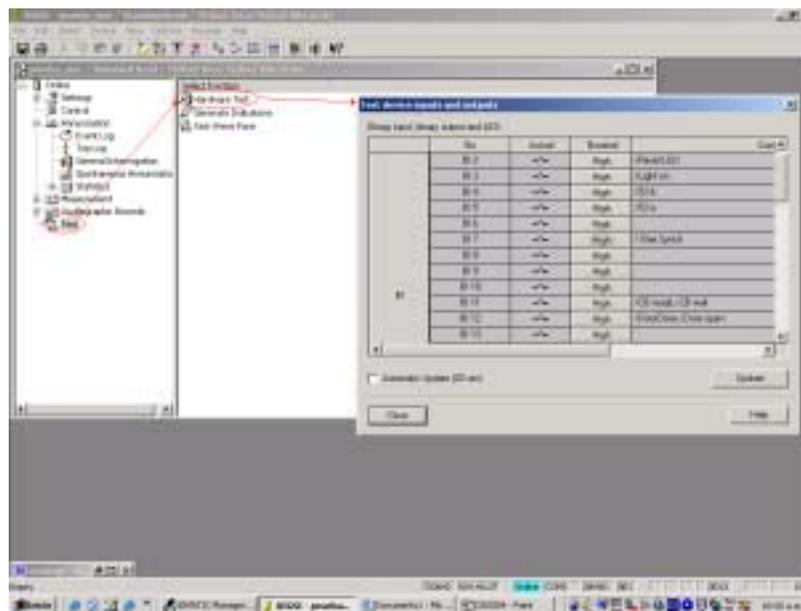


Figura A. 3.7 Software DIGSI 4, Hardware Test.

Sincronización de Siprotec por IRIG-B

La ventana de sincronización muestra las variables que se configuran para la entrada del reloj. El primer campo especifica el tipo de fuente de sincronización de tiempo, donde se puede acceder a la opción IRIB-B.

Es opcional la posibilidad de procesar señales de sincronización de tiempo IRIG-B de 5V, 12V o 24V, dependiendo de las entradas conectadas según la tabla A.2.6.

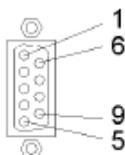


Figura A. 3.8 Interfase de sincronización de tiempo y servicio.

Tabla A. 3.6 Asignación del conector de la interfase de la sincronización.

Pin No.	Designation	Signal meaning
1	P24_TSIG	Input 24 V
2	P5_TSIG	Input 5 V
3	M_TSIG	Return line
4	- ¹⁾	- ¹⁾
5	SHIELD	Shield potential
6	-	-
7	P12_TSIG	Input 12 V
8	P_TSYNC ¹⁾	Input 24 V ¹⁾
9	SHIELD	Shield potential

¹⁾ Assigned, but cannot be used

Si se usa una fuente de sincronización externa, el dato de la fuente de tiempo es revisado. La correcta función (IRIG B, DCF77) es reconocida de tal modo que 3 minutos después del encendido del dispositivo el reloj, es mostrado como “sincronizado”, acompañado por el mensaje “Alarm Clock OFF”.

Apéndice A.4: Protocolos de medición

Protocolo de puesta en marcha del la Unidad de Sincronización CJ2004.

Información inicial (complete la siguiente A.3.1)

Tabla A. 4.1 Información general de la puesta en marcha.

Instalado por:	Fecha:
Lugar de instalación del reloj esclavo:	
Lugar donde esta instalado el reloj maestro:	
Distancia :	

A. Prueba del canal de comunicación

Objetivo: La siguiente prueba verifica la funcionalidad del medio utilizado para la transmisión de la señal de sincronización.

Se requiere: computador personal, conector DB9 hembra y el software Simulador GPS.

Metodología:

1. Realice la conexión cruzada mostrada en la figura A.3.1:

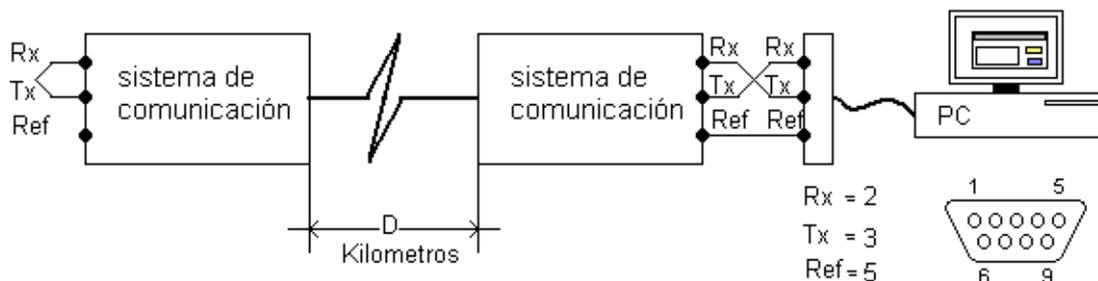


Figura A. 4.1 Esquema de conexiones, puesta en marcha.

2. Ejecute el programa 'Simulador GPS'
3. Proceda en: Configuración → Abrir el puerto
4. Proceda en: Pruebas de línea → iniciar
5. Espere 5 minutos mientras se realiza el muestreo necesario y proceda:
6. Pruebas de línea → Finalizar y Pruebas de línea → Guardar (esto crea un archivo comprobante de la prueba)
7. Y finalmente complete la tabla siguiente:

Tiempos obtenidos de la prueba del canal de comunicación (valores en microsegundos)

Mayor:	Promedio:
Menor:	Numero de muestras:

B. Prueba de reloj maestro

Objetivo: La siguiente prueba verifica la funcionalidad del reloj maestro antes de ser introducida en el sistema de comunicación.

Se requiere: computador personal, conector DB9 hembra y el software HyperTerminal.

Metodología:

1. Conecte Tx del reloj maestro al Rx del puerto serie de la computadora
2. Proceda en el orden: Menú de inicio→programas→accesorio→comunicaciones→ HyperTerminal.
3. Conecte usando COM1 y configure 9600, 8, ninguno, 1, ninguno.
4. Debe verse lo siguiente: donde se muestra el día del año y la hora cada segundo.

- 324:11:48:13X
- 324:11:48:14X
- 324:11:48:15X
- 324:11:48:16X
- 324:11:48:17X

C. Prueba del sistema de comunicación.

Objetivo: La siguiente prueba verifica la funcionalidad del sistema de comunicación. Comprueba el envío y arribo de la señal de sincronía.

Se requiere: computador personal, conector DB9 hembra y el software HyperTerminal.

Metodología:

1. Conecte Tx→Rx y Rx→TX del reloj maestro al del sistema de comunicación.
2. Proceda en: Menú de inicio→programas→accesorio→comunicaciones→ HyperTerminal.
3. Conecte usando COM1 y configure 9600, 8, ninguno, 1, ninguno.

4. Debe verse lo siguiente: donde se muestra el día del año y la hora cada segundo.

- 324:11:48:13X
- 324:11:48:14X
- 324:11:48:15X
- 324:11:48:16X
- 324:11:48:17X

D. Conexión de la Unidad de Sincronización CJ2004.

Objetivo: Conectar las unidad de sincronización y verificar su funcionalidad.

Se requiere: computador personal, conector DB9 hembra, herramienta de trabajo (cortadora, desatornillador, cable UTP, y conectores)

Metodología:

1. Fije la unidad de forma segura con los tornillos destinados para tal fin.
2. Cerciórese de que se alimenta con un voltaje comprendido entre los 120 y 130 VDC.(antes de conectarlo) Complete la tabla siguiente
3. Conecte y encienda.
4. Conecte la señal del reloj maestro a puerto destinado para tal fin.
5. Cerciórese de que los LED indicativos se encuentran apagados.
6. Conecte los distintos dispositivos a las salidas de la unidad.
7. Configure para que reconozcan la señal de sincronización (consulte el manual del equipo)
- 8.

Datos de conexión y puesta en marcha de la unidad de sincronización.

Serie:		Tablero donde fue instalado:	
Tablero del equipo de comunicación:		Voltaje de alimentación [Vdc]:	
Equipos que sincroniza:			
Equipo	Ubicación del tablero	Salida utilizada	

Apéndice A.5: Información sobre la empresa

A.5.1 Descripción de la empresa

El Instituto Costarricense de Electricidad (ICE) fue creado el 8 de abril de 1949, mediante el Decreto Ley número 449 de la Junta Fundadora de la Segunda República, presidida por el señor José Figueres Ferrer, con el fin de solucionar la crisis energética que vivía el país en ese momento, así como de aprovechar la energía hidroeléctrica para fortalecer la economía nacional y promover el mayor bienestar del pueblo costarricense.

Su creación significó el paso de Costa Rica hacia la modernización y un cambio cualitativo importante para la vida de toda la población. Al ICE le fue encomendada la misión de electrificar al país, ampliar y mejorar los servicios, el desarrollo racional de las fuentes nacionales productoras de energía física, y en especial de los recursos hidráulicos. Según la legislación, en los programas de trabajo y proyectos que emprenda el ICE, no intervendría ningún otro organismo del Estado; la institución tendría la más completa autonomía; ejercerá su gestión administrativa y técnica con absoluta independencia del Poder Ejecutivo y administrará su patrimonio de manera independiente.

De este grupo denominado ICE se comienzan, a dar una serie de particiones y desplazamiento de responsabilidades y surgen los dos grandes bloques que conforman la empresa: Área de Telecomunicaciones y Área de Energía, siendo esta última el área en la cual está situado el presente proyecto.

A.5.2 Descripción del departamento en el cual se realizó el proyecto

El sector energía del grupo ICE es el encargado de la electrificación del país, mediante la construcción de numerosas obras hidroeléctricas, térmicas y geotérmicas de gran envergadura para la generación de energía.

En la figura A.4.1 se muestra el organigrama institucional del Grupo ICE. El área de energía se subdivide en dos grandes secciones o empresas que son la Compañía Nacional de Fuerza y Luz (CNFL) y el ICE Electricidad (ICELEC), este último se subdivide en Unidades Estratégicas de Negocio (UEN's). Se Presenta la UEN Centro Nacional de Control de Electricidad (CENCE), UEN Proyectos y Servicios Asociados (PYSA), UEN Producción de Electricidad (PE), UEN Servicio al Cliente (SEC), UEN Generación de Electricidad (GE) y UEN Transporte de Electricidad (TE).

En la figura A.4.2 se muestra como la UEN Transporte de Electricidad se divide en cuatro departamentos denominados procesos de explotación, tres basados en las grandes divisiones geográficas que se hicieron del país concerniente a la electrificación, Región Huetar Brunca, Región Central, Región Chorotega y un cuarto departamento que estudia la expansión de la Fibra Óptica en el territorio nacional, más específicamente en la comunicación entre subestaciones.

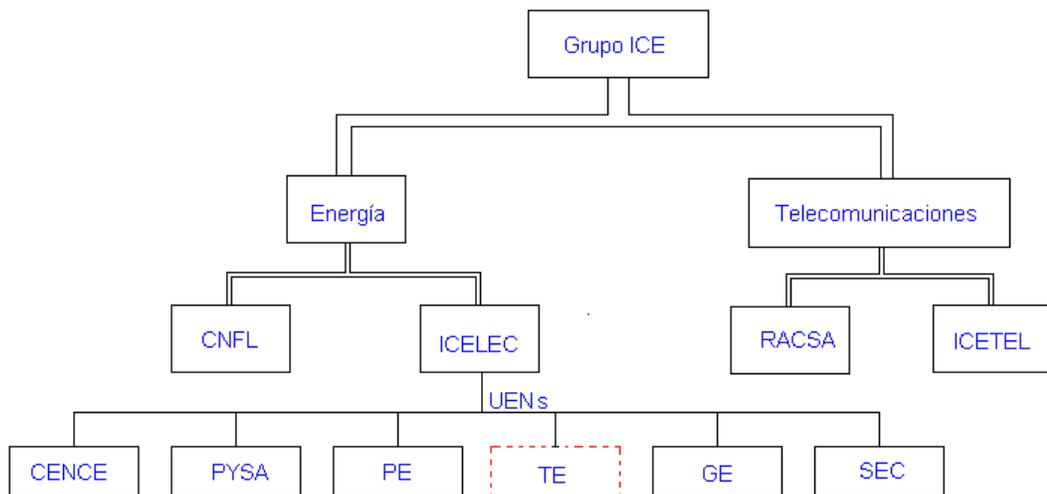


Figura A. 5.1 Organigrama institucional del Grupo ICE.

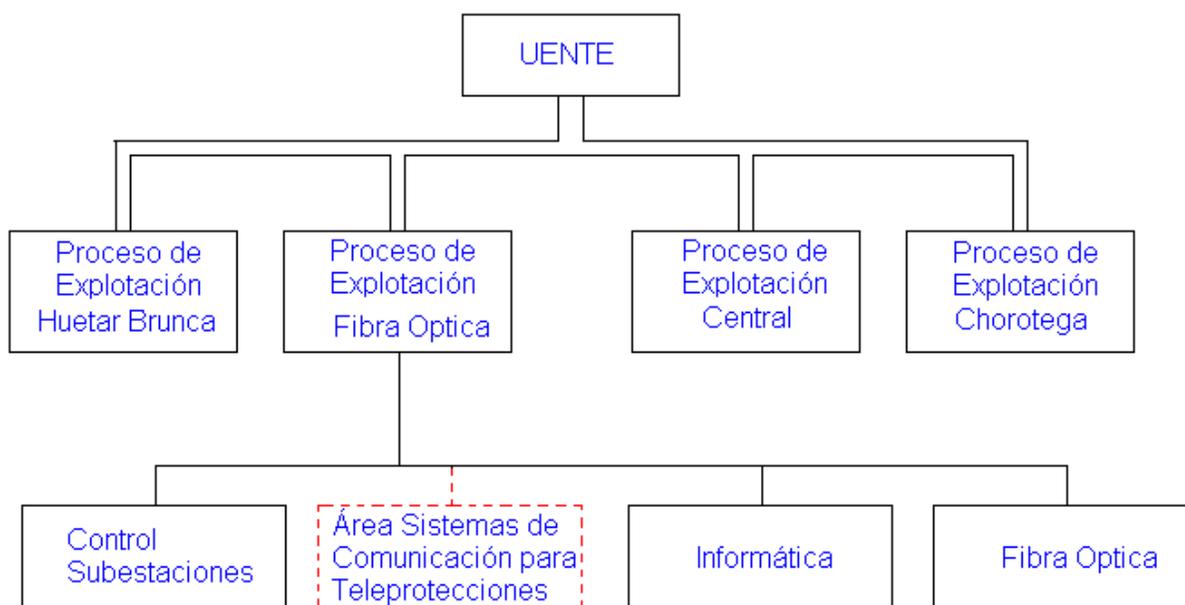


Figura A. 5.2 Organigrama UEN Transporte de Electricidad.

El proyecto se realiza en el departamento Área Sistemas de Comunicación para Teleprotecciones. Este departamento es una rama del Proceso de Explotación Fibra Óptica y trabaja basado en la siguiente enmienda:

“La función primordial del Área es proveer servicios de comunicación a los Sistemas de Protección en Líneas de Alta Tensión. Además proporcionar conectividad a otros elementos del Sistema Nacional Interconectado.”

Este Departamento trabaja en conjunto con los otros tres departamentos del Proceso de Explotación de Fibra Óptica, junto al departamento de Fibra Óptica establece cuáles protecciones y que enlaces pueden llevarse a cabo por medio de fibra y establece la conectividad entre los equipos y tira las líneas de transmisión óptica; con el departamento de Control de Subestaciones implantan el control que se le dará a las protecciones y el personal de control se encarga del monitoreo de los posibles fallos; ante cualquier eventualidad se avisa a este departamento que sale a brindar el soporte técnico al equipo; por último el departamento de Informática trabaja en el soporte del software utilizado en el control de las Teleprotecciones.

El Área Sistemas de Comunicación para Teleprotecciones es el más reciente de los departamentos, creado y autorizado por la UEN Transporte de Electricidad en el año 2001 ante la necesidad de establecer sistemas de comunicación entre las protecciones existentes en las Subestaciones para garantizar un óptimo servicio en el suministro de estas, evitando al máximo las pérdidas de potencia no entregada causadas por interrupciones en las líneas de transmisión.

El Área Sistemas de Comunicación para Teleprotecciones está ubicado en el edificio de Energía en la Subestación de Colima, en el cantón de Tibás, provincia de San José. Cuenta con un espacio físico reducido en el tercer piso de este edificio, el cual comparte con el departamento de Fibra Óptica y con el departamento de Control de Subestaciones. La máxima jerarquía de este departamento, que es directamente el jefe de la UEN Transporte de Electricidad, está ubicada en el Edificio del 2x1 en La Sabana, distrito del cantón Central, provincia de San José. El departamento está conformado por cinco miembros los cuales se presentan en la tabla 1.

Tabla A. 5.1 Personal del Área Sistemas de Comunicación para Teleprotecciones.

Cargo	Nombre
Jefe del departamento	Ing. Alejandro Mata Castro
Asistente de Jefatura	Ing. Bernardo Arce Delgado
Técnicos	Sr. Vladimir Chaves Cantillano Sr. Andrés Brenes Oses Sr. Esteban Solís Fallas

Apéndice A.6: Antecedentes prácticos

La sincronización de equipo se ha manejado hasta el momento en forma manual. El personal de asistencia programa la hora del equipo de protección en base a un reloj que se ubica en la central de control. Para ajustar el reloj interno del equipo el operario averigua la hora y la programa manualmente uno a uno a cada equipo. Este método genera errores de sincronía del orden de los segundos, debido al retardo introducido por el operario mientras se realiza la programación. Con el tiempo se presenta errores acumulativos que según se comentó han llegado a ser varios minutos. Ya se mencionó la importancia de la sincronía en las protecciones, es evidente que diferencias de minutos generan problemas a quienes estudien eventos en la red eléctrica.

En cuanto a intentos anteriores por resolver este problema se tiene un precedente en el cual se intentó sincronizar mediante la frecuencia de 60 Hz de la red. No se obtuvieron buenos resultados debido a la presencia de pequeñas diferencias en la frecuencia que se manifestaban en adelanto o atraso del reloj interno del equipo.

Otra idea contempla la sincronía mediante GPS, donde con la ayuda de satélites se genera la señal de sincronía. Para esta solución se requiere un dispositivo GPS en cada subestación, lo que implica una gran inversión. Actualmente se cuenta con un dispositivo GPS instalado en la zona de Limón en la subestación de Mohin. El GPS es funcional pero no está siendo utilizado para sincronizar el equipo de protección.

Se presenta la posibilidad de incursionar en un campo de acción novedoso, en el cual se tiene poca información. Es de particular interés para el ICE recopilar toda la información posible para futuros proyectos en este campo.

El proyecto a realizar cuenta con mucho apoyo al formar parte de sistema de mejora continua que el ICE pretende en área energía.