

Instituto Tecnológico de Costa Rica

Escuela de Ingeniería Electrónica



“Diseño de una Unidad de Detección del ritmo cardiaco humano para dispositivos médicos”

Informe de Proyecto de Graduación para optar por el título de Ingeniero en Electrónica con el grado académico de Licenciatura

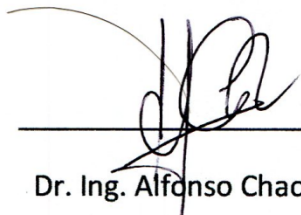
Roberto Carlos Molina Robles

Cartago, 13 de Diciembre de 2012

INSTITUTO TECNOLÓGICO DE COSTA RICA
ESCUELA DE INGENIERÍA ELECTRÓNICA
PROYECTO DE GRADUACIÓN
TRIBUNAL EVALUADOR

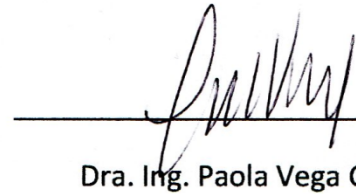
Proyecto de Graduación defendido ante el presente Tribunal Evaluador como requisito para optar por el título de Ingeniero en Electrónica con el grado académico de Licenciatura, del Instituto Tecnológico de Costa Rica.

Miembros del Tribunal



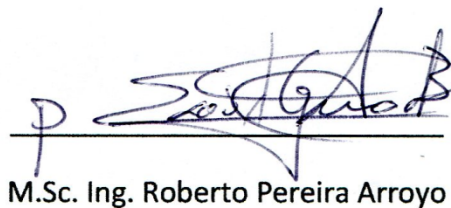
Dr. Ing. Alfonso Chacón Rodríguez

Profesor lector



Dra. Ing. Paola Vega Castillo

Profesor lector



M.Sc. Ing. Roberto Pereira Arroyo

Profesor asesor

Los miembros de este Tribunal dan fe de que el presente trabajo de graduación ha sido aprobado y cumple con las normas establecidas por la Escuela de Ingeniería Electrónica.

Cartago, 13 de Diciembre de 2012

Declaro que el presente Proyecto de Graduación ha sido realizado enteramente por mi persona, utilizando y aplicando literatura referente al tema e introduciendo conocimientos propios.

En los casos en que he utilizado bibliografía, he procedido a indicar las fuentes mediante las respectivas citas bibliográficas.

En consecuencia, asumo la responsabilidad total por el trabajo de graduación realizado y por el contenido del correspondiente informe final.

Cartago, 13 de Diciembre de 2012

A handwritten signature in blue ink, reading "Roberto C.", is written over a horizontal line.

Roberto Carlos Molina Robles

Céd: 1-1417-0687

RESUMEN

En este informe se documentó el desarrollo de una Unidad de Detección del ritmo cardiaco para dispositivos médicos. Con las ayudas del Dr. Alfonso Chacón, el M.Sc. Roberto Pereira y el Dr. Alfredo Arnaud, se diseñó un circuito base que fuera capaz de cumplir con la labor de detección de los pulsos cardiacos. En la solución, se implementaron circuitos G_m -C de bajo consumo y técnicas de fragmentación de transistores como estrategia de diseño. Posteriormente, se utilizó una herramienta de optimización computarizada para mejorar sus características eléctricas.

En el presente documento encontrará toda la información relacionada con el desarrollo del proyecto, desde los fundamentos teóricos hasta el diseño, las pruebas y los resultados obtenidos en simuladores.

Palabras clave: diseño analógico, algoritmos genéticos, filtros *Biquad*, filtros G_m -C, amplificadores operacionales de transconductancia, comparadores.

ABSTRACT

In this report was documented the development of a cardiac rhythm Detection Unit for medic devices. With the help of the Dr. Alfonso Chacón, the M.Sc. Roberto Pereira and the Dr. Alfredo Arnaud, a base circuit capable of detecting the cardiac pulses was designed. For the solution, low-power G_m -C circuits and transistor fragmentation technics were implemented as strategies for the design. Afterwards, a computerized optimization tool was employed to improve its electrical properties.

In the present document you will find all the information related to the project development, from the theoretical fundaments to the design, the tests and the results obtained in simulators.

Keywords: analog design, genetic algorithms, *Biquad* filters, G_m -C filters, operational transconductance amplifiers, comparators.

a mis queridos padres, mi hermano y al resto de mi familia, los cuales me han brindado su apoyo por tantos años...

Agradecimientos

Mis más profundos agradecimientos van dirigidos a mi familia, los cuales me han dado el soporte para surgir durante toda mi vida. Este es el resultado de tantos años de esfuerzo que he realizado junto a ellos, quienes siempre se sacrificaron y estuvieron a mi lado. Que este título permanezca por siempre dentro de mi corazón como símbolo de nuestra unión. A mi padre Roberto Molina Sánchez, mi madre Elizabeth Robles Fallas, mi hermano Ricardo Molina Robles, todos mis abuelos, tíos y primos que siempre se preocuparon por mí, muchísimas gracias, son invaluable y los amo...

Agradezco a mis amigos y compañeros de la carrera por toda la ayuda: a mi primo Roberto Cerdas y Asdrúbal Alpízar, con quienes conformé muchos equipos de trabajo y de estudio a lo largo de la carrera, muchas gracias por todo. También quiero hacer mención especial y agradecer a los profesores que me han ayudado durante mi carrera: a Alfonso Chacón, a Roberto Pereira y a Paola Vega; muchísimas gracias por brindarme su guía, su asesoría, sus consejos y conocimientos. Agradezco a mis demás amigos y compañeros de la carrera: Yurán Rojas, Diego Sánchez, Johel Godínez, Sebastián Murillo, Johanna Guzmán, Dave Porras, Eduardo Monge, Oscar Villalta, Carlos Gómez, Luis Ángel Li, de entre la lista interminable de personas con las que he trabajado y he tenido el placer de conocer.

A las personas mencionadas, y aquellos que no mencioné y conozco bien, pido perdón y les doy mi más profundo agradecimiento por darme su apoyo...

Índice

CAPÍTULO 1: Introducción	1
1.1 Problema existente e importancia de la solución	1
1.2 Solución Seleccionada	2
CAPÍTULO 2: Meta y Objetivos	5
2.1 Meta	5
2.2 Objetivo General	5
2.3 Objetivos Específicos	5
CAPÍTULO 3: Marco Teórico	7
3.1 El Amplificador Operacional de Transconductancia (<i>OTA</i>)	7
3.1.1 El Modelo ideal del <i>OTA</i>	8
3.1.2 <i>OTA</i> de Krummenacher con difusor simétrico	10
3.2 Filtros	12
3.2.1 Filtros G_m -C	15
3.2.2 Filtros Bicuadráticos (<i>Biquad</i>)	16
3.3 El Comparador	18
3.3.1 El Modelo del Comparador	18
3.3.2 El Comparador de Dos Etapas	20
3.4 Emparejamiento de los transistores (<i>Mismatching</i>)	22
3.5 Algoritmos Genéticos y Multiobjetivo	23
3.5.1 El Algoritmo <i>PESA</i>	24
3.5.2 La Herramienta de Optimización	26
CAPÍTULO 4: Procedimiento Metodológico	29
4.1 Reconocimiento y Definición del Problema	29
4.2 Obtención y Análisis de Información	30
4.3 Evaluación de las alternativas	31
4.4 Implementación de la solución	32

CAPÍTULO 5: Descripción detallada de la Solución	35
5.1 Esquema General del Sistema	35
5.2 Diseño del Filtro	37
5.3 Diseño del <i>OTA</i>	39
5.3.1 Esquemático y consideraciones de diseño	39
5.3.2 Optimización del <i>OTA</i>	43
5.4 Diseño del Comparador	50
5.4.1 Esquemático y consideraciones de diseño	50
5.4.2 Optimización del Comparador	52
5.5 Diseño del Amplificador	54
CAPÍTULO 6: Análisis de Resultados	57
6.1 Resultados	57
6.1.1 Resultados del Filtro <i>Biquad</i>	57
6.1.2 Resultados del Comparador de Dos Etapas	63
6.1.3 Resultados del Amplificador	65
6.1.4 Resultados de la Unidad de Detección	69
6.2 Análisis de resultados	70
CAPÍTULO 7: Conclusiones y Recomendaciones	73
7.1 Conclusiones	73
7.2 Recomendaciones	74
BIBLIOGRAFÍA	75

ÍNDICE DE FIGURAS

1.01 Circuito antecedente para el desarrollo del proyecto.....	2
1.02 Circuito general de la solución final.....	4
3.01 Modelo ideal del OTA.....	9
3.02 Amplificador básico con OTAs.....	10
3.03 OTA básico con difusor simétrico.....	11
3.04 OTA estándar con difusor simétrico.....	12
3.05 Función de transferencia ideal de los filtros.....	13
3.06 Filtro Paso-Bajo G_m -C.....	16
3.07 Filtro <i>Biquad</i> estándar G_m -C.....	17
3.08 Modelo ideal del comparador.....	18
3.09 Función de transferencia del comparador de primer orden.....	19
3.10 Comparador de Dos Etapas.....	21
3.11 Estrategia del PESA para poblar.....	26
3.12 Arquitectura del optimizador.....	27
5.01 Esquema general de la solución.....	35
5.02 Esquema interno de la Unidad de Sensado.....	36
5.03 Esquema del filtro <i>Biquad</i> implementado.....	37
5.04 Esquema del OTA implementado.....	40
5.05 Ejemplo de fragmentación de transistores.....	41
5.06 Arreglo equivalente de M_1	41
5.07 Arreglo equivalente de M_2	42
5.08 Arreglo equivalente de M_3	42
5.09 Arreglo equivalente de M_4	42
5.10 Proceso de cálculo de la potencia.....	44
5.11 Proceso de cálculo de la transconductancia.....	44
5.12 Proceso de cálculo del offset sistemático.....	45
5.13 Proceso de cálculo del rango lineal.....	45
5.14 Proceso de cálculo del ancho de banda.....	46
5.15 Proceso de cálculo del <i>Slew Rate</i>	46
5.16 Proceso de cálculo de la capacitancia de entrada.....	47
5.17 Proceso de cálculo de la $\sigma(\delta V_T)$	47
5.18 Proceso de cálculo del % <i>Mismatching</i> ($\delta\beta/\beta$).....	48
5.19 Esquemático del Comparador de Dos Etapas implementado.....	50
5.20 Arreglo equivalente de los transistores NMOS (M_1 , M_3 y M_5).....	51
5.21 Arreglo equivalente de los transistores PMOS (M_2 y M_4).....	51
5.22 Proceso de cálculo del tiempo de subida.....	52
5.23 Proceso de cálculo del tiempo de bajada.....	53
5.24 Proceso de cálculo del offset del comparador.....	53
5.25 Amplificador implementado.....	55
5.26 Amplificador final de 3 etapas.....	55
6.01 Curva característica del OTA del filtro, I_{out} vs. V_{in}	59

6.02 Curva G_m vs. V_{in} del OTA del filtro.....	59
6.03 Respuesta en frecuencia del OTA del filtro.....	60
6.04 Respuesta transitoria del OTA del filtro.....	60
6.05 Consumo de corriente y la corriente de offset en la respuesta transitoria del OTA del filtro.....	61
6.06 Función de transferencia del filtro <i>Biquad</i>	62
6.07 Respuesta transitoria del filtro <i>Biquad</i>	63
6.08 Curva característica del comparador, I_{out} vs. V_{in}	64
6.09 Respuesta transitoria del comparador.....	64
6.10 Consumo de corriente del comparador durante la respuesta transitoria.....	65
6.11 Curvas I_{out} vs. V_{in} de los OTAs del amplificador.....	66
6.12 Funciones de transferencia de los OTAs del amplificador.....	67
6.13 Respuesta transitoria de los OTAs del amplificador.....	67
6.14 Características de los OTAs del amplificador en la respuesta transitoria.....	68
6.15 Respuesta transitoria del amplificador de 3 etapas.....	69
6.16 Comportamiento final de la Unidad de Sensado.....	69

ÍNDICE DE TABLAS

Tabla 1.01. Restricciones de diseño.	3
Tabla 5.01. Variables del <i>OTA</i> del filtro para la optimización.	50
Tabla 5.02. Variables del comparador para la optimización.	55
Tabla 5.03. Variables del <i>OTA</i> g_{m1} del amplificador para la optimización.	57
Tabla 5.04. Variables del <i>OTA</i> g_{m2} del amplificador para la optimización.	57
Tabla 6.01. Dimensiones del <i>OTA</i> del filtro.	59
Tabla 6.02. Características eléctricas del <i>OTA</i> del filtro.	62
Tabla 6.03. Características eléctricas filtro.	63
Tabla 6.04. Dimensiones del comparador.	64
Tabla 6.05. Características eléctricas del comparador.	66
Tabla 6.06. Dimensiones de los <i>OTAs</i> del amplificador.	67
Tabla 6.07. Características eléctricas de los <i>OTAs</i> del amplificador.	69

CAPÍTULO 1

Introducción

En este primer capítulo se describe de manera concreta el problema principal que rodea el desarrollo de este proyecto. Además, durante esta sección se expondrá la importancia de resolver la problemática en cuestión, así como la mención de la solución seleccionada para alcanzar los objetivos establecidos.

1.1 Problema existente e importancia de la solución

La Ingeniería Electrónica siempre ha colaborado con facilidades a la medicina para poder mantener y mejorar el nivel de salud de la sociedad. Generalmente, este apoyo se da en la forma de equipos, de manera tal que puedan asistir a los médicos o pacientes en momentos de necesidad.

La invención de equipos nuevos que resuelvan un problema, siempre está entre los principales objetivos de la comunidad mundial. Sin embargo, muchas veces no sólo se invierte en la creación de nuevos dispositivos, sino también en mejorar y optimizar equipos no tan recientes y que son utilizados a diario.

Como se describe en el título de la portada, el proyecto consistió en diseñar un *ASIC* (Circuito Integrado de Aplicación Específica) para realizar la labor de una unidad de sensado del ritmo cardiaco humano. El mismo debe ser capaz de recibir una señal de los sensores, y a partir de ésta, detectar y amplificar los pulsos cardiacos de una persona. Este bloque generalmente es utilizado como un subcomponente de un dispositivo más grande como en los marcapasos. Claramente, el sistema ya existe y su uso dentro de la sociedad es muy común. Sin embargo, se

busca diseñar este detector usando nuevas tecnologías de fabricación y técnicas de diseño para mejorar sus características eléctricas.

En resumen, este documento muestra el diseño de un circuito amplificador y detector del pulso cardíaco humano, con características eléctricas mejores a las de sus versiones más viejas. Dentro de las características eléctricas por optimizar se encuentran: la potencia, la estabilidad, el tamaño, la velocidad de respuesta, la respuesta en frecuencia, entre otras, siempre manteniendo la simplicidad del diseño.

El circuito final presenta muchas ventajas en su funcionamiento, y algunas desventajas que serán analizadas más adelante. Es importante rescatar que los solicitantes del proyecto enviaron una propuesta de diseño inicial sobre la cual se pudo partir, dicho circuito aparece en la figura 1.1.

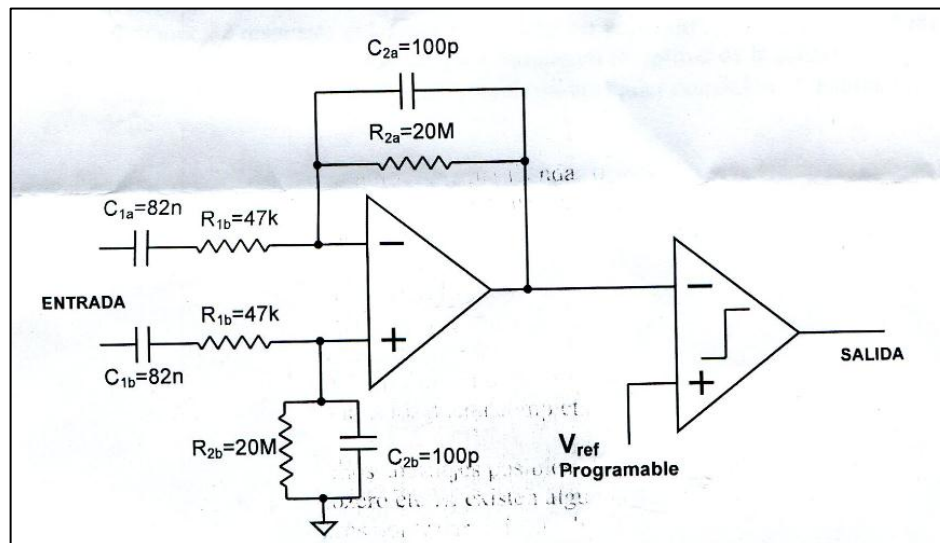


Figura 1.01 Circuito antecedente para el desarrollo del proyecto.

1.2 Solución Seleccionada

Antes que nada, deben describirse brevemente las restricciones impuestas durante la definición del problema. Las limitaciones presentes en la tabla 1.1 son características eléctricas que, en lo posible, el producto final debe cumplir.

Tabla 1.01 Restricciones de diseño.

Parámetro	Restricciones
Señal de Entrada	Pulso triangular <i>tokyo</i> : 200 μ V-8mV, 2-3ms de subida, 13ms de bajada.
Alimentación	VDD = 1.8V-3.3V, -VDD = 0V
Ancho de Banda	70Hz-200Hz
Ganancia	~200V/V
Consumo	<1 μ A

Ahora, se lista una serie de parámetros que se debieron optimizar a lo largo del diseño:

- Reducir en lo posible el consumo de potencia.
- El *offset* del comparador debe ser muy reducido.
- El comparador debe tener un tiempo de respuesta muy bajo.
- Eliminar el ruido por debajo de 200 μ V en la señal de entrada.
- El sistema debe ser completamente estable bajo cualquier condición.

Es importante resaltar, que no se presentan cifras numéricas concretas para cada parámetro de la lista anterior ante la difícil tarea de optimización. Pero el sistema debe estar en un punto óptimo que balancee cada uno de estos factores de manera adecuada.

La solución implementada cambió considerablemente respecto al circuito base de la figura 1.1, la cual aparece en la figura 1.2. En la solución final, se decidió usar un *Filtro Biquad G_m -C* y un *Amplificador*, utilizando OTAs con difusores simétricos, además, se utilizó un *Comparador de Dos Etapas*. Este circuito pasó por varias etapas de optimización, con ayuda de herramientas desarrolladas por varios profesores de la Escuela de Ingeniería en Electrónica, empleando el *Algoritmo Genético PESA Multiobjetivo* para la labor.

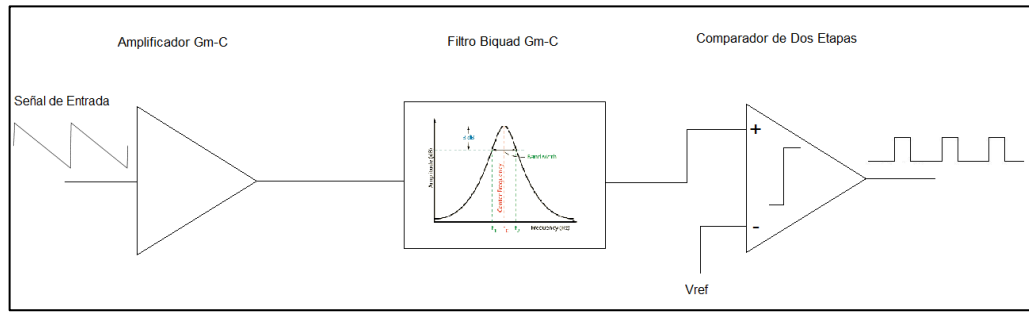


Figura 1.02 Circuito general de la solución final.

CAPÍTULO 2

Meta y Objetivos

En este capítulo, se presenta la meta, el objetivo general y los objetivos específicos que se establecieron con el proyecto.

2.1 Meta

Lograr que los solicitantes del proyecto, satisfechos, puedan fabricar el circuito.

2.2 Objetivo General

- Diseñar un circuito óptimo que pueda detectar el ritmo cardiaco humano.

Indicador: Con ayuda de la simulación en *Mentor Graphics* y el análisis del *Frente de Pareto* se puede verificar su funcionamiento.

2.3 Objetivos Específicos

- Diseñar un circuito base que cumpla con la labor de detección de los pulsos cardiacos.

Indicador: Simular el circuito con *Mentor Graphics* y verificar que cumpla con el funcionamiento básico y las condiciones de la tabla 1.1.

- Optimizar el circuito diseñado para mejorar su rendimiento.

Indicador: Simular el circuito con *Mentor Graphics* y verificar que cumpla con el funcionamiento básico y las condiciones de la tabla 1.1. Luego, analizar los resultados obtenidos mediante el uso de la del Frente de Pareto, tomando en cuenta los parámetros listados en la sección 1.2 del Capítulo 1.

CAPÍTULO 3

Marco Teórico

Durante este capítulo, se explicarán los fundamentos más importantes para entender correctamente el diseño. Recuerde que la mayoría de la información que encontrará aquí no es básica. Por consiguiente, debe tener un conocimiento mínimo y adecuado para comprender en su totalidad la teoría a tratar. Se recomienda revisar las siguientes referencias si siente la necesidad de reforzar sus bases: [15, 16, 17].

3.1 El Amplificador Operacional de Transconductancia (OTA)

El *Amplificador Operacional (Op-Amp)* convencional es uno de los dispositivos más utilizados en la actualidad, esto además de ser uno de mejores documentados dentro de la literatura. Sus características ideales ($A_v = \infty$, $R_{in} = \infty$, $R_{out} = 0$), y sus variadas configuraciones usando la realimentación, han convertido a este componente en uno de los más eficientes y populares. Sin embargo, este tipo de amplificador ha demostrado algunas deficiencias en el diseño de filtros analógicos. [1]

Para este proyecto, se buscó una alternativa que brindara muy buenas condiciones para el diseño de filtros. El *Amplificador Operacional de Transconductancia (OTA)*, por sus siglas en inglés) es un dispositivo muy similar al *Op-Amp*, con la distinción de que el *OTA* entrega corriente en su salida y el *Op-Amp* entrega tensión. El constante estudio del *OTA* en los últimos años, ha permitido desarrollar estructuras de filtros superiores a las conformadas por los *Op-Amps*. Entre las ventajas destaca la simplicidad, la programabilidad y el uso de pocos

componentes en los circuitos, lo cual deriva en la reducción del consumo de potencia. [1]

Al ser el *OTA* un dispositivo muy semejante al *Op-Amp*, algunas técnicas aplicadas en estos últimos, pueden ser utilizadas en igual medida sobre circuitos que emplean *OTAs*. La realimentación, es quizá la propiedad más importante que caracteriza los circuitos basados en *Op-Amps*, y de igual manera se puede implementar en aquellos que utilicen *OTAs*. Gracias a esto, se pueden construir diseños tan robustos y estables como los diseñados con *Op-Amps*.

Como ya se mencionó, a diferencia de un *Op-Amp*, la salida del *OTA* es de corriente y no de voltaje. Esto permite que el diseño y fabricación de estos dispositivos vaya acorde con la naturaleza del transistor *MOSFET*, cuya función básica es la conversión de voltaje a corriente. Esto permite reducir en gran medida el uso de resistencias en el sistema, las cuales requieren de mucho espacio y deterioran la posibilidad de reducir el tamaño circuito, sin mencionar su elevado consumo de potencia.

3.1.1 El Modelo ideal del *OTA*

El símbolo del *OTA* y su modelo de pequeña señal ideal aparecen en la figura 3.1. Las ecuaciones (3.1) y (3.2) describen las características ideales de un *OTA* convencional.

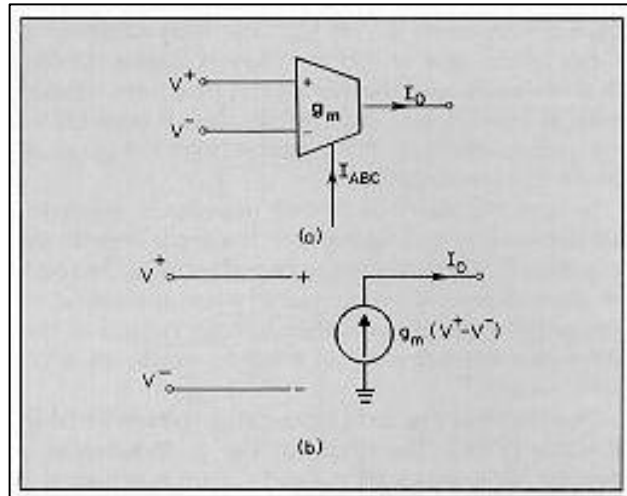


Figura 3.01 Modelo ideal del OTA. [1]

$$g_m \sim h * I_{ABC} \quad (3.1)$$

$$I_o = g_m(V^+ - V^-) \quad (3.2)$$

, donde g_m es la *transconductancia* del OTA y es proporcional a: h , que es una constante de la temperatura, de la geometría del dispositivo y del proceso; e I_{ABC} , que es la *corriente de polarización*. Además, V^+ y V^- son la entrada diferencial, e I_o es la corriente de salida.

Es importante destacar que en el modelo ideal las impedancias de entrada y salida del OTA deben ser infinitas. Además, el g_m del OTA puede ajustarse con ayuda de I_{ABC} , permitiendo editar ciertas características de un filtro sin necesidad de alterar la arquitectura interna del filtro o el OTA.

El uso de *amplificadores* es vital para cualquier sistema de esta índole, y los OTAs al igual que los *Op-Amps*, son una opción viable para el diseño de amplificadores. La figura 3.2 muestra el esquema del amplificador básico utilizando OTAs, y la expresión (3.3) describe la ganancia del amplificador.

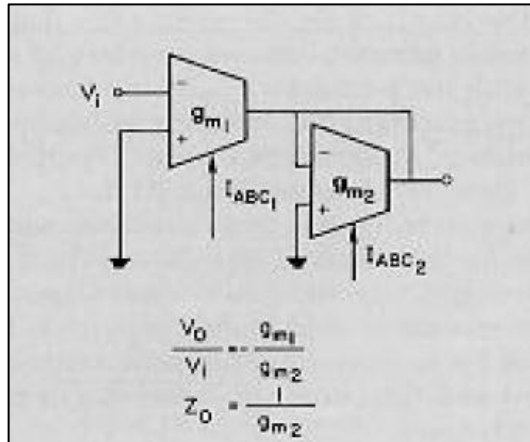


Figura 3.02 Amplificador básico con OTAs. [1]

$$\frac{V_O}{V_I} = -\frac{g_{m1}}{g_{m2}} \quad (3.3)$$

3.1.2 OTA de Krummenacher con difusor simétrico

El Ing. Frank Nicaragua explicó en su tesis de graduación [12], que uno de los mejores OTA para el diseño de filtros es el OTA con difusor simétrico. Esta técnica fue propuesta por Krummenacher [10], la cual emplea dos transistores en paralelo que reciben una tensión proporcional al voltaje de entrada del OTA.

Esta configuración permite estabilizar el valor de la transconductancia independientemente de las variaciones de la tensión de entrada, mejorando el rango lineal del dispositivo. La figura 3.3 muestra el uso de un difusor simétrico en un OTA básico.

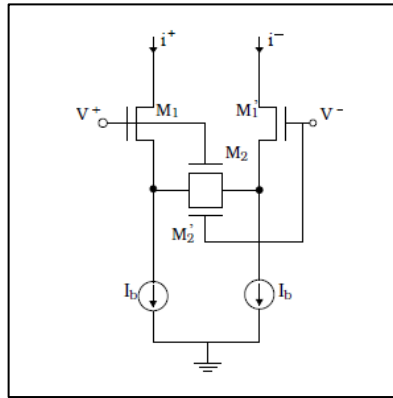


Figura 3.03 OTA básico con difusor simétrico. [12]

Las ecuaciones que describen el comportamiento del circuito presentado son:

$$k_i = \frac{\mu C_{ox}(W/L)M_i}{2} \quad (3.4)$$

$$r_{ds_i} = \frac{1}{2k_i(V_{GS_i} - V_T)} \quad (3.5)$$

$$g_m = \frac{1}{r_{s1} + r_{s1'} + (r_{ds2} || r_{ds2'})} = \frac{k_1 \sqrt{I_b}}{\left(1 - \frac{k_1}{4k_2}\right) \sqrt{k_1}} \quad (3.6)$$

La ecuación (3.6) muestra que el valor de transconductancia depende esencialmente de las dimensiones de los transistores y la corriente de polarización I_b . No obstante, un OTA real presenta un comportamiento variable indeseado en la transconductancia dado por una variación de tensión en la entrada. Esto se debe a la no linealidad de los transistores junto con el hecho de que las ecuaciones recién presentadas aplican específicamente para transistores en inversión fuerte. El principal objetivo del difusor simétrico es reducir este efecto negativo.

La figura 3.4 muestra el esquema del OTA de Krummenacher estándar. Debido a la necesidad de la simetría en circuitos empleando pares diferenciales, los transistores del difusor simétrico deben ser iguales entre ellos. Además, deben ser de 6 a 7 veces más largos que los transistores de la entrada diferencial, pero deben tener el mismo ancho que dichos transistores.

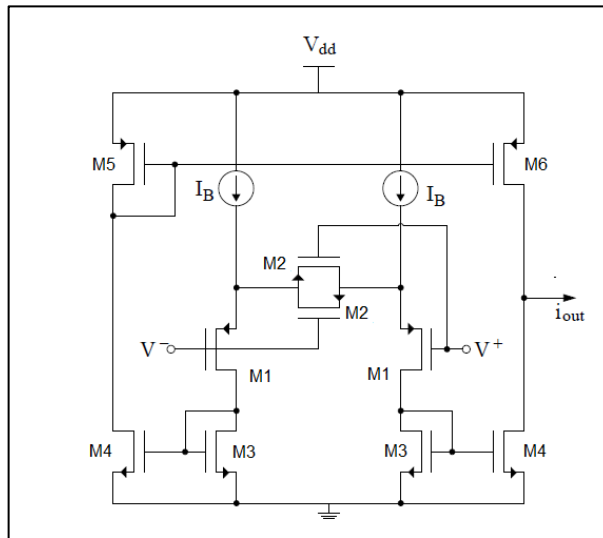


Figura 3.04 OTA estándar con difusor simétrico. [12]

El circuito de la figura 3.4 funciona como sigue: los transistores M_1 corresponden a la entrada diferencial de tensión, los transistores M_2 funcionan como el difusor simétrico que estabiliza la variabilidad de la transconductancia en la entrada diferencial, M_3 y M_4 representan espejos de corriente que copian y escalan las corrientes provenientes de la entrada diferencial en dos “brazos” distintos, mientras que M_5 y M_6 es otro espejo de corriente que concentra ambas corrientes hacia la salida.

3.2 Filtros

En electrónica, un filtro es un dispositivo que remueve de una señal alguna sección no deseada, o bien, características dañinas como el ruido o los armónicos. En términos generales, el filtro es una especie de ventana que permite el paso de la señal en una zona determinada del espectro de frecuencias. Por su función, el filtro constituye una unidad fundamental para el procesamiento de señales.

Existen 5 filtros estándares utilizados en la mayoría de los proyectos en la electrónica:

- *Paso-Bajo*, brinda máxima transferencia de potencia por debajo de la frecuencia de corte ω_C , es decir, a bajas frecuencias.
- *Paso-Alto*, brinda máxima transferencia de potencia por encima de la frecuencia de corte ω_C , o en otras palabras, a altas frecuencias.
- *Pasa-Banda*, permite la transmisión de información dentro de un rango determinado por dos frecuencias distintas, ω_L y ω_H .
- *Elimina-Banda*, al contrario del Pasa-Banda, este filtro permite el paso de la información fuera del rango de frecuencia designado entre ω_L y ω_H .
- *Pasa-Todo*, como su nombre lo describe, este filtro permite el paso de la señal en todo el espectro. Generalmente, es utilizado para filtrar ruidos y armónicos, o bien, para corregir la fase en algunos sistemas de transmisión.

La figura 3.5 muestra la forma de estos filtros generales a lo largo del espectro.

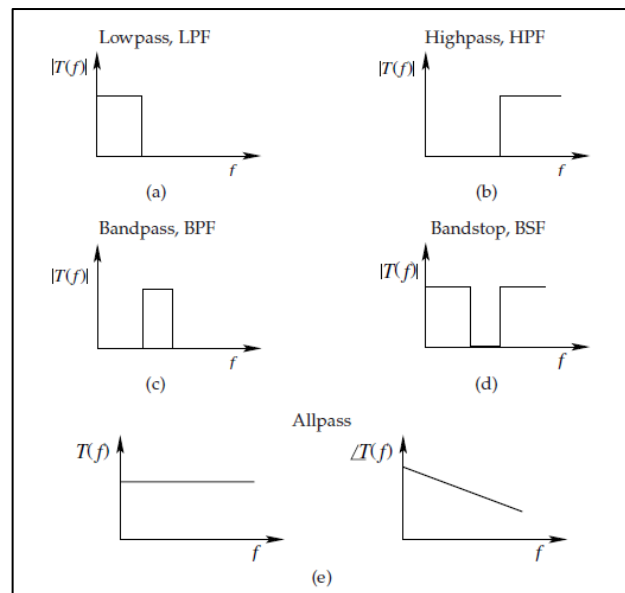


Figura 3.05 Función de transferencia ideal de los filtros: (a) Paso-Bajo, (b) Paso-Alto, (c) Pasa-Banda, (d) Elimina-Banda, (e) Pasa-Todo. [6]

Algunos términos muy comunes en el diseño de filtros se describen a continuación:

- La *frecuencia de corte*: denominado como ω_C , ω_L o ω_H dependiendo del filtro, son los puntos del espectro donde el valor de la ganancia se encuentra a -3dB por debajo del valor máximo. Estos puntos son los que delimitan el ancho de banda.
- El *ancho de banda*: denominado como BW , representa la región del espectro de frecuencias por la cual el filtro permite transmitir, o sea, la zona donde la ganancia es máxima. El BW está delimitada por la frecuencia(s) de corte como aparece en la figura 3.5. Las siguientes expresiones representan el BW para los filtros Paso-Bajo, Paso-Alto, Pasa-Banda y Elimina-Banda, respectivamente.

$$BW_{LP} = \omega_C \quad (3.7)$$

$$BW_{HP} = \omega_C \leftrightarrow \infty \quad (3.8)$$

$$BW_{BP} = \omega_H - \omega_L \quad (3.9)$$

$$BW_{BS} = \begin{cases} \omega_L \\ \omega_H \leftrightarrow \infty \end{cases} \quad (3.10)$$

- La *frecuencia de resonancia o central*: denominado como ω_0 , representa el pico máximo de la ganancia de un filtro Pasa-Banda, o el punto mínimo de un filtro Elimina-Banda. Este punto se localiza exactamente a la mitad del ancho de banda, o de la zona filtrada si es un Elimina-Banda. Recuerde que las funciones de transferencia se representan en un plano logarítmico, por lo que, hallarse a la “mitad” del ancho de banda se representa como la *media geométrica* de ω_L y ω_H , tal como aparece en la expresión (3.11).

$$\omega_0 = \sqrt{\omega_H \omega_L} \quad (3.11)$$

- El *factor de calidad o selectividad*: denominado como Q , representa que tan subamortiguado se encuentra un resonador, o en este caso el filtro. Entre más alto sea este valor, menos energía se pierde en un ciclo, y por lo tanto, más pronunciado es el pico máximo. El factor Q es un parámetro adimensional y sin unidades que establece una relación entre BW y ω_0 , tal como aparece en la expresión (3.12).

$$Q = \frac{\omega_0}{BW} \quad (3.12)$$

- La *función de transferencia*: denominado como $H(s)$, corresponde a la relación matemática entre la señal de salida y la señal de entrada siempre y cuando el filtro sea lineal e invariante en el tiempo. Las siguientes expresiones representan funciones de transferencia de los filtros Paso-Bajo, Paso-Alto y Pasa-Banda respectivamente. El símbolo K , indica la ganancia del filtro. Es importante mencionar, que estas funciones de transferencia no son las únicas en su tipo, pero sí de las más comunes.

$$H_{LP}(s) = K \frac{1}{1 + \frac{s}{\omega_C}} \quad (3.13)$$

$$H_{BP}(s) = K \frac{\frac{s}{\omega_C}}{1 + \frac{s}{\omega_C}} \quad (3.14)$$

$$H_{BP}(s) = K \frac{\frac{s}{\omega_0}}{\frac{s^2}{\omega_0^2} + \frac{s}{Q\omega_0} + 1} \quad (3.15)$$

3.2.1 Filtros G_m -C

Existen muchas formas de construir filtros, como por ejemplo usando *Op-Amps*, capacitores, resistencias, bobinas, por mencionar algunos componentes comunes. Los filtros G_m -C son dispositivos que se caracterizan por utilizar sólo *OTAs* y capacitores en su estructura.

Se le conoce G_m -C por el significado de sus siglas en electrónica, G_m representa la transconductancia de un componente y C la capacitancia. Se le da este nombre debido a que la posición de los polos y ceros de las funciones de transferencia está dada por la relación C/G_m .

Estos filtro utilizan elementos transconductores como los *OTAs*, en conjunto con capacitores para formar una red G_m -C. De esta forma, se obtienen filtros

relativamente simples, que a su vez son muy eficientes, de bajo consumo y con pocos componentes.

El Dr. Alfonso Chacón y el Dr. Alfredo Arnaud mencionan en sus respectivas tesis doctorales [5, 2], que los filtros de tipo G_m -C suelen ser muy útiles para aplicaciones de bajo consumo, y usan este tipo de filtro en sus respectivos proyectos.

En la figura 3.6, aparece un ejemplo de este tipo de filtro, un filtro Paso-Bajo básico de tipo G_m -C.

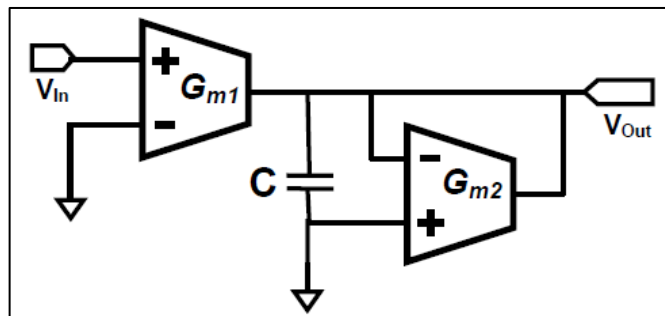


Figura 3.06 Filtro Paso-Bajo G_m -C. [2]

3.2.2 Filtros Bicuadráticos (*Biquad*)

El filtro bicuadrático (*Biquad* por sus siglas en inglés), es un tipo de filtro muy común en los proyectos modernos. Se le conoce bicuadrático debido a que su función de transferencia presenta una ecuación cuadrática en el denominador.

Un filtro *Biquad* puede ser de tipo Paso-Bajo, Pasa-Alto, Paso-Banda o Elimina-Banda según convenga. La ecuación (3.16) muestra la forma general de la función de transferencia de un filtro *Biquad*. Mientras que, las ecuaciones (3.17), (3.18), (3.19) y (3.20), representan la función de transferencia de un Paso-Bajo, Pasa-Alto, Pasa-Banda o Elimina-Banda, respectivamente. [6]

$$H(s) = \frac{a_2 s^2 + a_1 s + a_0}{s^2 + b_1 s + b_0} \quad (3.16)$$

$$H_{LP}(s) = \frac{a_0}{s^2 + b_1s + b_0} \quad (3.17)$$

$$H_{HP}(s) = \frac{a_2s^2}{s^2 + b_1s + b_0} \quad (3.18)$$

$$H_{BP}(s) = \frac{a_1s}{s^2 + b_1s + b_0} \quad (3.19)$$

$$H_{BS}(s) = \frac{a_2s^2 + a_0}{s^2 + b_1s + b_0} \quad (3.20)$$

Un excelente *Biquad* para aplicaciones de baja potencia es aquel implementado con *OTAs* y Capacitores (tipo G_m -C), pues posee un consumo muy reducido y su diseño es muy sencillo. La figura 3.7 muestra el filtro *Biquad* G_m -C estándar. [1]

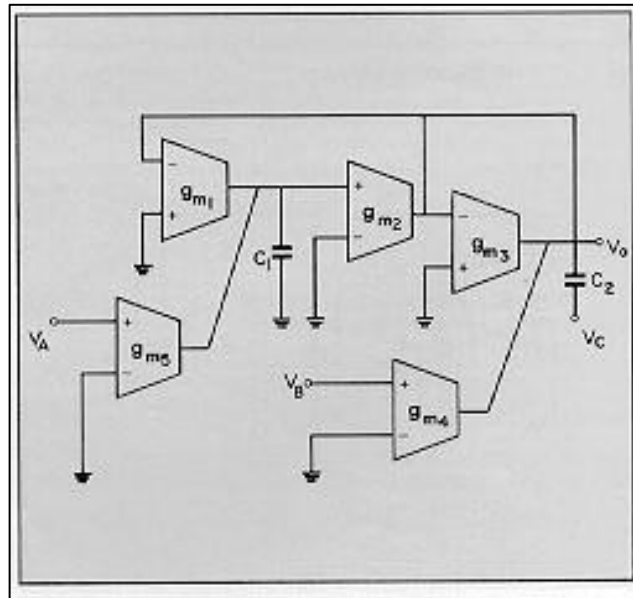


Figura 3.07 Filtro *Biquad* estándar G_m -C. [1]

Su función de transferencia está dada por la ecuación (3.21). Nótese la similitud entre las ecuaciones (3.16) y (3.21), y como conectando las entradas V_A , V_B o V_C a 0V, se puede convertir la función de transferencia (3.21) en cualquier con la forma dada por (3.17), (3.18) o (3.19).

$$V_o = \frac{s^2 C_1 C_2 V_C + s C_1 g_{m4} V_B + g_{m2} g_{m5} V_A}{s^2 C_1 C_2 + s C_1 g_{m3} + g_{m2} g_{m1}} \quad (3.21)$$

3.3 El Comparador

El comparador es un dispositivo muy simple que posee dos entradas para comparar dos tensiones distintas. El comparador presenta una salida que entrega dos niveles de tensión posibles, $-V_{DD}$ o V_{DD} . A partir de estos valores, se puede determinar cuál entrada presenta el mayor voltaje.

3.3.1 El Modelo del Comparador

Basado en la descripción del comparador, se puede definir un modelo ideal para el mismo, el cual está dado por la figura 3.8. En el modelo se pueden observar dos tensiones de entrada: V_p y V_n . Así, en términos simples, si V_p es mayor a V_n , la salida V_o será igual a V_{DD} voltios; caso contrario, si V_p es menor a V_n , V_o será igual al valor mínimo, $-V_{DD}$.

Las expresiones (3.22) y (3.23) describen el funcionamiento de este componente. Este modelo de primer orden fue propuesto por [4].

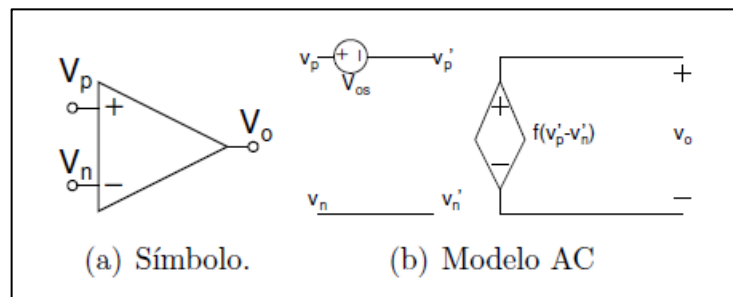


Figura 3.08 Modelo ideal del comparador. [4]

$$f(v'_p - v'_n) = \begin{cases} V_{oH}, & (v'_p - v'_n) > V_{IH} \\ A_V(v'_p - v'_n), & V_{IL} < (v'_p - v'_n) < V_{IH} \\ V_{oL}, & (v'_p - v'_n) < V_{IL} \end{cases} \quad (3.22)$$

$$A_V = \frac{V_{oH} - V_{oL}}{V_{IH} - V_{IL}} \quad (3.23)$$

En las ecuaciones anteriores se pueden observar varios términos: A_V representa a la ganancia del componente, V_{oL} y V_{oH} representan los posibles valores para la señal de salida, y V_{IL} y V_{IH} son los niveles de tensión de entrada necesarios para que el circuito haga la transición de bajo a alto y de alto a bajo en la salida, respectivamente. Nótese que la “L” representa el punto mínimo y “H” el punto máximo ($L = Low$, $H = High$). Lo ideal es que V_{IL} y V_{IH} , estén muy próximos entre sí, y además, el punto de transición ideal del comparador se da cuando $V_p = V_n$, o sea, $(V_p - V_n) = 0$, caso que en la realidad no ocurre. La figura 3.9 muestra el comportamiento del comparador.

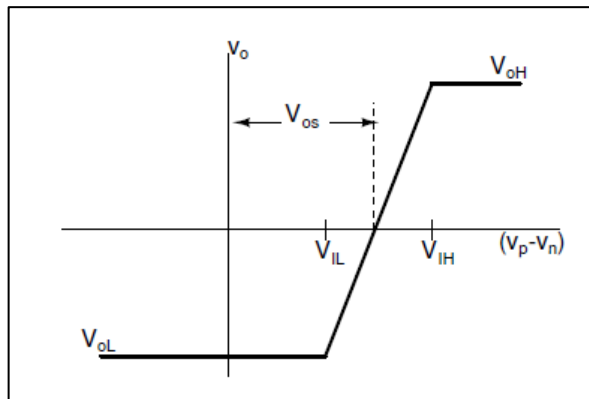


Figura 3.09 Función de transferencia del comparador de primer orden. [4]

En la figura se puede observar que la función de transferencia está desplazada del origen una distancia V_{OS} . Idealmente, esta curva de transferencia debería estar colocada sobre la referencia, en este caso el origen, pues la transición de bajo-alto o alto-bajo se da cuando $(V_p - V_n) = 0$. No obstante, en la realidad debido a diversos factores físicos del transistor, ocurre este desfase indeseado llamado *voltaje de offset*, V_{OS} .

La tensión de *offset* es una variable aleatoria producida principalmente por dos factores: el *offset sistemático*, relacionado directamente con las consideraciones propias del diseño; y el *offset aleatorio*, producido por la temperatura y las imperfecciones generadas durante el proceso de fabricación. Entre menor sea el *offset*, mayor estabilidad y confianza tendrá el dispositivo.

Un detalle importante que debe tomarse en cuenta a la hora de diseñar comparadores es el *tiempo de respuesta*. Bajo condiciones ideales, los valores de V_{IL} y V_{IH} deberían ser iguales, de manera tal, que el comparador haga la transición en cero segundos. En la realidad, existe un tiempo de retardo durante esta transición, a esta diferencia de tiempo se le llama *tiempo de retardo* o *delay*, y aunque es imposible reducirlo a 0 segundos, es aconsejable que sea lo más reducido posible. Note que el tiempo de retardo de bajo a alto no necesariamente es el mismo que el de la transición de alto a bajo, en el primer caso se le conoce como *tiempo de subida* y al segundo como *tiempo de bajada*.

3.3.2 El Comparador de Dos Etapas

Según el Ing. Dave Porras en su tesis de graduación [11], el *Comparador de Dos Etapas* fue la mejor alternativa de entre los comparadores que el verificó. En el documento indica que es muy simple y que presenta el menor consumo de potencia de los comparadores estudiados.

La estructura general de este comparador aparece en la figura 3.10. Como su nombre lo indica, el circuito está dividido en dos etapas: la primera es un *amplificador con carga activa* que busca tener una alta ganancia, y la segunda etapa representa un *surtidor común* que pone al sistema en lazo abierto y sin compensar, para que se comporte como un comparador.

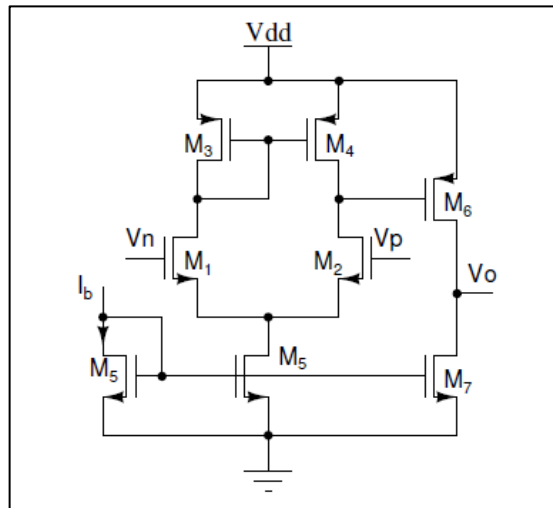


Figura 3.10 Comparador de Dos Etapas. [4]

En la primer debe conservarse en todo momento la simetría, y por ende, $M_1 = M_2$ y $M_3 = M_4$. Estos transistores representan junto con M_5 la primera etapa del comparador. Los transistores M_6 y M_7 , representan la segunda etapa del comparador. Además, M_5 y M_7 constituyen en conjunto a dos espejos de corriente que distribuyen la corriente de alimentación I_b por el circuito.

Las siguientes ecuaciones muestran las relaciones entre los transistores que deben cumplirse a la hora de diseñar.

$$\frac{W_1}{L_1} = \frac{W_2}{L_2} \quad (3.24)$$

$$\frac{W_3}{L_3} = \frac{W_4}{L_4} \quad (3.25)$$

$$i_7 = i_5 [(W_7/L_7)/(W_5/W_5)] \quad (3.26)$$

Para entender el funcionamiento de este dispositivo a totalidad, puede referirse a [4].

3.4 Emparejamiento de los transistores (*Mismatching*)

El *emparejamiento* de los transistores (*Mismatching*) es un parámetro que toma importancia en circuitos simétricos a la hora de fabricar el componente. Pues estadísticamente, un par de transistores diseñados de la misma manera con la misma geometría y la misma tensión en sus terminales, presenta pequeñas diferencias en sus corrientes de drenador. Este hecho produce efectos indeseados cuando se trabaja a tan baja escala, y por esta razón se desea que el *mismatching* sea tan bajo como sea posible.

La determinación de este efecto va ligada a la forma en la que se fabrica el dispositivo y al estudio realizado por el fabricante. Para la tecnología en cuestión (0.5 μm), se utilizó el modelo de *Pelgrom* para extraer los parámetros del *mismatching* [7, 8, 9].

Hay dos parámetros que producen este efecto, la variabilidad del voltaje de subumbral (ΔV_T), y la variabilidad del factor de la corriente ($\Delta\beta$). El primero se debe a las variaciones en el dopado del substrato durante la fabricación, el segundo se debe a la variabilidad en la movilidad de los portadores de carga. La suma de estos efectos se ve reflejada en una posible *corriente de offset* en el transistor.

Encontrar valores exactos de estos parámetros es sumamente complejo, pues no hay forma de determinarlos hasta ya fabricado el dispositivo, y tales valores se dan por causas aleatorias. Sin embargo, se realizan análisis estadísticos para cuantificar aproximadamente el efecto del *mismatching* previo a la fabricación de un componente, y este estudio es proveído por el fabricante para reducir los porcentajes de error.

Para el desarrollo del proyecto, se utilizaron los coeficientes brindados por el fabricante de la tecnología 0.5 μm .

Para determinar el efecto del *mismatching*, se utilizan las ecuaciones del modelo de *Pelgrom* [7, 8, 9]. La expresión (3.27) indica como calcular la desviación

estándar de la variabilidad del voltaje de subumbral, $\sigma(\delta V_T)$. Mientras que la expresión (3.28) muestra el porcentaje del *mismatching* debido a la variabilidad del factor de la corriente. A_{VT} y $A_{\delta\beta/\beta}$ son los coeficientes dados por el fabricante.

$$\sigma(\delta V_T) = \frac{A_{VT}}{\sqrt{WL}} \quad (3.27)$$

$$\% \text{ Mismatching}_{\delta\beta/\beta} = \frac{A_{\delta\beta/\beta}}{\sqrt{WL}} \quad (3.28)$$

3.5 Algoritmos Genéticos y Multiobjetivo

Los *Algoritmos Genéticos* son técnicas utilizadas en la computación para buscar soluciones a problemas de optimización. Estos algoritmos se basan en un método heurístico (de prueba y error) inspirado por el proceso natural de la evolución.

Al ser este tipo de algoritmo muy semejante al proceso evolutivo, se emplean métodos como la herencia, la selección, la mutación, los cruces, entre otros. Esta metodología es muy utilizada en diferentes ámbitos de la sociedad humana como la ingeniería, economía, bioinformática, química, física, matemática, etc.

En términos generales un algoritmo genético básico funciona como sigue: a) se genera una población (conjunto de individuos), b) se evalúa la aptitud de cada individuo dentro de la población, c) se separan los mejores individuos, y se repite el proceso hasta que se logre el punto óptimo o se cumpla una serie de iteraciones determinada. No obstante, a la hora de generar la población se toman en cuenta aspectos como: escoger los mejores individuos para reproducirse, o crear nuevos individuos mediante la mutación o cruce; los cuales podrían reemplazar individuos de la población original si resultan que son mejores para la optimización.

Los *Algoritmos Multiobjetivo* es un método matemático utilizado para tomar decisiones para una optimización específica, tomando en cuenta múltiples criterios

de manera simultánea. De igual forma, estos procesos son utilizados en muchas áreas de la sociedad humana (ingeniería, economía, etc.). Este algoritmo es realmente útil en problemas donde existen muchos parámetros por optimizar, donde al tratar de mejorar alguno de éstos, otro puede que se aleje de su punto óptimo, como si fuera una especie de intercambio.

3.5.1 El Algoritmo *PESA*

El algoritmo *PESA* (*Pareto Envelope-based Selection Algorithm*, por sus siglas en inglés) es un proceso genético y multiobjetivo, el cual ambos algoritmos explicados anteriormente. El funcionamiento detallado del algoritmo, así como la matemática relacionada y su implementación en sistemas computacionales, va más allá de la finalidad de este proyecto, por lo que sólo se dará una explicación a nivel muy general de cómo realiza la tarea de optimizar.

A parte de las técnicas generales que emplean este tipo de algoritmo, el algoritmo *PESA* también toma en cuenta el tamaño de la población, y utiliza como estrategia una especie de “rejilla” para poblar, en la cual ordena cuales individuos son mejores que otros. Para ello, el algoritmo emplea dos parámetros basados en la población: P_i , el tamaño de una población interna (*IP*), y P_E , el tamaño máximo de todo el archivo, una población externa (*EP*).

El algoritmo está descrito como sigue [14]:

1. Se genera una población interna (*IP*) inicial de cromosomas, se evalúa cada uno de estos cromosomas y se inicializa una población externa vacía (*EP*).
2. Se incorporan los individuos no-dominados a la población externa, es decir aquellos con características mejores por sobre los demás.
3. Si algún criterio de finalización se alcanza, entonces el algoritmo termina el proceso, mostrando el grupo *EP* de cromosomas como

resultado. Caso contrario, se elimina la población *IP* actual y se regenera de la siguiente manera:

- Con una probabilidad dada, pc , se seleccionan dos padres del *EP* y se cruzan para formar un hijo, el hijo muta. Con una probabilidad de $(1 - pc)$, se selecciona un padre y se muta para generar un nuevo hijo. Se generan varios individuos de esta índole hasta completar una *IP* de acuerdo al tamaño definido. Se evalúa la población interna.

4. Brinca al paso 2.

Existe el caso en el que la población *EP* se llena conforme se agreguen individuos no-dominados de la *IP*, $(P_E + 1)$. En este caso, se debe eliminar uno de los individuos de la *EP*.

La selección de un padre del *PESA* para generar una nueva *IP* se da de la siguiente manera. Asumiendo que se desea optimizar un sistema con dos objetivos, la estrategia para poblar del algoritmo *PESA* consiste en crear implícitamente una “rejilla” que divide (normaliza) espacios de fenotipos en cajas o grupos, como se muestra en la figura 3.11. Los círculos son puntos no-dominados, y los cuadrados son puntos dominados dentro del archivo. Note que para este caso, como el sistema es de dos dimensiones las cajas son cuadradas. Ahora, cada cromosoma está asociado a una caja particular de la rejilla, y posee un atributo llamado *squeeze factor*. Este factor es el que se utiliza para seleccionar el padre para generar la nueva *IP*, y para eliminar algún individuo del *EP* cuando este alcanza su máxima capacidad.

El *squeeze factor* es simplemente la cantidad total de cromosomas que habitan dentro de una misma caja, por ejemplo, en la figura 3.11 el cromosoma A tiene una *squeeze factor* de 2, mientras que el cromosoma B posee un *squeeze factor* de 1. Para seleccionar a un padre para la nueva *IP*, se escogen dos cromosomas al azar dentro de la población y se selecciona el que tenga menor

squeeze factor, así se expandirá el área de búsqueda dentro del frente de Pareto. Para eliminar un individuo del *EP*, se escoge el punto con mayor *squeeze factor*, pues quiere decir que esa zona tiene mayor representación de cromosomas, es decir, está más poblado.

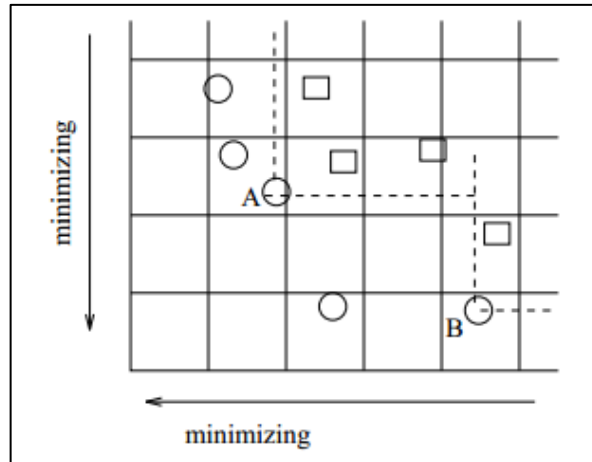


Figura 3.11 Estrategia del *PESA* para poblar. [14]

Este algoritmo es uno de los mejores métodos de optimización multiobjetivo, junto al *PAES* (*Pareto Archived Evolution Strategy*) y el *SPEA* (*Strength Pareto Evolutionary Algorithm*). Para más información sobre el algoritmo, refiérase a [14].

3.5.2 La Herramienta de Optimización

La herramienta que se utilizó durante el proyecto emplea el algoritmo *PESA* recién estudiado. El M.Sc. Roberto Pereira, el Dr. Pablo Alvarado y el Dr. Wolfgang H. Krauschneider hablan en su publicación [3], sobre el diseño de las bibliotecas de la herramienta de optimización para compuertas *MCML* (*MOS Current Mode Logic*).

En el documento se detalla, que el algoritmo recibe un conjunto de parámetros que se desean optimizar, sin la necesidad de saber que son o de donde vienen estos valores. Así, adaptando el proceso a los circuitos eléctricos, sin la necesidad de conocer la topología del circuito, el algoritmo recibe un grupo de

valores de aptitud que representan parámetros específicos dentro del sistema, llámese potencia, tiempo de retardo, voltaje de offset, etc., y determina los puntos más óptimos para el sistema. Esta herramienta está escrita en C y C++.

El funcionamiento de la herramienta comprende dos procesos independientes: la representación del circuito (simulación) y la optimización. El esquema de la figura 3.12 muestra ambos procesos y la interacción entre ellos. Para la representación del circuito se utilizan el *Design Architect* de *Mentor Graphics* y *ELDO Spice*, en los cuales se diseña el circuito y se simula el mismo, respectivamente.

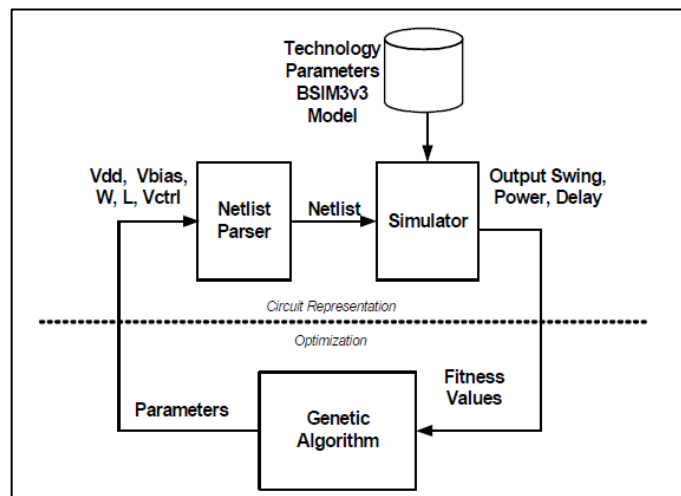


Figura 3.12 Arquitectura del optimizador. [3]

El proceso ocurre de la siguiente manera, se diseña un circuito de partida y se simula, los parámetros de aptitud son enviados a la herramienta. Luego, la herramienta almacena y evalúa estos valores. A partir de los resultados empleando el algoritmo PESA, la herramienta modifica los valores de los componentes o dimensiones del circuito que el diseñador definió como variables. Se simula el circuito de nuevo, y los nuevos valores de aptitud son enviados a la herramienta. El ciclo continúa hasta alcanzar una etapa terminal (número de iteraciones completadas, algún error, etc.). Al final, la herramienta almacena los puntos más óptimos de todo el proceso en un reporte.

Para más información sobre el tema, y de cómo se implementó para evaluar circuitos, se puede referir a [3].

CAPÍTULO 4

Procedimiento Metodológico

En este capítulo se detalla cuál fue el flujo de diseño realizado a lo largo del proyecto de graduación. Este proceso abarca desde la definición del problema hasta la implementación de la solución. Además, se explica cómo se dio el desarrollo durante cada etapa del diseño. Recuerde que mucho de lo que se comentará a continuación tiene como base los fundamentos del Capítulo 3, de ser necesario no dude en revisarlo para comprender a cabalidad la solución.

4.1 Reconocimiento y Definición del Problema

Como se mencionó en el Capítulo 1, la medicina es un área que se ha visto ampliamente beneficiada con el desarrollo de la ingeniería en electrónica. Este proyecto consiste en el desarrollo de una unidad de sensado y detección del ritmo cardiaco, el cual es utilizado en diferentes dispositivos médicos como los marcapasos. Las condiciones ideales del sistema se encuentran en la tabla 1.1, las cuales se utilizaron como base para crear una propuesta de diseño.

Una particularidad de este proyecto, es que el circuito que se diseñó tiene una aplicación muy específica y está directamente relacionado con la salud humana. Por tales motivos, algunos parámetros dentro del sistema deben ser prioritarios a la hora de optimizar el diseño para garantizar que la unidad sea estable y confiable.

Debido a estas razones, las siguientes condiciones deben cumplirse independientemente de la solución implementada:

- La señal de entrada proveniente de los electrodos (interfaz entre el cuerpo humano y la electrónica) corresponden a pulsos triangulares del tipo “*tokyo*”, comprendida entre 200uV y 8mV, con un tiempo de subida de 2ms a 3ms, y un tiempo de bajada de 13ms.
- El uso baterías pequeñas es importante, y por lo tanto la tensión de alimentación debe ser entre 1.8V y 3.3V.
- Las pulsaciones del corazón varían aproximadamente entre los 70Hz (una persona relajada), y los 200Hz (una persona muy agitada). Definiendo con ello el rango de frecuencias con el que se trabajará.
- Una ganancia de aproximadamente 200V/V, para así asegurar la activación del comparador.
- Un comparador con un offset sistemático sumamente reducido, para que el dispositivo sea altamente confiable.

4.2 Obtención y Análisis de Información

La obtención de información en temas avanzados de la electrónica, prácticamente se da sólo mediante la lectura de artículos relacionados en revistas especializadas, publicaciones de otros profesionales en el área, o tesis de graduación, maestría o doctorado. Además, siempre es necesario estudiar la literatura de los libros sobre la electrónica, con tal de reforzar los temas tratados en los documentos ya mencionados. Todos estos métodos de búsqueda fueron necesarios y realizados para llegar al resultado final, independientemente si se llegó a la información con ayuda del Internet, o bien, mediante algún contacto con algún profesional.

Como se ha descrito a lo largo del documento, este proyecto requiere de condiciones muy específicas para que pueda ser implementado dentro de algún equipo médico. Por lo que, se deben tomar muy en cuenta las ventajas y

desventajas de las diferentes opciones de diseño para abordar el problema. En este proyecto se debe dar prioridad a las siguientes características eléctricas:

- Al bajo consumo de potencia, pues el cambio de baterías no es sencillo en dispositivos médicos, y este debe durar muchos años en perfecto estado, por ejemplo, nuevamente un marcapasos.
- El tamaño del chip debe ser reducido para facilitar el uso y maniobrabilidad del dispositivo.
- El comparador debe ser preciso y tener una respuesta rápida en comparación con las pulsaciones del corazón.
- Eliminar el ruido por debajo de la señal de entrada, en otras palabras, se debe implementar un filtro efectivo.
- Cuando se refiere a un sistema estable, es que este no falle bajo ninguna circunstancia, por lo que mantener un nivel de paridad (*mismatch*) es necesario. Sin embargo, hay que mencionar, a mejor paridad, más grande será el circuito!

La técnica que mejor cumpla estas condiciones será la escogida para el desarrollo del proyecto. Y el análisis del mismo tendrá en cuenta en todo momento estas condiciones, así como las descritas en la sección 4.1.

4.3 Evaluación de las alternativas

El proyecto desarrollado era extenso, y entre sus objetivos no contempla la prueba y simulación de varios posibles circuitos. Por lo que, la elección de un esquema en específico se basa en el juicio propio y de otros profesionales en el área, sumado a lo que aporte la literatura y a los resultados presentes en publicaciones o tesis de graduación.

La principal fuente de información son los documentos y tesis relacionados al área, por lo que la búsqueda de ellas en bases de datos especializadas fue

necesaria. Luego, se consultó la documentación con los profesores asesores encargados: el M.Sc. Roberto Pereira y el Dr. Alfonso Chacón, expertos en el área de la microelectrónica. Además, junto al Dr. Alfredo Arnaud de la Universidad Católica de Uruguay, ellos brindaron documentos, conocimiento y recomendaciones, todas valiosas para el desarrollo del proyecto, y muchos de los cuales son referenciados a lo largo de este informe.

Para la evaluación de la opción escogida, principalmente se utilizaron simulaciones de los circuitos en una computadora o servidor. Los resultados de las simulaciones fueron analizados en relación a las condiciones ya mencionadas. Para las simulaciones se utilizaron las herramientas de *Mentor Graphics* y *ELDO Spice*, y para la optimización del circuito se utilizó un programa de computadora que implementa el algoritmo *PESA*, desarrollado dentro de la Escuela de Ingeniería en electrónica. En caso de no lograr las condiciones, se realiza algún cambio menor dentro del diseño y se reevalúa hasta obtener resultados satisfactorios. Nótese, que la herramienta de optimización está desarrollada en C/C++, y es necesario la comprensión de estos lenguajes de programación para su manejo.

4.4 Implementación de la solución

A continuación se describe paso a paso como se alcanzó el resultado final, el cual podrá ser de alguna utilidad para proyectos de índole similar, o bien, aquellos con algunas características compartidas.

Con el planteamiento del proyecto, se recibió un circuito base con el cual se desarrolló la solución para este mismo problema en Uruguay, el cual aparece en la figura 1.1. Basado en este circuito, y en las condiciones del problema, se realizó como primer paso la búsqueda de información sobre técnicas relacionadas.

El segundo paso fue realizar una propuesta de diseño con un circuito inicial y comprobar mediante una rápida simulación bajo condiciones ideales, que

efectivamente el sistema funcionaba como es debido. Si no funcionaba correctamente, era necesario replantear la propuesta e iterar el proceso hasta alcanzar lo deseado.

Una vez asegurado el debido funcionamiento, fue necesario definir que componentes del sistema se optimizarían. La figura 1.2 despliega un diagrama de alto nivel de la solución implementada, donde aparecen 3 bloques primarios: el filtro, el amplificador y el comparador. Cada uno de estos, cumple una función específica, y como tales, deben ser optimizados en relación a su labor.

Luego, se debe considerar la forma en la que se implementará cada uno de estos bloques (hay muchas opciones!). Por recomendación de los profesores, y según los resultados de tesis de graduaciones recientes, se decidió usar circuitos de tipo G_m -C, debido a su simpleza y confiabilidad, y sobre todo a su bajo consumo. En otras palabras, se usarían *Amplificadores Operacionales de Transconductancia (OTAs)* y capacitores, como componentes básicos de estos subsistemas. Afortunadamente, el Ing. Dave Porras y el Ing. Frank Nicaragua en sus respectivas tesis de graduación [11, 12], analizaron varias opciones de comparadores y de OTAs, respectivamente. Basado en los resultados obtenidos por ellos, se escogieron los esquemas del OTA y el comparador con las características más convenientes para el presente proyecto.

Por lo tanto, el OTA pasó a ser un componente por optimizar, debido a que es la unidad básica del filtro y el amplificador. El comparador ya es en sí una unidad básica, por lo que, fue optimizado también.

Ya con el sistema definido y comprobado, se inicia labor de optimización. Esta fue la etapa crucial del proyecto, pues aquí fue donde se dedicó la mayor cantidad de tiempo. Se construyeron los esquemas del OTA y el comparador con las dimensiones finales de las tesis [11, 12], con tal de verificar su funcionamiento.

Posteriormente, se preparó la herramienta de optimización, la cual al ser una herramienta especializada que requiere conocimientos en electrónica y computación, se le debió dedicar tiempo suficiente para comprender a cabalidad su funcionamiento. Los tutoriales escritos por el Ing. Frank Nicaragua [18] y el Ing. Berny Dinarte [19] durante sus respectivos proyectos de graduación, resultaron de mucha ayuda para la comprensión de esta herramienta.

Con la herramienta preparada, comenzaron las simulaciones de cada uno de los bloques (algunas de éstas requerían de días!). Para cada simulación, se evaluaron los resultados, estos sirvieron para determinar si se había alcanzado un buen punto óptimo o no. Durante el desarrollo, se debieron hacer cambios detallados en el diseño y/o preparar la herramienta con nuevos cálculos para simular nuevamente.

Finalmente, con la obtención de resultados satisfactorios, se comprobó el funcionamiento correcto y esperado. Con ello, se procedió a documentar el proceso y los resultados.

CAPÍTULO 5

Descripción detallada de la Solución

En este capítulo, se analiza en detalle cómo se implementó la solución. Recuerde que esta es una posible solución de entre muchas otras. No obstante, el diseño que se describirá a continuación se desarrolló pensando en las necesidades primordiales del sistema, tomando en cuenta resultados obtenidos por proyectos con características similares.

5.1 Esquema General del Sistema

El primer paso para describir el diseño es entender a muy alto nivel el funcionamiento del circuito. Así, esta primera sección está dedicada al diagrama general del sistema.

Recordando el objetivo general de este proyecto, lo que se buscó en todo momento fue diseñar un circuito que pueda detectar el pulso cardiaco humano. En otras palabras, se reciben pulsos eléctricos provenientes de un sensor, como un electrodo, y a partir de esta señal se detecta si hay pulso o no. La figura 5.1 muestra un bloque como debe ser el sistema.

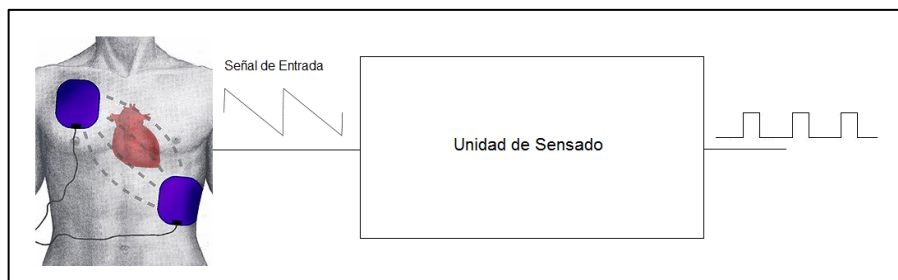


Figura 5.01 Esquema general de la solución.

Ahora, la unidad de sensado de la figura anterior debe cumplir con las restricciones eléctricas necesarias. Primero, debe tener una ganancia de 200V/V. Segundo, debe trabajar a una frecuencia específica entre los 70Hz y los 200Hz (los latidos del corazón). Finalmente, para detectar si la señal corresponde a una pulsación o no, se necesita comparar contra una referencia, e indicar cuando se sobrepasó esta referencia. En otras palabras, se necesitó de un amplificador, un filtro y un comparador. Un diagrama de menor nivel aparece en la figura 5.2, el cual indica lo que ocupaba la unidad de sensado de la figura 5.1 para que cumpla con lo que se deseó.

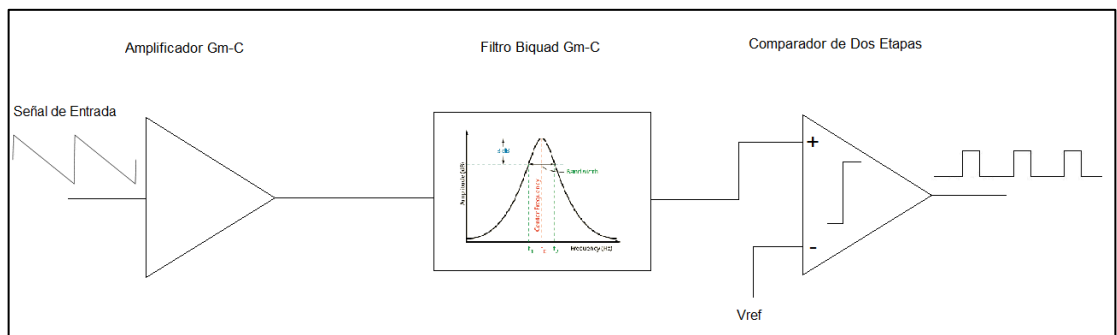


Figura 5.02 Esquema interno de la Unidad de Sensado.

Es importante destacar, que se puede intercambiar el orden entre el amplificador y el filtro sin alterar el funcionamiento general del circuito. No obstante, se implementó en la forma que aparece en la figura 5.2, por el hecho de que el filtro elimina el ruido extra que puede introducir el amplificador.

Los siguientes apartados, están dedicados a la explicación de cómo se diseñó cada bloque de la figura 5.2. Para cada uno de ellos, se cubrirá desde el diagrama escogido hasta la forma en la que se implementó el software utilizado para su optimización. Es importante mencionar que para todo el sistema se fijó la alimentación a 3.3V en V_{DD} , y a 0V e $n-V_{DD}$, y por ende, la referencia se ubicó en 1.65V. Esto se debe a que generalmente en estos dispositivos se utiliza una sola batería.

5.2 Diseño del Filtro

Como ya se mencionó, se implementó un filtro *Biquad* de tipo G_m -C. El mismo se configuró como un Pasa-Banda según lo especificado, de 70Hz-200Hz. La figura 3.7 muestra la estructura general del filtro, a la cual se le hicieron algunas modificaciones para ajustarlo a las necesidades del caso.

El primer cambio que se realizó, fue el desplazamiento de la referencia de 0V a 1.65V ($V_{DD} = 3.3V$, $-V_{DD} = 0V$). El segundo cambio se relaciona con la función de transferencia del filtro, la cual está dada por la expresión (3.21). Esta ecuación debe ser idéntica a la expresión (3.19) para que funcione como un filtro Pasa-Banda, para ello, las tensiones V_A y V_C deben ser iguales al voltaje de referencia. Además, como este filtro siempre será del tipo Pasa-Banda, se decide eliminar las entradas V_A y V_C , produciendo que el *OTA* g_{m5} de la figura 3.7 nunca esté “encendido”. Por esta razón, para evitar que g_{m5} permanezca como un elemento parásito innecesario, se elimina dicho *OTA*. La figura 5.3 muestra el esquema del filtro implementado tomando en cuenta todas estas modificaciones.

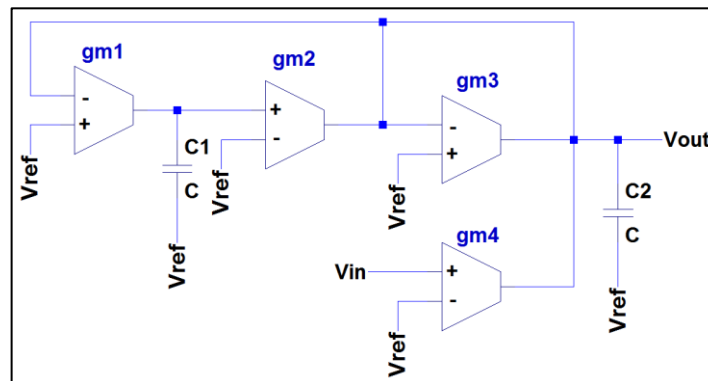


Figura 5.03 Esquema del filtro *Biquad* implementado.

Ahora, con los datos del ancho de banda de la tabla 1.1, se dedujo lo siguiente:

$$\omega_L = 2\pi \times 70\text{Hz} \quad (5.1)$$

$$\omega_H = 2\pi \times 200\text{Hz} \quad (5.2)$$

$$\omega_0 \cong 2\pi \times 118.32\text{Hz} \quad (5.3)$$

$$BW = 2\pi \times (200\text{Hz} - 70\text{Hz}) = 2\pi \times 130\text{Hz} \quad (5.4)$$

$$Q = \frac{2\pi \times 118.32\text{Hz}}{2\pi \times 130\text{Hz}} \cong 0.91 \quad (5.5)$$

A partir de estos resultados, se obtuvieron los valores aproximados de los componentes del filtro. Para ello, se reescribió la función de transferencia del filtro de la expresión (3.21) a la forma siguiente:

$$V_o = \frac{sC_1g_{m4}V_B}{s^2C_1C_2+sC_1g_{m3}+g_{m2}g_{m1}} \quad (5.6)$$

A partir de las ecuaciones (5.6) y (3.15), y mediante un simple proceso algebraico, se despejaron los siguientes parámetros:

$$\omega_0 = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (5.7)$$

$$Q = \sqrt{\frac{g_{m1}g_{m2}C_2}{g_{m3}^2C_1}} \quad (5.8)$$

$$K = \sqrt{\frac{g_{m4}^2C_1}{g_{m1}g_{m2}C_2}} \quad (5.9)$$

En la expresión (5.5), se observa que Q es aproximadamente 0.91, y que en (5.3) y (5.4), ω_0 y BW están muy próximos. Para simplificar el diseño se decidió que Q fuera igual a 1, y por ende, que ω_0 y BW fueran iguales. A pesar de que este cambio produce que ya no sea exacto el ancho de banda, se logró alcanzar un diseño más sencillo. Además, no es necesario que el ancho de banda sea tan estricto, pues al fin y al cabo el ritmo cardiaco de la persona, varía de acuerdo su estado particular de salud, por lo que el ancho de banda puede ser un poco más flexible. De esta forma, se imponen las siguientes condiciones:

$$g_{m1} = g_{m2} = g_{m3} = g_{m4} = g_m \quad (5.10)$$

$$C_1 = C_2 = C \quad (5.11)$$

Con estas restricciones, Q y K son iguales a 1. Para determinar el valor de los capacitores a partir de ω_0 , primero fue necesario hallar un valor para la transconductancia. Para ello, se diseñó el *OTA* y se optimizó, luego se midió mediante simulaciones su valor de transconductancia, y con ello, se definieron las capacitancias del filtro.

Las siguientes ecuaciones muestran el valor resultante de las transconductancias y el valor deducido de las capacitancias del filtro. El parámetro C se despejó de la expresión (5.7). La siguiente sección explica cómo se diseñó los *OTAs* del filtro que midieron la transconductancia de la expresión (5.12).

$$g_m \cong 110nS \quad (5.12)$$

$$C \cong 147.96pF \quad (5.13)$$

5.3 Diseño del *OTA*

El diseño del *OTA* se desarrolló en dos etapas. La primera consistió en la definición de la arquitectura del mismo. La segunda etapa correspondió al dimensionamiento de los transistores del *OTA* con ayuda de la herramienta de optimización.

5.3.1 Esquemático y consideraciones de diseño

El *OTA* implementado aparece en la figura 5.4, el cual está basado en los resultados de la tesis del Ing. Frank Nicaragua. [12]

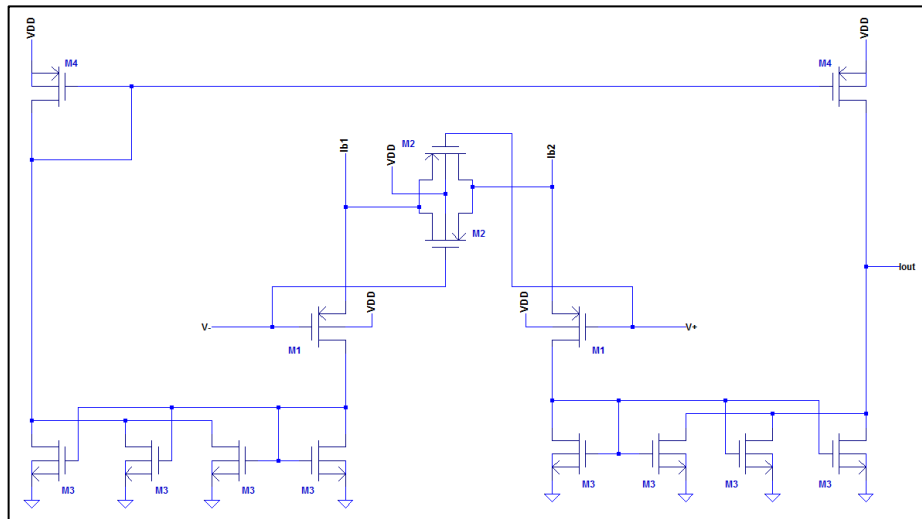


Figura 5.04 Esquema del OTA implementado.

En el esquema mostrado, aparecen 4 tipos de transistores diferentes, cada uno de ellos fue dimensionado acorde a la función que realizan dentro del circuito. Los transistores M_1 conforman la entrada diferencial necesaria del OTA. Los transistores M_2 constituyen el difusor simétrico para proporcionar mayor estabilidad y linealidad. Los transistores M_3 conforman un espejo de corriente (NMOS) para reflejar la corriente de M_1 en dos ramas distintas del OTA. Los transistores M_4 también se utilizan como espejos de corriente (PMOS), pero su función es reflejar la corriente de uno de los brazos del OTA hacia el otro, para así concentrar la magnitud de ambas corrientes a través de la salida del OTA.

El Dr. Alfredo Arnaud en su tesis doctoral [2], explica una estrategia para reducir el efecto de *mismatching* de los transistores del OTA. Esta técnica consiste en utilizar un arreglo de transistores muy pequeños, en lugar de transistores grandes dentro del OTA.

Tomando en cuenta esta recomendación, cada uno de estos transistores de la figura 5.4 es en realidad un arreglo de transistores “unitarios” más pequeños, y todos del mismo tamaño. Es importante resaltar, que la geometría total de esta red de transistores pequeños, debe ser equivalente a la relación de tamaños del transistor

grande. La figura 5.5 muestra un ejemplo de dos transistores en serie que equivalen a un transistor más grande. La expresión (5.14) muestra la relación de tamaños que debe cumplirse para que el arreglo de transistores sea equivalente al gran transistor. [2]

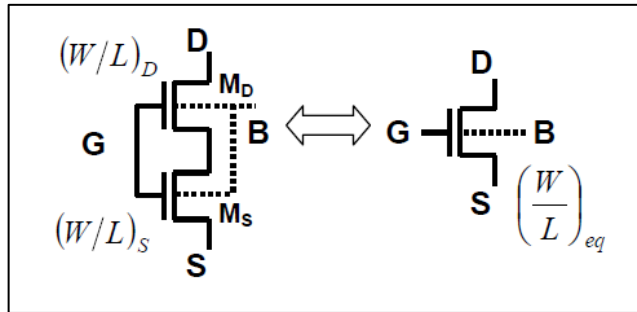


Figura 5.05 Dos transistores en serie que equivalen al transistor de la derecha. [2]

$$\left(\frac{W}{L}\right)_{eq} = \frac{(W/L)_S \cdot (W/L)_D}{(W/L)_S + (W/L)_D} \quad (5.14)$$

De esta forma, por recomendación del Dr. Alfredo Arnaud, el Dr. Alfonso Chacón y el M.Sc Roberto Pereira, se implementó una red de transistores unitarios como aparecen en las figuras 5.6, 5.7, 5.8 y 5.9, que corresponden a los transistores de la figura 5.4.

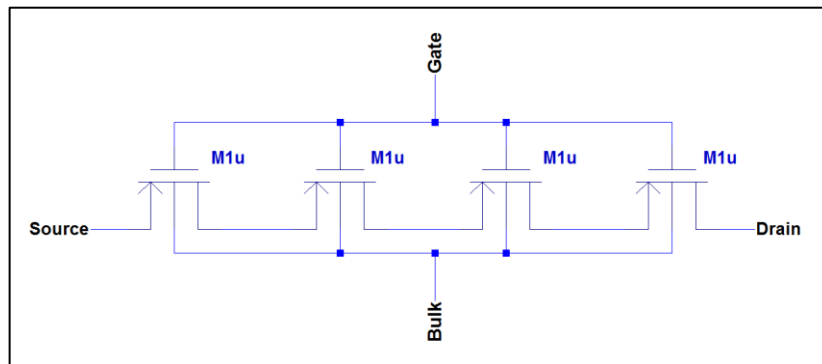


Figura 5.06 Arreglo equivalente de M_1 .

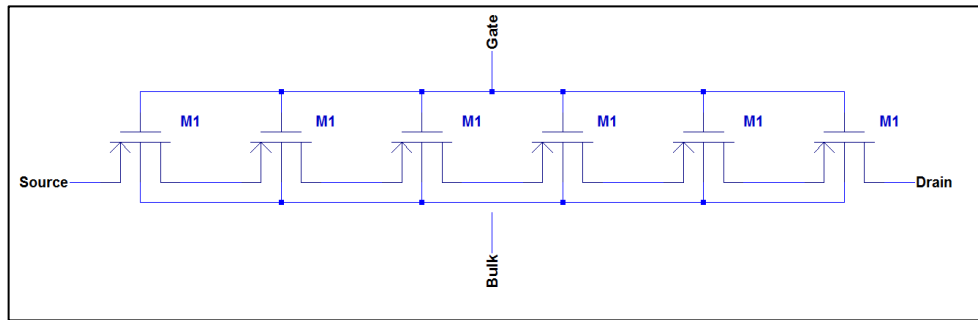


Figura 5.07 Arreglo equivalente de M_2 .

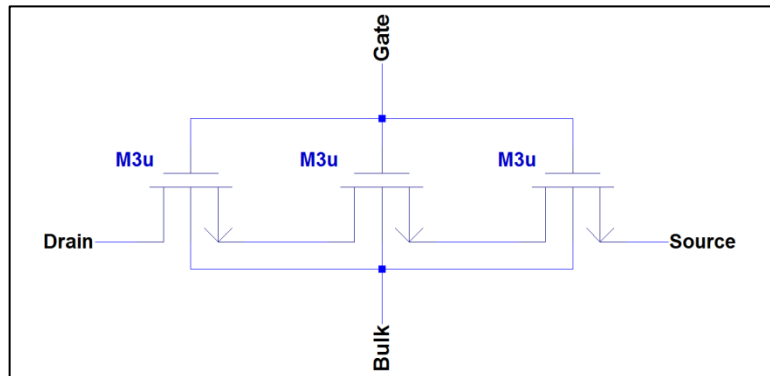


Figura 5.08 Arreglo equivalente de M_3 .

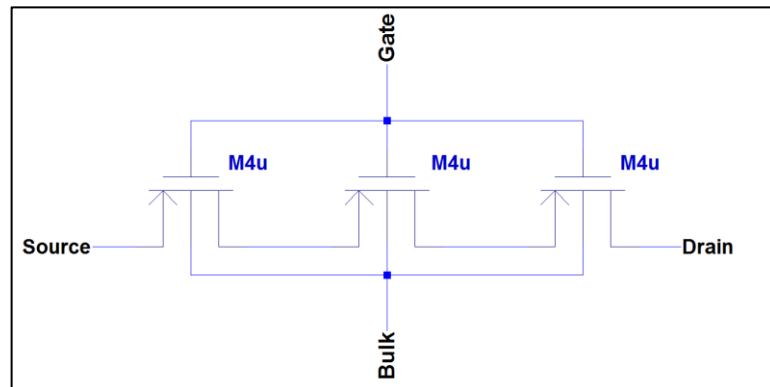


Figura 5.09 Arreglo equivalente de M_4 .

Según la teoría, el transistor M_2 debe ser del mismo ancho que M_1 , pero de 6-7 veces más largo, por esta razón, cada transistor de la figura 5.7, es un arreglo de transistores como el de la figura 5.6. Además, note que el subíndice “u” indica que es un transistor unitario, por ejemplo, M_3 está conformado por tres transistores unitarios

(M_{3u}) en serie. El dimensionamiento de los transistores unitarios, se realizó durante la etapa de optimización. Las dimensiones resultantes del proceso, se encuentran en el Capítulo 6.

5.3.2 Optimización del OTA

Esta etapa consistió en preparar la herramienta de optimización para dimensionar el OTA de acuerdo a los parámetros que se desearon optimizar.

En esta sección, la labor como diseñador consistió en: evaluar el circuito, determinar los parámetros que se desearon optimizar, modificar y preparar la herramienta escrita en C/C++ de acuerdo a los parámetros de aptitud escogidos, corroborar el funcionamiento adecuado de la herramienta, simular, analizar los resultados, y de ser necesario iterar hasta conseguir resultados satisfactorios. Además, se debieron implementar subrutinas internas para poder realizar los cálculos de los parámetros de aptitud, como por ejemplo promediar, encontrar máximos o mínimos, derivar, etc.

A continuación se presentan los parámetros de aptitud escogidos a lo largo del proyecto y la lógica general con la que se implementó cada uno de ellos dentro de la herramienta. Los procesos de promedio, derivación y otros, no se detallaran, pues no corresponde al énfasis del proyecto.

- 1) La *potencia*: es el consumo de energía del dispositivo. Sobra decir que entre más bajo sea, mejor. Para calcularlo se utilizó la expresión universal (5.15), y se leyó la corriente total del circuito, a partir del reporte generado por el simulador. El diagrama de flujo aparece en la figura 5.10.

$$P = V.I \quad (5.15)$$

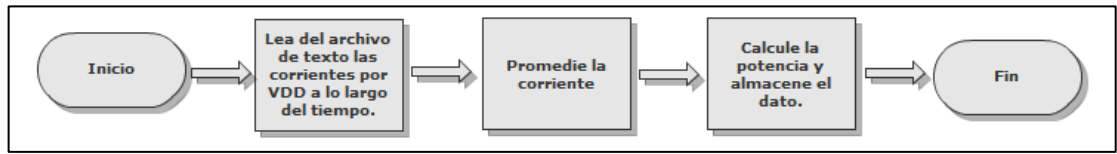


Figura 5.10 Proceso de cálculo de la potencia.

2) La *transconductancia*: se refiere a la ganancia del OTA. Por las dimensiones del circuito, su valor debe encontrarse en nanosiemens, así que entre más bajo sea, mejor. Para calcularla, se realizó un barrido *DC* en la tensión de entrada y se generó una curva I_{out} vs. V_{in} . Luego se derivó esta gráfica, cuyo resultado equivale a la curva G_m vs. V_{in} , de la cual se leyó el valor máximo. La figura 5.11 muestra proceso realizado basado en la expresión (5.16).

$$G_m = \frac{\partial I_{out}}{\partial V_{in}} \quad (5.16)$$

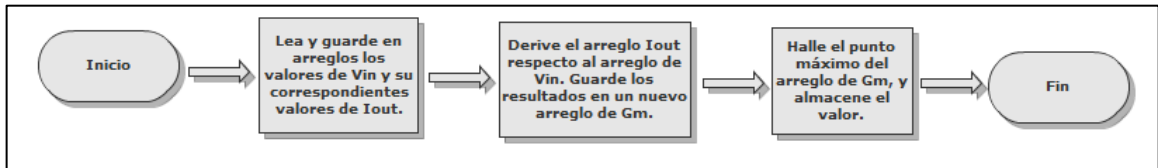


Figura 5.11 Proceso de cálculo de la transconductancia.

3) El *offset sistemático*: corresponde a un nivel de tensión *DC* indeseado que introduce el dispositivo a la señal por diferentes razones. Para el cálculo, se utilizó el mismo barrido *DC* y la gráfica I_{out} vs. V_{in} . De ella, se leyó el valor de corriente cuando la tensión de entrada es igual al voltaje de referencia. A partir de este dato, el offset sistemático se calculó con la expresión (5.17). La figura 5.12 describe el diagrama de flujo.

$$V_{offset} = \frac{I_{out}|_{V_{in}=V_{ref}}}{G_m} \quad (5.17)$$

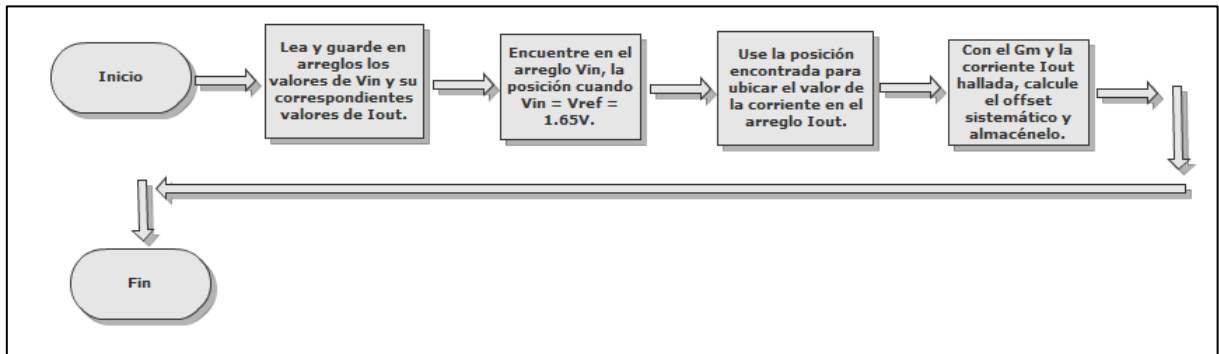


Figura 5.12 Proceso de cálculo del offset sistemático.

4) El *rango lineal*: es la zona de la curva característica (I_{out} vs. V_{in}), en la cual el OTA presenta mayor estabilidad y funciona correctamente. Por esta razón, entre más grande sea esta zona, mejor funcionamiento tendrá el componente. Para medirlo, se utilizó la gráfica G_m vs. V_{in} , en la cual el rango lineal será la diferencia entre los dos voltajes de entrada cuando el G_m esté 5% debajo de su valor máximo. Su implementación aparece descrita en el diagrama de flujo de la figura 5.13.

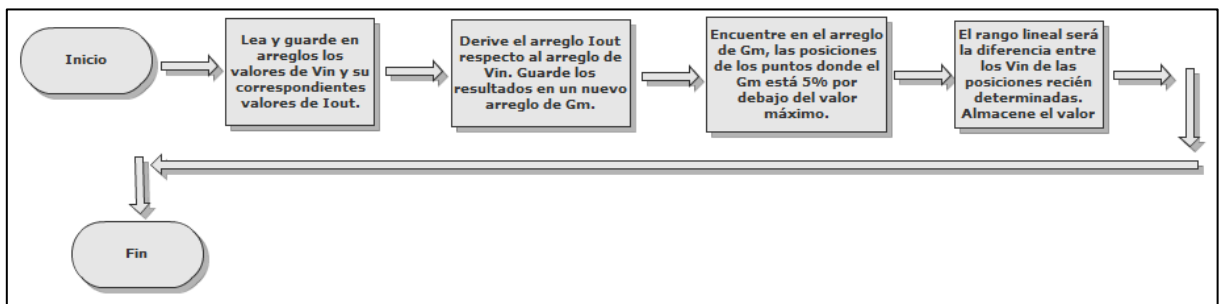


Figura 5.13 Proceso de cálculo del rango lineal.

5) El *ancho de banda*: este parámetro fue descrito en la sección 3.2. El filtro debe funcionar en 70Hz-200Hz, así que por recomendación, el BW del OTA debe ser por lo menos una década más grande que el ω_H del filtro. Por esta razón, entre más grande sea el BW , mejor. Para calcularlo, se realizó un análisis en AC, y a partir de este se leyó el BW . La figura 5.14 explica este proceso.

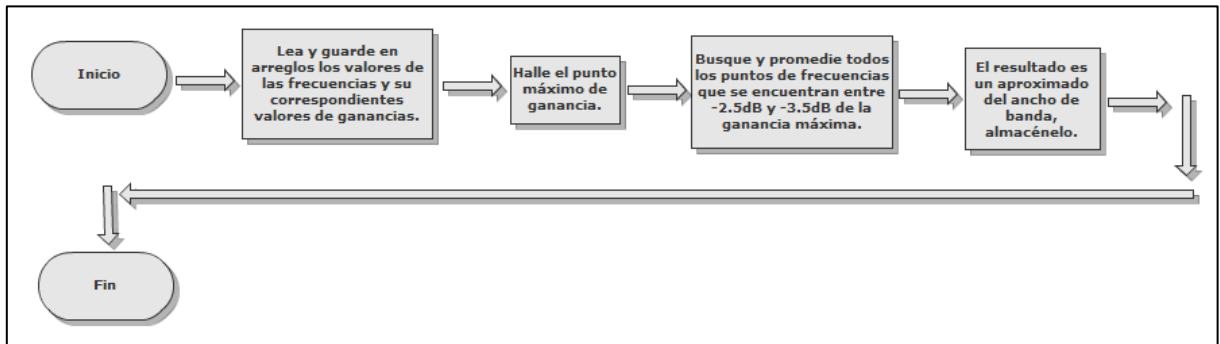


Figura 5.14 Proceso de cálculo del ancho de banda.

6) El *Slew Rate (SR)*: es un parámetro que determina la velocidad de respuesta máxima de un dispositivo ante variaciones rápidas en la señal de entrada. Este parámetro está directamente relacionado con la frecuencia, y como tal, limita la frecuencia máxima a la cual este dispositivo puede operar. Para calcular el *SR*, se colocó un capacitor de carga a la salida durante una simulación transitoria, y se midió el tiempo de carga y descarga del mismo durante la simulación. Luego se aplicó la expresión (5.18). Su implementación se describe en la figura 5.15.

$$SR = \left. \frac{dV_{out}}{dt} \right|_{max} \quad (5.18)$$

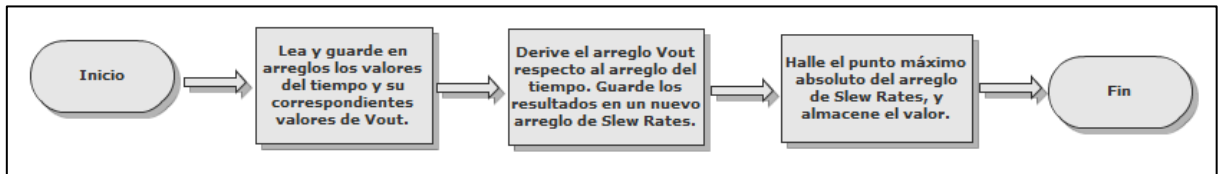


Figura 5.15 Proceso de cálculo del *Slew Rate*.

7) La *capacitancia de entrada*: corresponde a un parámetro parásito que se produce debido al modelo físico de los transistores del *OTA*. Al trabajar a tan bajas escalas es posible que afecte el funcionamiento del circuito final, por lo que es necesario que sea tan reducido como se pueda. Este parámetro ya es calculado por el simulador y sólo se necesitó buscarlo en el reporte.

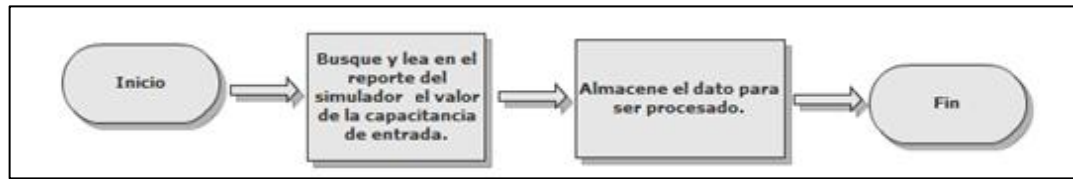


Figura 5.16 Proceso de cálculo de la capacitancia de entrada.

- 8) La *desviación estándar de la variación del voltaje de subumbral* ($\sigma(\delta V_T)$): este parámetro fue descrito en la sección 3.4. Se agregó este parámetro con el fin de reducir el *offset* en los transistores debido al *mismatching*. Este parámetro se calculó sólo en M_1 y M_2 por recomendación de los profesores, debido a que los pares diferenciales que constituyen la entrada se ven mucho más afectados por la variabilidad de la tensión de subumbral; la variabilidad del factor β es despreciable. El cálculo se realizó leyendo las dimensiones de los transistores, para luego aplicar la expresión (3.27) del modelo de *Pelgrom* con los cofactores brindados por el fabricante. El proceso implementado aparece en la figura 5.17.

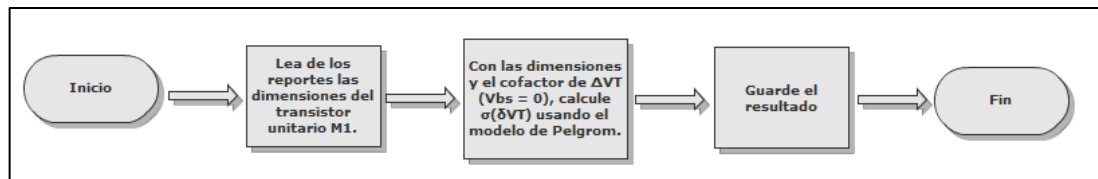


Figura 5.17 Proceso de cálculo de la $\sigma(\delta V_T)$.

- 9) El *porcentaje de mismatching derivado por la variabilidad del factor β* : al igual que el parámetro anterior, se agregó para reducir el *offset* producido por el *mismatching*. Este parámetro se calculó sobre M_3 , pues los espejos de corriente se ven mucho más afectados por $\Delta\beta$; en este caso ΔV_T es despreciable. De la misma forma que el parámetro anterior, se calculó el valor leyendo los tamaños de los transistores y utilizando la ecuación (3.28) del modelo de *Pelgrom* junto los cofactores dados por el fabricante. El proceso se describe en la figura 5.18.

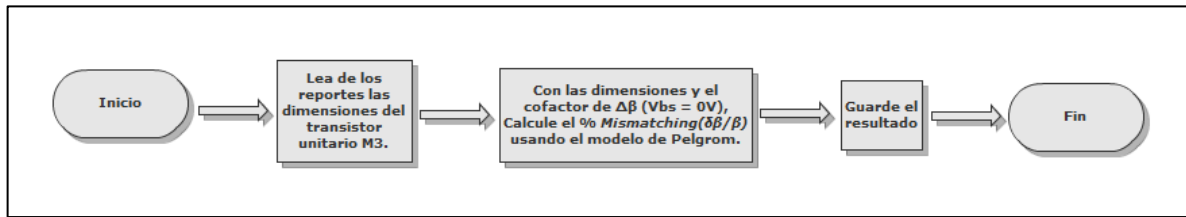


Figura 5.18 Proceso de cálculo del % *Mismatching*($\delta\beta/\beta$).

10) Este espacio también corresponde al parámetro pasado, pero esta vez calculado para el espejo de corriente conformado por M_4 . El proceso es idéntico al de la figura 5.18, pero con las dimensiones de los transistores M_4 .

Es importante mencionar, que esta herramienta siempre optimizará tratando de elevar el valor hacia el infinito, es decir, siempre buscará que el parámetro sea lo más grande posible. Por lo que, para los parámetros de aptitud que deben minimizarse, fue necesario almacenar y enviar a la herramienta el inverso del valor calculado. Por ejemplo, como la potencia debió minimizarse, su valor se almacenó como $1/P$; caso contrario, como se buscó maximizar el *Slew Rate*, su valor se almacenó como *SR*.

Para que la herramienta calcule los valores de aptitud del circuito, fue necesario determinar las variables que la herramienta de optimización tiene permitido modificar para generar nuevos resultados. Estas variables dentro del circuito se listan en la tabla 5.1. Además, se presentan los valores iniciales con los que la herramienta simulará, y los rangos de variación que limitará la variación de estos parámetros.

Tabla 5.01 Variables del OTA del filtro para la optimización.

Parámetro	Valor Inicial	Rango de Variación
L_1	7.2 μm	1.2 μm - 15 μm
W_1	1.2 μm	1.2 μm - 15 μm
L_3	2 μm	1.2 μm - 15 μm
W_3	5 μm	1.2 μm - 15 μm
L_4	2 μm	1.2 μm - 15 μm
W_4	5 μm	1.2 μm - 15 μm
I_b	20nA	15nA - 20nA

Las dimensiones iniciales fueron obtenidas de los resultados de la tesis [12] del Ing. Frank Nicaragua, las cuales fueron utilizados como punto de partida. Recuerde que estas dimensiones corresponden a los transistores unitarios de cada gran transistor del OTA.

Nótese, que los valores mínimos especificados como 0.8 μm en [12], se desplazaron a 1.2 μm por recomendación de los profesores. Esto debido a que cuando se fabrican los transistores, la construcción mínima en 0.8 μm es muy difícil y podría traer problemas de funcionamiento si se diseña el circuito alrededor de ese valor. Además, el valor de L_2 originalmente era 8 μm , pero se redujo a 7.2 μm , pues teóricamente M_1 y M_2 deben tener transistores unitarios idénticos.

Por último, debido a que la herramienta de optimización genera miles de puntos optimizados, se desarrolló un programa en C++ con la capacidad de filtrar tal información. Para cada parámetro de aptitud, la herramienta de optimización genera un rango entre los cual se encuentran todos los posibles valores de la población final. El programa diseñado reduce el rango de variación de los parámetros de aptitud y elimina todos aquellos puntos que queden fuera del nuevo rango. Sin embargo, el programa no es automático, sino que el diseñador debe ser el encargado de determinar el nuevo rango para cada parámetro de aptitud. Finalmente, los resultados son almacenados en un archivo de texto.

5.4 Diseño del Comparador

El comparador se diseñó de la misma manera que el OTA. La primera etapa correspondió a la selección del esquemático, y la segunda etapa fue la preparación de la herramienta para realizar la optimización.

5.4.1 Esquemático y consideraciones de diseño

La figura 5.19 corresponde al esquemático del comparador de dos etapas, este fue el que presentó los mejores resultados según el Ing. Dave Porras en su tesis de graduación [11]. Recuerde que la referencia se fijó a 1.65V.

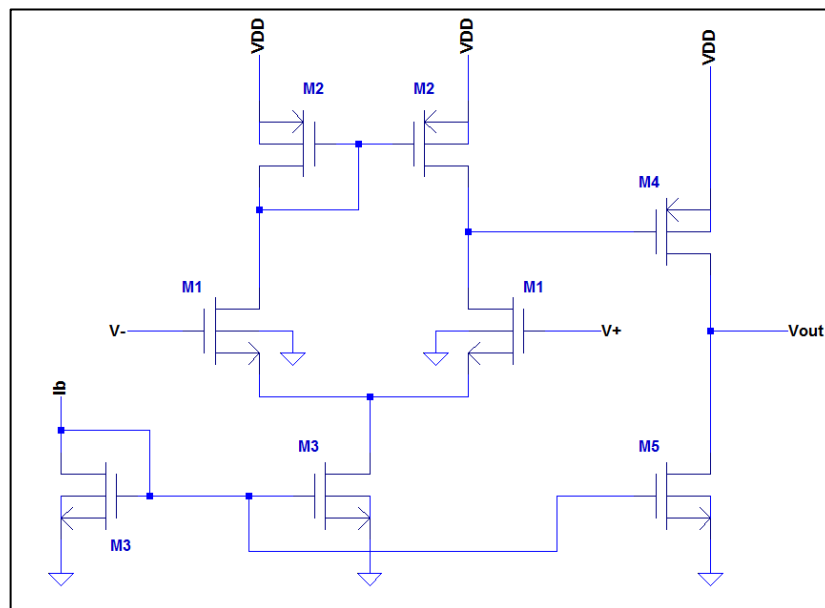


Figura 5.19 Esquemático del Comparador de Dos Etapas implementado.

Al igual que con el OTA en la sección anterior, se utilizó la técnica descrita por el Dr. Alfredo Arnaud en su tesis doctoral [2], con tal de reducir el efecto del *mismatching* de los transistores. Así, cada transistor de la figura 5.19, es un arreglo de transistores unitarios. Las figuras 5.20 y 5.21 muestran los arreglos para los transistores NMOS y PMOS del esquemático, respectivamente.

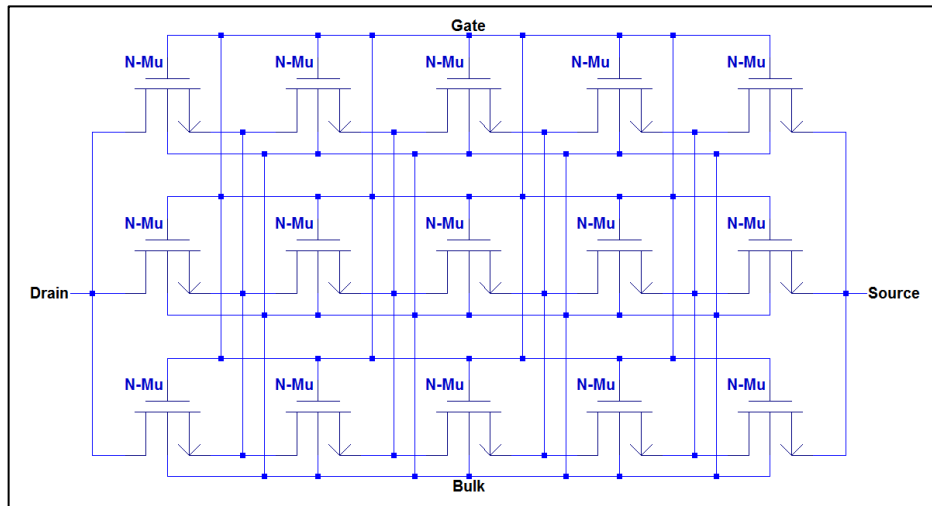


Figura 5.20 Arreglo equivalente de los transistores NMOS (M_1 , M_3 y M_5).

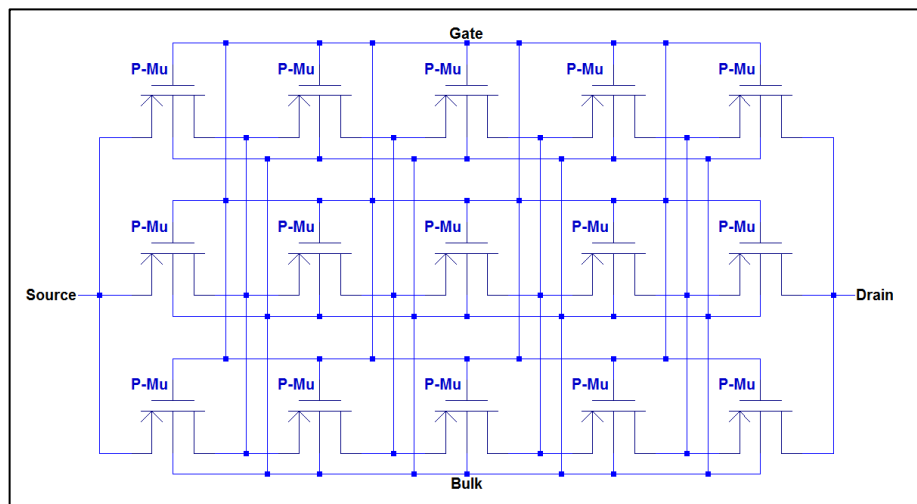


Figura 5.21 Arreglo equivalente de los transistores PMOS (M_2 y M_4).

En las figuras anteriores, el prefijo “N” o “P”, indica si es un NMOS o PMOS, mientras que el subíndice “u” indica que son transistores unitarios. Nótese, que las dimensiones de los transistores unitarios varían de acuerdo al transistor, es decir, $M_{1u} \neq M_{3u} \neq M_{5u}$, y $M_{2u} \neq M_{4u}$. Fácilmente se puede observar, que este arreglo es equivalente a un solo transistor con 5 veces el largo de un transistor unitario y 3 veces su ancho.

5.4.2 Optimización del Comparador

La optimización del comparador se realizó de manera similar a la del OTA, con la diferencia de que algunos de los parámetros optimizados fueron diferentes. Sin embargo, su proceso de diseño fue el mismo: evaluar el circuito, determinar los parámetros por optimizar, modificar y preparar la herramienta, verificar su funcionamiento, simular, analizar los resultados, e iterar el ciclo hasta conseguir buenos resultados.

La siguiente lista corresponde a los parámetros que se optimizaron, y la forma en la que se implementaron dentro de la herramienta.

- 1) El *tiempo de subida*: se refiere a la duración en segundos que tarda el comparador en la transición de bajo a alto (de 0V a 3.3V). Para medirlo, se realizó una simulación transitoria, se detecta cuando se produjo un cambio de bajo a alto y se mide la diferencia de tiempos. La figura 5.22 describe este proceso.

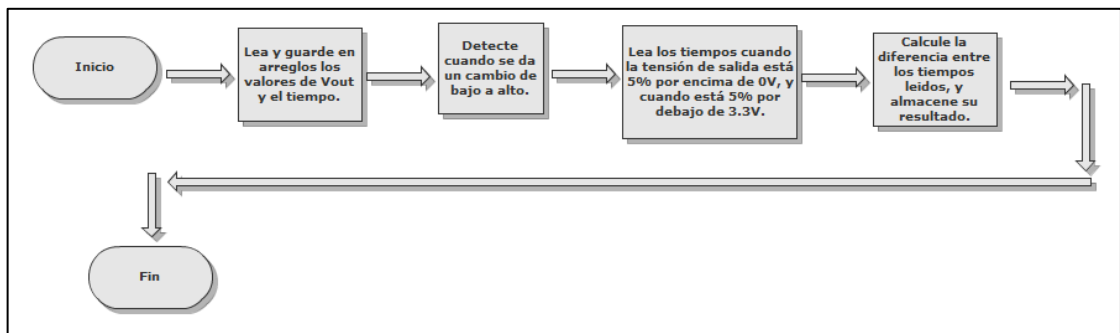


Figura 5.22 Proceso de cálculo del tiempo de subida.

- 2) El *tiempo de bajada*: es equivalente al tiempo de subida, pero durante la transición de alto a bajo. La figura 5.23 describe este proceso análogo al de la figura 5.22.

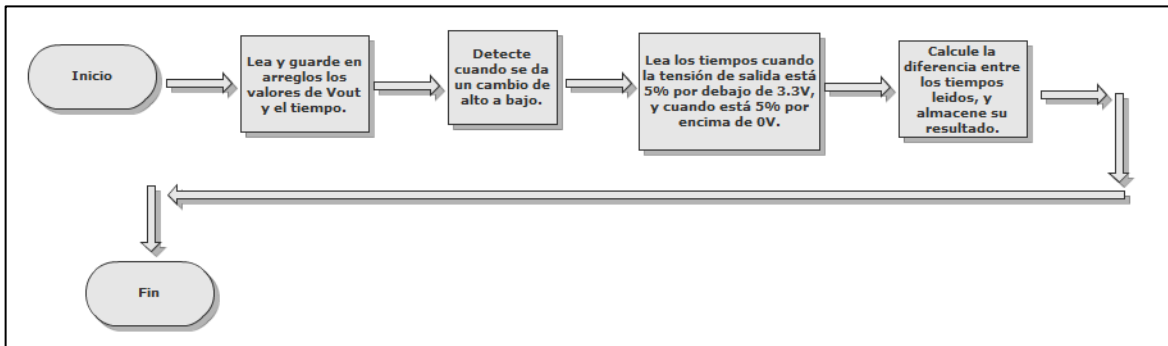


Figura 5.23 Proceso de cálculo del tiempo de bajada.

- 3) La *potencia*: la cual se calculó de la misma manera que con el *OTA* en la sección 5.3.2.
- 4) El *offset del comparador* (V_{OS}): este parámetro fue estudiado en la sección 3.3.1 durante el Capítulo 3. Para calcularlo, se realizó una simulación *DC* para determinar la curva característica (V_{out} vs. V_{in}). A partir de esta gráfica, se buscó el punto en el que se dio la transición, y se comparó con la tensión de referencia. La figura 5.24 muestra un diagrama de flujo sobre la subrutina.

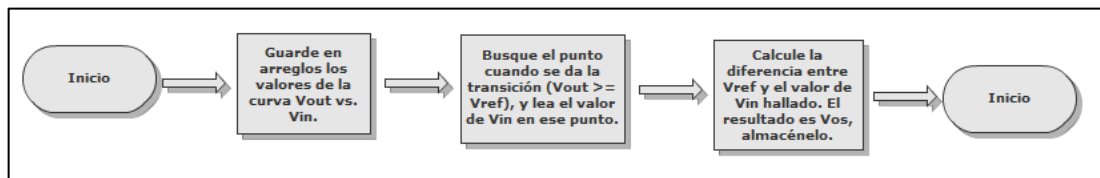


Figura 5.24 Proceso de cálculo del offset del comparador.

- 5) El *Slew Rate*: cuyo cálculo es idéntico al descrito en la sección 5.3.2.
- 6) La *desviación estándar de la variación del voltaje de subumbral* ($\sigma(\delta V_T)$): es el mismo proceso que el de la sección 5.3.2, pero con las dimensiones del par diferencial de entrada del comparador, M_1 .
- 7) El *porcentaje de mismatching derivado por la variabilidad del factor β* : el cual fue calculado de la misma manera que con los espejos del *OTA*, esta vez con las dimensiones de los transistores M_2 del comparador.

Nótese que no se calculó el *mismatching* de los demás transistores, pues estos no se encuentran como pares diferenciales y no requieren de simetría.

Finalmente, la tabla 5.2 presenta los variables del comparador, así como sus valores iniciales y rangos de variación. Los resultados finales también fueron filtrados con el programa desarrollado en C++.

Tabla 5.02 Variables del comparador para la optimización.

Parámetro	Valor Inicial	Rango de Variación
L_1	20 μ m	1.2 μ m - 40 μ m
W_1	20 μ m	1.2 μ m - 40 μ m
L_2	20 μ m	1.2 μ m - 40 μ m
W_2	20 μ m	1.2 μ m - 40 μ m
L_3	20 μ m	1.2 μ m - 40 μ m
W_3	20 μ m	1.2 μ m - 40 μ m
L_4	20 μ m	1.2 μ m - 40 μ m
W_4	20 μ m	1.2 μ m - 40 μ m
L_5	20 μ m	1.2 μ m - 40 μ m
W_5	20 μ m	1.2 μ m - 40 μ m
I_b	20nA	15nA - 20nA

5.5 Diseño del Amplificador

El diseño del amplificador se realizó de manera similar al filtro, primero se determina un esquema para el circuito, y luego se optimizaron sus componentes básicos.

El amplificador diseñado utiliza OTAs, y su arquitectura fue implementada como aparece en la figura 3.2, con la diferencia de que la tensión de referencia fue desplazada a 1.65V. La figura 5.25 muestra el circuito del amplificador implementado. Su expresión de ganancia está dada por la ecuación (3.3).

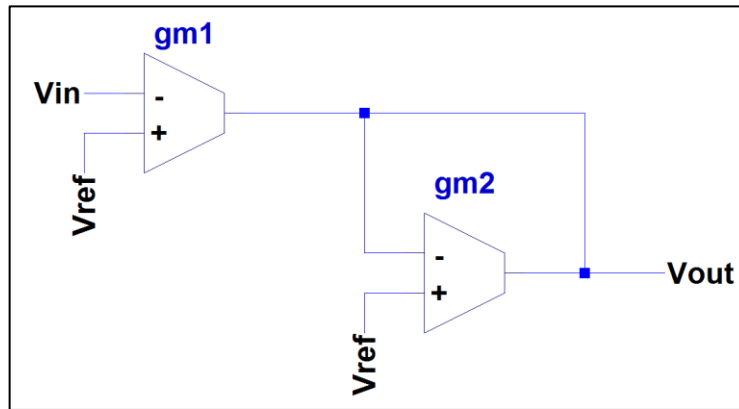


Figura 5.25 Amplificador implementado.

Como se puede observar, el amplificador requiere de dos OTAs, los cuales debieron ser diferentes para ajustar correctamente la ganancia deseada (200V/V). Sin embargo, debido a que fue muy difícil alcanzar los 200V/V con un solo amplificador, fue necesario implementar un amplificador con 3 etapas idénticas, cada etapa fue un pequeño amplificador como el de la figura 5.25. La figura 5.26 muestra el amplificador de 3 etapas.

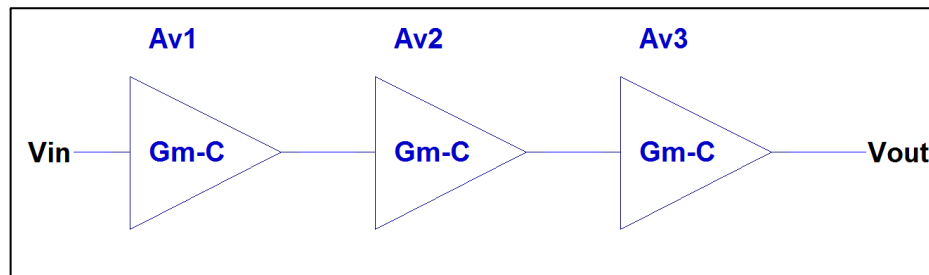


Figura 5.26 Amplificador final de 3 etapas.

Por último, la optimización de los OTAs se llevó a cabo de la misma manera como se describió en la sección 5.3. La única diferencia se dio en los rangos de variación de las variables del OTA. La tabla 5.3 muestra la información para el OTA g_{m1} de la figura 5.24. En la tabla 5.4 se visualiza la respectiva información para g_{m2} . Note que los rangos de variación aumentaron considerablemente en g_{m1} , ya que según la expresión (3.3), fue necesario que g_{m1} tenga una transconductancia muy grande en relación a g_{m2} para alcanzar una alta ganancia.

Tabla 5.03 Variables del OTA g_{m1} del amplificador para la optimización.

Parámetro	Valor Inicial	Rango de Variación
L_1	7.2 μm	1.2 μm - 60 μm
W_1	1.2 μm	1.2 μm - 60 μm
L_3	2 μm	1.2 μm - 60 μm
W_3	5 μm	1.2 μm - 60 μm
L_4	2 μm	1.2 μm - 60 μm
W_4	5 μm	1.2 μm - 60 μm
I_b	20nA	15nA - 60nA

Tabla 5.04 Variables del OTA g_{m2} del amplificador para la optimización.

Parámetro	Valor Inicial	Rango de Variación
L_1	7.2 μm	1.2 μm - 15 μm
W_1	1.2 μm	1.2 μm - 15 μm
L_3	2 μm	1.2 μm - 15 μm
W_3	5 μm	1.2 μm - 15 μm
L_4	2 μm	1.2 μm - 15 μm
W_4	5 μm	1.2 μm - 15 μm
I_b	20nA	15nA - 20nA

CAPÍTULO 6

Análisis de Resultados

En este capítulo se muestran los resultados obtenidos en el proyecto. El diseño que produjo esta información fue descrito en el capítulo anterior. Muchos de los resultados presentes a continuación fueron satisfactorios. Sin embargo, algunos parámetros no resultaron como se esperaba. El análisis de estos hechos se halla también dentro del capítulo.

6.1 Resultados

A continuación se presentan los resultados obtenidos para cada bloque del sistema de la figura 5.2. En cada apartado se detallan los resultados obtenidos por sus componentes internos, en la sección 6.1.4 aparecen los resultados de todo el sistema simulado.

6.1.1 Resultados del Filtro *Biquad*

Para la obtención del filtro se realizaron múltiples simulaciones utilizando la herramienta de optimización, luego se filtraron los resultados obtenidos. Por ejemplo, después de una larga simulación con la herramienta, se generaron 5000 puntos resultantes. Posteriormente, se usó el programa desarrollado para filtrar, con el cual se pudo reducir la población final a 0-50 puntos. De esta forma, se pudo determinar cuáles de los 5000 puntos son mejores para el sistema, de entre los cuales se escogió 1 solo punto.

La tabla 6.1 muestra las dimensiones obtenidas para el *OTA*. Debido a que la herramienta genera valores con muchos decimales, los resultados de la tabla son aproximaciones de los valores generados. Además, recuerde que estos valores corresponden a los tamaños de los transistores unitarios, por lo que algunas dimensiones se ajustaron levemente. Con ello, se buscó que los valores de W_{eq} y L_{eq} del arreglo de transistores unitarios no estén muy distantes entre sí, y así poder reducir el *mismatching*.

Tabla 6.01 Dimensiones del *OTA* del filtro.

Parámetro	Valor
L_1	10 μ m
W_1	1.6 μ m
L_3	4 μ m
W_3	5 μ m
L_4	9.1 μ m
W_4	9.1 μ m
I_b	20nA

Con las dimensiones de la tabla 6.1, se realizaron las pruebas del *OTA*. Para ello, se fijó la entrada negativa (V_-) del *OTA* a la tensión de referencia, mientras que en la terminal positiva (V_+) se colocó una fuente variable de acuerdo al análisis realizado: *DC*, *AC* o transitorio.

Las siguientes figuras muestran las características eléctricas de un *OTA* con las dimensiones dadas por la tabla 6.1. La figura 6.1 y 6.2, corresponden a los resultados de realizar un barrido *DC* en la fuente variable de entrada. La primera gráfica, corresponde a la curva característica del *OTA*, mientras que la segunda corresponde a la derivada de la curva I_{out} vs. V_{in} , en la cual se pudo determinar la transconductancia.

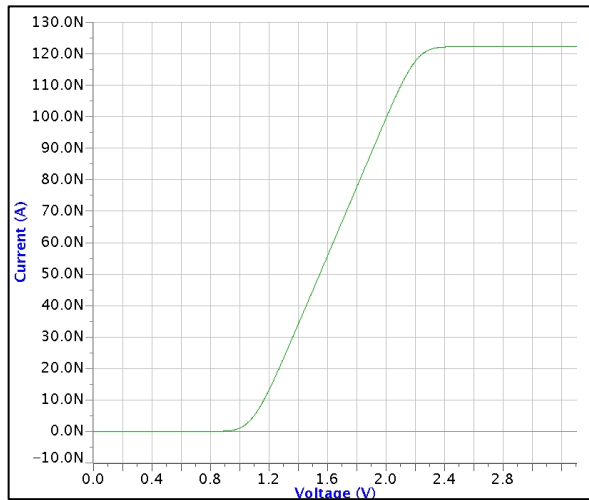


Figura 6.01 Curva característica del OTA del filtro, I_{out} vs. V_{in} .

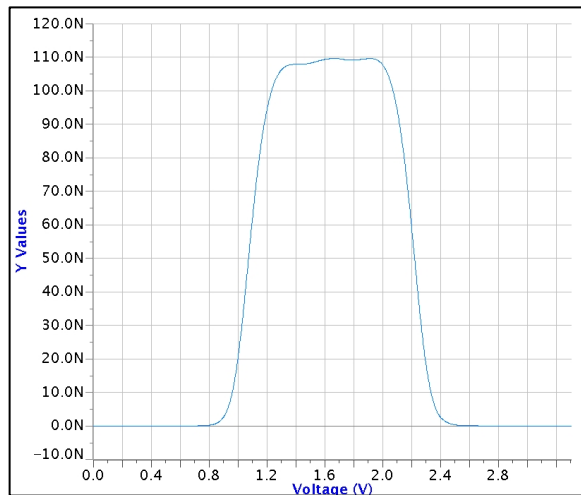


Figura 6.02 Curva G_m vs. V_{in} del OTA del filtro.

Luego, se realizó un análisis AC para determinar la respuesta en frecuencia del OTA, la figura 6.3 muestra el resultado. En verde se expresa la magnitud y en amarillo la fase de la función de transferencia.

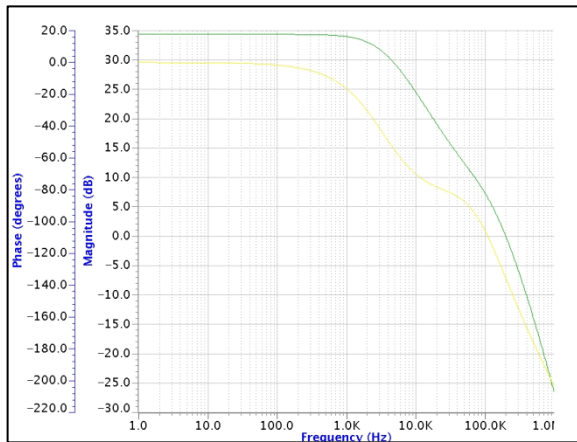


Figura 6.03 Respuesta en frecuencia del *OTA del filtro*, en verde se encuentra la magnitud, y en amarillo la fase.

Finalmente, se analizó la respuesta transitoria del *OTA*, la fuente variable corresponde a una señal senoidal con una magnitud de 20mV, a 1kHz, y con la referencia a 1.65V. Además, se colocó un capacitor de carga en la salida. En las figuras 6.4 y 6.5 aparecen los resultados.

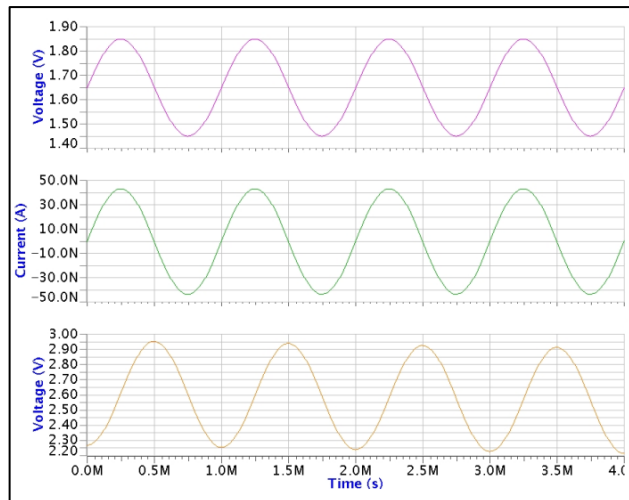


Figura 6.04 Respuesta transitoria del *OTA del filtro*, en ese orden: la tensión de entrada, la corriente de salida, y la tensión de salida.

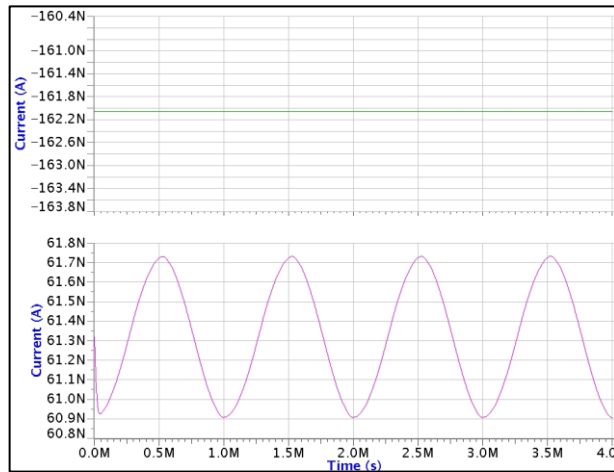


Figura 6.05 Consumo de corriente y la corriente de offset en la respuesta transitoria del OTA del filtro.

La figura 6.4 muestra en orden de arriba hacia abajo: la tensión de entrada, la corriente de salida y la tensión de salida. Mientras que en la figura 6.5 aparece el consumo de corriente en la parte superior y la corriente de *offset* en la parte inferior, respectivamente.

A manera de resumen, la tabla 6.2 muestra los parámetros más importantes extraídos de los gráficos y de los reportes de las simulaciones.

Tabla 6.02 Características eléctricas del OTA del filtro.

Parámetro	Valor
Potencia	~535nW
G_m	~110nS
Rango Lineal	~0.86V
Offset Sistemático	~0.55V
Slew Rate	~1794V/s
Ancho de Banda	~2.8kHz
C_{in}	~746fF
$\sigma(\delta V_T) (M_1 \text{ y } M_2)$	~4.725mV
% Mismatching($\delta\beta/\beta$) (M_3)	~0.21%
% Mismatching($\delta\beta/\beta$) (M_4)	~0.096%

Con las expresiones (5.7), (5.10) y (5.11), se despejó que el valor teórico de la capacitancia debió ser de 147.96pF. No obstante, al simular el filtro fue necesario ajustar este valor para lograr el ancho de banda deseado. La tabla 6.3 muestra las características finales del filtro. En la figura 6.6 aparece la función de transferencia en verde, y su fase en azul. Mientras que en la figura 6.7 se muestra la respuesta transitoria ante una señal de entrada senoidal de 500mV a 100Hz.

Tabla 6.03 Características eléctricas filtro.

Parámetro	Valor
C	~340pF
g_m	~110nS
Ancho de Banda	70Hz~196Hz

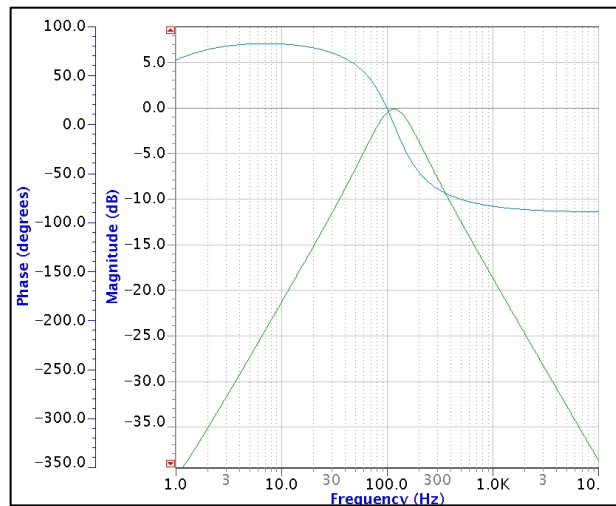


Figura 6.06 Función de transferencia del filtro *Biquad*, la magnitud en verde y la fase en azul.

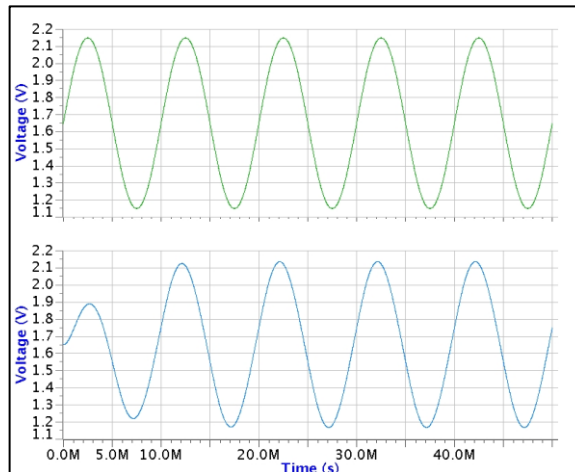


Figura 6.07 Respuesta transitoria del filtro *Biquad*, arriba la señal de entrada y abajo la de salida.

6.1.2 Resultados del Comparador de Dos Etapas

De la misma manera que el *OTA*, primero se utilizó la herramienta de optimización para determinar las dimensiones de los transistores. Segundo, se corroboró su funcionamiento de acuerdo a una serie de simulaciones. La tabla 6.4 muestra los tamaños escogidos. Nuevamente, estos tamaños fueron ajustados de acuerdo a lo mencionado en la sección 6.1.1.

Tabla 6.04 Dimensiones del comparador.

Parámetro	Valor
L_1	26 μm
W_1	10 μm
L_2	18 μm
W_2	18 μm
L_3	12 μm
W_3	2 μm
L_4	2 μm
W_4	2 μm
L_5	10 μm
W_5	16 μm
I_b	20nA

Para verificar el funcionamiento del comparador, se realizaron las simulaciones conectando $V+$ a la referencia, mientras que en $V-$ se conectaron las fuentes de prueba. La figura 6.8 muestra la curva característica del comparador.

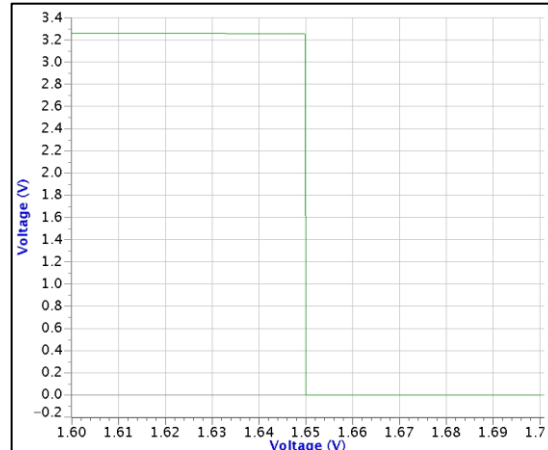


Figura 6.08 Curva característica del comparador, I_{out} vs. V_{in} .

Las figuras 6.9 y 6.10, muestran el comportamiento del comparador ante una señal senoidal de 15mV y 100Hz. La primera figura describe la salida del comparador ante la señal de entrada. La segunda figura presenta el consumo de corriente del comparador. La tabla 6.5 muestra las características eléctricas extraídas de los gráficos y los reportes del simulador.

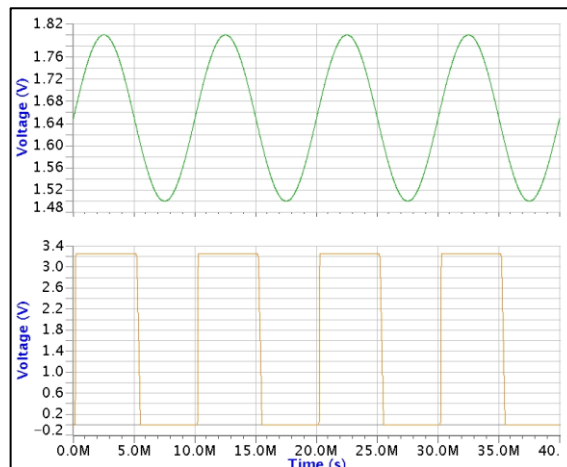


Figura 6.09 Respuesta transitoria del comparador. Arriba V_{in} , abajo V_{out} .

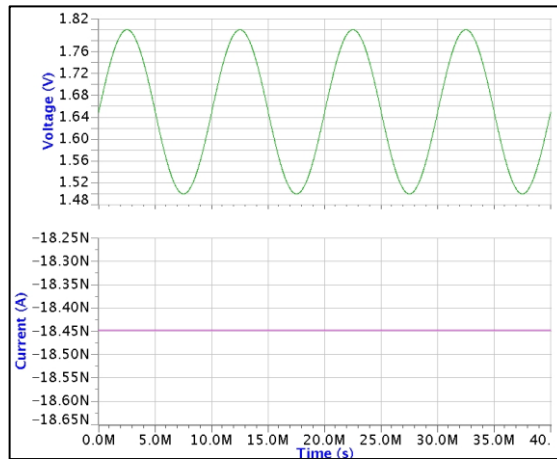


Figura 6.10 Consumo de corriente del comparador durante la respuesta transitoria. Arriba V_{in} , abajo I_{VDD} .

Tabla 6.05 Características eléctricas del comparador.

Parámetro	Valor
Potencia	~61nW
t_{rise}	~114 μ s
t_{fall}	~455 μ s
V_{OS}	~100 μ V
Slew Rate	~78183V/s
C_{in}	~154fF
$\sigma(\delta V_T) (M_1)$	~992.78 μ V
% Mismatching($\delta\beta/\beta$) (M_3)	~0.048%

6.1.3 Resultados del Amplificador

Al igual que el filtro, se dimensionaron los OTAs del amplificador con la herramienta de optimización, y luego se comprobó el funcionamiento del sistema. La tabla 6.6 muestra las dimensiones de los transistores de los OTAs. Recuerde que $M_1 = M_2$, y que los tamaños corresponden a los transistores unitarios.

Tabla 6.06 Dimensiones de los OTAs del amplificador.

Parámetro	OTA g_{m1}	OTA g_{m2}
L_1	35.1 μm	13 μm
W_1	36.2 μm	1.2 μm
L_3	5.7 μm	2.8 μm
W_3	5.9 μm	1.5 μm
L_4	36.3 μm	9.1 μm
W_4	17.2 μm	8.7 μm
I_b	60nA	20nA

Bajo las mismas condiciones que el OTA del filtro, la figura 6.11 muestra las curvas de transferencia de los OTAs, la figura 6.12 presenta la respuesta en frecuencia, y las figuras 6.13 y 6.14 muestran el comportamiento transitorio de los OTAs. En todas las imágenes, a la izquierda se encuentra el OTA g_{m1} y a la derecha el OTA g_{m2} . En la figura 6.12 la magnitud se encuentra en verde y la fase en púrpura y negro, respectivamente.

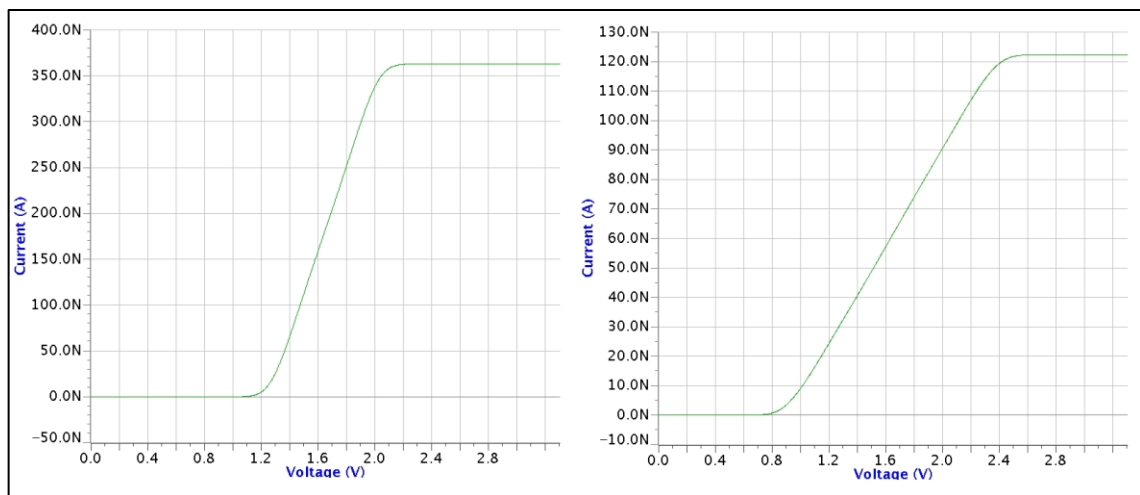


Figura 6.11 Curvas I_{out} vs. V_{in} de los OTAs del amplificador, a la izquierda g_{m1} y a la derecha g_{m2} .

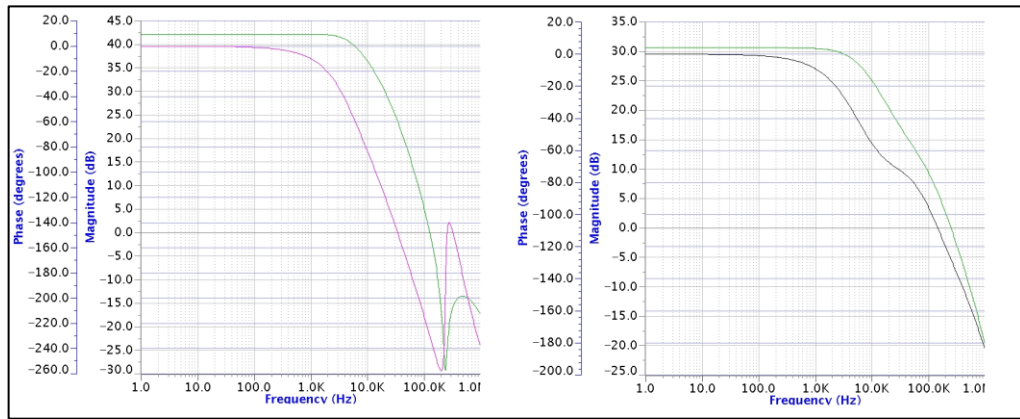


Figura 6.12 Funciones de transferencia de los OTAs del amplificador. La magnitud se halla en verde, a la izquierda g_{m1} y a la derecha g_{m2} .

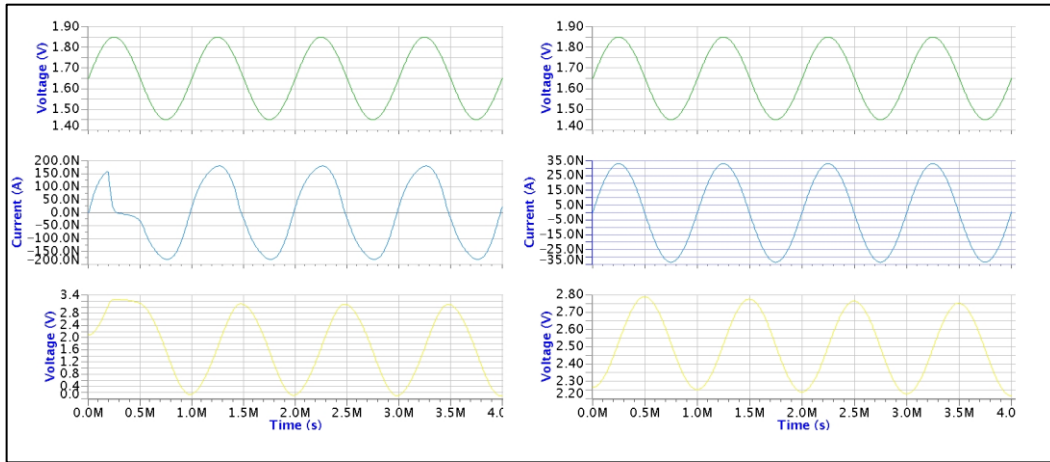


Figura 6.13 Respuesta transitoria de los OTAs del amplificador. De arriba hacia abajo: V_{in} , I_{out} y V_{out} .

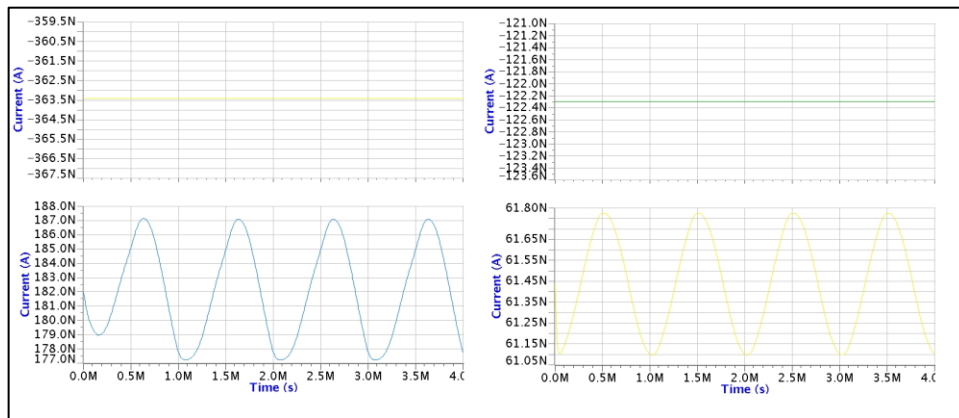


Figura 6.14 Características de los OTAs del amplificador en la respuesta transitoria. De arriba hacia abajo: I_{VDD} e I_{offset} .

La tabla 6.7 resume los resultados de los OTAs del amplificador. Dichos datos fueron extraídos de las gráficas y los reportes de simulación.

Tabla 6.07 Características eléctricas de los OTAs del amplificador.

Parámetro	OTA g_{m1}	OTA g_{m2}
Potencia	~1.2 μ W	~394nW
G_m	~472nS	~74nS
Rango Lineal	~0.75V	~1.14V
Offset Sistemático	~0.38V	~0.8V
Slew Rate	~7668V/s	~7325V/s
Ancho de Banda	~6.2kHz	~4.3kHz
C_{in}	~547fF	~984fF
$\sigma(\delta V_T)$ (M_1 y M_2)	~530.22 μ V	~4.78mV
% Mismatching($\delta\beta/\beta$) (M_3)	~0.164%	~0.463%
% Mismatching($\delta\beta/\beta$) (M_4)	~0.035%	~0.098%

Con estas dimensiones, el amplificador presentó una ganancia entre 5.6V/V y 5.83V/V, y el amplificador con 3 etapas mostró una ganancia aproximada de 196V/V. En la figura 6.15 aparece la respuesta del amplificador de 3 etapas ante una señal senoidal de 2mV a 100Hz.

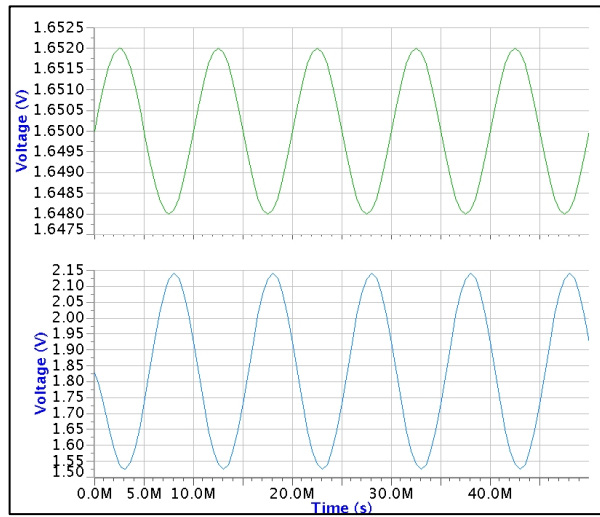


Figura 6.15 Respuesta transitoria del amplificador de 3 etapas. De arriba hacia abajo: V_{in} y V_{out} .

6.1.4 Resultados de la Unidad de Detección

Finalmente, se unieron todos los bloques como aparece en la figura 5.2 y se comprobó el funcionamiento de la totalidad del sistema. La figura 6.16 muestra el comportamiento del diseño ante la señal triangular tipo “tokyo” de $200\mu\text{V}$ - 8mV , 2-3ms de subida y 13ms de bajada.

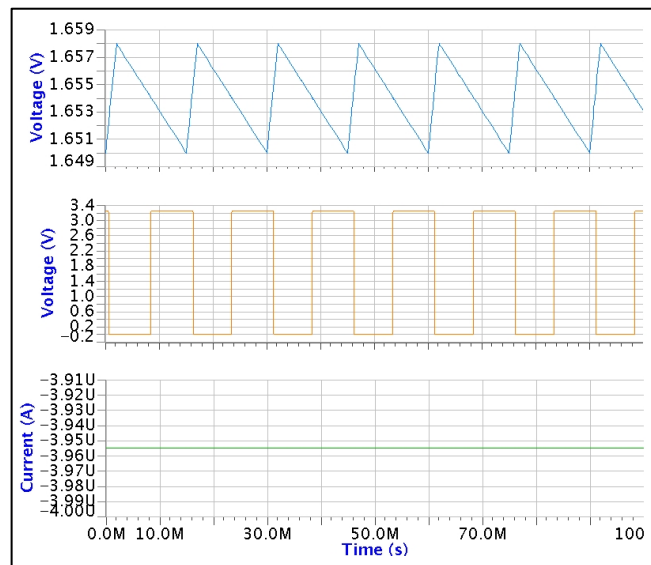


Figura 6.16 Comportamiento final de la Unidad de Detección. De arriba hacia abajo: V_{in} , V_{out} e I_{DD} .

6.2 Análisis de resultados

Al comparar los resultados del apartado 6.1 con lo propuesto al inicio del proyecto, se pudo desarrollar un breve análisis para esta sección.

En términos generales, el sistema funcionó muy bien completando casi todos los requisitos impuestos en la tabla 1.1. Como se pudo observar en los resultados, el sistema simulado recibió la señal de entrada proveniente de los electrodos y a partir de ella, pudo detectar los pulsos cardiacos del corazón. Este hecho se visualiza en la figura 6.16, donde cada pulso en la imagen sería equivalente a un latido del corazón.

Con los resultados obtenidos, se confirma que la unidad de sensado detectó el ritmo cardiaco con un sistema mucho más rápido que los latidos del corazón, con un *mismatching* reducido de acuerdo a los resultados y las gráficas del fabricante, y con un rango lineal en los OTAs suficientemente grande, para garantizarle una muy buena estabilidad y seguridad al diseño. Además, el sistema es capaz de eliminar el ruido por debajo de la señal de entrada y fuera del rango de frecuencias de los latidos del corazón, gracias al filtro de bajo consumo tipo G_{m-C} .

Sin embargo, existieron dos problemas importantes que deben mencionarse y analizarse. El primero y el más importante de los dos, el consumo de corriente está muy por encima del valor estipulado en la tabla 1.1. Este hecho se visualizó en la figura 6.16 que muestra el consumo total del sistema.

Analizando cada bloque del sistema, claramente se observa que el mayor consumo de potencia se dio por el amplificador. Esto se debió a que el OTA g_{m1} requiere de una transconductancia muy grande en comparación con g_{m2} para alcanzar la ganancia deseada, y por ende, las dimensiones de los transistores y la corriente de polarización aumentaron notablemente. Además, se requirieron de 3

etapas del amplificador para alcanzar el valor de 200V/V, aumentando el consumo total.

Para reducir el consumo de potencia en futuros proyectos, se recomienda hacer las modificaciones sobre el amplificador quien presentó el mayor consumo. Una opción sería tratar de reducir el consumo en g_{m1} haciendo varias simulaciones de optimización, o bien, reducir un poco la transconductancia de g_{m2} . La segunda opción consistiría en modificar el filtro *biquad* para que tenga algo de la ganancia necesario para el sistema, y así compartir la carga. La tercera opción sería rediseñar el amplificador cambiando de arquitectura.

El segundo problema que no es tan serio para el diseño, pero deteriora la estabilidad del sistema, y corresponde al voltaje de offset de los *OTAs*. Las tablas 6.2 y 6.7 muestran que todos los *OTAs* tienen un offset sistemático en milivoltios, el cual es considerado muy grande. Este offset produce anomalías en la señal y puede que lo demás componentes tengan problemas para procesar la señal resultante. Por ejemplo, puede producir que algunas porciones de la señal fuera del ancho de banda no sean filtradas adecuadamente, o bien, que la señal se exceda del rango lineal de los *OTAs* y desestabilice el sistema. El efecto del offset se puede visualizar en la salida del amplificador (figura 6.15).

Discutiendo esta situación con los profesores asesores, se especula que este efecto se está produciendo debido a la ineficiente relación de tamaños que se generan durante la optimización. Por lo tanto, para solucionarlo se recomienda que a la hora de ajustar los límites de variación de los tamaños, también se fijen límites para las relaciones de tamaño de acuerdo a un análisis previo realizado por el diseñador.

A manera de resumen, se puede describir la eficiencia de cada uno de los bloques de manera precisa:

- El Comparador de Dos Etapas cumple muy bien su función, utilizando un bajo consumo de potencia y manteniendo la velocidad y precisión en todo momento.
- El Filtro *Biquad* G_m -C fue apto para el diseño, pues su consumo de potencia es bajo y fue capaz de funcionar a bajas frecuencias manteniendo su simplicidad. No obstante, su consumo de potencia puede reducirse aún más y el offset sistemático de sus *OTAs* es muy alto. Además, se recomienda tratar de incorporarle un poco de la ganancia necesaria que requiere el sistema.
- El Amplificador básico con *OTAs* no fue capaz de brindar la ganancia requerida en pocas etapas y a un bajo consumo. Por lo que, la necesidad de introducir 3 etapas aumentó considerablemente el consumo de corriente, esto a pesar de que sus componentes están optimizados.
- Finalmente, la Unidad de Sensado y Detección funciona muy bien de acuerdo a lo que se buscaba alcanzar. Sin embargo, es importante que se busque solución para los problemas encontrados en cuanto al consumo de potencia del sistema, y al alto offset sistemático que presentan los *OTAs*.

CAPÍTULO 7

Conclusiones y Recomendaciones

En este último capítulo se mencionan las conclusiones más relevantes derivadas a partir de los resultados del proyecto. Además, se listan varias recomendaciones basadas en las conclusiones para aquellas personas interesadas en el proyecto desarrollado.

7.1 Conclusiones

- 1) Se diseñó una Unidad de Sensado y Detección del ritmo cardíaco humano que funciona de manera correcta ante la señal de entrada tipo *tokyo*. Esta unidad se diseñó utilizando sólo transistores y capacitores.
- 2) El uso de una herramienta de optimización multiobjetivo representó una estrategia muy útil para perfeccionar los dispositivos y sus componentes.
- 3) Los circuitos G_m -C constituyen una buena estrategia para el diseño de filtros de bajo consumo.
- 4) El Comparador de Dos Etapas fue muy apto para la aplicación ante su alta precisión y su muy bajo consumo de potencia.
- 5) El Amplificador básico con *OTAs* no representó una buena opción para alcanzar altas ganancias con un reducido consumo de potencia.
- 6) El consumo de corriente del sistema excedió el límite fijado al inicio del proyecto, esto debido a la necesidad de una alta ganancia y la incapacidad del amplificador.
- 7) El offset sistemático de los *OTAs* es muy alto, y representa una amenaza para la estabilidad de los diseños que dependan más de este parámetro.

- 8) El modelo de *Pelgrom* fue una herramienta muy útil para mantener un buen emparejamiento de los transistores durante el diseño.

7.2 Recomendaciones

- 1) Se recomienda el uso de herramientas de optimización multiobjetivo para acelerar los procesos de diseño.
- 2) Si algún futuro proyecto dentro de la Escuela de Ingeniería en Electrónica está relacionado directamente con este, o bien, utiliza la herramienta de optimización; se recomienda leer, entender y dominar los manuales [18] y [19] escritos por el Ing. Frank Nicaragua y el Ing. Berny Dinarte, respectivamente.
- 3) Se recomienda el uso de filtros G_m -C para aplicaciones de bajo consumo de potencia.
- 4) En proyectos similares, se recomienda la estrategia de fragmentación de transistores del Dr. Alfredo Arnaud. [2]
- 5) Para mejorar el consumo de este diseño, se recomienda tratar de reducir la potencia del amplificador, ya sea, cambiando la arquitectura, simulando más intensamente con la herramienta de optimización, o bien, introducirle ganancia al filtro.
- 6) Para corregir el offset sistemático, a la hora de utilizar la herramienta de optimización se recomienda agregar además de los límites de los tamaños, restricciones en la relación de dimensiones de los mismos transistores. Es decir, no sólo limitar la variabilidad de W y L , sino también la variabilidad de W/L .
- 7) Se recomienda complementar el análisis del modelado de *Pelgrom* con una simulación de *Monte Carlo*, para determinar qué tan factible es fabricar el circuito.

BIBLIOGRAFÍA

- [1] R. L. Geiger and E. Sánchez-sinencio, "Active Filter Design Using Operational Transconductance Amplifiers : A Tutorial," *IEEE Circuits and Devices Magazine*, vol. 1, no. March, pp. 20–32, 1985.
- [2] A. Arnaud, "Very Large Time Constant Gm-C Filters," PhD thesis, Instituto de Ingeniería Eléctrica, Facultad de Ingeniería, Universidad de la República, Montevideo, Uruguay, Abril 2004.
- [3] R. Pereira, P. Alvarado, and W. H. Krautschneider, "Design of a MCML gate library applying multiobjective optimization," in *Proc. IEEE Computer Society Annual Symp. VLSI ISVLSI '07*, pp. 81–85, 2007.
- [4] P. E. Allen and D. R. Holberg, "CMOS Analog Circuit Design," Oxford University Press, 2nd Edition, 2002.
- [5] A. Chacón, "Circuitos Integrados de Bajo Consumo para Detección y Localización de Disparos de Armas de Fuego," PhD thesis, Facultad de Ingeniería, Departamento de Ingeniería Electrónica, Universidad Mar del Plata, Mar del Plata, Argentina.
- [6] M. B. Steer, "Microwave and RF Design – A Systems Approach," SciTech Publishing, 2010.
- [7] M. J. M. Pelgrom, H. P. Tuinhout, and M. Vertregt, "Transistor matching in analog CMOS applications," Philips Research Laboratories, Eindhoven, the Netherlands.
- [8] M. J. M. Pelgrom, A.C.J. Duinmaijer and A.P.G. Welbers. "Matching properties of MOS transistors," *IEEE Journal of Solid-state Circuits*, vol. SC-24, pp.1433-1440, 1989.
- [9] M. Thomason, "MOS Transistor Matching Characteristics for the C5 Process," AMI Semiconductor, Inc., April 9, 2001.
- [10] F. Krummenacher and N. Joehl, "A 4-mhz cmos continuous-time filter with on-chip automatic tuning," vol. 23, no. 3, pp. 750-758, 1988.
- [11] D. Porras, "Diseño de una unidad de cálculo utilizada en la detección de disparos de armas de fuego," Instituto Tecnológico de Costa Rica, 2011.
- [12] F. A. Nicaragua, "Diseño de un Amplificador Operacional de Transconductancia para la implementación de Filtros Analógicos utilizados en la detección de disparos de armas de fuego," Instituto Tecnológico de Costa Rica, 2010.
- [13] J. A. Ibarra. "Diseño de un filtro analógico para la detección de disparos de armas de fuego usando amplificadores operacionales de transconductancia," Instituto Tecnológico de Costa Rica, 2011.
- [14] D. W. Corne, J. D. Knowles and M. J. Oates "The Pareto Envelope-based Selection Algorithm for Multiobjective Optimization," School of Computer Science, Cybernetic and Electronic Engineering, University of Reading, United Kingdom.
- [15] B. Razavi, "Design of Analog CMOS Integrated Circuits," McGraw-Hill Science/Engineering/Math, 1 ed., August 2000.
- [16] S. Franco, "Diseño con Amplificadores Operacionales y Circuitos Integrados Analógicos," McGraw Hill, 3^a. Edición, 2004.

- [17] J. M. Rabaey, A. Chandrakasan and B. Nikolic, "Digital Integrated Circuits: A Design Perspective," Eastern Economy Edition, 2nd Edition, 2010.
- [18] F. A. Nicaragua, "Manual de utilización de la herramienta de optimización," Instituto Tecnológico de Costa Rica, 2010.
- [19] B. Dinarte, "Tutorial para el uso de la herramienta de optimización," Instituto Tecnológico de Costa Rica, 2011.
- [20] Mentor Graphics. "Design Architect-IC User's Manual," Software Version v8.9_10, IC Flow Version 2003.1.