

Instituto Tecnológico de Costa Rica
Escuela de Ingeniería en Electrónica



Componentes Intel® de Costa Rica

**Diseño de un probador estructural para módulo de ensamble de
microprocesadores**

**Informe de Proyecto de Graduación para optar por el título de Ingeniero en
Electrónica con el grado académico de Licenciatura**

Luis Diego Miranda Vásquez

Cartago, 2006

INSTITUTO TECNOLÓGICO DE COSTA RICA

ESCUELA DE INGENIERIA ELECTRONICA

PROYECTO DE GRADUACIÓN

TRIBUNAL EVALUADOR

Proyecto de Graduación defendido ante el presente Tribunal Evaluador como requisito para optar por el título de Ingeniero en Electrónica con el grado académico de Licenciatura, del Instituto Tecnológico de Costa Rica.

Miembros del Tribunal



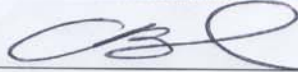
Ing. Victorino Rojas Madrigal

Profesor lector



Ing. Saul Guadamuz Brenes

Profesor lector



Ing. Carlos Badilla, MSc

Profesor asesor

Los miembros de este Tribunal dan fe de que el presente trabajo de graduación ha sido aprobado y cumple con las normas establecidas por la Escuela de Ingeniería Electrónica

27 de Junio de 2006

Resumen

Declaro que el presente anteproyecto ha sido realizado por mi persona, utilizando y aplicando literatura referente al tema, así como la información que haya suministrado la empresa/institución para la que se realizará el proyecto, y aplicando e introduciendo conocimientos propios.

En los casos en que he utilizado bibliografía, he procedido a indicar las fuentes mediante las respectivas citas bibliográficas.

En consecuencia, asumo la responsabilidad total por el trabajo de graduación realizado y por el contenido del correspondiente informe final.

Cartago, Mayo de 2006



Luis Diego Miranda Vásquez

Cédula: 1-1123-0214

Resumen

El presente informe expone el desarrollo y conclusión de la primera etapa del proyecto generado a partir de la necesidad del departamento de calidad y confiabilidad (Q&R) de la Empresa Componentes Intel® de Costa Rica, de desarrollar un sistema de pruebas orientado a detectar fallas específicamente caracterizadas, que se presentan en las unidades procedentes de los primeros módulos de ensamble, para poderlas detectar en dicha etapa del proceso.

Gracias al interés de la empresa, por desarrollar un sistema que permita la detección temprana de errores por corto circuito que se presentan en el producto manufacturado, con el objetivo de excluir los microprocesadores defectuosos en esta etapa; se llevó a cabo la investigación, diseño y desarrollo de este proyecto.

Se planteó como solución a dicha necesidad, el diseño y construcción de un sistema prototipo que cumpla con las funciones requeridas para la determinación de error por corto circuito, a partir de un programa de control de la prueba que se ejecuta desde una PC o estación de control y que se comunica vía puerto GPIB, serial y USB con una unidad de control del flujo de la prueba y una unidad de medición programable que ejecuta las funciones de fuente programable y equipo de medición.

La metodología utilizada abarca los principales aspectos del diseño en ingeniería de la cual se hizo énfasis en los procesos de investigación y obtención de información así como de la síntesis y evaluación de las posibles soluciones, llegándose a obtener una versión de diseño final que da pie a la construcción de un primer prototipo de validación de la solución.

Palabras claves: pruebas estructurales, ensamble de microprocesadores, equipos de medición programable.

Abstract

This written report expose the development and first stage conclusion of the Project generated upon the need of the quality and reliability Q&R of Componentes Intel® de Costa Rica about the development of prototype test system directed to detection of a specific kind of failures. These failures come from the first stages of the product' assembly so the objective of the test system is to match out these failures in the first steps of the procedure.

Due to the enterprise interest to develop a system that allows the early detection of low resistance terminals of manufactured units. The investigation, design and development of the Project has as its main objective probe the capability of detecting this units at the earliest steps of the production flow.

A design and implementation of a laboratory prototype with the capability of determinate if a unit has or not low resistance between its terminals was the solution proposed to solve the problem. The system has a test program to control the tests that runs from a personal computer that communicates via serial, GPIB and USB port with a control unit and a programmable measurement unit that will execute the power sourcing and the reading of the measurements

The methodology used covers the principal aspects of the engineering design in which it empathizes on investigation and data extraction and analysis procedures as Wei as in the evaluation of probable solutions. Finally obtaining a final prototype that allows to validate the solution.

Key words: structural test, microprocessor assembly, programmable measurement systems.

INDICE GENERAL

Capitulo 1: Introducción	11
1.1 Problema existente e importancia de su solución	11
1.2 Solución seleccionada	13
Capítulo 2: Meta y Objetivos	15
2.1 Meta	15
2.2 Objetivo general	15
2.3 Objetivos específicos	15
Capítulo 3: Marco teórico	18
3.1 Descripción del proceso a mejorar	18
3.2 Antecedentes Bibliográficos	19
3.3 Descripción de los principales principios físicos y/o electrónicos relacionados con la solución del problema	25
Capítulo 4: Procedimiento metodológico	37
4.1 Reconocimiento y definición del problema	37
4.2 Obtención y análisis de información	37
4.3 Evaluación de las alternativas y síntesis de una solución	38
4.4 Implementación de la solución	38
4.5 Reevaluación y rediseño	39
Capítulo 5: Descripción detallada de la solución	40
5.1 Análisis de soluciones y selección	40
5.2 Descripción del hardware	47
5.3 Descripción del software	50

Capítulo 6: Análisis de resultados	57
6.1 Resultados	57
Capítulo 7: Conclusiones y recomendaciones	70
Bibliografía	72
Anexos	73
A.1 Glosario, abreviaturas y simbología	73
A.2 Presentaciones realizadas al departamento	74
A.3 Información sobre la empresa/institución	85
A.4 Manuales de usuario	88
Apéndices	102
Ap.1 Tabla de distribución T	102

Índice de figuras

Figura 1.1 Diagrama de un sistema de pruebas estructurales y funcionales para microprocesadores.	12
Figura 2.1 Diagrama de hardware del sistema prototipo para la realización de pruebas estructurales.	14
Figura 2.2 Diagrama de bloques de software del sistema prototipo para la realización de pruebas estructurales.	14
Figura 3.1 Proceso productivo de una fabrica de ensamble y prueba de Intel Corporation.	18
Figura 3.2 Gráfico de distribución t y sus respectivas regiones de rechazo.	32
Figura 3.3 Gráfico de distribución t y los puntos definidos por el pval.	33
Figura 3.3 Gráfico de distribución t y los puntos definidos donde se puede cometer un error tipo I.	34
Figura 3.4 Gráfico de efectos de la electromigración	36
Figura 3.5 Foto real de una pista con alta impedancia debida a electromigración.	36
Figura 5.1 Diagrama de flujo del programa ejecutado por la PC de control.	50
Figura 5.2 Interfase visual del programa de control del sistema automático de prueba.	51
Figura 5.3 Variables de control para la configuración de la prueba manual.	52
Figura 5.4 Selectores de control para la configuración de los distintos modos de funcionamiento del programa.	53
Figura 5.5 Indicadores de lecturas y estado de conexión.	54
Figura 5.6 Diagrama de flujo del programa ejecutado por el microcontrolador	56
Figura 6.1 Estados activo / inactivo del equipo de medición.	59
Figura 6.2 Resultados porcentuales de las mediciones realizadas con la metodología #1.	60
Figura 6.3 Resultados porcentuales de las mediciones realizadas con la metodología #2.	61

Figura 6.4 Resultados porcentuales de las mediciones realizadas con la metodología #3.	61
Figura 6.5 Resultados porcentuales de las mediciones realizadas con la metodología #4	62
Figura 6.6 Tabla generada a partir de las mediciones realizadas por el prototipo de prueba.	63
Figura 6.7 Tabla generada a partir de las mediciones realizadas por el prototipo de prueba.	64
Figura 6.8 Tabla generada a partir de las mediciones realizadas por el prototipo de prueba.	65
Figura 6.9 Tabla generada a partir de las mediciones realizadas por el prototipo de prueba.	66

Índice de tablas

Tabla 5.1 Comparación entre los posibles métodos de prueba	45
Tabla 5.2 Comparación entre los posibles PMU	46
Tabla 6.1 Tabla generada a partir de las mediciones realizadas por el prototipo de prueba.	58

Capítulo 1: Introducción

1.1 Problema existente e importancia de su solución

En la empresa, es la primera vez que se intenta implementar un proyecto como el que aquí se plantea. En este caso más que un problema para la compañía la ejecución de este proyecto se ve desde el punto de vista de una oportunidad de mejorar el proceso.

Para Intel de Costa Rica representaría un beneficio el hecho de poder realizar la exclusión de microprocesadores defectuosos en una etapa temprana del proceso, ya que actualmente la detección de fallas en la conexión de los pines de los microprocesadores con el substrato, se realiza en una etapa avanzada del proceso de ensamble y prueba. En el punto en el que actualmente se realiza la prueba el producto se haya cercano a su finalización y empaque. La posibilidad de reconocer fallos en una etapa más temprana involucra un ahorro de tiempo y dinero, al no tener que procesar unidades que se encuentran defectuosas desde las primeras etapas del ensamble. Por tanto el problema a tratar se enmarca en el campo de la mejora al proceso productivo de las fábricas de ensamble de Intel® Corporation.

Existen sistemas que realizan pruebas de funcionamiento y estructurales a los microprocesadores luego de ser ensamblados. En las pruebas funcionales se somete al microprocesador a un ambiente que simula las condiciones de uso que tendrá normalmente según el tipo de usuario. Para estas pruebas, la unidad se conecta a una computadora que le carga un software comercial y que monitorea el desempeño de la unidad. En las pruebas estructurales se corren rutinas de prueba que verifican las características de diversas estructuras del microprocesador, y que se comparan con parámetros preestablecidos que determinan el estado de las unidades.

A continuación en la figura 1.1 se presenta un esquema del funcionamiento de un sistema comercial de pruebas genéricas para condiciones estructurales y de funcionamiento.

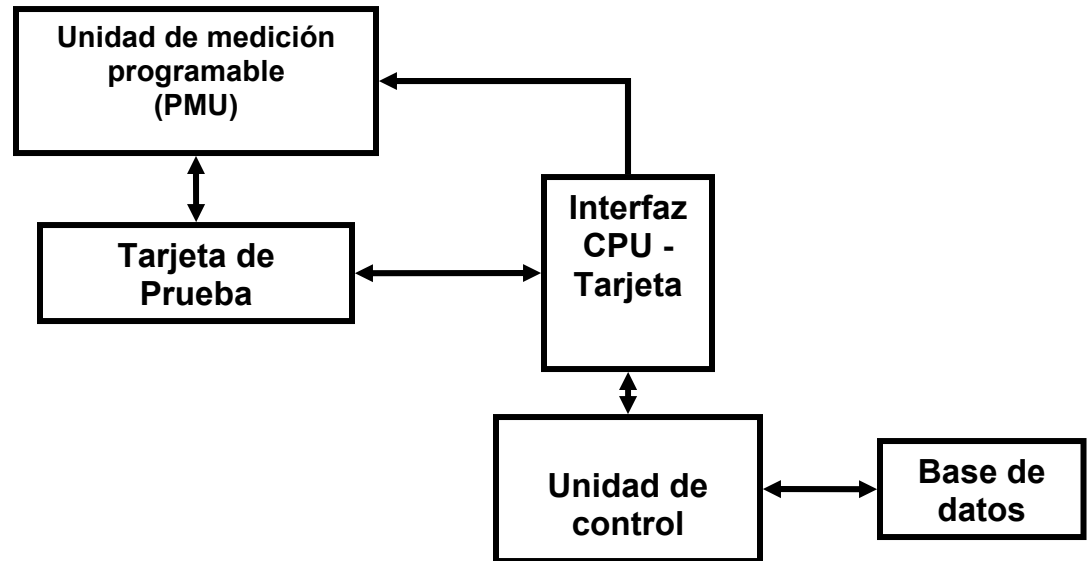


Figura 1.1 Diagrama de un sistema de pruebas estructurales y funcionales para microprocesadores.

En la figura 1.1 se muestra un sistema para realizar pruebas estructurales y funcionales; cuenta con los siguientes módulos:

Programa de Control

Se encarga de ejecutar los programas de prueba para los diferentes parámetros, además de controlar los módulos de las fuentes, la interfaz con el equipo de medición y de interactuar con la base de datos.

Bases de datos

Es información almacenada en servidores externos al sistema que contienen datos referentes a las unidades que se someterán a las pruebas.

Tarjeta de prueba

Funciona de interfaz entre la unidad bajo prueba (DUT, del inglés Device Under Test) y el sistema de prueba, posee un socket (enchufe) donde se monta el microprocesador y desde el cual se puede tener acceso a diversos pines del dispositivo.

P.M.U

Del inglés programmable measurement unit, es un equipo programable desde la unidad de control, que permite realizar mediciones de voltaje y corriente en los pines del microprocesador que estén bajo prueba.

1.2 Solución seleccionada

Entre los principales requerimientos para el proyecto que la empresa plantea para el sistema de pruebas estructurales están:

- El prototipo de laboratorio tendrá la capacidad de detectar corto circuitos.
- El sistema deberá contar con un software que permita al administrador del sistema tener acceso a los controles generales y al ajuste de los parámetros de medición.
- El sistema deberá ser capaz de manejar distintos tipos de productos, debe ser versátil para su expansión hacia nuevas líneas de productos.
- La interfaz de control del sistema deberá ser funcional desde una computadora personal para la utilización del administrador del sistema.
- El sistema deberá respaldar las mediciones y las determinaciones del tipo de falla manipulando la identificación de las unidades en una base de datos.

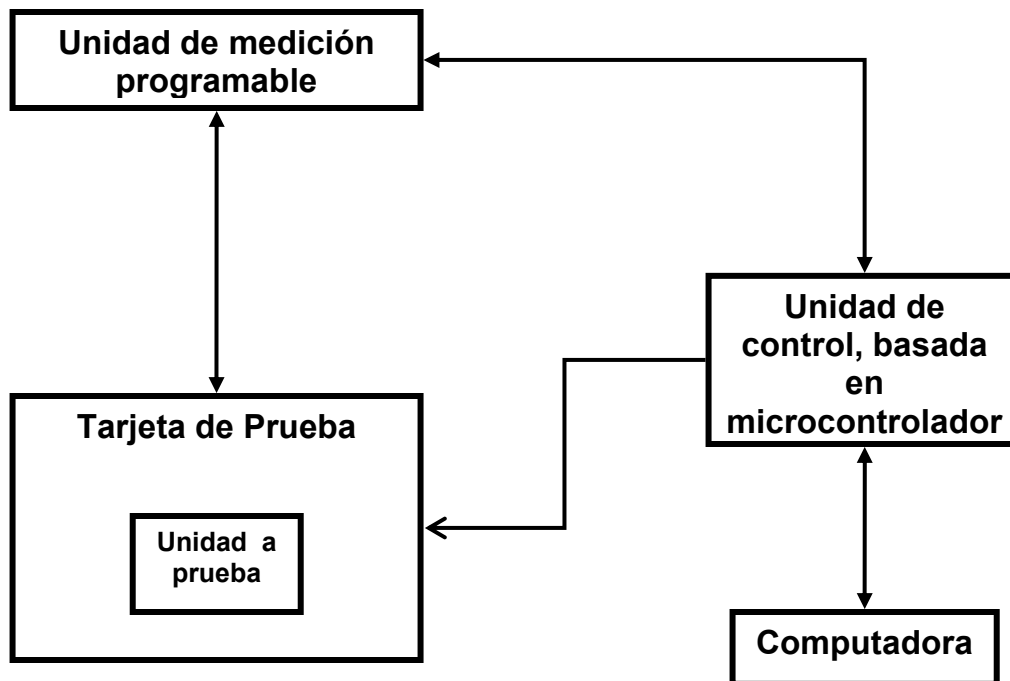


Figura 2.1 Diagrama de hardware del sistema prototipo para la realización de pruebas estructurales.

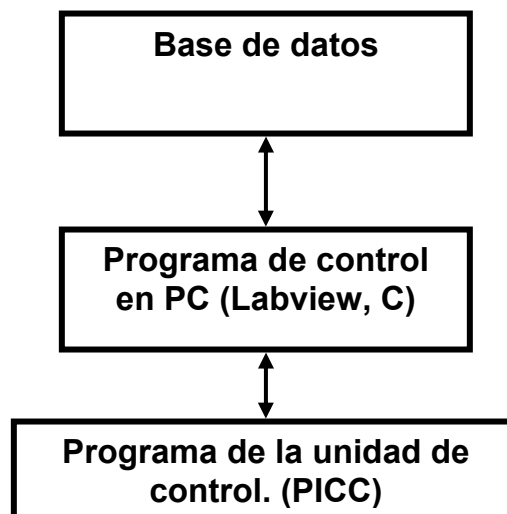


Figura 2.2 Diagrama de bloques de software del sistema prototipo para la realización de pruebas estructurales.

Capítulo 2: Meta y Objetivos

2.1 Meta

Mejorar el sistema productivo de microprocesadores mediante la introducción de mejoras en el proceso general de detección de fallas inducidas específicamente por módulos del proceso productivo.

El sistema por desarrollar se encontraría en la etapa de ensamble (scam), en la cual se realiza la unión entre el núcleo del microprocesador (die) y el sustrato.

2.2 Objetivo general

- a. Diseñar un procedimiento metodológico que permita detectar corto circuitos entre terminales de microprocesadores provenientes de la etapa de ensamble, el cual permita determinar si las unidades presentan una falla estructural inherente al módulo de ensamble.

- b. Construir un prototipo de prueba que implemente dicho procedimiento metodológico.

2.3 Objetivos específicos

2.3.1 Objetivos de hardware

- a. Diseñar y construir el circuito que permita acceder la tarjeta de prueba desde el equipo programable de pruebas.

- b. Diseñar y construir la interfaz que permita generar las señales necesarias para controlar el manipulador de material.

2.3.2 Objetivos de software

Objetivos de software a nivel de la unidad de control

- a. Escribir una rutina que permita el acceso a la tarjeta de prueba desde el equipo programable de pruebas.

- b. Escribir una rutina que permita generar las señales de control para el robot manejador de las unidades (microprocesadores) basado en la información proveniente de la unidad de control

- c. Escribir una rutina en lenguaje PIC-C que permita la comunicación serial basada en protocolo GPIB (IEEE-488) entre la unidad de control y el CPU.

Objetivos de software a nivel de la PC

- a. Escribir un a rutina en lenguaje C que permita la comunicación serial basada en protocolo GPIB (IEEE-488) entre la unidad de control y el CPU.

- b. Escribir un programa que ejecute la prueba de corto circuito implementando la metodología de prueba diseñada.

- c. Escribir un a rutina que permita almacenar la información obtenida de la prueba en un archivo de formato MS-Excel.

2.3.3 Objetivos de implementación

- a. Diseñar una tarjeta de prueba que le permita al equipo de medición programable tener acceso a los puntos de prueba en el sustrato del microprocesador.

2.3.4 Objetivos de documentación

- a. Escribir un informe técnico que describa la estructura y el funcionamiento del prototipo del equipo de pruebas que implementa el procedimiento metodológico utilizado para detectar corto circuitos entre terminales de microprocesadores.
- b. Escribir un manual de usuario para la utilización del software para la realización de las pruebas.

3.1 Descripción del proceso a mejorar



Figura 3.1 Proceso productivo de una fábrica de ensamblaje y prueba de Intel Corporation.

En la figura 3.1 se muestra un diagrama de módulos que representa el proceso productivo de la fábrica de ensamblaje y prueba en Costa Rica, a continuación se explica cada módulo:

Preparación

Primero los núcleos de los microprocesadores y los substratos llegan a la empresa en paquetes de varios cientos de unidades, se procede entonces a extraerlos individualmente y colocarlos en carriletes para luego ser ensamblados a cada uno de los substratos. En esta etapa a los substratos se les aplica una sustancia adherente para recibir al núcleo.

Ensamble

Se impregna el substrato con un adherente, se agrega pasta soldadora y se colocan los dispositivos electrónicos periféricos al substrato así como el microprocesador, posteriormente se pasan a un horno donde se calienta la soldadura al punto en el que los componentes quedan unidos al substrato y se procede al proceso para eliminar los residuos en la unidad.

Compensación termo-mecánica

Se coloca un material químico, conocido como “epoxyco”, entre el substrato y el núcleo del microprocesador con el fin de ofrecer un medio para liberar tensión mecánica, generada por los diferentes coeficientes de expansión térmica del substrato y el núcleo del microprocesador, entre los puntos de unión del núcleo con el substrato. Además se dispensa un material afín térmicamente sobre el microprocesador, así como un colchón de sellador al rededor del mismo. El disipador de calor es puesto sobre el paquete y asegurado con una prensa. Se procede a hornear la unidad para curar el material térmico y el sellador formándose una fuerte conexión térmica y mecánica, por ultimo la prensa es removida.

Pruebas

En esta etapa se realizan las primeras pruebas, tanto funcionales como estructurales de la unidad, es en este punto donde actualmente se puede descartar producto dado alguno de los fallos como los que se están tratando de detectar con este proyecto. Se realizan pruebas que determinan la velocidad de funcionamiento en una simulación de la utilización real del dispositivo. Además se realizan pruebas para descartar material que pueda presentar fallos en un tiempo menor al que establece la garantía ofrecida por la empresa.

3.2 Antecedentes Bibliográficos

Probadores Digitales

Los sistemas de prueba digital pueden variar grandemente en precio, desempeño, tamaño y opciones. Probadores de simulación están disponibles en la parte final de la escala precio – desempeño. Estos, son diseñados para probar una cantidad reducida de pines en dispositivos de baja complejidad. Típicamente funcionan a una velocidad máxima de decenas de MHz y pueden almacenar únicamente una limitada lista de patrones de prueba. Estos probadores son utilizados para realizar pruebas de pequeña y mediana escala de integración de circuitos.

En la parte alta de la escala se encuentran los sistemas súper rápidos y de alta cantidad de pines. Estos equipos de alto desempeño pueden operar a 1 GHz y ofrecer hasta 1024 canales de prueba. Tienen una alta precisión en los recursos de sincronización y pueden almacenar millones de patrones de prueba. Son normalmente utilizados para caracterizaciones de nuevos circuitos VLSI cuyo costo puede inhibirlos de ser probados en producción.

En la etapa media de la escala se encuentran los llamados caballos de trabajo de la industria de los semiconductores. Estos dispositivos son diseñados para proveer la mezcla adecuada de desempeño versus costo.

La industria de los semiconductores es sensible a los costos de prueba, los cuales pueden ser agregados de manera substancial al costo total de manufactura del dispositivo. Probadores de desempeño medio operan de los 50 a los 200 MHz y se consiguen con hasta 512 canales de prueba.

Para control del costo de las pruebas, es de importancia crítica encontrar el balance adecuado entre los costos y el desempeño del equipo.

Probadores analógicos

Los probadores analógicos son regularmente llamados probadores lineales. Los términos tienen el mismo significado. Los probadores analógicos de dispositivos requieren una medición y generación precisa de voltaje y corriente. La medición y generación en los rangos de micro voltios y pico amperios son requeridos en algunas aplicaciones.

Los dispositivos analógicos requieren estímulos funcionales pequeños en comparación con los dispositivos digitales, mas la verificación de parámetros analógicos requiere una instrumentación muy precisa.

Los probadores analógicos son regularmente diseñados utilizando instrumentación desmontable dando la opción para cambiarse para realizar pruebas a dispositivos específicos. Ejemplos de pruebas analógicas son: ganancia, desvío de entrada de voltaje y corriente, linealidad, modo de rechazo común, rechazo de fuente de alimentación,

respuesta dinámica, frecuencia de respuesta, distorsión armónica, relación señal a ruido, tiempo de respuesta, interferencia de canal adyacente y ruido.

Probadores de señales mezcladas

Por señales mezcladas se entiende a la presencia de circuitos analógicos y digitales en un mismo dispositivo. Estos probadores existen en dos variedades.

Probadores de grande D pequeña A que se utilizan en circuitos primordialmente digitales. Estos probadores tienen la capacidad de realizar pruebas de DC y pruebas funcionales de manera efectiva pero atendiendo requerimientos mínimos de pruebas analógicas. Probadores Gran A pequeña D son diseñados para circuitos que principalmente son analógicos, estos probadores tienen la capacidad de realizar pruebas analógicas precisas pero están limitados en su capacidad de prueba de parámetros digitales.

Tarjetas de prueba

Una tarjeta de prueba o de desempeño es una interfaz eléctrica y mecánica que conecta el sistema de prueba al dispositivo en prueba. Normalmente las tarjetas de prueba funcionan con un producto específico y con un sistema de manejo de material específico. Las tarjetas de prueba enrumban las señales de prueba de las tarjetas electrónicas del sistema probador hacia los pines del dispositivo en prueba. Durante la prueba de dispositivos la tarjeta de prueba sirve de interfaz, cuando el dispositivo se monta manualmente en la tarjeta para pruebas manuales se reduce el volumen de manejo del sistema de prueba. Dado que hay muchos tipos distintos de equipo mecánico y eléctrico que el sistema debe manejar, existen de igual forma una amplia variedad de tarjetas de prueba.

Cuando se realizan pruebas a alta velocidad en dispositivos, se requiere de una tarjeta de prueba específica. Estas tarjetas de prueba específica de alto desempeño, deben acoplarse con ciertas características de impedancia con el fin de mantener la integridad de las señales y las características físicas de las líneas de transmisión, para

asegurarse además integridad en la sincronización. Las tarjetas de prueba específicas pueden ser caras y tomar mucho tiempo para ser diseñadas y producidas.

Las conexiones eléctricas a una tarjeta de prueba son normalmente realizadas con el mecanismo conocido como “pogo-pin”, los cuales son pequeños pines de oro laminado provistos de resortes que presionan contra los pines de conexión al fondo de la tarjeta de prueba.

Manipulador de material

Como se vio anteriormente los productos bajo prueba pueden ser ensamblados en distintos paquetes, por esto también existen muchos estilos diferentes de manipuladores de dispositivos para manejar los diversos tipos de paquetes de los dispositivos a probar.

Una vez que el proceso de ensamble esta completado, los dispositivos de manejo de material se encargan de colocar los dispositivos en las tarjetas de pruebas para realizar las mediciones.

El sistema de pruebas requiere realizar una selección entre dispositivos buenos y malos

Esta decisión controla al manipulador para que lleve al producto al lugar específico según su condición.

Pines de entrada del dispositivo

Un pin de entrada conecta con un módulo que funciona como buffer entre una señal externa al microprocesador y la lógica interna del mismo. La entrada sensa el voltaje que se le aplica al pin y envía a la lógica interna del microprocesador un nivel de 1 o 0 lógico.

Pines de salida del dispositivo

Un pin de salida conecta con un módulo que funciona como buffer entre la lógica interna del microprocesador y una señal externa. Los pines de salida proveen el valor lógico correcto de 1 o 0 mientras se les suplan con las IOL e IOH adecuadas.

Pines de tercer estado del dispositivo

Un pin de tercer estado conecta con un módulo que funciona como una salida pero con la capacidad agregada de apagarse o ir a un estado de alta impedancia. También son conocidos como pines de salida de tercer estado.

Pines bi direccionales I/O del dispositivo

Un pin bi-direccional conecta con un módulo que funciona como una entrada, una salida, y en estado de alta impedancia.

Pines de alimentación

Un pin de alimentación conecta con un módulo que es conectado a una fuente de poder o a tierra. VDD y VCC son los ejemplos típicos de pines de alimentación. Vss y tierra son identificados también como pines de alimentación. Estos pines poseen una estructura distinta a los pines de entrada o salida.

VCC – EL pin de alimentación que supe de un voltaje de nivel TTL.

VDD - EL pin de alimentación que supe de un voltaje CMOS al dispositivo.

VSS - EL pin de alimentación que supe un camino de retorno para la energía proveída por los pines VDD o VCC.

La unidad de medición programable

La unidad programable de medición (PMU por sus siglas en inglés) es utilizada para realizar mediciones en DC. Puede forzar corriente y medir voltaje así como forzar voltaje y medir corriente. Algunos sistemas de prueba poseen solo una PMU central que debe ser compartida por todos los canales de prueba del equipo. Algunos sistemas tienen más de un PMU que accesa a múltiples canales, típicamente en grupos de ocho o dieciséis. Muy pocos sistemas de prueba tienen un PMU por cada canal, en la figura 4.3 se muestra un gráfico representando un PMU.

Modos de medida y forzado

El término forzado describe la aplicación de cierto valor de voltaje o corriente por parte del equipo de prueba.

Cuando se programan los equipos de medición, la función de forzado es escogida como corriente o voltaje. Si lo que se aplica es corriente, el modo de medición es automáticamente dispuesto a voltaje, y viceversa, una vez que se determina el modo de forzado se determinará el valor a aplicar.

Flujo direccional de corriente

El equipo de medición programable puede ser dispuesto para suplir de una corriente positiva o negativa. Una corriente positiva fluye del sistema de pruebas al dispositivo, los diseñadores de circuitos se refieren a esta como corriente de caída. Una corriente negativa fluye de la unidad bajo prueba hacia el sistema de pruebas, los diseñadores de circuitos se refieren a ésta como corriente de fuente.

Línea de forzado y sensado

Para mejorar la precisión del forzado de voltaje de los PMU, se utiliza un sistema de cuatro cables. El sistema de cableado de cuatro líneas utiliza dos líneas para llevar la corriente y dos para monitorear el voltaje en el punto de interés (usualmente la unidad bajo prueba). La ley de Ohm dice que un voltaje es producido (caída de voltaje) en una resistencia cuando a través de ella fluye una corriente. Todos los cables tienen resistencia, dependiendo de la corriente a través de la línea el voltaje en la unidad probada difiere del voltaje medido por el PMU.

Usando dos cables de sensado (que no lleven corrientes forzadas) el voltaje en la unidad bajo prueba es lo más similar posible al voltaje que será medido por el PMU. El punto en el cual las líneas de forzado y sensado se juntan es conocido como el punto de conexión Kelvin.

3.3 Descripción de los principales principios físicos y/o electrónicos relacionados con la solución del problema

3.3.1 Semiconductores

Comportamiento de una Terminal de alimentación

Estándar GTL

Gunning Transceiver Logic - (GTL) es un estándar para señales eléctricas en circuitos CMOS usado para proveer velocidades de transferencia de datos mayores con menores corrimientos de voltaje. La señal GTL varía entre 0.4 voltios y 1.2 voltios con un valor de voltaje de referencia de cerca de 0.8 voltios. Solo una pequeña desviación de 0.4 voltios desde la referencia es requerido para cambiar entre estados encendido y apagado. Por tanto una señal lógica GTL se dice es de baja variación de voltaje.

La lógica de Gunning Transceiver tiene algunas ventajas. La terminación resistiva de una señal GTL provee un más claro ambiente de señalización. Más aún el bajo voltaje de terminación de 1.2 voltios se traduce en una reducida caída de voltaje a través de los elementos resistivos. GTL tiene una disipación de potencia baja y puede operar a altas frecuencias además de causar una menor interferencia electromagnética.

La prueba de continuidad de Vcc prueba cortos y abiertos entre Vcc y Vss a nivel del microprocesador y del paquete. A nivel de microprocesador, un corto puede ser el resultado de la migración de metal entre líneas de Vcc y Vss. A nivel del paquete, el ensamble puede inducir defectos que causen el contacto entre puntos de unión de Vcc y Vss lo que causaría un corto.

Variaciones comunes en los circuitos

La mayoría de los productos actuales poseen múltiples pines de Vcc y Vss para distribuir la corriente consumida por el microprocesador y para aislar bloques funcionales dentro del micro de ruido generado en alguna otra parte del chip. Los productos Pentium® 90/100 MHz, por ejemplo, tienen 53 pines para Vcc y 53 pines para Vss. Para tales dispositivos la posibilidad de un fallo de continuidad de Vcc por abierto es pequeña.

Muchos de los productos actuales presentan alimentaciones separadas para el núcleo (Vcc core, VCCC) y las periféricas (Vcc peripheral, VCCP). Si los pines de alimentación del núcleo y la periferia están a diferentes fuentes de poder en el probador, cada uno de estos grupos de pines debe ser probado, en otras palabras cada pin de Vcc del dispositivo debe ser probado para verificar continuidad de Vcc.

Recorridos de la corriente

Cuando se fuerza corriente en los pines de Vcc, el voltaje en Vcc aumentará hasta el punto de equilibrio. El voltaje de equilibrio es el punto al cual la corriente que fluye por Vcc encuentra un recorrido hasta tierra, u otro nodo a menor potencial eléctrico. Las condiciones de prueba requeridas involucran que todos los pines de señales sean forzados a 0V usualmente por los manejadores de la tarjeta de prueba de pines (PE). El recorrido de la corriente forzada (Icc) incluye:

- desde VCC a VSS a través de la circuitería interna del dispositivo,
- desde VCC a el manejador de la PE en cualquier pin de señal que posea resistencias de pull-up pasivas (poly o diffusion),
- Desde VCC a el manejador de la PE en cualquier pin de señal que posea dispositivos de pull-down de canal p, estos pull-ups encenderán una vez que Vcc alcance el valor de Vtp.
- Desde VCC a el manejador de la PE en cualquier pin de señal que posea dispositivos de pull-down de canal n, estos pull-ups encenderán una vez que Vcc alcance el valor de Vtn, y
- Desde VCC a el manejador de la PE en cualquier pin de salida que encienda en el estado lógico 1, estos encenderán una vez que Vcc alcance el valor de Vtp.

El recorrido más común para una unidad que pasa la prueba, es a través de los dispositivos de pull-up o a través de los dispositivos pull-up de salidas buffer. Así, el voltaje de equilibrio se da a aproximadamente el valor de VTP o VTN, 0.6V a 0.8V en procesadores P852 y anteriores.

Resultados experimentales en el P54C demostraron que el flujo de la corriente I_{cc} se da a través de los pines de señales. Si se les permiten a los pines de salida flotar, entonces el voltaje en V_{cc} aumenta hasta alcanzar los 2V. El forzar los pines de señales a 0V causa que el valor de V_{cc} quede retenido en el rango de 0.6V a 0.8V.

Nota: Si un diseño no tiene dispositivos de pull-up débiles y todos los pines de salida flotan o encienden en estado bajo, entonces no habrá posible recorrido para la corriente forzada, en un dispositivo así, el voltaje V_{cc} aumentara hasta el voltaje de encendido del dispositivo, o al voltaje limite del PMU (Precision measurement unit). El limite superior de voltaje para la prueba de continuidad de V_{cc} debe ser deshabilitado para estos dispositivos.

3.3.2 Estadística aplicada al diseño experimental

Parámetros de población contra muestreo estadístico

Parámetros de población

Usualmente son valores supuestos cuyo dato real es desconocido; en el análisis de la población es común utilizar datos como la media de la población y la desviación estándar de la población.

Muestreo estadístico

Se calculan a partir de datos, de variables aleatorias diferentes en cada grupo de muestras por ejemplo:

\bar{x} - media de la muestra

s - desviación estándar de la muestra

Teorema del límite central

Dada una distribución de X's de una población con:

Mean = μ

Desviación estándar = σ

Se tiene que la distribución de \bar{X} 's tiene una distribución de

Media = μ

Desviación estándar = $\frac{\sigma}{\sqrt{n}}$

donde n = tamaño de muestra

De ahí que, si el tamaño de la muestra es suficientemente largo, la distribución de \bar{X} es normal, sin importar la distribución original.

Probabilidades con media conocida pero desviación estándar desconocida

En la mayoría de los casos, la desviación estándar de una población es desconocida, por ejemplo considere una muestra de 16 personas. Y se pide estimar σ basado en la desviación estándar de la muestra s.

Los valores estandarizados dejan de ser normales, y se comportan siguiendo una distribución t que permite cuantificar la variabilidad extra introducida en la estimación de σ .

$$t = \frac{\bar{X} - \mu}{\frac{s}{\sqrt{n}}}$$

Con n-1 grados de libertad

La distribución t

Es similar a la distribución normal, excepto por sus colas mas anchas.

La forma varía según el tamaño de muestra y los grados de libertad

Utilización de la tabla de distribución t¹

La tabla de distribución permite encontrar la probabilidad de ser matemáticamente superior que un valor específico “t” (dentro de la distribución) con algún valor específico de grados de libertad (ν). Los grados de libertad, ν , están al lado izquierdo de la tabla, el cuerpo de la tabla consiste en los valores de la distribución t con las probabilidades dadas en la primera fila.

La utilización de esta distribución permite desarrollar la prueba de hipótesis para los análisis necesarios acerca de la confiabilidad de los experimentos que se llevaron a cabo durante el desarrollo del proyecto con el fin de determinar diferencias estadísticas en el resultado de las metodologías de prueba diseñadas.

Prueba de hipótesis estadística

Las pruebas de hipótesis estadística son declaraciones hipotéticas acerca de parámetros de la población:

Las dos únicas opciones son que la hipótesis nula sea cierta, o de lo contrario la hipótesis alternativa lo debe ser.

Hipótesis nula:

Denotada H_0

Siempre contiene las declaraciones de igualdad

¹ Ver apéndice Ap1

Hipótesis alternativa:

Denotada H1

Ejemplos:

Hipótesis nula: H0	Hipótesis Alternativa: H1
$\mu = 10$	$\mu \neq 10$
$\mu_1 = \mu_2$	$\mu_1 \neq \mu_2$
$\sigma_1 \leq \sigma_2$	$\sigma_1 > \sigma_2$
$\mu_1 = \mu_2 = \mu_3$	Al menos dos μ_i son diferentes

Objetivo: Recolectar datos de un experimento y tomar una decisión fundamentada en dichos datos ya sea:

Refutar la hipótesis nula

-o-

Fallar en rechazar la hipótesis nula

Posibles resultados y consecuencias

		H_0 Verdad	H_0 Falso
Decisión	↗	No rechazar H_0	Error tipo II β
	↘	rechazar H_0	Error tipo I α
		No error	No error

Hay dos posibles formas de error

Error tipo I: Rechazar incorrectamente H_0 cuando es verdadera

α = Probabilidad de cometer un error tipo I.

Error tipo II: Fallar en rechazar H_1 cuando es falsa

β = Probabilidad de cometer un error tipo II.

Controlando error tipo I:

Volviendo a la hipótesis

$$H_0: \mu = \mu_0$$

$$H_1: \mu \neq \mu_0$$

Definiendo la "Prueba estadística":

$$t_{\text{calc}} = \frac{\bar{X} - \mu_0}{\frac{s}{\sqrt{n}}} \quad \text{con } df = n-1$$

La prueba estadística es utilizada para decidir si se acepta o rechaza la hipótesis nula.

El riesgo de cometer un error tipo 1 es denotado por α

Especificando α se determina el área de cola o “región de rechazo” para la distribución estadística T. Esto ayuda a establecer una regla a utilizar a la hora de aceptar o rechazar la hipótesis nula en vez de ser simplemente subjetivos.

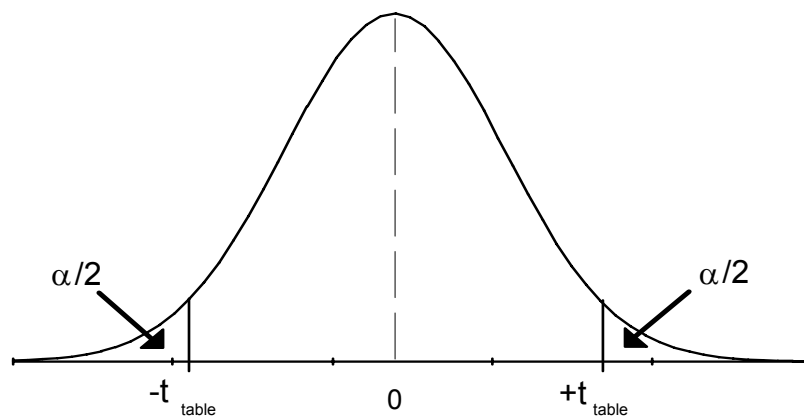


Figura 3.2 Gráfico de distribución t y sus respectivas regiones de rechazo.

En el gráfico 3.2 se muestra las colas de la distribución T en donde es probable equivocarse al aceptar o rechazar una hipótesis nula, mientras menos sea el valor de alfa más acertada es la decisión, pero esto conlleva a requerir tamaños de muestra exageradamente grandes que son imposibles de llevar a la práctica durante un experimento.

Criterios para rechazo

Método 1: Comparar probabilidades

1. Calcular el valor de la prueba estadística “ t_{calc} ”.
2. Usar la tabla – T para determinar el valor - p,

$$pval = 2 * P(t \geq |t_{calc}|), df = n-1.$$

3. Si este “pval” es pequeño (menos que α) entonces “rechazar la hipótesis nula H_0 lo que implicaría que la media es diferente que la hipotetizada media μ .”

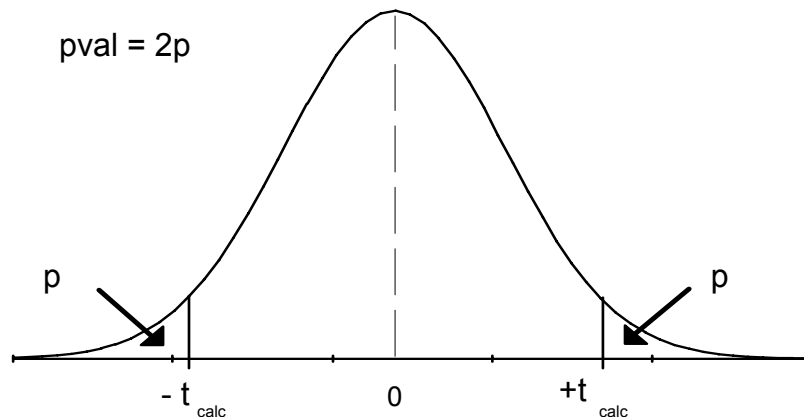


Figura 3.3 Gráfico de distribución t y los puntos definidos por el pval.

En la figura se muestra el significado del pval, como la mitad del valor de la cola de la distribución dado por el valor obtenido de t_{calc} .

Método 2: Comparar t_{calc} con la tabla - T

1. Utilizando la tabla T se puede encontrar el t_{table} con $n-1$ grados de libertad que tiene $P(t \leq |t_{table}|) = \alpha/2$.
2. Calcular el valor de la prueba estadística “ t_{calc} ”.
3. Si $|t_{calc}| > |t_{table}|$ entonces se debe “rechazar la hipótesis nulas” – pues la media real es diferente de μ .

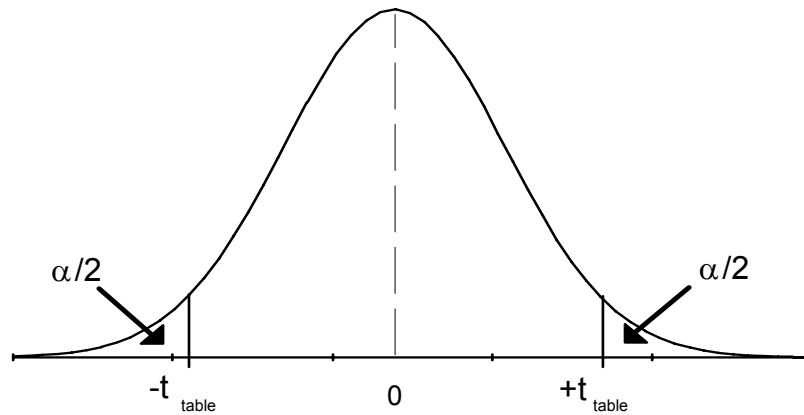


Figura 3.3 Gráfico de distribución t y los puntos definidos donde se puede cometer un error tipo I.

Una vez mas los valores de " ttable" determinan las colas de la distribución donde es posible cometer un error tipo I.

Método 3

Siempre existe cierta incertidumbre asociada con cualquier muestreo de datos. Esta incertidumbre puede ser cuantificada por el intervalo de confianza.

$$\bar{X} \pm t_{\alpha/2, n-1} \frac{s}{\sqrt{n}}$$

Se puede estar $100(1-\alpha)\%$ confiado que el intervalo arriba mostrado incluye el valor verdadero de la media μ . Esto significa, que un intervalo de confianza representa el rango de los valores probables de la media.

El intervalo de confianza también puede ser utilizado para tomar una decisión considerando la hipótesis nula:

Si el intervalo de confianza no incluye el valor hipotetizado de la media μ_0 entonces concluimos en rechazar la hipótesis nula.

Pero si el intervalo de confianza incluye el valor hipotetizado de la media μ_0 entonces aunque aun no se comprueba que la media real es igual a la media μ_0 no tenemos información para rechazar que sean diferentes.

Controlando error tipo II

Un error tipo II error se define como el hecho de no rechazar la hipótesis H_0 cuando es en realidad falsa.

Se define como falsa en términos de una diferencia entre el valor hipotetizado de la media y los resultados de la muestra.

Pero que tanto la media hipotética puede estar del valor real como para decir que es diferente, esta diferencia es denotada por δ .

La probabilidad de cometer un error tipo II a un valor específico de δ se denota como β .

Así $1 - \beta$ = Probabilidad de que la prueba estadística detecte una diferencia de δ .

Electromigración

La electromigración es el fenómeno de la migración de átomos de metal debido a las altas densidades de corriente a las que las pistas de conducción son sometidas, los electrones que forman la corriente promueven el movimiento de átomos de metal, lo cual genera vacío o huecos en los lugares de las pistas conductoras de donde se desprenden.

Estos huecos se incrementan de tal forma que llegan a formar circuitos abiertos en las pistas o impedancias superiores a las que se esperan de una línea conductora. La electromigración es un fenómeno que se detecta forzando las unidades a condiciones extremas que aceleren este proceso hasta formar circuitos abiertos en las pistas: en un proceso normal de producción este problema se puede encontrar como una alta impedancia inusual entre un par de terminales.



Figura 3.4 Gráfico de efectos de la electromigración

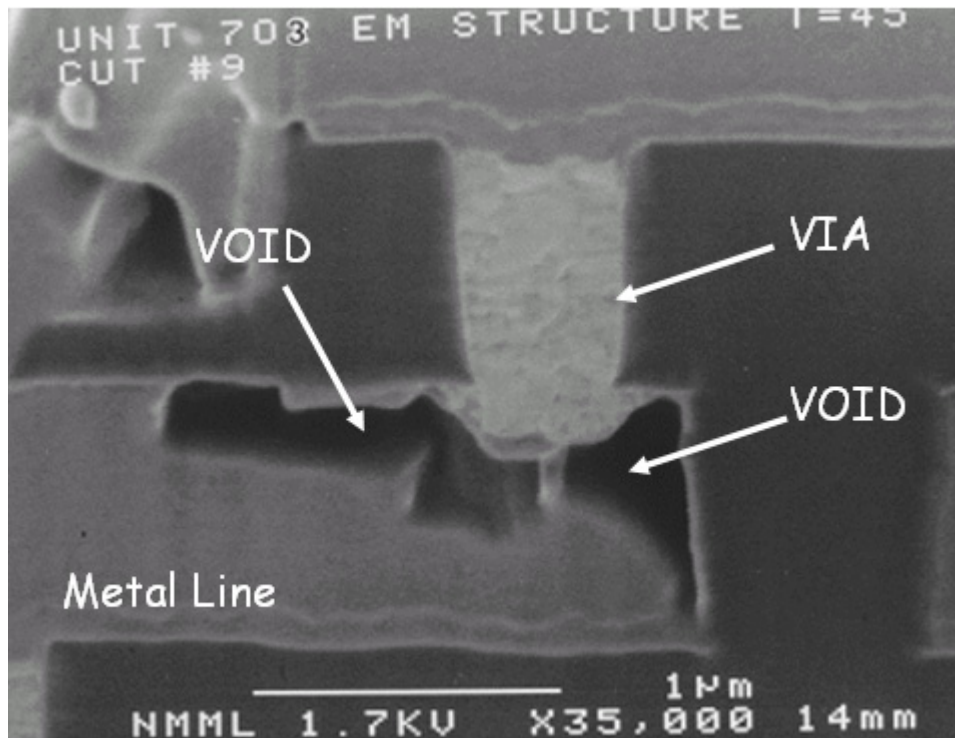


Figura 3.5 Foto real de una pista con alta impedancia debida a electromigración.

En el gráfico 3.4 se muestra un diagrama de lo que ocurre cuando hay electromigración del material de una pista conductora, en la gráfica 3.5 podemos ver como la región marcada como "Metal line" perdió átomos de material conductor en las zonas marcadas como "void", esto genera una alta impedancia entre esta pista y la zona marcada como "via", esta es una imagen real en la que se puede ver la repercusión de este mecanismo de falla, dicha falla es posible de capturar con una prueba paramétrica de impedancia entre terminales de la unidad.

Capítulo 4: Procedimiento metodológico

4.1 Reconocimiento y definición del problema

Para el reconocimiento y definición del problema, se llevaron a cabo reuniones con el ingeniero a cargo del proyecto, con la finalidad de que éste pusiera al tanto al estudiante de los lineamientos previos del proyecto, del marco en el que se realizaría y del funcionamiento que de este se esperaba, así como presentarle al estudiante una guía acerca de la obtención de la información necesaria.

Se realizaron reuniones con otros ingenieros en la empresa para tener acceso a datos en cuanto a cantidades de errores presentados en el módulo de ensamble y documentación del análisis de fallas que se dio de dichos errores.

Fueron realizadas múltiples visitas al piso de producción, para realizar mediciones en cuanto a las características del proceso de ensamble, información como: espacio en los módulos, procedimientos de manipulación de las unidades y cantidad de unidades procesadas en un período determinado de tiempo, fueron importantes para delimitar el proyecto.

4.2 Obtención y análisis de información

La información preliminar relevante se obtuvo a partir de investigaciones bibliográficas en temas de física y electrónica general, esto mediante la biblioteca interna de la empresa. La parte de la investigación referente a metodología de prueba actualmente aplicada en la empresa, se realizó mediante el uso de la red de información interna, que la empresa dispone para las actividades de investigación de los empleados, además se ejecutaron reuniones con trabajadores involucrados en los aspectos concernientes al desarrollo del proyecto.

Para el análisis de la información recabada se utilizaron métodos de análisis de costos, análisis de desempeño, y comparaciones con información sobre soluciones similares, guiado por el asesor de la empresa hacia la solución que en dicho momento se creyó más conveniente para la empresa.

Como restricciones tomadas en cuenta durante el análisis de la información y que llevaron a la escogencia de la actual solución están: el presupuesto disponible para la realización del proyecto, el tiempo de realización de las posibles soluciones y el grado de conocimiento necesario para la puesta en marcha de alguna posible solución, además se tuvo que tomar en cuenta o un recorte del presupuesto disponible que impidió la construcción de algunos de los módulos del prototipo final.

4.3 Evaluación de las alternativas y síntesis de una solución

A partir de la información obtenida por investigación y pruebas ejecutadas, así como del análisis de la misma y de las opiniones obtenidas de trabajadores del departamento de pruebas de la empresa, se procedió a plantear distintas alternativas de solución.

Se verificó la validez de las posibles soluciones, mediante pruebas experimentales y análisis de costos y complejidad principalmente.

Los criterios que se utilizaron para la determinación de la mejor alternativa de solución fueron: desempeño, rapidez de implementación a modo experimental, posibilidades de expansión y limitaciones de tiempo.

4.4 Implementación de la solución

La implementación de la solución se realizó principalmente a través del diseño de los componentes principales del sistema. A partir de estos diseños se realizó un montaje experimental que permitió obtener información para la retroalimentación al diseño propuesto. Por otro lado el manejo de los dispositivos programables se realizó de forma experimental en el laboratorio de fatiga del piso de producción, con el fin de llevarlos a punto para el funcionamiento conjunto con el equipo diseñado. Una vez que se tuvo un montaje experimental tanto de los componentes diseñados como del equipo programable, se realizaron las pruebas de comprobación experimental de la metodología de prueba diseñada, se pudo obtener la información para realizar los ajustes o rediseño de la metodología.

De la evaluación del comportamiento del sistema entre lo diseñado o esperado y lo obtenido experimentalmente se obtuvieron los resultados para el análisis de la validez de

la solución propuesta. En esta parte también se analizaron las opciones reales del equipo para enfrentarse con situaciones de utilización a nivel de piso de producción así como sus opciones reales de expansión a futuro.

La difusión de este proyecto, se realizó a través de exposiciones al departamento en diferentes partes del desarrollo del proyecto².

4.5 Reevaluación y rediseño

Para un procedimiento de reevaluación y rediseño se pueden tomar en cuenta, la información del desempeño del desempeño y el análisis estadístico de los resultados de las pruebas sobre las metodologías que se pusieron a prueba, a nivel del prototipo de prueba, los principales criterios que se tomaron en el rediseño fueron los relacionados con los protocolos de comunicación pues se probaron diferentes opciones hasta encontrar la más viable desde el punto de vista de costos y accesibilidad para su programación, así también se requirieron ajustes en los programas de control del sistema que permitieran encontrar una versión final que cumpliera los requerimientos del prototipo.

² Ver Anexo A2.

5.1 Análisis de soluciones y selección

5.1.1 Forzar corriente / medir voltaje

Esta prueba se realiza forzando una corriente de aproximadamente 10 mA, a través de la Terminal de Vcc por medio de una PMU, esta corriente fluirá por algún “camino” desde Vcc a Vss, pudiendo ser este camino a través de un pin de salida (I/O), a través de un corto circuito en el dispositivo, tanto a nivel del paquete como del die o bien puede que no encuentre forma alguna de fluir hacia un punto de menor potencial, para esta prueba se aterrizan los demás pines a tierra. La prueba se fundamenta en lograr una medición de la caída de tensión en los transistores de pull-up a la salida de la lógica del microprocesador. Se determina el funcionamiento del dispositivo caracterizándolo de la siguiente forma:

- Si el voltaje medido entre la Terminal de Vcc y tierra es menor de 0.25V se determina que existe un corto circuito entre las terminales Vcc y Vss del dispositivo, puesto que la corriente ha encontrado un camino desde Vcc a tierra, que presenta una característica resistiva inferior a la que se espera de un dispositivo funcional. Este comportamiento se relaciona con la presencia de un corto circuito o un camino de baja resistencia entre las terminales de alimentación del microprocesador. De presentarse este resultado se determina que el DUT incumple los parámetros de la prueba Vcc continuity.
- Si el voltaje medido entre la Terminal de Vcc y el punto de menor potencial (tierra) es superior a 1.5V se determina que existe, en general, una alta impedancia entre Vcc y el plano de menor potencial. Este comportamiento se considera inadecuado puesto que indicaría un fallo en los terminales de salida del dispositivo pues no se estaría presentando el comportamiento normal de los dispositivos de pull-up de la salida de los terminales del microprocesador. De presentarse este resultado se determina que el DUT incumple con los parámetros de la prueba Vcc continuity.

- Si el voltaje medido entre las terminales de Vcc y tierra está entre los límites de 0.25V y 1.5V y presenta un valor normal de entre 0.6 y 1V se considerará que el dispositivo cumple adecuadamente con la característica estructural esperada. Esto es que se espera que se establezca un voltaje VTP o VTN (dependiendo de si los transistores de pull-up son canal n o p) en los transistores de pull-up a la salida de las terminales de salida del microprocesador, puesto que estos terminales se encuentran aterrizados la corriente entonces establece una caída de tensión normalmente de entre 0.6V a 0.8V. De presentarse este comportamiento se considera que el DUT cumple con las expectativas estructurales para pasar la prueba Vcc continuity.

Ventajas

- Esta prueba es rápida de realizar, pues solo se requiere realizar una medición para cada sector de vcc del dispositivo que se esté probando.
- Se requiere una sola medición de voltaje para una única corriente aplicada.
- Se puede establecer una división muy certera en cuanto al estado estructural de la unidad.

Desventajas

- El rango en el cual se considera que una unidad cumple las especificaciones es amplio y se ha prestado para errores en situaciones donde se inician pruebas con nuevos productos.
- La información que se obtiene es vaga pues solo incluye un punto de prueba en el comportamiento V-I del dispositivo.
- Depende de la utilización de la característica estructural de los pines de salida, cuando no son estos los que se están probando.
- No refleja en su totalidad el comportamiento V-I del dispositivo al alimentarse Vcc.

5.1.2 Forzar voltaje / medir corriente (un solo punto)

Este método consistiría en aplicar una tensión a la Terminal Vcc y aterrizar las terminales Vss, las demás terminales se dejan abiertas. Esta prueba tendría como fin obtener el consumo de corriente Icc del dispositivo al ser alimentado, una vez que se obtiene este parámetro de Icc para un valor dado de Vcc se compararía con el valor esperado de Icc para este modo de funcionamiento (sin ningún pin I/O realizando función). Así se podría determinar el adecuado funcionamiento de la unidad simplemente comparando el valor obtenido de Icc, sabiendo que un valor muy alto de Icc significa un corto circuito entre Vss y Vcc y de igual forma un valor muy bajo o nulo de Icc significaría un error estructural de la unidad.

Ventajas

- Esta prueba es rápida de realizar, pues sólo se requiere realizar una medición de Icc del dispositivo que se esté probando.
- Se requiere una alimentación de voltaje única.
- Se puede establecer una división muy certera en cuanto al estado estructural de la unidad.

Desventajas

- No refleja en su totalidad el comportamiento V-I del dispositivo al alimentarse Vcc.

5.1.3 Forzar voltaje / medir corriente

Este método consistiría en aplicar una tensión a la Terminal Vcc y aterrizar las terminales Vss, las demás terminales se dejan abiertas. Esta prueba tendría como fin obtener el consumo de corriente Icc del dispositivo al ser alimentado, la prueba se realiza aplicando valores de Vcc entre 0.1V y Vcc max. De cada uno de los valores de Vcc aplicados se obtendría el respectivo valor de Icc, dando como resultado la obtención de una curva de comportamiento V-I del consumo de la unidad. Con la curva que se obtendría

se podría realizar una comparación con un patrón esperado de comportamiento en el consumo de la unidad. De esta forma se obtendría una caracterización del comportamiento del dispositivo que permita determinar si existe un corto circuito en la unidad, o si la unidad está consumiendo más de lo esperado, o si bien está funcionando adecuadamente. Por otra parte se tendría acceso a través de la base de datos a esta información la cual sería de ayuda no solamente para la selección inmediata en el probador sino también para un posterior análisis de tendencias de algún producto en particular.

Ventajas

- El rango en el cual se considera que una unidad cumple las especificaciones está limitado al comportamiento esperado de la curva V-I para cada producto específico, lo cual funciona como parámetro muy bien definido para determinar el estado de la unidad.
- No depende de la utilización de la característica estructural de los pines de salida.
- Refleja en gran parte el comportamiento V-I del dispositivo.
- Permite el posterior análisis de posibles tendencias en las características de consumo de los dispositivos.

Desventajas

- Toma más tiempo que las pruebas anteriores, pues realiza más mediciones.
- El programa de control del probador se torna más complejo.

5.1.4 Forzar voltaje en inversa/ medir corriente

Este método consistiría en aplicar una tensión negativa a la Terminal Vcc y aterrizar las terminales Vss, las demás terminales se dejan abiertas. Esta prueba tendría como fin obtener el consumo de corriente Icc del dispositivo al ser alimentado de manera inversa, la

prueba se realizaría aplicando valores de V_{cc} menores a los voltajes máximos de reversa que el dispositivo soporta, la idea es que en un dispositivo que funcione adecuadamente no debería existir ninguna corriente al alimentar el dispositivo en esta forma, mientras que en un dispositivo que posea un corto circuito entre V_{ss} y V_{cc} sería posible medir una corriente fluyendo desde V_{ss} a V_{cc} y de esta forma sería posible determinar la presencia de un corto y en adición permitiría probar el funcionamiento del dispositivo en reversa.

Ventajas

- Es más simple y rápido

Desventajas

- Podría tener efectos indeseados en las unidades

A continuación en las tablas 5.1 y 5.2 se hace un resumen de la información más relevante para la selección de la mejor metodología de prueba y del equipo mas adecuado para la implementación del prototipo de pruebas, a partir de este punto y según la tabla 5.1 a las diferentes propuestas de métodos de prueba se les denominarán metodología 1...4 o de manera abreviada M1...4.

Características	M1 - Forzar V / Medir I (Una sola medición)	M2 - Forzar V / Medir I (múltiples mediciones)	M3 - Forzar I / Medir V (Una sola medición)	M4 - Forzar V en inversa/ Medir I
Complejidad	(3/5) Requiere PMU de un solo canal y un solo ajuste para toda la prueba. No requiere aterrizar pines que no se prueban.	(4/5) Requiere PMU de un solo canal, múltiples ajustes para la prueba. No requiere aterrizar pines que no se prueban.	(3/5) Requiere PMU de un solo canal y un solo ajuste para toda la prueba. Requiere aterrizar los pines I/O del dispositivo.	3/5) Requiere PMU de un solo canal y un solo ajuste para toda la prueba. No requiere aterrizar pines que no se prueban.
Consumo de tiempo	(5/5) La prueba toma poco tiempo, pues solo se realiza una medición, dicha medición se realiza instantáneamente después de forzar voltaje en Vcc.	(3/5) La prueba toma más tiempo, pues se realizan múltiples mediciones, dichas mediciones se realiza instantáneamente después de forzar cada valor de voltaje en Vcc.	(5/5) La prueba toma poco tiempo, pues solo se realiza una medición, se debe esperar cierta cantidad de tiempo para el establecimiento del valor de VTP después de forzar corriente a Vcc.	(5/5) La prueba toma poco tiempo, pues solo se realiza una medición, dicha medición se realiza instantáneamente después de forzar voltaje en Vcc.
Costo económico	(4/5) Requiere un único PMU para cada sector de Vcc.	(4/5) Requiere un único PMU para cada sector de Vcc.	(4/5) Requiere un único PMU para cada sector de Vcc.	(4/5) Requiere un único PMU para cada sector de Vcc.
Costo de implementación	(4/5) Requiere un montaje medianamente complejo.	(4/5) Requiere un montaje medianamente complejo.	(4/5) Requiere un montaje medianamente complejo.	(4/5) Requiere un montaje medianamente complejo.
Funcionalidad	(3/5) Se obtiene información simple sobre la presencia o no de un corto.	(5/5) Se obtiene información completa del comportamiento del consumo de la unidad.	(3/5) Se obtiene información simple sobre la presencia o no de un corto.	(4/5) Se obtiene información muy certera sobre la presencia o no de un corto.
Efectos en la unidad			Pone a funcionar los dispositivos pull-up, esto los calienta, en esta etapa no tienen disipador de calor.	Puede generar problemas en la unidad por forzarla a un voltaje negativo.

Tabla 5.1 Comparación entre los posibles métodos de prueba

Características	Utilizar el PMU Keithley_2400 del Lab	Utilizar un PMU de HP como el de los tester FT y Vanguard	Utilizar una tarjeta PMU de Analog Devices/Semtech	Utilizar un IC PMU de analog devices/ Semtech/Dallas
Complejidad	(3/5) Requiere aprender a utilizarlo a partir del manual de usuario, se encuentra disponible en un lab. Por referencia se considera el más simple de utilizar.	(3/5) Requiere aprender a utilizarlo a partir del manual de usuario, no se encuentra disponible.	(4/5) Requiere aprender a utilizarlo a partir del manual de usuario, no se encuentra disponible. Requiere dispositivos adicionales para su funcionamiento.	(5/5) Se debe diseñar toda la tarjeta de PMU para hacerlo funcionar, no se encuentra disponible. Requiere dispositivos adicionales para su funcionamiento.
Consumo de tiempo	(5/5) Se requiere tiempo para aprender a utilizarlo y programarlo solamente.	(3/5) Se requiere tiempo para aprender a utilizarlo y programarlo además del tiempo para comprarlo y traerlo.	(2/5) Se requiere tiempo para aprender a utilizarlo y programarlo, para diseñar y montar otros dispositivos de soporte así como el tiempo para comprarlo y traerlo.	(1/5) Se requiere tiempo para diseñar y construir la tarjeta de PMU, además para diseñar y montar otros dispositivos de soporte así como el tiempo para comprarlo y traerlo
Costo económico	(3/5) Es muy costoso (\$3750), actualmente se tiene uno en lab.	(5/5) Es muy costoso (\$3500)	(5/5) Tiene un precio de \$200 más el envío.	(4/5) Tiene un precio de \$18 más el costo de la construcción de la tarjeta PMU.
Costo de implementación	(5/5) Requiere un montaje simple.	(5/5) Requiere un montaje simple complejo.	(3/5) Requiere un montaje medianamente complejo.	(3/5) Requiere un montaje medianamente complejo.
Funcionalidad	(5/5) Es un equipo con un rango de 10pA y 1μV como mínimos escalones.	(5/5) Es un equipo con un rango de 100pA y 10μV como mínimos escalones.	(3/5) Es un equipo con un rango de 2μA y 100mV como mínimos escalones.	(3/5) Es un equipo con un rango de 2μA y 100mV como mínimos escalones.

Tabla 5.2 Comparación entre los posibles PMU

5.2 Descripción del hardware

Como es común en este tipo de proyectos el ingeniero a cargo en la empresa cuenta con la idea de cómo solventar la necesidad que se les presenta. Esta idea fue sometida a un análisis y se concluyó que es posible solucionar el problema expuesto basándose en esa idea. A partir del concepto general el estudiante desarrolló una solución ingenieril basándose en procedimientos de investigación y desarrollo. Mediante pruebas experimentales y reingeniería se desarrolló un procedimiento definitivo para la solución del problema. Seguidamente se diseñaron elementos de hardware y software necesarios para la implementación de la solución.

La solución consiste en un sistema diseñado para ejecutar pruebas de corto circuito y alta impedancia basándose en una receta cargada en el software que determina los límites del comportamiento resistivo esperado, que servirán para clasificar las terminales de una unidad ya sea como corto circuito, terminal de alta impedancia o en defecto como una unidad funcional. El sistema además es capaz de generar un archivo de extensión xls que se puede subir a la base de datos interna donde se maneja la información de cada una de las unidades que se están probando. El desarrollo de la metodología para estas pruebas fue el punto principal de este proyecto, pues a partir de la caracterización de la falla física en las terminales de los dispositivos se desarrolló un método de verificación confiable para la prueba de los mismos. Una vez desarrollado el método de prueba y la primera versión del prototipo de prueba, se procedió a realizar pruebas del funcionamiento de manera manual y en un montaje experimental que permitió asegurar el adecuado desempeño de la prueba diseñada. Una vez que las pruebas experimentales lleven a un procedimiento definitivo a través de la retroalimentación obtenida y del posterior proceso de reingeniería, se realizó el diseño de una tarjeta de prueba³ en la cual se pudiera conectar una unidad para realizar las pruebas respectivas. En el diseño de dicha tarjeta se tomaron en cuenta factores de forma, distribución de las líneas de conducción, diseño de “footprints” (diseño de los componentes de material conductor que se acoplarían físicamente con los dispositivos electrónicos de la tarjeta) para los componentes que por ser exclusivamente utilizados en la fábrica no tenían dichos diseños; además se debieron realizar análisis en cuanto a los materiales a utilizar, la densidad de los

³ Ver anexo 3

conductores y los aislantes, etc.; finalmente se obtuvo un diseño para la tarjeta de prueba que no se pudo probar experimentalmente pues para ese momento el rumbo del proyecto se desvió debido a un recorte en los fondos disponibles para su continuación, por otra parte las dimensiones de las pistas que conectarían el microprocesador con los demás componentes era inferior a los límites ofrecidos, para trabajos estándar, por las empresas constructoras de circuitos impresos, lo cual implicaba la utilización de maquinaria especial para la construcción de la tarjeta involucrado un aumento de más de cinco veces en el costo de la misma.

Para la interacción entre el equipo de pruebas seleccionado y las unidades bajo prueba se diseñó una tarjeta de control que consta de un microcontrolador que permite la comunicación entre las terminales de prueba y la computadora que coordina las pruebas, a través de la comunicación vía puerto serie el micro controlador conmuta hacia las diferentes terminales de prueba, dicha conmutación se realiza con una matriz de multiplexores analógicos que permiten realizar mediciones de corrientes en un rango de micro amperios. Durante la selección de esta parte de la tarjeta de control se tuvo que hacer una investigación y posterior selección de entre varias opciones para la construcción de la matriz de conmutación, lo cual requirió la experimentación con los diversos sistemas entre los cuales estuvieron relays de armadura, de lengüeta, de estado sólido, módulos digitales I/O, multiplexores digitales, etc.; la decisión fue por un módulo de multiplexadores digitales pues cumplió con los requerimientos de tiempo y corriente mínima de conducción.

Otro componente de hardware es el módulo de conversión de protocolo GPIB a USB, la elección y utilización de este módulo de hardware se fundó en su capacidad para cambiar entre un protocolo y otro en ambas vías y sin necesidad de alimentación externa.

5.2.1 Selección de los dispositivos para multiplexación

Cualquiera de las metodologías de prueba requiere la medición en diferentes puntos de las unidades, ya que el PMU solo tiene un único canal de medición se hace necesario diseñar e implementar un circuito que permita multiplexar el canal de medición entre los diferentes puntos físicos donde se realizaran las mediciones. El circuito debía tener la capacidad de no alterar la exactitud de las mediciones que se realicen, tener un tiempo de encendido / apagado de alrededor de 5 ms y ser accesible por protocolo RS232.

Mediciones experimentales y pruebas de dispositivos se llevaron a cabo utilizando decodificadores, relays de distintos tipos y multiplexores analógicos CMOS, utilizándolos en diversas configuraciones, de los resultados de precisión y tiempo se concluyo que los multiplexores analógicos CMOS eran los que presentaban un mejor desempeño de acuerdo a lo necesario en el diseño experimental del prototipo de pruebas.

5.3 Descripción del software

5.3.1 Programa de control desde la PC

Nombre del programa: controlpamtest.vi⁴

Lenguaje: C.

Interfase : LabView 7.0.

En la figura 5.1 se muestra el diagrama de flujo del programa de control que se ejecuta desde la PC, en este se pueden apreciar las principales acciones y decisiones que se realizan para ejecutar las mediciones en cada uno de los puntos de prueba.

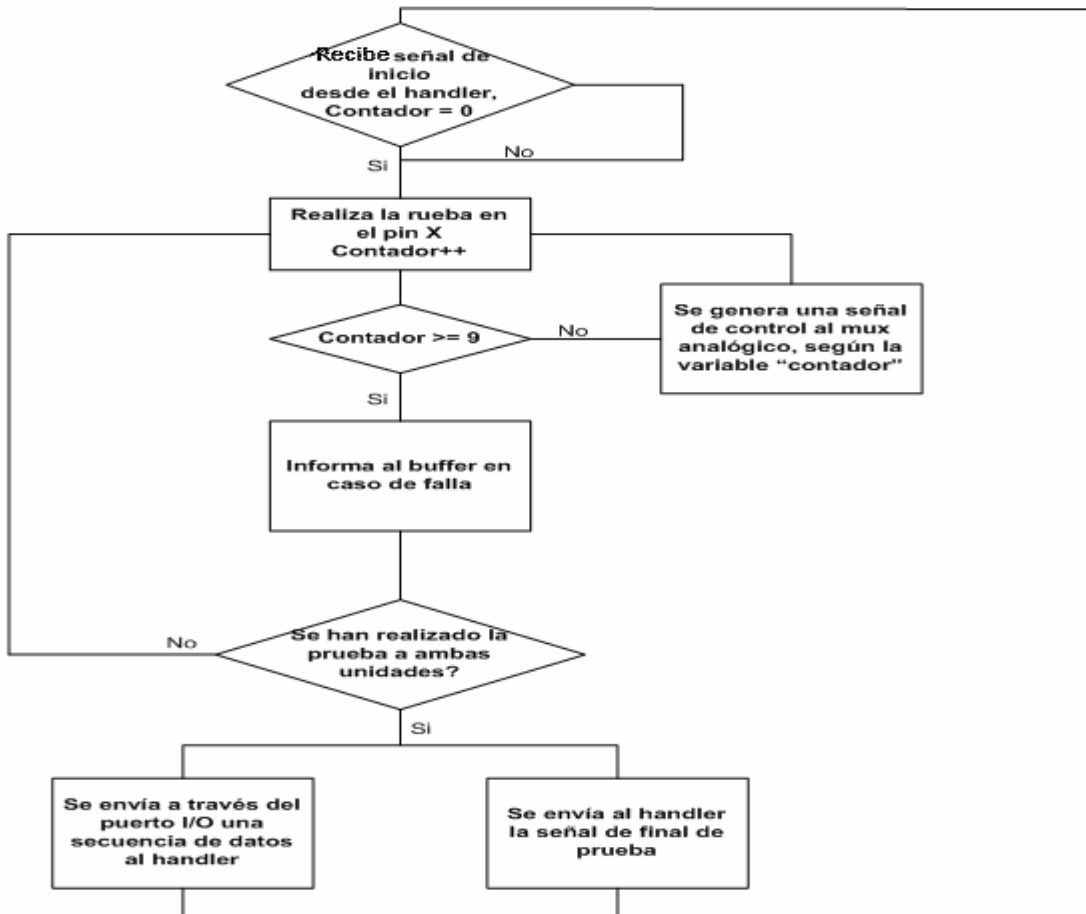


Figura 5.1 Diagrama de flujo del programa ejecutado por la PC de control.

⁴ Ver figura 5.1.

Módulos principales del programa

5.3.1.1 Consola frontal

La interfaz frontal visible, ver figura 5.2., para el usuario consta de una serie de controles e indicadores que permiten al usuario tener control indirecto vía comunicación serial con el equipo de prueba Keithley 2400.

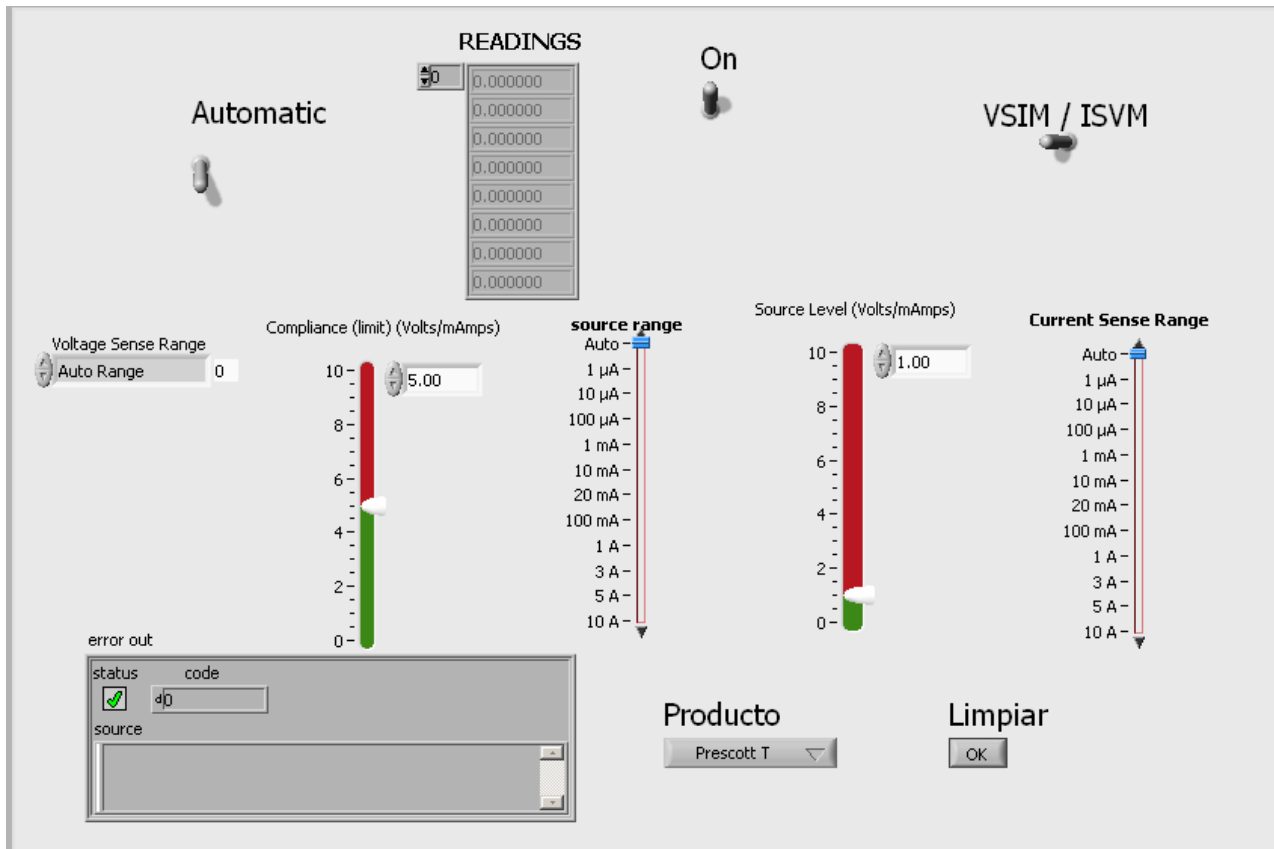


Figura 5.2 Interfase visual del programa de control del sistema automático de prueba.

En la figura 5.3 se pueden apreciar los controles para la escogencia de la precisión de la medición, el rango del valor a medir y la corriente o voltaje que se va suministrar a las terminales de la unidad, la escogencia de estos valores dependerá de la receta de prueba que se desee llevar a cabo, y la escogencia de los limites de disparo de la medición dependerá de los limites establecidos en el programa de prueba respectivo.

Estos controles funcionan en el programa como una variable que será enviada al equipo de prueba durante la configuración del mismo previo a la realización de la medición.

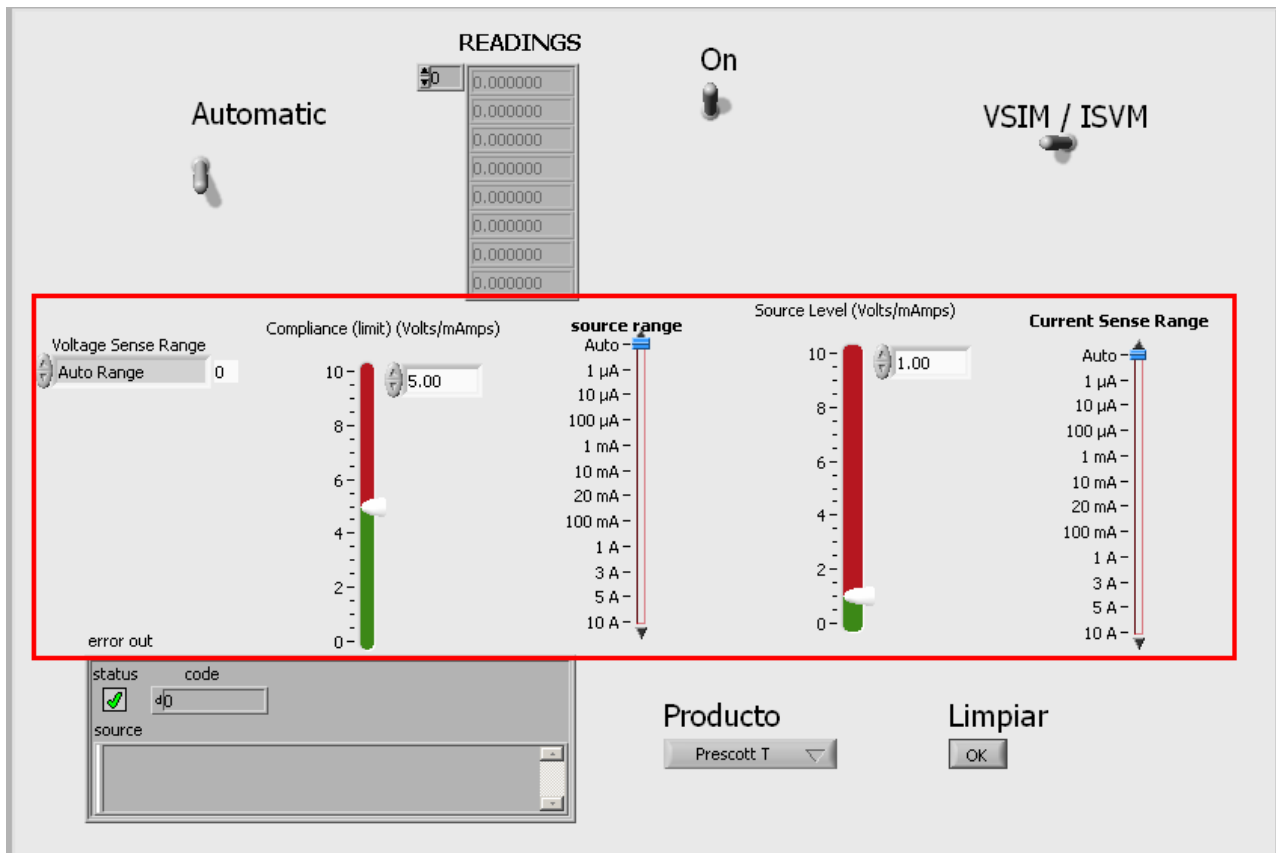


Figura 5.3 Variables de control para la configuración de la prueba manual.

En la figura 5.4 se resaltan los selectores de los distintos modos de funcionamiento del programa.

El selector llamado “On” permite iniciar o congelar el funcionamiento total del programa.

El selector llamado “Automatic” establece el modo de funcionamiento, cuando este selector se encuentra en “Manual” el programa enviará al equipo de prueba los valores elegidos mediante los controles explicados anteriormente, en el modo automático se enviarán los valores previamente cargados en el programa y que responden a recetas predeterminadas para los distintos productos.

El selector “VSIM/ISVM” funcionará si se selecciona el modo manual, con este selector se elige el modo de funcionamiento del equipo de prueba, en la selección VSIM el aparato forzara un voltaje a la unidad y medirá la corriente que fluya a través de ellas, para la selección ISVM se efectuará la operación contraria.

EL selector “Producto” permite elegir una receta de prueba predefinida para cada producto, cuando se vayan a realizar las pruebas en el modo automático.

El selector “Limpiar” permite borrar los datos presentados por el indicador “Readings”, con el fin de ejecutar una nueva serie de mediciones.

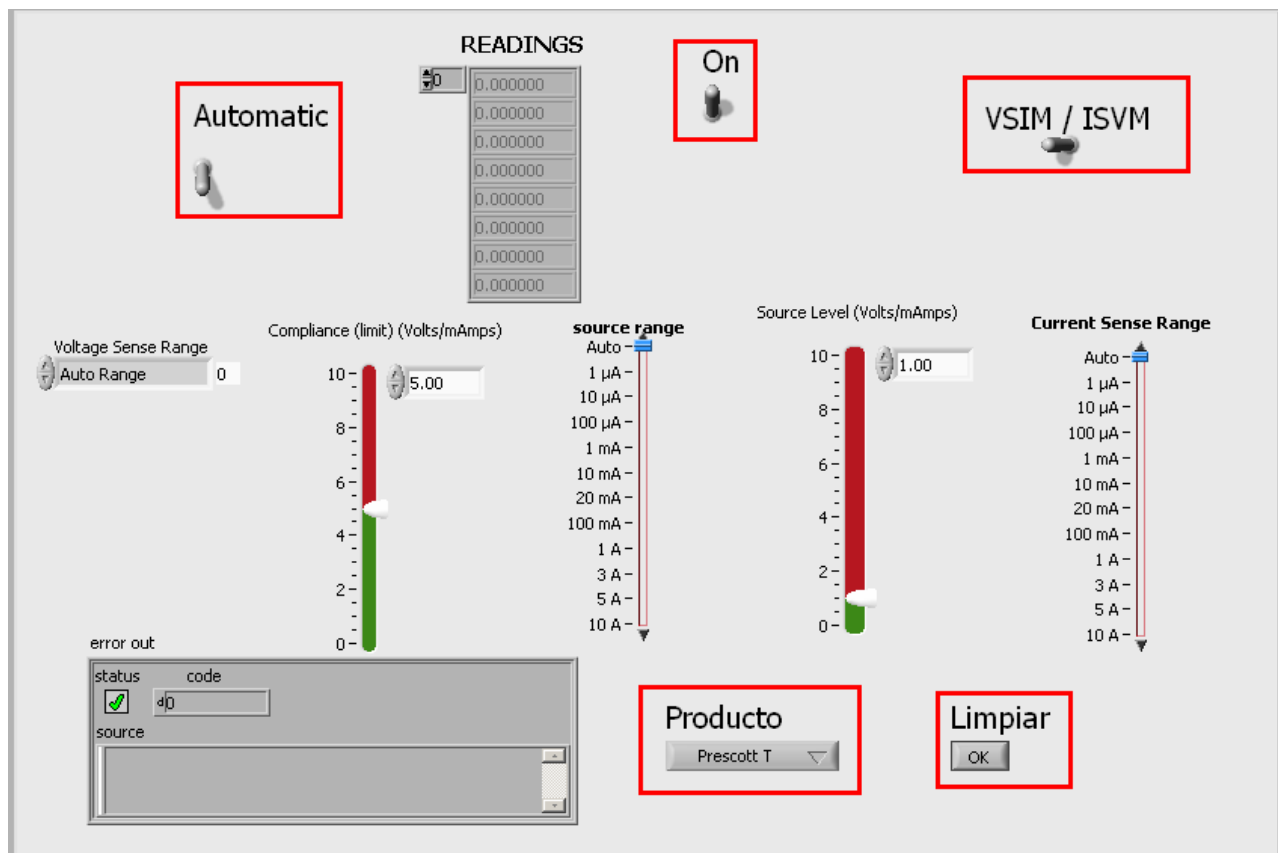


Figura 5.4 Selectores de control para la configuración de los distintos modos de funcionamiento del programa.

En la figura 5.5 se muestran los indicadores del panel de control, bajo el indicador “Readings” se pueden observar la ultima serie de mediciones que el programa ha ejecutado,

por otra parte el indicador llamado “error out” señala el estado de la conexión entre la PC y el equipo de prueba.

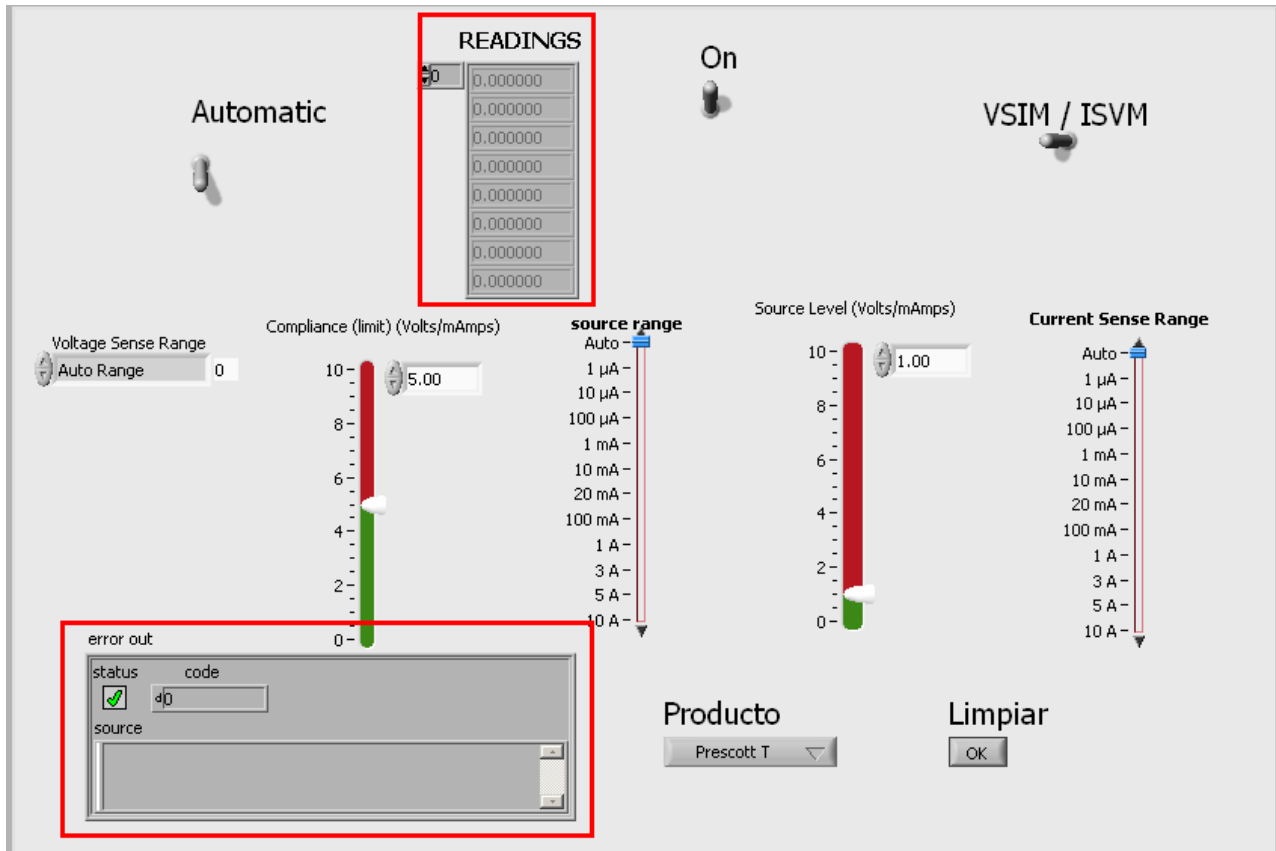


Figura 5.5 Indicadores de lecturas y estado de conexión.

5.3.2 Módulo de comunicación serial

Se encarga de establecer los puertos de comunicación, envía las señales a la unidad de control para controlar la multiplexación canal de prueba, el tiempo de espera, establecimiento y lectura así como la habilitación de lectura desde el puerto GPIB del equipo de prueba desde el programa de control de la PC.

5.3.3 Módulos de comunicación GPIB

Son módulos o sub vi previamente programados por el comercializador del equipo de medición, se encargan de establecer la comunicación bidireccional vía GPIB con el equipo de

prueba con tal de establecerle los parámetros de configuración, la realización de la medición y el flujo de datos de las mediciones realizadas.

5.3.4 Módulos de ingreso de datos

Se encargan de cargar las variables que el usuario controla desde el panel frontal a los módulos de comunicación GPIB, por otra parte en el modo automático se cargan los parámetros según el “test program” del producto que se elija.

5.3.5 Módulo de comunicación con la base de datos

Este modulo realiza un procedimiento automático para convertir los datos leídos a través del puerto GPIB correspondientes a los valores de las mediciones, en un archivo de MS Excel, que contenga la fecha y la medición realizada, cabe mencionar que sobre este módulo se debe trabajar para poder adquirir el ID de las unidades y su posterior interacción con bases de datos en unix.

5.4 Programa la unidad de control

Nombre del programa: test.c⁵

Lenguaje: Pic C.

Módulos principales del programa

5.4.1 Módulo de comunicación serial

Se encarga de establecer los puertos de comunicación, recibe las señales enviadas desde el programa de control y las convierte en variables sobre las cuales se toman decisiones dentro del programa que controla la multiplexación del canal de prueba, el tiempo de espera, establecimiento y lectura así como la habilitación de lectura desde el puerto GPIB del equipo de prueba desde el programa de control de la PC.

⁵ Ver figura 5.6

5.4.2 Módulo selección de canal:

Según la variable recibida desde el programa de control de la PC este módulo selecciona una sub rutina especifica según el “test program” producto, estas sub rutinas establecen el orden de los puntos de medición los tiempos respectivos que el canal de medición.

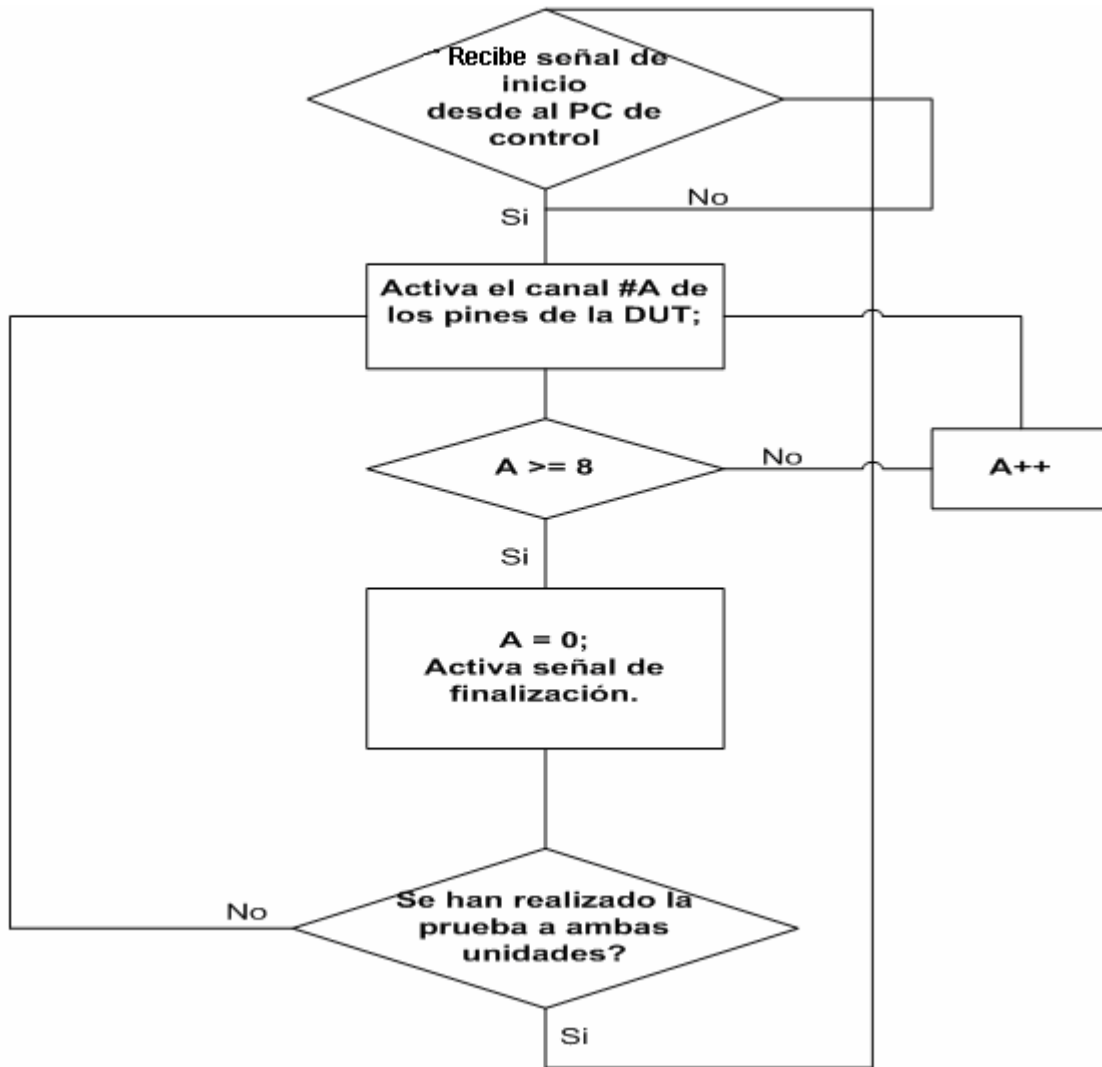


Figura 5.6 Diagrama de flujo del programa ejecutado por el microcontrolador

Capítulo 6: Análisis de resultados

6.1 Resultados

6.1.1 Sumario de resultados:

La estabilidad del programa de prueba para cada algoritmo de prueba fue:

- Para el algoritmo de la metodología #1 es 100% con 100 unidades en 200 repeticiones.
- Para el algoritmo de la metodología #2 es 100% con 100 unidades en 200 repeticiones.
- Para el algoritmo de la metodología #3 es 99% con 100 unidades en 200 repeticiones.
- Para el algoritmo de la metodología #4 es 100% con 100 unidades en 200 repeticiones.
- Unidades malas se corrieron con cero casos de correlación errónea inexplicable.
- Unidades buenas se corrieron con un caso de correlación errónea inexplicable para el programa con la metodología #3.
- No hubo problemas al subir los datos a los archivos de Excel correspondientes.
- El tiempo de prueba para los algoritmos de las metodologías 1 y 3 cumplieron con los requerimientos del sistema.

A6 PSC LD experiment stage 01 data						
Vpin1	Vpin2	Vpin3	Vpin4	Status Fail	Unit #	Date
1.344	2.344	0.876	1.464	G	77	12/3/2006 14:07:01 AM
1.455	2.345	0.897	1.657	G	78	12/3/2006 14:07:02 AM
1.334	2.677	0.789	1.657	G	79	12/3/2006 14:07:02 AM
1.455	2.765	0.987	1.876	G	80	12/3/2006 14:07:03 AM
1.344	2.657	0.789	1.345	G	81	12/3/2006 14:07:04 AM
1.378	2.567	0.765	1.457	G	82	12/3/2006 14:07:04 AM
1.455	2.456	0.897	1.577	G	83	12/3/2006 14:07:05 AM
1.233				B	84	12/3/2006 14:07:05 AM
1.345	2.657	0.675	1.466	G	85	12/3/2006 14:07:05 AM
1.455	2.567	0.647	1.546	G	86	12/3/2006 14:07:06 AM
1.344	2.677	0.687	1.543	G	87	12/3/2006 14:07:06 AM
1.343	2.657	1.007		B	88	12/3/2006 14:07:07 AM
1.455	2.567	0.789	1.647	G	89	12/3/2006 14:07:07 AM
1.343	2.455	0.987	1.765	G	90	12/3/2006 14:07:08 AM
1.334	2.764	0.789	1.876	G	91	12/3/2006 14:07:09 AM
1.455	2.768	0.876	1.657	G	92	12/3/2006 14:07:09 AM
1.344	2.565	0.897	1.876	G	93	12/3/2006 14:07:10 AM
1.345	2.567	0.789	1.875	G	94	12/3/2006 14:07:10 AM
1.455	2.456	0.765	1.657	G	95	12/3/2006 14:07:11 AM
1.343	2.567	0.897	1.875	G	96	12/3/2006 14:07:11 AM
1.455	2.567	0.789	1.876	G	97	12/3/2006 14:07:11 AM
1.344	2.565	0.987	1.568	G	98	12/3/2006 14:07:12 AM
1.455	2.576	0.789	1.985	G	99	12/3/2006 14:07:12 AM
1.334	2.876	0.698	1.876	G	100	12/3/2006 14:07:12 AM
1.334	2.674	0.789	1.657	G	101	12/3/2006 14:07:13 AM
1.455	2.568	0.765	1.876	G	102	12/3/2006 14:07:13 AM
1.344	2.687	0.897	1.982	G	103	12/3/2006 14:07:13 AM
1.298	2.567	0.677	1.576	G	104	12/3/2006 14:07:14 AM

Tabla 6.1 Tabla generada a partir de las mediciones realizadas por el prototipo de prueba.

En la tabla 6.1 se muestra una archivo típico generado por el prototipo de prueba implementado, en ella se muestra la información generada a partir de las mediciones realizadas a diferentes pines en un número determinado de repeticiones, este tipo de medición pretende generar la información necesaria para realizar un análisis de repetibilidad de la prueba, y nivel de confianza de la misma.

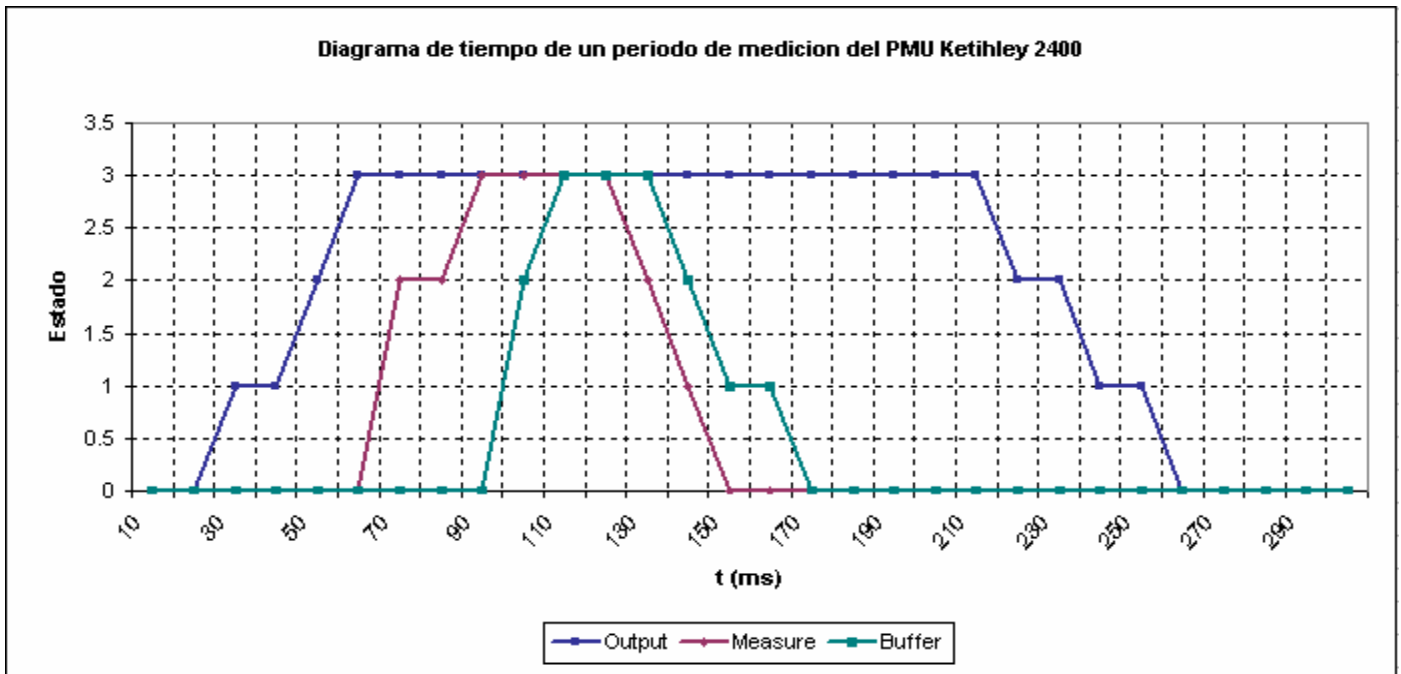


Figura 6.1 Estados activo / inactivo del equipo de medición.

En el gráfico 6.1. se muestra una gráfica extraída a partir de la información en el buffer del PMU que se utilizó, en ella podemos ver los tiempos de activación de las funciones de lectura, forzado de voltaje y obtención del dato, se puede ver que por n períodos de 5 ms se tienen las tres funciones activas, momento en el cual se genera un dato certero de la medición realizada, dicho instante ocurre a 90ms de la activación de la salida de voltaje del equipo lo que permite la estabilización de la señal que se pretende medir, estos limites de tiempo corresponden a la configuración sugerida según el manual de utilización del equipo PMU Keithley 2400.

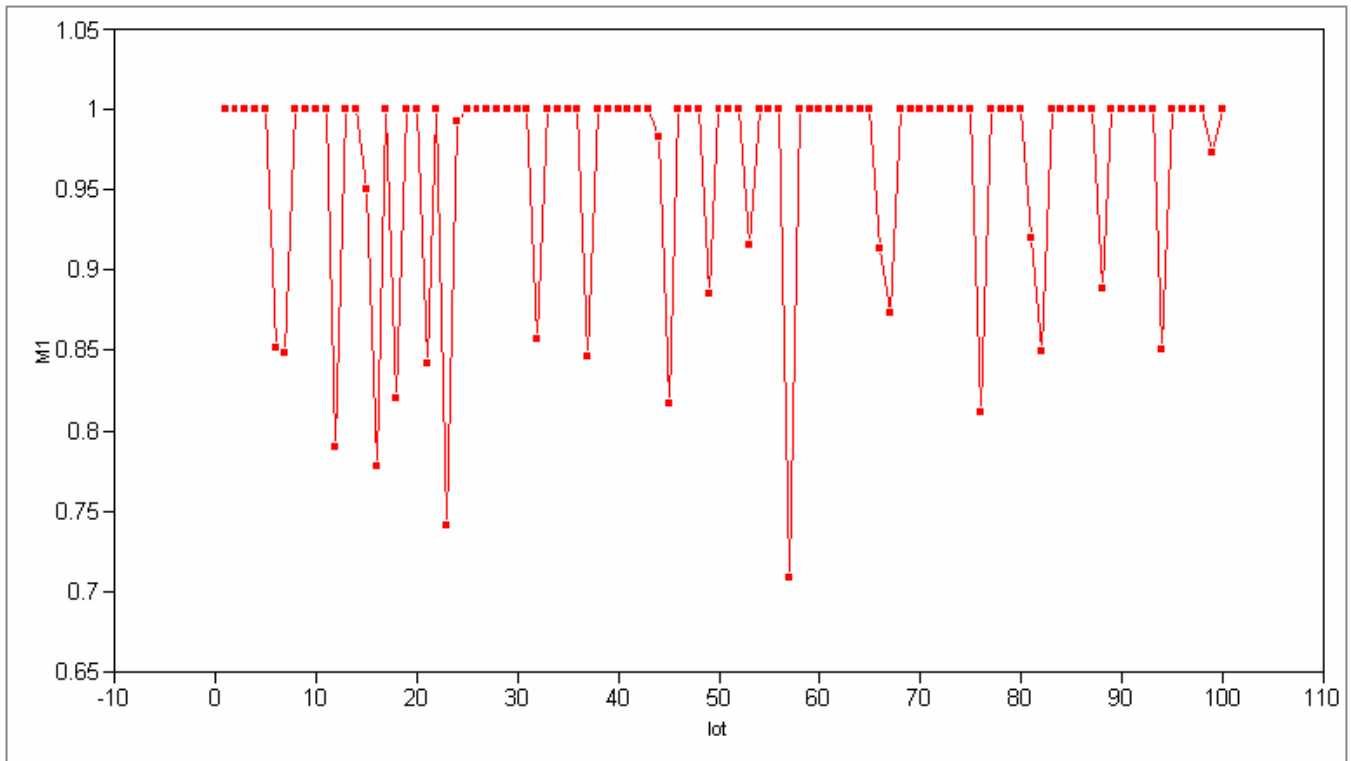


Figura 6.2 Resultados porcentuales de las mediciones realizadas con la metodología #1.

La figura 6.2, 6.3, 6.4 y 6.5 muestra el porcentaje de mediciones acertadas en diferentes corridas realizadas a un grupo de 8 resistores de prueba con cien repeticiones de la medición, en el eje “y” se muestra el porcentaje de acierto en el total de mediciones, en el eje “x” llamado lot está el grupo de mediciones agrupado a manera de lotes. La diferencia entre los gráficos 6.2, 6.3, 6.4 y 6.5 radica en la utilización de cada una de las metodologías propuestas para realizar las pruebas, así el gráfico 6.2 corresponde a la metodología 1, el 6.3 a la metodología 2 y así sucesivamente.

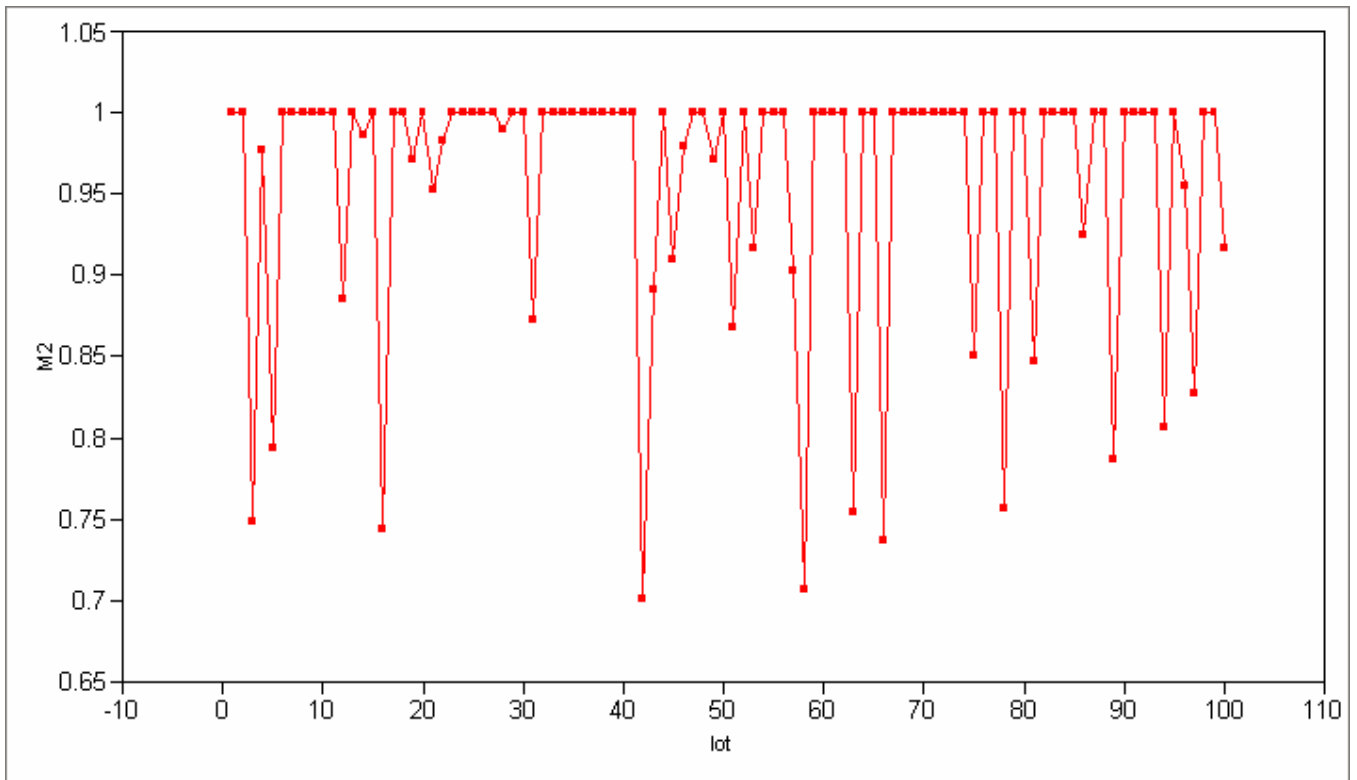


Figura 6.3 Resultados porcentuales de las mediciones realizadas con la metodología #2.

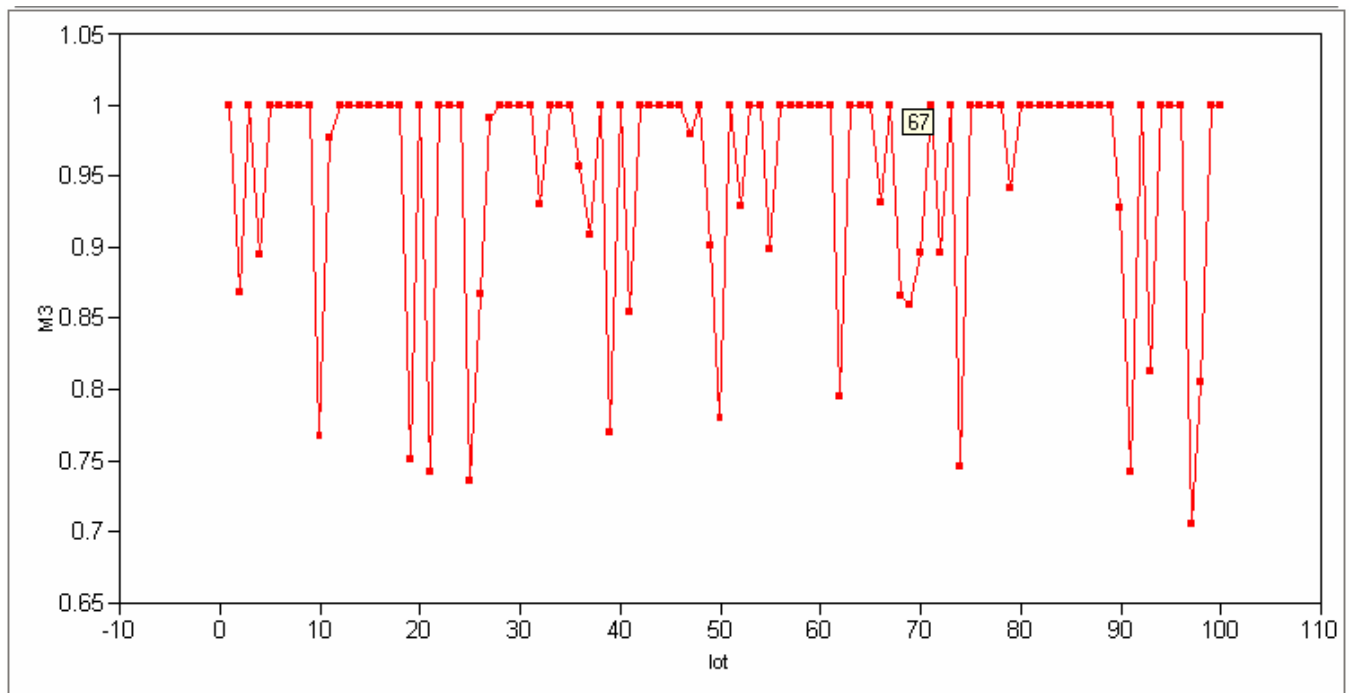


Figura 6.4 Resultados porcentuales de las mediciones realizadas con la metodología #3.

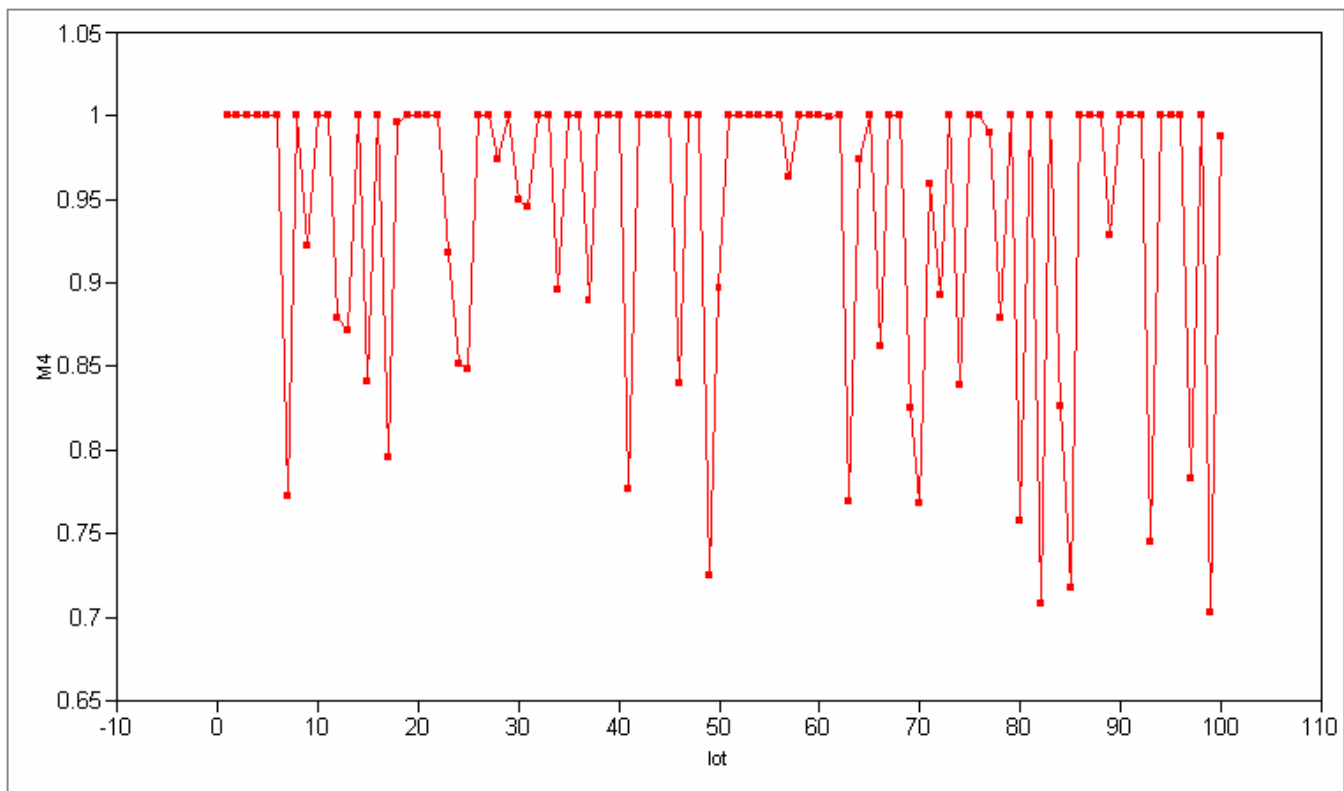
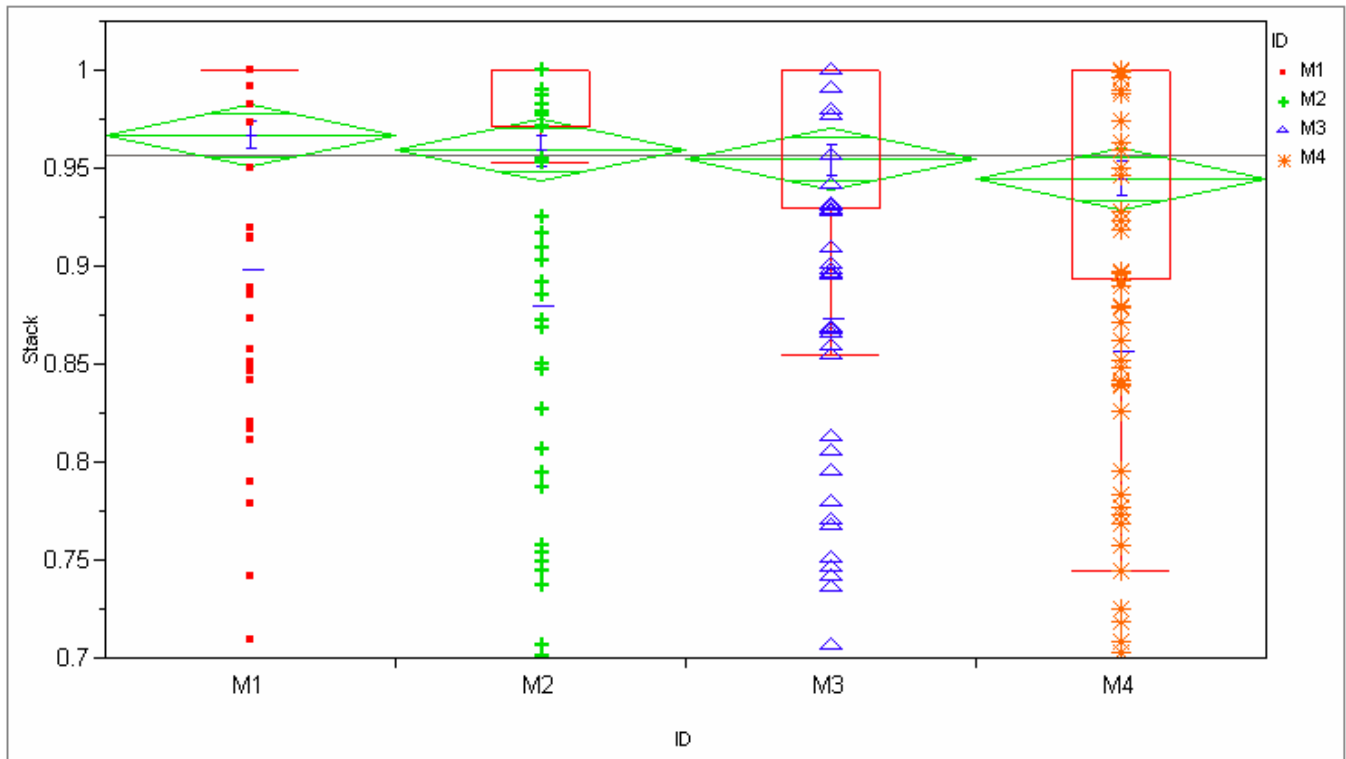


Figura 6.5 Resultados porcentuales de las mediciones realizadas con la metodología #4



Means and Std Deviations

Level	Number	Mean	Std Dev	Std Err Mean	Lower 95%	Upper 95%
M1	100	0.967042	0.068430	0.00684	0.95346	0.98062
M2	100	0.959156	0.079740	0.00797	0.94333	0.97498
M3	100	0.954274	0.081543	0.00815	0.93809	0.97045
M4	100	0.944702	0.087893	0.00879	0.92726	0.96214

Quantiles

Level	Minimum	10%	25%	Median	75%	90%	Maximum
M1	0.708879	0.848598	1	1	1	1	1
M2	0.701025	0.808606	0.971596	1	1	1	1
M3	0.706125	0.796032	0.929352	1	1	1	1
M4	0.702459	0.777189	0.893776	1	1	1	1

Figura 6.6 Tabla generada a partir de las mediciones realizadas por el prototipo de prueba.

La figura 6.6 muestra en su primera parte la distribución de las mediciones efectuadas utilizando cada una de las cuatro metodologías propuestas para realizar las pruebas, en el eje "x" y bajo el nombre de M1...M4 se encuentran los resultados agrupados de cada metodología. Este gráfico además muestra con diamantes de color verde la media y desviación estándar de cada uno de los procesos, así se puede demostrar gráficamente que tan similares o distintas son cada una de las metodologías en sus resultados obtenidos a

partir de su implementación con el prototipo de pruebas, en la segunda parte del gráfico tenemos la información de las medias y desviación estándar (Means and Std deviations) de ahí podemos observar los parámetros de la media (Mean), desviación estándar (Std dev), media del error estándar (Std Err Mean) y los límites de confiabilidad al 95% (Lower 95% y Upper 95%), además en la tercera parte del gráfico se muestra los datos de los cuartiles de la distribución de las mediciones de cada metodología (Quantiles). A partir de esta información, generada por el programa de análisis estadístico JMP, se puede analizar y concluir si las metodologías presentan diferencias estadísticas entre sus resultados.

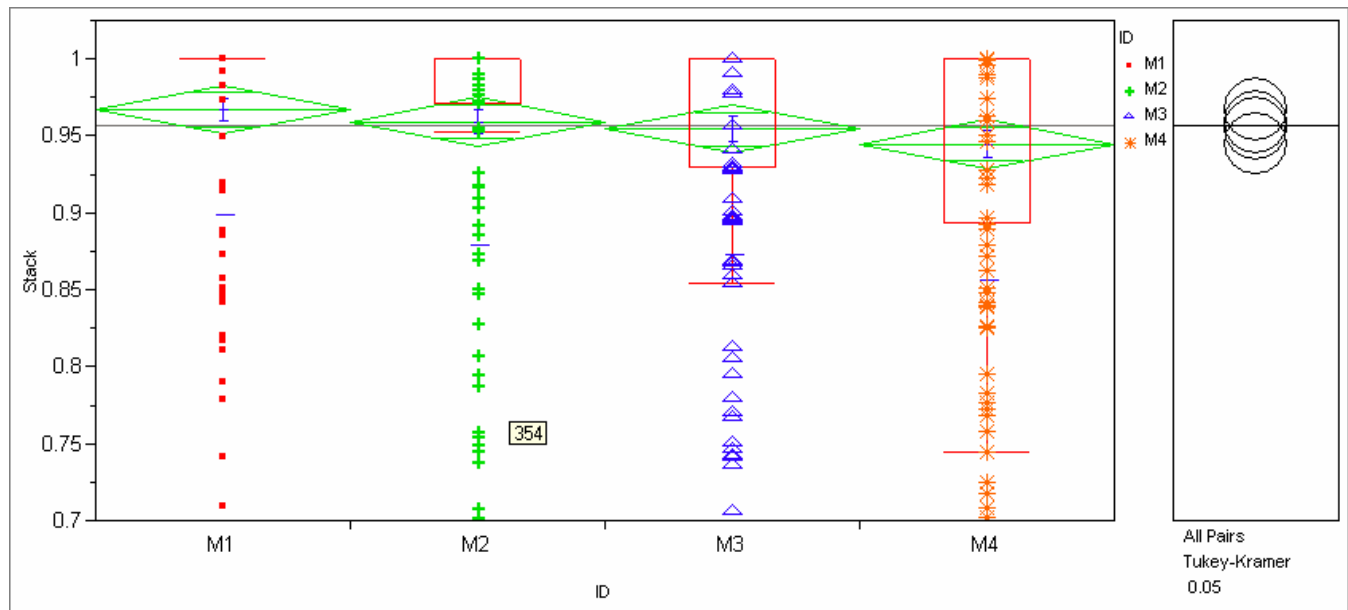


Figura 6.7 Tabla generada a partir de las mediciones realizadas por el prototipo de prueba.

En la figura 6.7 a la derecha de la distribución de los resultados de las diferentes metodologías se obtiene los resultados de la prueba estadística de comparación de medias desarrollada por Tukey y Kramer⁶, en ella se utiliza el método gráfico para determinar si los círculos que se generan a partir de cada distribución se entrelazan, de ser así (como en este caso) se determina que no existe diferencia significativa estadística entre los cuatro procesos. Con esta información y la obtenida de los análisis en las próximas dos tablas podemos concluir que no existe diferencia estadística entre los resultados generados al poner en práctica las diferentes metodologías propuestas y puestas en práctica sin el prototipo de prueba, información que sustenta o nos da un punto de referencia al momento de elegir la

⁶ Ver apéndice 2

metodología adecuada para ser utilizada por el prototipo, de esta información se llegó a la conclusión que el desempeño real de cada una de las metodologías no es diferente uno del otro, por lo que se tuvo que entrar en el análisis de otros factores como el costo de implementación y el tiempo de la prueba para poder elegir adecuadamente la que finalmente se escogió.

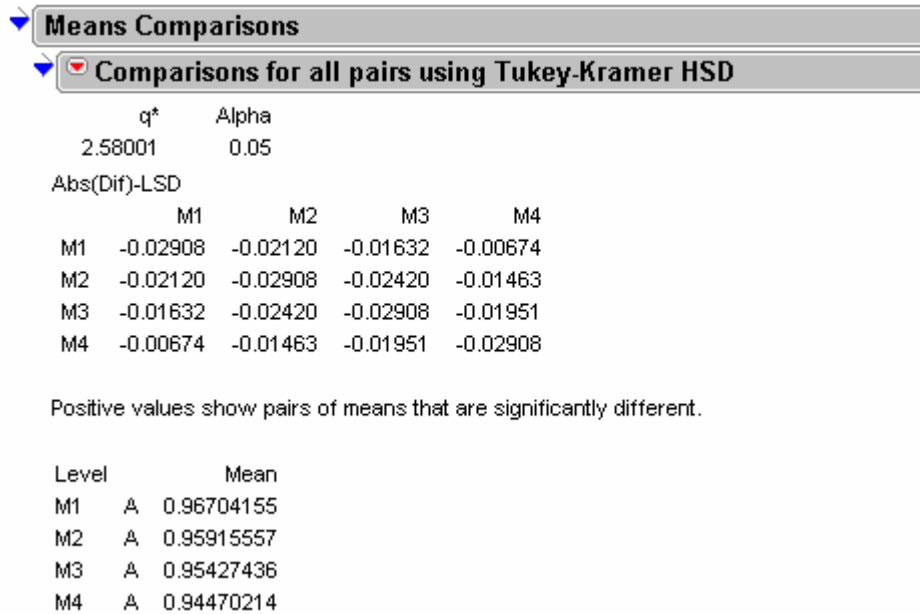


Figura 6.8 Tabla generada a partir de las mediciones realizadas por el prototipo de prueba.

El gráfico 6.8 muestra los resultados numéricos del análisis de comparación de medias de Tukey y Kramer utilizados para determinar si los resultados de los procesos son estadísticamente diferentes, en la parte inferior de la tabla bajo el nombre “Level” se puede apreciar que los cuatro métodos resultan en un mismo nivel de media por lo que no se consideran diferentes.

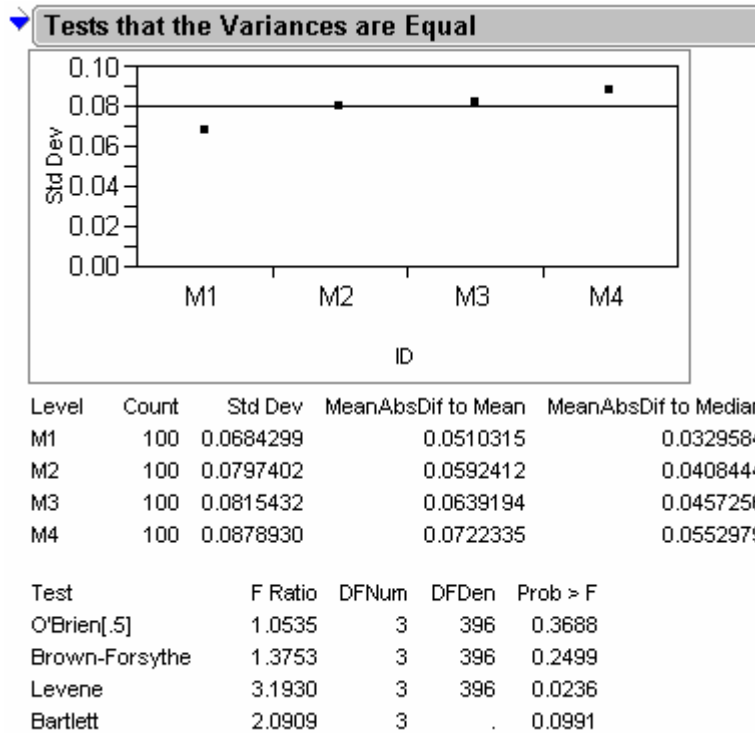


Figura 6.9 Tabla generada a partir de las mediciones realizadas por el prototipo de prueba.

El gráfico 6.9 muestra los resultados numéricos del análisis de comparación de varianzas utilizado para determinar si los resultados de los procesos son estadísticamente diferentes en tanto su variabilidad, en la parte inferior de la tabla bajo el nombre “Level” se puede apreciar que los cuatro métodos resultan en un mismo nivel de media por lo que no se consideran diferentes.

Exp Test Prog Test Time Data							
Test Program: Die1,a,b,c,d 09_17_2005							
		Speed [MHz]	Average time	Std dev	Min	Max	Exp
M1	1	100	7.6	-			6s
	1Ku	100	2.01	0.08			2.2h
M2	1	100	701	-			6s
	1Ku	100	-	0.12			2.2h
M3	1	100	7.4	-			6s
	1Ku	100	1.93	0.09			2.2h
M4	1	100	698	-			6s
	1Ku	100	-	0.13			2.2h

Tabla 6.2 Comparación de los tiempos de prueba necesarios para correr 8 mediciones de prueba utilizando cada método de prueba diseñado

En la tabla 6.2 se pueden ver los resultados obtenidos al probar cierto número de unidades utilizando un programa de pruebas donde se aplicaba cada uno de los cuatro distintos algoritmos propuestos como metodologías de prueba, en la tabla vemos como al utilizar las metodologías 1 y 3 se obtuvieron tiempos de prueba menores en el orden de diez veces a los requeridos para ejecutar las pruebas con un programa que ejecutara mediante las metodologías 2 y 4, este era un resultado obvio pues dichas pruebas requerían de la medición caracterización de las terminales a partir de la medición, ya fuese de voltaje o corriente, en diferentes momentos a través de las pruebas, por esta razón el tiempo de prueba en ambos casos fue al menos diez veces superior que sus respectivas pruebas con un solo punto de medición (metodologías M1 y 3).

Ahora, si se comparan los resultados de los programas que corrieron utilizando los algoritmos propuestos en las metodologías 1 y 3, en los que las diferencias se encuentran en si se fuerza corriente o voltaje en las unidades; para este caso se ve que la prueba que utiliza el P.M.U como fuente de corriente toma más tiempo en ejecutarse que la prueba en que se utiliza como fuente de voltaje para medir la corriente a través de las terminales, esta

información resultó relevante al escoger el método de prueba pues para el punto del desarrollo del proyecto en el cual se realizaron estas pruebas el tiempo total de prueba era una limitante, posteriormente al decidirse que este sistema no sería, al menos en corto plazo, utilizado en producción sino en pruebas de laboratorio se eligió que la mejor opción, y la que brindaba mayor capacidad al prototipo sería más bien una mezcla entre las metodologías propuestas.

Exp Test Prog correlación de unidades buenas
Test Program: Die1b,a 09_29_2005

Clase	Unidades probadas	Resultados	Porcentaje de correlación
M1	50	50	100%
M2	50	50	100%
M3	50	49	98%
M4	50	50	100%

Tabla 6.3 Correlación de unidades

En la tabla 6.3 se encuentran los resultados de las pruebas de correlación con unidades de prueba que se conocen que cumplen con las configuraciones resistivas para saber que esta dentro de los que se considera como bueno. La prueba consistió en correr cada una de las unidades por la prueba un número repetido de ocasiones, en este caso 100 veces, con el fin de conocer si el programa las calificaba adecuadamente, en los resultados se observa que sólo para la prueba ejecutada basándose en la metodología de forzado de corriente, se obtuvo un porcentaje de errores del 2%, es valido aclarar en este punto que el porcentaje máximo de error que se acepta en la empresa para este tipo de prueba es del 2.5% con una cantidad de repeticiones igual o superior a 250, a pesar de no cumplir con esta

especificación no se realizaron mas pruebas al respecto pues se consideró que al ser una prototipo para laboratorio las condiciones en las que se corrió la prueba bastaban para sacar una conclusión al respecto.

De igual forma en la tabla 6.11 se encuentran los resultados de la misma prueba pero esta vez se realizó una correlación con unidades configuradas con un valor de resistividad eléctrica entre sus terminales que se encontraba fuera de especificación por lo cual se consideraría como una unidad defectuosa. Ahora, si se comparan los resultados de los programas que corrieron utilizando los algoritmos propuestos en las metodologías 1 y 3, en los que las diferencias se encuentran en si se fuerza corriente o voltaje en las unidades; para este caso se ve que la prueba que utiliza el P.M.U como fuente de corriente toma más tiempo en ejecutarse que la prueba en que se utiliza como fuente de voltaje para medir la corriente a través de las terminales, esta información resultó relevante al escoger el método de prueba pues para el punto del desarrollo del proyecto en el cual se realizaron estas pruebas el tiempo total de prueba era una limitante, posteriormente al decidirse que este sistema no sería, al menos en corto plazo, utilizado en producción sino en pruebas de laboratorio se eligió que la mejor opción, y la que brindaba mayor capacidad al prototipo sería más bien una mezcla entre las metodologías propuestas.

Exp Test Prog correlación de unidades malas
 Test Program: Die1b,a 11_9_2005

Clase	Unidades probadas	Resultados	Porcentaje de correlación
M1	50	50	100%
M2	50	50	100%
M3	50	50	100%
M4	50	50	100%

Tabla 6.11 Correlación de unidades 2

Capítulo 7: Conclusiones y recomendaciones

1. Realizar una medición de la corriente a través de un par de terminales es suficiente para determinar si la resistencia eléctrica entre ambos puntos se encuentra fuera de las especificaciones del producto.
2. Es posible detectar corto circuitos entre dos terminales a partir de una medición de voltaje o corriente cuando entre ambas terminales se fuerza una diferencia de potencial.
3. Para obtener la información necesaria en la determinación de la resistencia eléctrica entre dos terminales es suficiente contar con la lectura de un punto único en la respuesta temporal al somatarlas a una señal de voltaje con la forma de un escalón.
4. Es necesario realizar un análisis estadístico de la respuesta de n métodos con tal de asegurar que sus respuestas son matemáticamente distintas.
5. Es necesario contar con un registro de los estados lógicos del PMU para lograr controlar adecuadamente las transiciones entre las funciones de forzado y lectura en un sistema de mediciones automático de alta velocidad.
6. Los multiplexores digitales integrados como el MAX4690CPE son la mejor opción para mantener una corriente de conducción en el orden de los micro amperios y tiempos de conmutación de menos de un mili segundo.
7. Los circuitos impresos de múltiples capas si bien son una opción simple para el enrutamiento de circuitos con una dimensión de pistas menor a 0.2 mm resultan en un aumento desproporcionado en los costos de construcción.
8. Las interfaces con protocolos GPIB y USB son compatibles a través de módulos conversores de protocolos como el ICS488USB sin necesidad de cableado adicional para alimentación o voltajes de referencia.

9. Los archivos de texto con formato de separación tabular como los txt o csv pueden ser accedidos y cargados directamente por software para manejo de bases de datos como PERL.

Recomendaciones:

10. Construir los circuitos impresos necesarios en el país es la mejor opción, pues facilita la posibilidad de correcciones en el diseño previo a la fabricación de los mismos.
11. La utilización de sistemas de protección en equipos de medición es necesaria cuando se están realizando pruebas con dispositivos que pueden tener corto circuitos.

Bibliografía

1. ITMH Intel Test Methodology Handbook [en línea]: Volume three: Test Methodology Ch.7 .<<http://itmh.Intel@.com>>[Consulta 25 Ago. 2005] (A cerca de procedimientos estandarizados de pruebas digitales para microprocesadores)
2. Lau, John H., ed. Ball grid array technology. New York: McGraw-Hill, 1995.
3. Lau, John et al. Electronic packaging: design, materials, process and reliability New York: McGraw-Hill, 1998.
4. OLN Online Learning Network [en línea] : Course Catalog. Digital test. <<http://olnweb.Intel@.com/O2CourseCatalog.aspx>> [Consulta 16 Ago. 2005] (A cerca de fundamentos de pruebas digitales y circuitos analógicos y digitales)
5. Puligandla, V y Pratap, S. Failure modes and mechanisms in electronic packages. New York: Chapman and Hall, 1998.
6. Software testing [en línea]. <<http://www.soft-test.com/>>[Consulta19 Ago. 2005] (A cerca software utilizado en pruebas de funcionamiento de microprocesadores)
7. Box, Hunter, and Hunter, Statistics for Experimenters. New York: Chapman and Hall, 1993.

Anexos

A.1 Glosario, abreviaturas y simbología

S.A.: Sociedad Anónima

C.R.: Costa Rica

I.T.C.R.: Instituto tecnológico de Costa Rica

Q&R: calidad y fiabilidad

C.C.: Corriente continua

C.A.: Corriente Alterna

I/O: Entrada y Salida

SCAM: Smimo chip attachment module (Smimo refiere al tipo de comunicación)

PMU: Programmable Measurement Unit

DC: Direct Current

AC: Alternate Current

IHS: Integrated heat spreader

IOH: Corriente de salida en alto

IOL: Corriente de salida en bajo

M1...4: Metodología 1...4

A.2 Presentaciones realizadas al departamento

A.2.1 Presentación inicial al departamento

“SCAM parametric tester”

- *Handler and socket design.
Ricardo Solano Duarte.*
- *Tester system and software design.
Luis Diego Miranda Vásquez*

intel.

1

Project Background

- Background
 - Parametric fails (shorts/opens) usually are induced at CAM process. These failures are captured 4-5 steps after CAM by our current test process (Burn In/Class).
- Problem to be solved
 - After DEFLUX the part has all the electrical connections required to be tested. This project will enable the test capability at DEFLUX module.

intel.

2

Objectives

- **Main Objective:**
 - Design a system to detect parametric fails at the end of DEFLUX module with the capability of been scalable to be used in any future product.

intel.

3

Objectives

- **Specific Objectives:**
 - Develop a testing methodology based on the existent method and the failure characterization.
 - Develop the test process and tester interface software.
 - Design TIU (Load Board) for the testing system.

Objectives

- Design and develop the socket to be used by TIU (mechanic interface between the microprocessors and TIU)
- Design and implement a CE model of the end of DEFLUX line at LAB for MHS development purposes.
- Design and develop a MHS prototype for DEFLUX parametric tester

Team structure.

Mentor:

Jose Madríz Calderon Q&R.

Design Team:

Ricardo Solano D. (Handler (MHS) and Socket)

Luis Diego Miranda. (Tester).

Support Team:

Alexander Solís Viquez. CAM.

Gilbert Figueroa Mata. Test.

intel.

6

CSI's

- Positive ROI.
- Proven short detection capability at the end of DEFLUX module. ECD. December 2005.
- First MHS prototype assembled and functional at DEFLUX line model (Lab based).

intel.

8

A.2.2 Segunda presentación al departamento

"SCAM parametric tester"



*Tester system and
software design.*

Luis Diego Miranda Vásquez

Tester status

- Design of hardware structure: completed.
- Design and programming of the controller software: completed.
- Design and programming of the user interface software: completed.
- Design of the TIU PCB: completed.
- Programming of the data base interface: 50%.
- Construction of a working prototype: 33%.



Tester features

- Provides detection of short circuit for Bin 8 test.
- Max source current 4 Amps.
- Minimal measurable current: 1uA.
- Testing speed: 80ms per unit.
- Migration capacity for different or new products.
- Capacity to be used with different TIUs.
- Provides MHS control via serial port.
- PC interface via GPIB, USB and RS232 available.
- Measurement storage on MS Office format.
- Data base communication by xls archives.

Verdana required font.
use font specs here

3

09.14.05

Verdana Bold 8 write title of presentation here



Designs Revs Pros/Cons

Test equipment and methodology Design and Choosing:

- By bibliographic research, online resources and reunions with some intel's engineers, several proposals were developed and put into analysis to get to the most adequate test equipment and test methodology for the prototype.

Verdana required font.
use font specs here

4

09.14.05

Verdana Bold 8 write title of presentation here



Test equipment choosing analysis

Características	Utilizar el PNU de la 1400 de la 1400	Utilizar un PNU de la 1400 como el de la 1400 de la 1400	Utilizar una tarjeta PNU de la 1400 de la 1400	Utilizar un PC PNU de la 1400 de la 1400
Complejidad	(3,5) Requiere aprender a utilizarlo a partir del manual de usuario, no se encuentra disponible en un libro de referencia de condiciones al más simple de utilizar.	(3,5) Requiere aprender a utilizarlo a partir del manual de usuario, no se encuentra disponible.	(4,5) Requiere aprender a utilizarlo a partir del manual de usuario, no se encuentra disponible. Requiere de un libro de referencia de condiciones al más simple de utilizar.	(5,5) Se debe de utilizar toda la tarjeta de PNU para hacerlo funcionar, no se encuentra disponible. Requiere de un libro de referencia al más simple de utilizar.
Consumo de tiempo	(5,5) Se requiere tiempo para aprender a utilizarlo y programarlo manualmente.	(3,5) Se requiere tiempo para aprender a utilizarlo y programarlo al mismo tiempo para comprarlo y traerlo.	(3,5) Se requiere tiempo para aprender a utilizarlo y programarlo, para diseñar y montar otros de tipo de voz de exportar así como el tiempo para comprarlo y traerlo.	(1,5) Se requiere tiempo para diseñar y construir la tarjeta de PNU, no se encuentra disponible. Requiere de un libro de referencia de exportar así como el tiempo para comprarlo y traerlo.
Costo económico	(3,5) Es muy costoso (30000), actualmentee tiene un costo.	(5,5) Es muy costoso (30000)	(5,5) Tiene un precio de 30000 más el envío.	(4,5) Tiene un precio de 18000 más el costo de la construcción de la tarjeta PNU.
Costo de implementación	(5,5) Requiere un montaje simple.	(5,5) Requiere un montaje simple complejo.	(3,5) Requiere un montaje medianamente complejo.	(3,5) Requiere un montaje medianamente complejo.
Funcionalidad	(5,5) Es un equipo con un rango de 10pA y 10mV con condiciones de uso.	(5,5) Es un equipo con un rango de 100pA y 10mV con condiciones de uso.	(3,5) Es un equipo con un rango de 3uA y 100mV con condiciones de uso.	(3,5) Es un equipo con un rango de 3uA y 100mV con condiciones de uso.

Verde es requerir. Rojo es que no se requiere.

5

09.14.05

Verde en Bold & write title of presentation here



Test methodology choosing analysis

Características	Utilizar el PNU de la 1400 de la 1400	Utilizar un PNU de la 1400 como el de la 1400 de la 1400	Utilizar una tarjeta PNU de la 1400 de la 1400	Utilizar un PC PNU de la 1400 de la 1400
Complejidad	(3,5) Requiere aprender a utilizarlo a partir del manual de usuario, no se encuentra disponible en un libro de referencia de condiciones al más simple de utilizar.	(3,5) Requiere aprender a utilizarlo a partir del manual de usuario, no se encuentra disponible.	(4,5) Requiere aprender a utilizarlo a partir del manual de usuario, no se encuentra disponible. Requiere de un libro de referencia de condiciones al más simple de utilizar.	(5,5) Se debe de utilizar toda la tarjeta de PNU para hacerlo funcionar, no se encuentra disponible. Requiere de un libro de referencia al más simple de utilizar.
Consumo de tiempo	(5,5) Se requiere tiempo para aprender a utilizarlo y programarlo manualmente.	(3,5) Se requiere tiempo para aprender a utilizarlo y programarlo al mismo tiempo para comprarlo y traerlo.	(3,5) Se requiere tiempo para aprender a utilizarlo y programarlo, para diseñar y montar otros de tipo de voz de exportar así como el tiempo para comprarlo y traerlo.	(1,5) Se requiere tiempo para diseñar y construir la tarjeta de PNU, no se encuentra disponible. Requiere de un libro de referencia de exportar así como el tiempo para comprarlo y traerlo.
Costo económico	(3,5) Es muy costoso (30000), actualmentee tiene un costo.	(5,5) Es muy costoso (30000)	(5,5) Tiene un precio de 30000 más el envío.	(4,5) Tiene un precio de 18000 más el costo de la construcción de la tarjeta PNU.
Costo de implementación	(5,5) Requiere un montaje simple.	(5,5) Requiere un montaje simple complejo.	(3,5) Requiere un montaje medianamente complejo.	(3,5) Requiere un montaje medianamente complejo.
Funcionalidad	(5,5) Es un equipo con un rango de 10pA y 10mV con condiciones de uso.	(5,5) Es un equipo con un rango de 100pA y 10mV con condiciones de uso.	(3,5) Es un equipo con un rango de 3uA y 100mV con condiciones de uso.	(3,5) Es un equipo con un rango de 3uA y 100mV con condiciones de uso.

Verde es requerir. Rojo es que no se requiere.

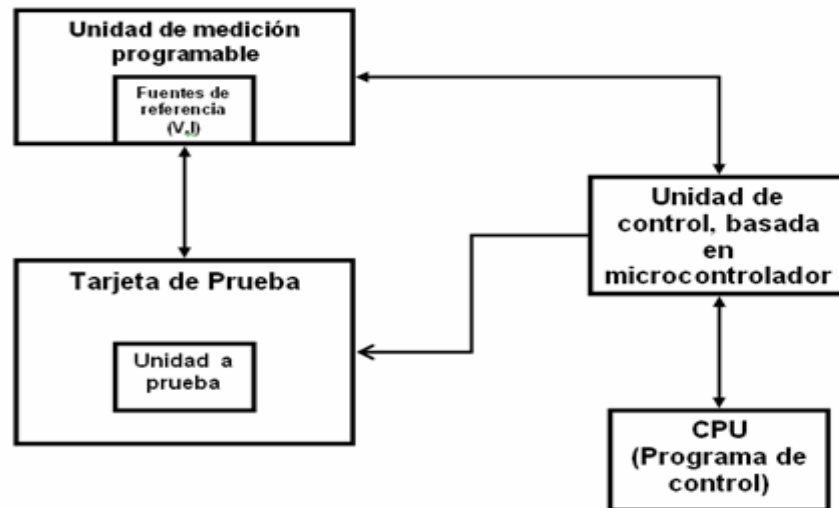
6

09.14.05

Verde en Bold & write title of presentation here



Hardware structure (last rev.)



Verdadero equivo
usqul l'ass' q'ca here

7

09.14.05

Verdadero Bold & write title of presentation here



TIU's pcb design

The board design had to be modified several times due to the modifications of the MHS design.

The final rev for the TIU results in a tester board for two Prescott T sockets that allows the access to nine different test point (Soft Bin 8) in the unit that will be tested using a multiplexed PMU channel.

At this point we got several quotes for the manufacturing of the pcb.

Verdadero equivo
usqul l'ass' q'ca here

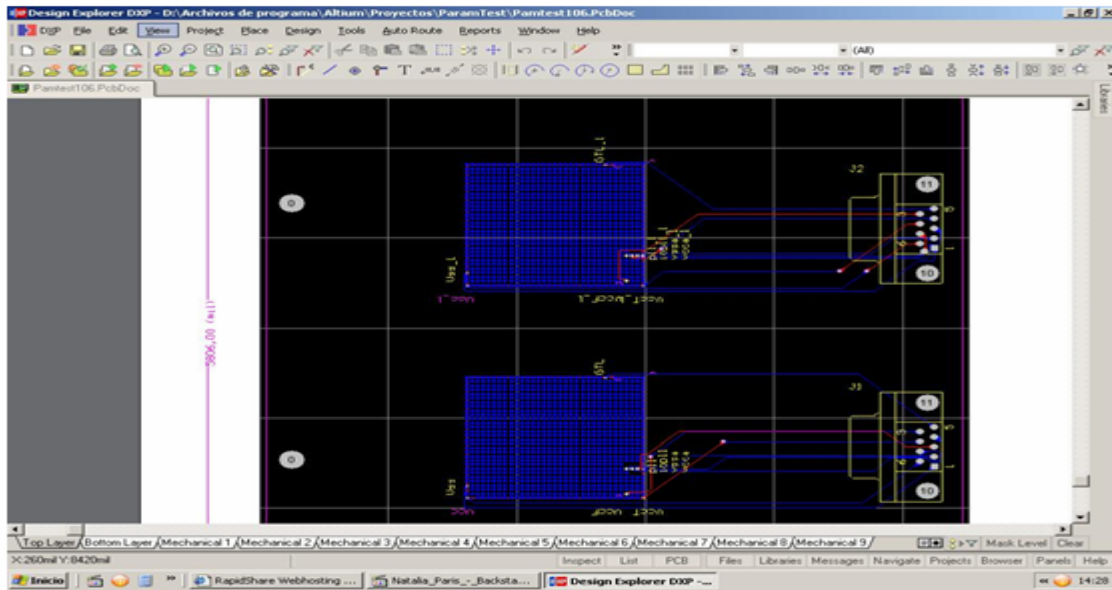
8

09.14.05

Verdadero Bold & write title of presentation here



TIU Layout



Test methodology limits setting

With the proposal for a test methodology (It might be enhanced at the experimental stage) a problem were found. The problem was on the precision of the PMU selected, this equipment can't satisfy the precision for the lower limit of the test methodology selected.

So we did a data extraction from WS regarding to XXXXXXXXXXXXXXXX, based on that data analysis a new test limits were set to the proposed test procedure. No capacity loss or lack of accuracy were introduced due to the changes.

Max source voltage	200mV
Max source current	350 mA
Max voltage measured	541mV
Min voltage measured	64.25mV
Max current measured	61.64mA
Min current measured	20uA



Selection of the multiplexation model

The test methodology requires to take measurements of different physical points of the unit but the PMU only has one measurement channel, so is necessary to design the circuits capable of eject the channel multiplexation, this circuits have to allow an accurate measurement and a fast switching (up to 5ms), also have to be accessible from a RS232.

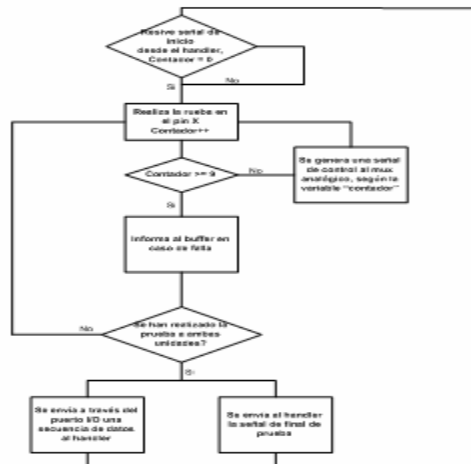
Experimental tests were made using: decos, relays, microcontrollers and analog CMOS multiplexers CMOS, using them in different configurations.

The better option turn to be use a microcontroller with separates analog multiplexers for low signal, this design meets the speed and accuracy goals.



Final design Software design

Prototype control software for PC



Station controller interface

READINGS	
	0.000000
	0.000000
	0.000000
	0.000000
	0.000000
	0.000000
	0.000000
	0.000000
	0.000000
	0.000000

Automatic

On

VSIM / ISVM

Voltage Sense Range: Auto Range 0

Compliance (limit) (Volts/mAmps): 5.00

source range: 10 mA

Source Level (Volts/mAmps): 1.00

Current Sense Range: Auto

error out:

status	code
	4-1073807195

source: ke24xx: Initialize.vi<ERR>Driver Status: (Hex: 0x8FFFF0A5) The interface type is valid but the specified interface number is not configured.

Producto: Prescott T, Nocona, Irwindale

Limpiar:

13 09.14.05 Verda na Bold & write title of presentation here



Steps to follow:

Construct the TIU's pcb, and once we have it in here request the attachment of the sockets to the department in charge of pcb reparations.

Pass the control circuit from the protoboard to a final circuit board.

Complete the experimental stage for the working verification of the prototype.

14 09.14.05 Verda na Bold & write title of presentation here



A.3 Información sobre la empresa/institución ⁷

Componentes Intel® de Costa Rica e Intel® Corporation

A.4.1 Descripción de la empresa

Intel® Corporation se fundó en 1968 en el estado de California, EE.UU., y es hoy en día la mayor productora de procesadores a nivel mundial, y un fabricante líder de productos para computadoras, redes y comunicación. Intel® ha sido una de las empresas más influyentes en el desarrollo de la industria de la computación en las últimas décadas. A través del desarrollo de tecnologías innovadoras, Intel® está comprometida a desarrollar la experiencia de la Internet para los consumidores de PCs.

La misión de Intel® es la de realizar un gran trabajo para nuestros clientes, empleados y accionistas, siendo el proveedor preeminente de bloques constructivos para la economía de Internet en todo el mundo.

Los valores corporativos que guían la actividad de la corporación y de sus empleados en todo el mundo son:

- Orientación hacia el cliente
- Disciplina
- Calidad
- Toma de riesgos
- Gran lugar para trabajar
- Orientación hacia resultados

Intel® cuenta con aproximadamente 85.000 empleados en más de 45 países alrededor del mundo. En los EE.UU., Intel® mantiene operaciones de manufactura en Santa Clara, California; Chandler y Ocotillo en Arizona; Albuquerque, Nuevo México, Massachussets, Utah, Portland, Oregón y Dupont, Washington.

⁷ Información obtenida de www.intel.com

Intel® también cuenta con instalaciones de manufactura en Costa Rica, Irlanda, Israel, Filipinas, Malasia y China.

Intel® Costa Rica inició operaciones en marzo de 1998. Localizado en el corazón de las Américas, su campus de 52 hectáreas está ubicado en Belén, Heredia - a sólo 10 Km. de la capital San José y a solo 5 minutos del aeropuerto Internacional Juan Santamaría.

Habiendo iniciado operaciones exclusivamente como un centro de manufactura, hoy en día, Intel® Costa Rica es también un centro de distribución de producto terminado que es exportado directamente a Europa, Asia, Latinoamérica y los Estados Unidos.

En Intel® Costa Rica también se albergan importantes actividades de desarrollo de tecnología en las áreas de software, diseño de microprocesadores, ingeniería de productos, materiales y apoyo técnico a clientes finales de toda la región latinoamericana así como una amplia gama de servicios tipo 'back office' a clientes corporativos alrededor de todo el mundo.

Datos rápidos

Intel® Corporation:

Productos y servicios: más de 450

Año de fundación: 1968

Clasificación en Fortune 500: 53

Cantidad de empleados: 85,000

Símbolo en la bolsa de valores: INTC

Ganancias: 34,2 billones de dólares estadounidenses (2004)

Oficinas e instalaciones mundiales: 294

A.3.2 Descripción del departamento o sección en la que se realizará el proyecto

El proyecto se realizará en el departamento Q&R de calidad y fiabilidad del producto, departamento encargado de realizar análisis de control los distintos indicadores de calidad del producto, a través del análisis de fallas y planteamiento de soluciones para las mejoras del producto y del proceso productivo del mismo, actualmente en Costa Rica el departamento cuenta con alrededor de cincuenta personas entre técnicos, administrativos e ingenieros del campo electrónico, industrial, química y materiales.

A.4 Manuales de usuarios

Parámetros para la programación del Keithley 2400

:SYST:LFR 60	Setea 60Hz
:DISP:ENAB ON	Habilitar el display
:SYST:RSEN ON	Escoger sensado remoto (four wire)
*RST	Restore GPIB defaults.
:CALC2:CLIM:CLE:AUTO OFF	Enable/disable auto-clear (state = ON or OFF).
:CALC2:CLIM:CLE	Clear test results, reset I/O port.
:CALC2:CLIM:MODE GRAD SORTing)	Select Digital I/O control mode (name = GRADing or SORTing).
:SOUR2:BSIZ 3	Set Digital I/O port bit size (n = 3 or 4).
:SOUR2:TTL NDN	Set I/O port bit pattern (NRf NDN = pattern).
:SOUR2:TTL4:MODE EOT BUSY).	Set Digital I/O line 4 mode (name = EOTest or BUSY).
:SOUR2:TTL4:BSTate LO	Set BUSY and EOT polarity (HI or LO).
:SENS:FUNC:CONC OFF	Turn off concurrent functions.

⁸ Extraído de la documentación oficial que se dejó a la empresa.

:SENS:AVER:TCON MOV	Filtrado moving
:SENS:AVER:COUN 50	Conteo de filtrado = 50
:SENS:AVER OFF	Filtrado ON/OFF
:SOUR:FUNC VOLT	Volts source function.
:SOUR:VOLT:RANG 20	Rango de fuente de 20V
:SENS:FUNC CURR	Amps measure function.
:SENS:CURR:RANG 0.5	500mA range
:SENS:CURR:PROT 0.6	Clamp a 600mA
:SENS:CURR:NPLC 0.1	Ciclo de medición en (0.1/60)s
:DISP:DIG 5	5½ display digits.
:SOUR:VOLT:TRIG 5	Output 5V when triggered.
:SOUR:DEL 0.001	1ms source delay.
:CALC2:FEED CURR	Use current for limits comparison.
:CALC2:LIM2:UPP 0.4	Limit 2 upper value = 0.4A.
:CALC2:LIM2:LOW 0.3	Limit 2 lower value = 0.3A.
:CALC2:CLIM:PASS:SOUR2 1	Digital I/O port = 001 (1) when test passes.
:CALC2:LIM2:UPP:SOUR2 2	Digital I/O port = 010 (2) when upper Limit 2 fails.
:CALC2:LIM2:LOW:SOUR2 2	Digital I/O port = 010 (2) when lower Limit 2 fails.
:CALC2:CLIM:BCON END	Update Digital I/O port at end of test.

:CALC2:LIM1:STAT 0	Turn off Limit 1 test.
:CALC2:LIM2:STAT 1	Turn on Limit 2 test.
:CALC2:LIM3:STAT 0	Turn off Limit 3 test.
:OUTPUT ON	
:INIT	
:READ?	Trigger and acquire reading.
:OUTP OFF	
:CALC2:LIM2:FAIL?	Query Limit 2 test results (1 = discard diode).

Ejemplo de programación para “bining test” con el Keithley 2400

Limits test programming example

Command	Description
*RST	Restore GPIB default conditions.
:SENS:FUNC:CONC OFF	Turn off concurrent functions.
:SOUR:FUNC CURR	Current source function.
:SENS:FUNC 'VOLT:DC'	Volts sense function.
:SOUR:CURR:TRIG 0.1	Output 100mA when triggered.
:SOUR:DEL 0.1	100ms source delay.
:CALC2:FEED VOLT	Use voltage for limits comparison.
:CALC2:LIM2:UPP 0.85	Limit 2 upper value = 0.85V.
:CALC2:LIM2:LOW 0.75	Limit 2 lower value = 0.75V.
:CALC2:LIM3:UPP 0.82	Limit 3 upper value = 0.82V.
:CALC2:LIM3:LOW 0.78	Limit 3 lower value = 0.78V.
:CALC2:CLIM:PASS:SOUR2 1	Digital I/O port = 0001 (1) when test passes.
:CALC2:LIM2:UPP:SOUR2 2	Digital I/O port = 0010 (2) when upper Limit 2 fails.
:CALC2:LIM2:LOW:SOUR2 2	Digital I/O port = 0010 (2) when lower Limit 2 fails.
:CALC2:LIM3:UPP:SOUR2 3	Digital I/O port = 0011 (3) when upper Limit 3 fails.
:CALC2:LIM3:LOW:SOUR2 3	Digital I/O port = 0011 (3) when lower Limit 3 fails.
:CALC2:CLIM:BCON IMM	Update Digital I/O port immediately after test.
:CALC2:LIM1:STAT 0	Turn off Limit 1 test.
:CALC2:LIM2:STAT 1	Turn on Limit 2 test.
:CALC2:LIM3:STAT 1	Turn on Limit 3 test.
:OUTPUT ON	Turn on source output.
:INIT	Trigger reading and limits test.
:OUTP OFF	Turn off output.
:CALC2:LIM2:FAIL?	Query Limit 2 test results (1 = discard diode).
:CALC2:LIM3:FAIL?	Query Limit 3 test results (1 = send diode to QA).

Table 12-4

Limit test results summary

Diode voltage range	Test result	Digital I/O port binary value	Handler bin number
0.78 to 0.82V	Pass	0001	1
0.75 to 0.78V or 0.82 to 0.85V	Send to QA	0010	2
<0.75, >0.85V	Discard	0011	3

Manual del programa de control desde la PC:

Nombre del programa: controlpamtest.vi

Lenguaje: C.

Interfase : LabView 7.0.

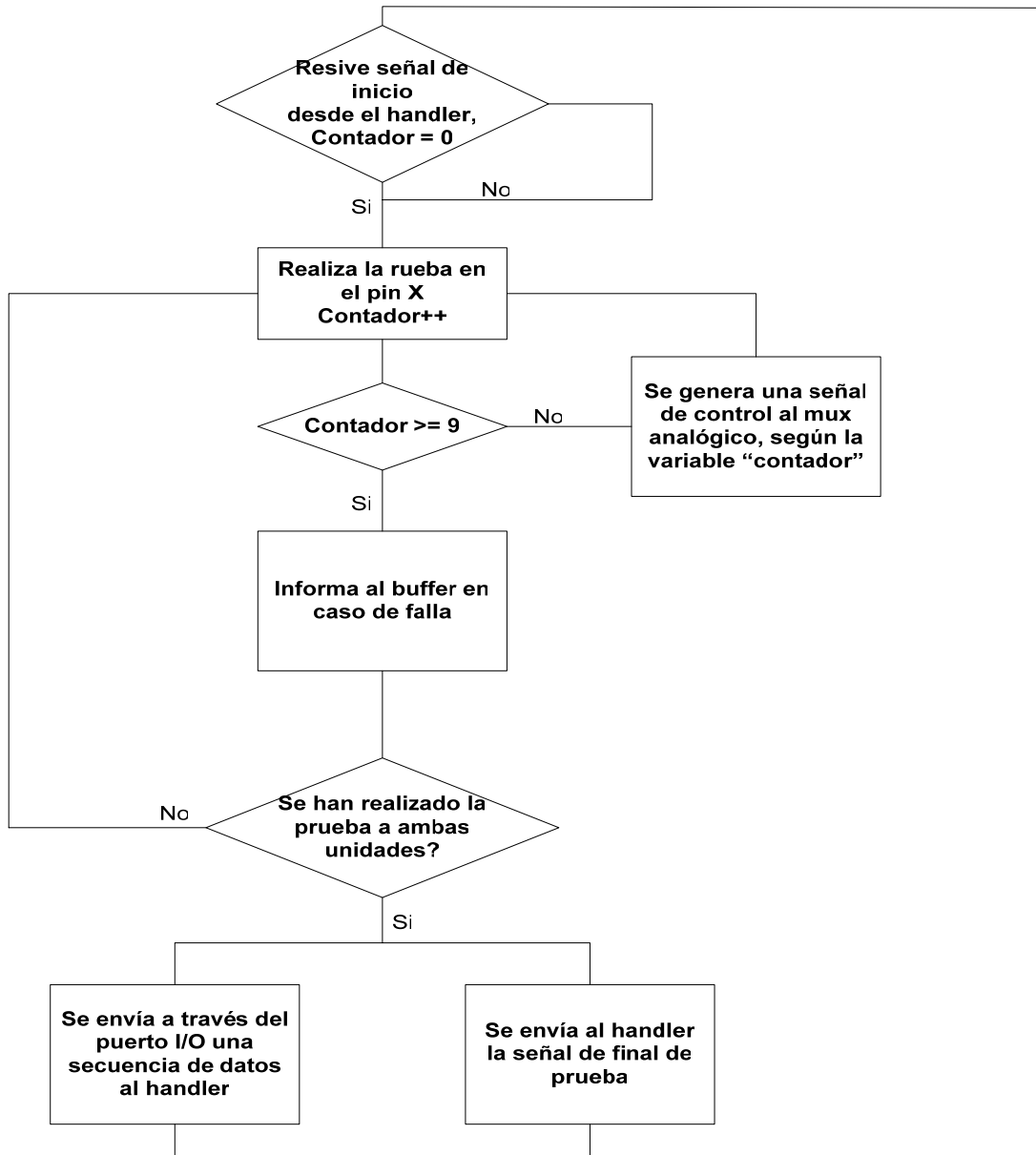
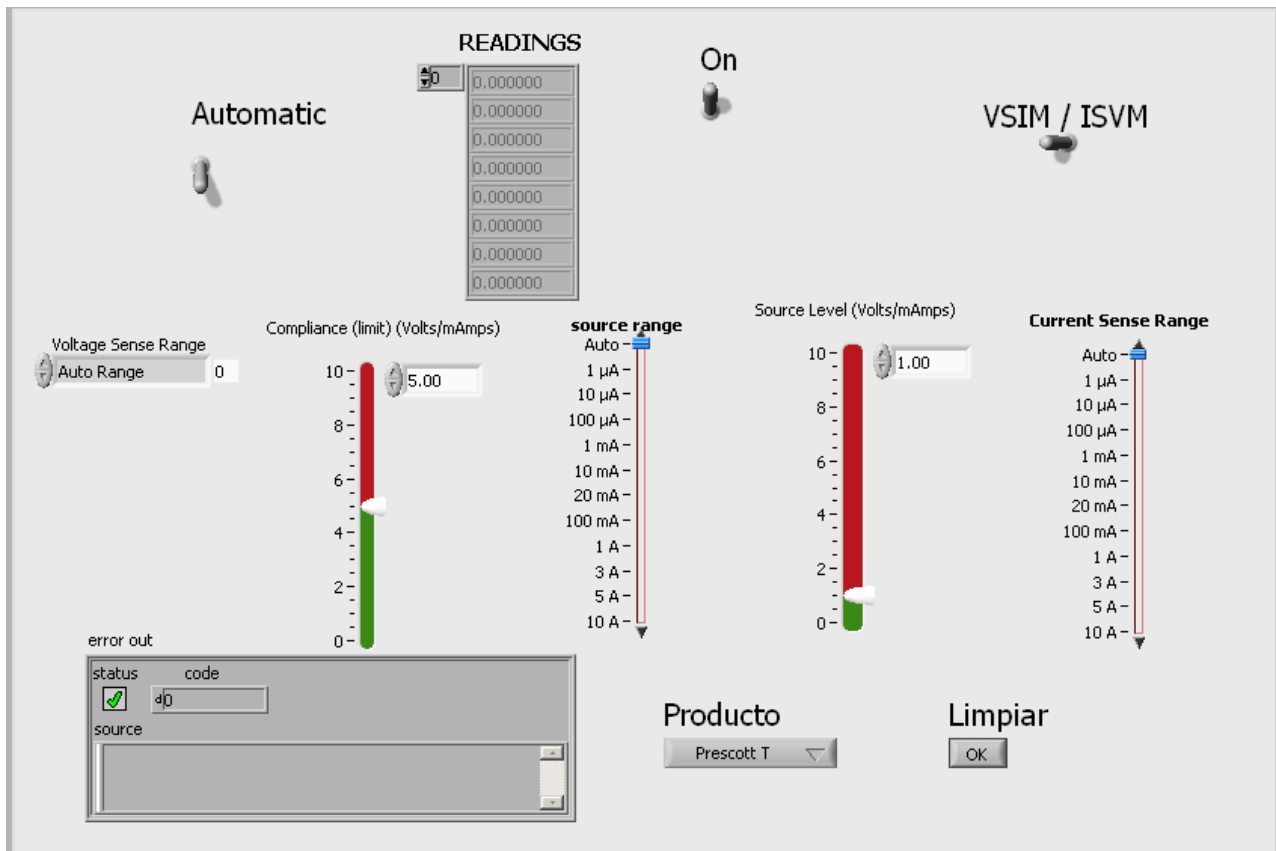


Diagrama de flujo del programa ejecutado por la PC de control.

Módulos principales del programa:

Consola frontal:

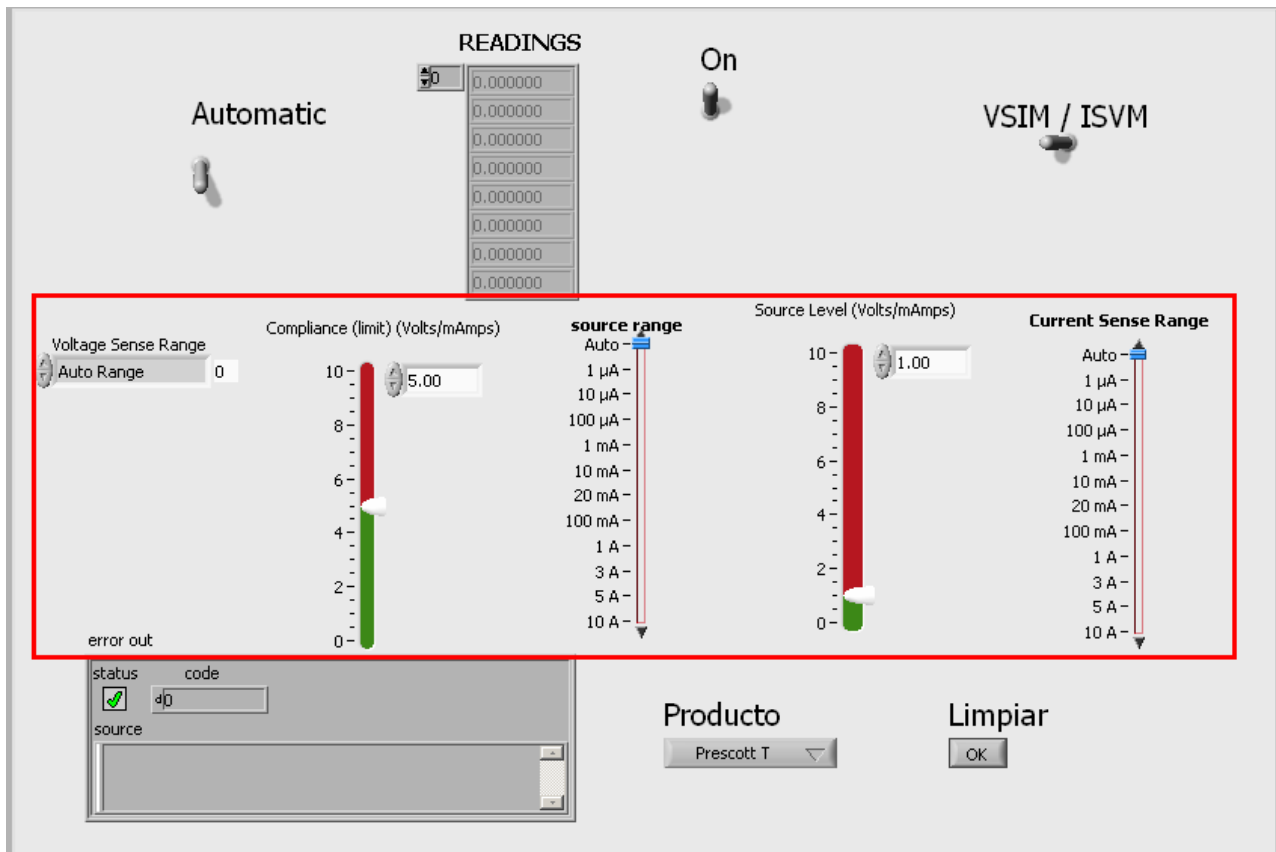
La interfaz frontal visible, para el usuario consta de una serie de controles e indicadores que permiten al usuario tener control indirecto vía comunicación serial con el equipo de prueba Keithley 2400.



. Interfase visual del programa de control del sistema automático de prueba.

En la figura se pueden apreciar los controles para la escogencia de la precisión de la medición, el rango del valor a medir y la corriente o voltaje que se va suministrar a las terminales de la unidad, la escogencia de estos valores dependerá de la receta de prueba que se desee llevar a cabo, y la escogencia de los limites de disparo de la medición dependerá de los limites establecidos en el test programa respectivo.

Estos controles funcionan en el programa como una variable que será enviada al equipo de prueba durante la configuración del mismo previo a la realización de la medición.



Variables de control para la configuración de la prueba manual.

En la figura se resaltan los selectores de los distintos modos de funcionamiento del programa.

El selector llamado “On” permite iniciar o congelar el funcionamiento total del programa.

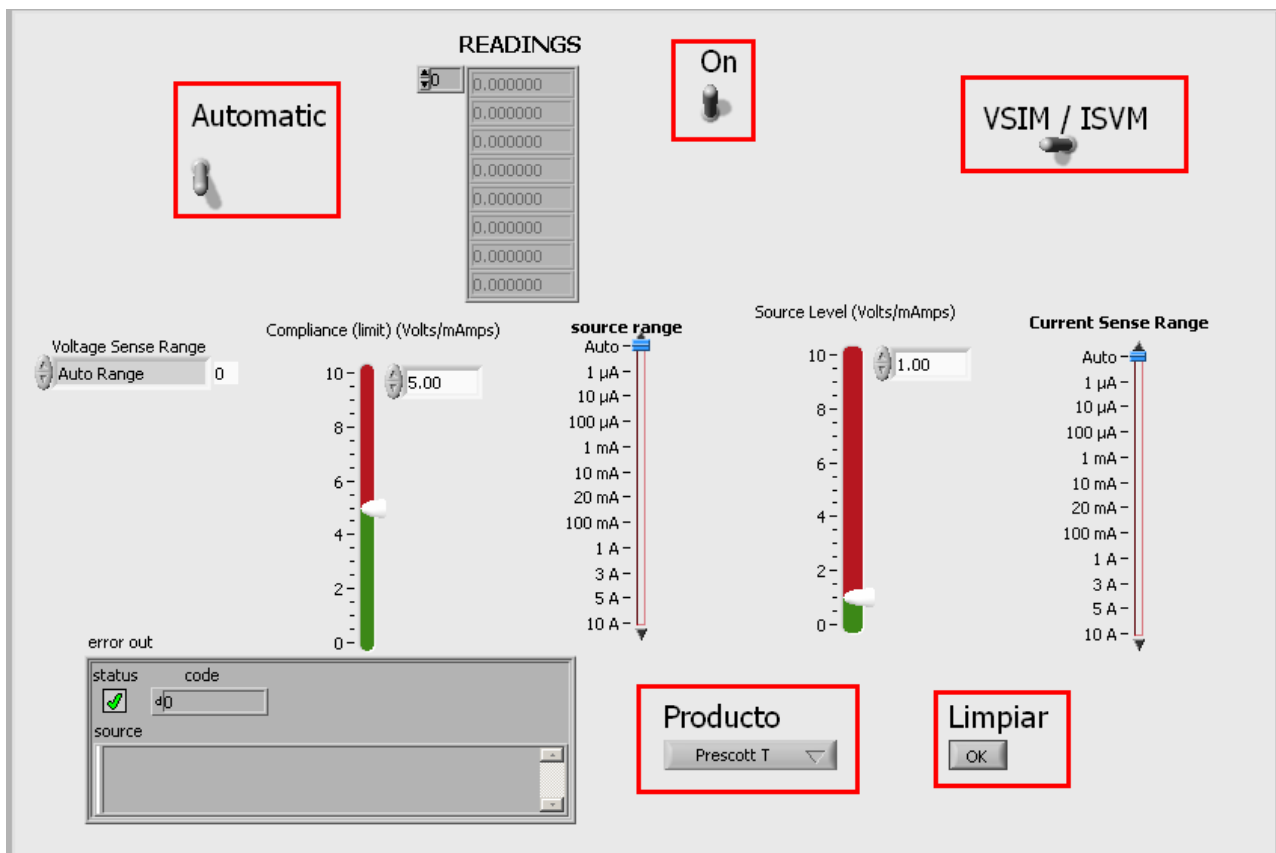
El selector llamado “Automatic” establece el modo de funcionamiento, cuando este selector se encuentra en “Manual” el programa enviará al equipo de prueba los valores elegidos mediante los controles explicados anteriormente, en el modo automático se enviarán los valores previamente cargados en el programa y que responden a recetas predeterminadas para los distintos productos.

El selector “VSIM/ISVM” funcionará si se selecciona el modo manual, con este selector se elige el modo de funcionamiento del equipo de prueba, en la selección VSIM el aparato

forzara un voltaje a la unidad y medirá la corriente que fluya a través de ellas, para la selección ISVM se efectuará la operación contraria.

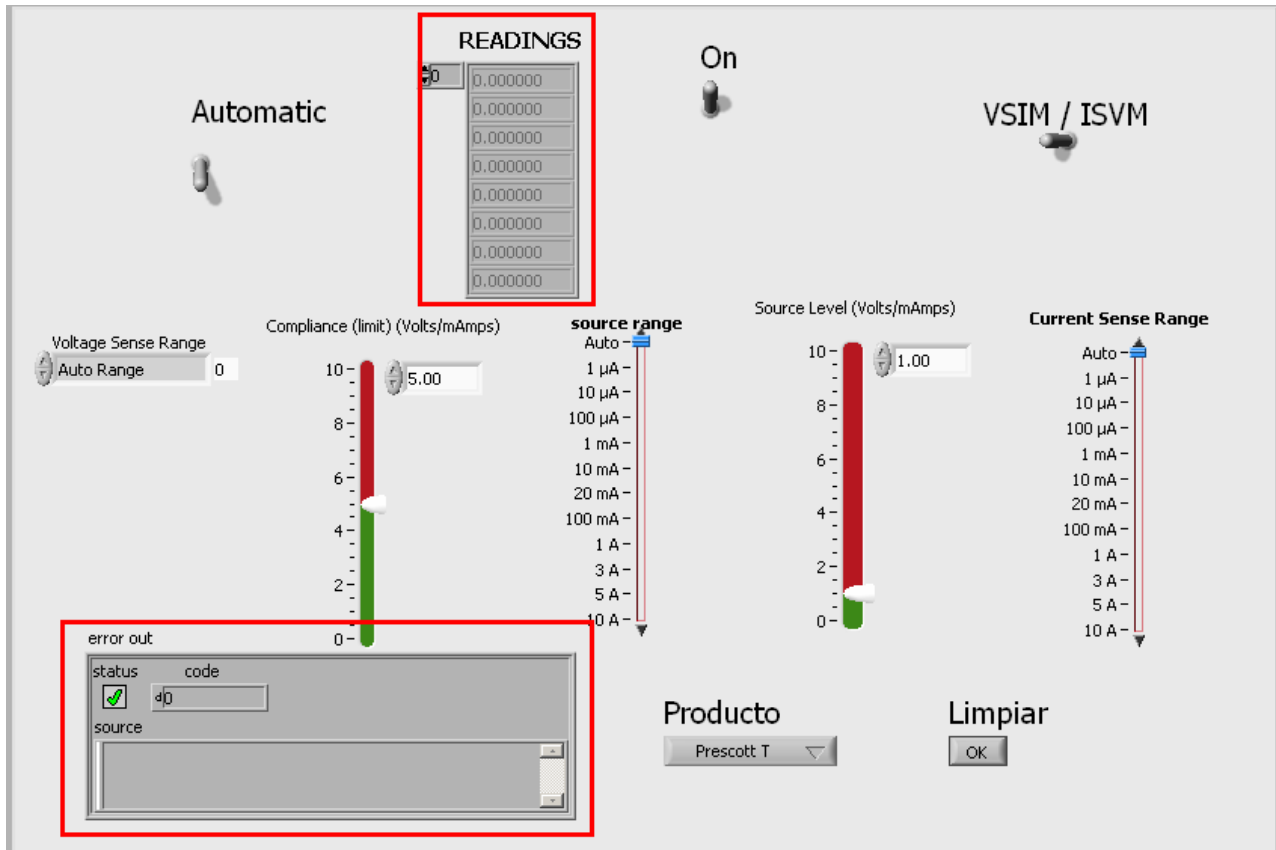
EL selector “Producto” permite elegir una receta de prueba predefinida para cada producto, cuando se vayan a realizar las pruebas en el modo automático.

El selector “Limpiar” permite borrar los datos presentados por el indicador “Readings”, con el fin de ejecutar una nueva serie de mediciones.



Selectores de control para la configuración de los distintos modos de funcionamiento del programa.

En la figura se muestran los indicadores del panel de control, bajo el indicador “Readings” se pueden observar la ultima serie de mediciones que el programa ha ejecutado, por otra parte el indicador llamado “error out” señala el estado de la conexión entre la PC y el equipo de prueba.



3.3.2 Módulo de comunicación serial:

Se encarga de establecer los puertos de comunicación, envía las señales a la unidad de control para controlar la multiplexación canal de prueba, el tiempo de espera, establecimiento y lectura así como la habilitación de lectura desde el puerto GPIB del equipo de prueba desde el programa de control de la PC.

3.3.3 Módulos de comunicación GPIB:

Son módulos o sub vi previamente programados por el comercializador del equipo de medición, se encargan de establecer la comunicación bidireccional vía GPIB con el equipo de prueba con tal de establecerle los parámetros de configuración, la realización de la medición y el flujo de datos de las mediciones realizadas.

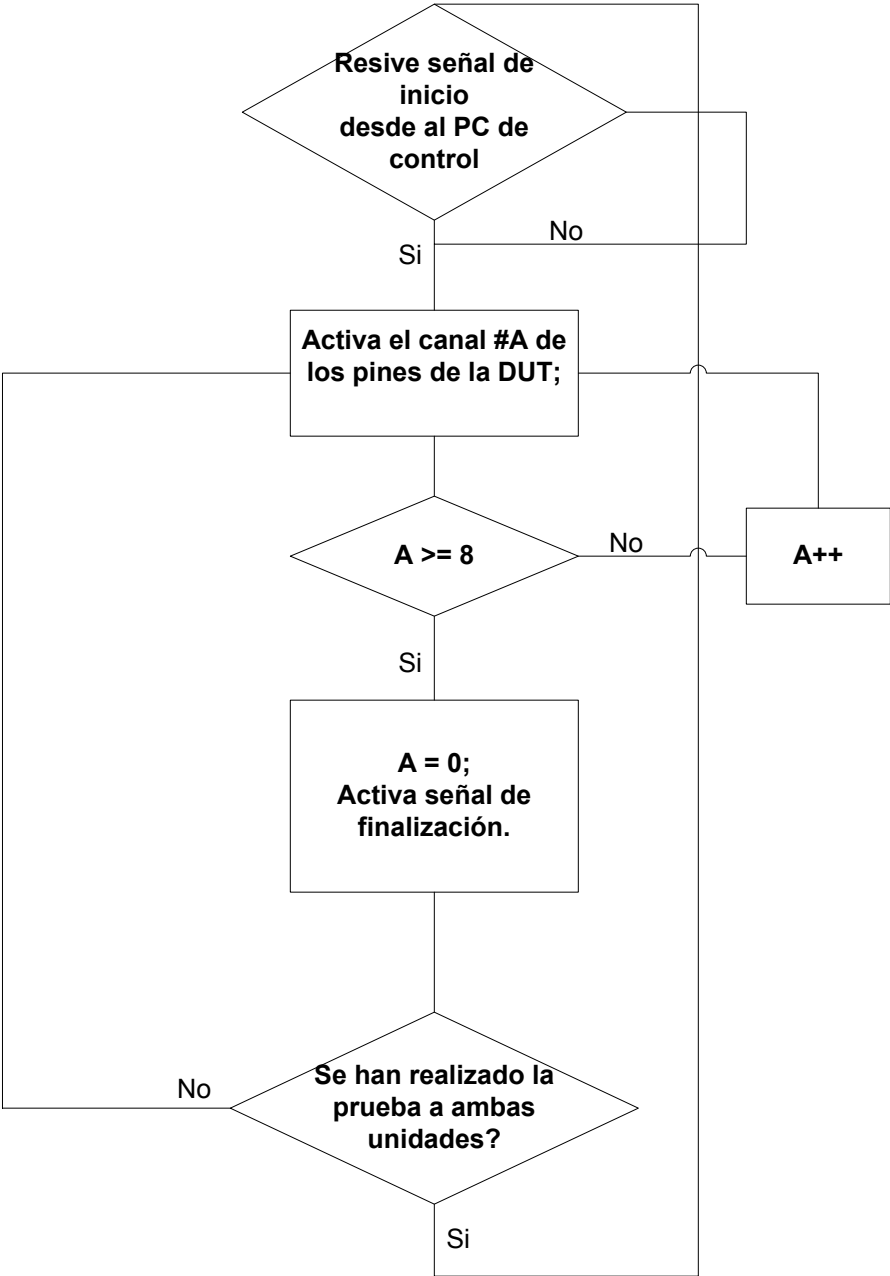
3.3.4 Módulos de ingreso de datos:

Se encargan de cargar las variables que el usuario controla desde el panel frontal a los módulos de comunicación GPIB, por otra parte en el modo automático se cargan los parámetros según el “test program” del producto que se elija.

3.3.5 Módulo de comunicación con la base de datos:

Este modulo realiza un procedimiento automático para convertir los datos leídos a través del puerto GPIB correspondientes a los valores de las mediciones, en un archivo de MS Excell, que contenga la fecha y la medición realizada, cabe mencionar que sobre este módulo se debe trabajar para poder adquirir el ID de las unidades y su posterior interacción con bases de datos en unix.

Diagrama de flujo del programa ejecutado por el microcontrolador



Manual del programa la unidad de control:

Nombre del programa: test.c

Lenguaje: Pic C.

Módulos principales del programa:

Módulo de comunicación serial:

Se encarga de establecer los puertos de comunicación, recibe las señales enviadas desde el programa de control y las convierte en variables sobre las cuales se toman decisiones dentro del programa que controla la multiplexación del canal de prueba, el tiempo de espera, establecimiento y lectura así como la habilitación de lectura desde el puerto GPIB del equipo de prueba desde el programa de control de la PC.

Módulo selección de canal:

Según la variable recibida desde el programa de control de la PC este módulo selecciona una sub rutina específica según el "test program" producto, estas sub rutinas establecen el orden de los puntos de medición los tiempos respectivos que el canal de medición debe estar en contacto con dicho punto.

PCD Design Rules:

Dejar 3cm libre a cada lado de la tarjeta

Elegir 0,92" (2,5mm) de espesor en material cobre FR4

For example, "8/10 rules" would indicate 8 mil (0.2mm) minimum trace width and 10 mil (0.25mm) minimum trace spacing.

El pad debe ser 0.25mm mayor al agujero.

Drill Chart

80	.0135		53	.0595		27	.1440
79	.0145		52	.0635		26	.1470
78	.0160		51	.0670		25	.1495
77	.0180		50	.0700		24	.1520
76	.0200		49	.0730		23	.1540
75	.0210		48	.0760		22	.1570
74	.0225		47	.0785		21	.1590
73	.0240		46	.0810		20	.1610
72	.0250		45	.0820		19	.1660

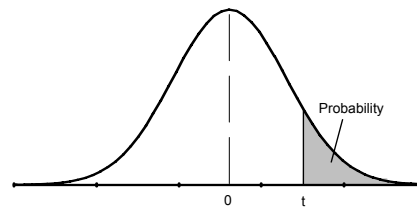
71	.0260		44	.0860		18	.1695
70	.0280		43	.0890		17	.1730
69	.0292		42	.0935		16	.1770
68	.0310		41	.0960		15	.1800
67	.0320		40	.0980		14	.1820
66	.0330		39	.0995		13	.1850
65	.0350		38	.1015		12	.1890
64	.0360		37	.1040		11	.1910
63	.0370		36	.1065		10	.1935
62	.0380		35	.1100		09	.1960
61	.0390		34	.1110		08	.1990

Tabla 3.1 Numeración de broca según diámetro de perforación.

Apéndices

Ap.1 Tabla de distribución T⁹

Probability points for the t-distribution with ν degrees of freedom.



ν	Tail Area Probability									
	0.4	0.25	0.1	0.05	0.025	0.01	0.005	0.0025	0.001	0.0005
1	0.325	1.000	3.078	6.314	12.706	31.821	63.657	127.32	318.31	636.62
2	0.289	0.816	1.886	2.920	4.303	6.965	9.925	14.089	22.326	31.598
3	0.277	0.765	1.638	2.353	3.182	4.541	5.841	7.453	10.213	12.924
4	0.271	0.741	1.533	2.132	2.776	3.747	4.604	5.598	7.173	8.610
5	0.267	0.727	1.476	2.015	2.571	3.365	4.032	4.773	5.893	6.869
6	0.265	0.718	1.440	1.943	2.447	3.143	3.707	4.317	5.208	5.959
7	0.263	0.711	1.415	1.895	2.365	2.998	3.499	4.029	4.785	5.408
8	0.262	0.706	1.397	1.860	2.306	2.896	3.355	3.833	4.501	5.041
9	0.261	0.703	1.383	1.833	2.262	2.821	3.250	3.690	4.297	4.781
10	0.260	0.700	1.372	1.812	2.228	2.764	3.169	3.581	4.144	4.587
11	0.260	0.697	1.363	1.796	2.201	2.718	3.106	3.497	4.025	4.437
12	0.259	0.695	1.356	1.782	2.179	2.681	3.055	3.428	3.930	4.318
13	0.259	0.694	1.350	1.771	2.160	2.650	3.012	3.372	3.852	4.221
14	0.258	0.692	1.345	1.761	2.145	2.624	2.977	3.326	3.787	4.140
15	0.258	0.691	1.341	1.753	2.131	2.602	2.947	3.286	3.733	4.073
16	0.258	0.690	1.337	1.746	2.120	2.583	2.921	3.252	3.686	4.015
17	0.257	0.689	1.333	1.740	2.110	2.567	2.898	3.222	3.646	3.965
18	0.257	0.688	1.330	1.734	2.101	2.552	2.878	3.197	3.610	3.922
19	0.257	0.688	1.328	1.729	2.093	2.539	2.861	3.174	3.579	3.883
20	0.257	0.687	1.325	1.725	2.086	2.528	2.845	3.153	3.552	3.850
21	0.257	0.686	1.323	1.721	2.080	2.518	2.831	3.135	3.527	3.819
22	0.256	0.686	1.321	1.717	2.074	2.508	2.819	3.119	3.505	3.792
23	0.256	0.685	1.319	1.714	2.069	2.500	2.807	3.104	3.485	3.767
24	0.256	0.685	1.318	1.711	2.064	2.492	2.797	3.091	3.467	3.745
25	0.256	0.684	1.316	1.708	2.060	2.485	2.787	3.078	3.450	3.725
26	0.256	0.684	1.315	1.706	2.056	2.479	2.779	3.067	3.435	3.707
27	0.256	0.684	1.314	1.703	2.052	2.473	2.771	3.057	3.421	3.690
28	0.256	0.683	1.313	1.701	2.048	2.467	2.763	3.047	3.408	3.674
29	0.256	0.683	1.311	1.699	2.045	2.462	2.756	3.038	3.396	3.659
30	0.256	0.683	1.310	1.697	2.042	2.457	2.750	3.030	3.385	3.646
40	0.255	0.681	1.303	1.684	2.021	2.423	2.704	2.971	3.307	3.551
60	0.254	0.679	1.296	1.671	2.000	2.390	2.660	2.915	3.232	3.460
120	0.254	0.677	1.289	1.658	1.980	2.358	2.617	2.860	3.160	3.373
∞	0.253	0.674	1.282	1.645	1.960	2.326	2.576	2.807	3.090	3.291

⁹ Tomada de: Box, Hunter, and Hunter, *Statistics for Experimenters*, p 631.

