

**Instituto Tecnológico de Costa Rica**  
**Escuela de Ingeniería Electrónica**



**Diseño e implementación de un modulador y demodulador digital para FM**

**Informe de Proyecto de Graduación para optar por el título de Ingeniera en  
Electrónica con el grado académico de Licenciatura.**

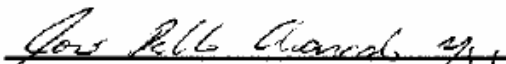
**Marianita Alvarenga López**

**Cartago, Septiembre de 2007**

**INSTITUTO TECNOLÓGICO DE COSTA RICA**  
**ESCUELA DE INGENIERÍA ELECTRÓNICA**  
**PROYECTO DE GRADUACIÓN**  
**TRIBUNAL EVALUADOR**

Proyecto de Graduación defendido ante el presente Tribunal Evaluador como requisito para optar por el título de Ingeniera en Electrónica con el grado académico de Licenciatura, del Instituto Tecnológico de Costa Rica.

**Miembros del Tribunal**

  
Dr.-Ing. José Pablo Alvarado Moya

Profesor lector

  
M.Sc.-Ing. Néstor Hernández Hostaller

Profesor lector

  
Dipl.-Ing. Luis Paulino Méndez Badilla

Profesor asesor

Los miembros de este Tribunal dan fe de que el presente trabajo de graduación ha sido aprobado y cumple con las normas establecidas por la Escuela de Ingeniería Electrónica.

Cartago, 31 de agosto de 2007

## Declaración de autenticidad

Declaro que el presente Proyecto de Graduación ha sido realizado enteramente por mi persona, utilizando y aplicando literatura referente al tema e introduciendo conocimientos propios.

En los casos en que he utilizado bibliografía, he procedido a indicar las fuentes mediante las respectivas citas bibliográficas.

En consecuencia, asumo la responsabilidad total por el trabajo de graduación realizado y por el contenido del correspondiente informe final.

Cartago, 06 de septiembre de 2007

  
Marianita Alvarenga López  
Céd: 1-1155-0274

## Resumen

El avance tecnológico y las exigencias del mercado obligan a las empresas dedicadas a la fabricación de dispositivos electrónicos a buscar alternativas de desarrollo más flexibles y reutilizables que los complejos sistemas analógicos. En el campo de las comunicaciones eléctricas un ejemplo claro es el auge de los sistemas de radio definidos por software (SDR).

La creciente capacidad de los dispositivos de lógica reconfigurable ha hecho posible implementar sistemas complejos en un espacio relativamente pequeño. Sobresale el desarrollo de funciones de procesamiento digital de señales aplicadas al campo de las comunicaciones eléctricas, tales como filtrado espectral, traslado en frecuencia, modulación y demodulación.

En este documento se presenta el diseño e implementación de los algoritmos de modulación y demodulación en frecuencia usando lenguaje descriptivo de hardware (HDL).

El funcionamiento de los modelos teóricos de los módulos fue validado mediante simulaciones realizadas en MATLAB, previo a la implementación del código en HDL. Posteriormente, se realizaron simulaciones usando la herramienta ModelSim.

Para comprobar el funcionamiento de los módulos ante señales reales se utilizó una tarjeta de desarrollo XtremeDSP, la cual contiene FPGAs, DACs y ADCs. Las señales obtenidas, tanto con el modulador como con el demodulador, se observaron usando el instrumento HP8920A RF COMMUNICATIONS TEST SET.

Para el modulador su comportamiento se contrastó con el de un modulador analógico comercial. En ambos casos se hicieron mediciones de distorsión, SINAD, piso de ruido y ancho de banda ocupado. Además, se verificó que el espectro de la señal cumple con la ecuación matemática que se usa para calcular los niveles de cada una de las bandas laterales.

En el demodulador se verificó que la señal obtenida a la salida tuviera las mismas características de frecuencia, amplitud y forma de onda de la señal moduladora.

Además, se incluye la implementación de un algoritmo de modulación FM utilizando un lenguaje de alto nivel. Los resultados de las señal moduladas usando este algoritmo fueron revisados con MATLAB.

Palabras clave: Oscilador controlado numéricamente, discriminador discretizado, demodulador digital para FM, modulador digital para FM, frecuencia de muestreo.

## **Abstract**

The technological advance and the exigencies of the present market force the companies that are dedicated to manufacture electronics devices to look for alternatives that are more flexible and re-usable than complex analogical systems. An example in the field of electric communications is the development and modern use of software defined radio (SDR).

The grown capability of programmable logic devices has done possible to implement complex systems using a little space. Stands out the development of digital signal processing functions that are applied to electric communications field like spectral filtering, frequency translate, modulation and demodulation.

This document presents the design and implementation of frequency modulation and demodulation algorithms using hardware descriptive language (HDL).

The operation of the modules theoretical models was evaluated using simulation with MATLAB, it was done previous VHDL implementation; then the simulations were made using ModelSim tool.

To verify the modules operation with real signals an XtremeDSP card was employed. This card contains FPGAs, DACs y ADCs. The tests were done using the HP8920A RF COMMUNICATIONS TEST SET.

The modulator behaviour was compared with a commercial analogical modulator behaviour. In both cases, parameters like distortion, SINAD, noise floor and occupied bandwidth were measured. Also, the spectrum was compared with mathematical model used for define the side bands levels.

For the demodulator it was verified that the demodulated signal had the same characteristics of frequency, amplitude and waveform like modulate signal.

Also, the implementation of the FM modulator algorithm using high level language was included in this document. The modulate signals samples were checked with MATLAB.

Keywords: Numerical Controlled Oscillator, discrete time discriminator, digital FM demodulator, digital FM modulator, sampling frequency.

## Dedicatoria

*A la memoria de mi padre y de mi hermano Ivo,  
por el tiempo que estuvimos juntos.  
A mi madre, por ser un ejemplo de fortaleza y por  
apoyarme en cada paso que he dado en la vida.  
A David, por todos los momentos que hemos compartido*



## Agradecimiento

*Al Ing. Víctor Bermúdez, por todo el apoyo que me ha brindado.*

*A los ingenieros Ronald Escalante, Richard Picado y Luis Paulino Méndez,  
por su guía y colaboración durante el desarrollo de este proyecto.*

## ÍNDICE GENERAL

Capítulo 1: Introducción .....	1
1.1 Definición del problema .....	1
1.1.1 Generalidades del problema .....	1
1.1.2 Descripción sintética del problema.....	4
1.2 Enfoque de la solución .....	5
Capítulo 2: Meta y Objetivos .....	6
2.1 Meta.....	6
2.2 Objetivo general .....	6
2.3 Objetivos específicos.....	6
Capítulo 3: Marco teórico .....	7
3.1 Conceptos teóricos.....	7
3.1.1 Proceso de muestreo de una señal analógica .....	7
3.1.2 Frecuencia de submuestreo para una señal pasabanda .....	11
3.1.3 Conversión analógica-digital y digital-analógica.....	12
3.1.4 Oscilador controlado numéricamente (NCO) .....	13
3.1.5 Modulación en frecuencia (FM).....	17
3.1.6 Métodos usados para modulación FM de banda ancha.....	22
3.1.7 Demodulación de señales FM.....	24
3.1.8 Tarjeta de desarrollo XtremeDSP .....	29
Capítulo 4: Procedimiento metodológico.....	30
4.1 Definición de la solución .....	30
4.2 Descripción de las etapas definidas para el desarrollo del proyecto .....	30
4.2.1 Estudio de los principios de la teoría de procesamiento digital de señales relacionados con el proyecto .....	30
4.2.2 Implementación de un modelo funcional básico de un NCO.....	31
4.2.3 Diseño e implementación de un modulador FM digital.....	32
4.2.4 Diseño e implementación de demodulador de FM digital.....	33
4.3 Implementación de la solución .....	34
Capítulo 5: Descripción detallada de la solución.....	35
5.1 Descripción de los módulos implementados usando lenguaje descriptivo de hardware .....	35
5.1.1 Modulador FM digital.....	35
5.1.2 Demodulador FM digital .....	39
5.2 Descripción de los módulos implementados en lenguaje de alto nivel .....	44
5.2.1 Modulador FM digital.....	44
Capítulo 6: Análisis de Resultados.....	48
6.1 Modulador FM digital .....	48
6.2 Demodulador FM digital.....	55
6.3 Modulador FM digital implementado en lenguaje de alto nivel .....	57
Capítulo 7: Conclusiones y recomendaciones .....	61
7.1 Conclusiones .....	61
7.2 Recomendaciones .....	62
Bibliografía .....	63

Apéndices .....	65
Apéndice A.1 Glosario y abreviaturas .....	65
Apéndice A.2 Funciones de Bessel de primera clase y orden n.....	68
Apéndice A.3 Algoritmos para generadores de onda senoidal.....	69
A.2.1: Series de Taylor con tres términos .....	69
A.2.2: Series de Taylor con dos términos .....	69
A.2.3: Algoritmo CORDIC .....	70
Apéndice A.4 Resultados de la simulación de un NCO implementado utilizando el algoritmo Cordic. ....	71

## ÍNDICE DE FIGURAS

Figura 1.1 Diagrama de bloques de un sistema retransmisor canalizado.....	3
Figura 3.1 Representación de una señal senoidal continua, discretización y cuantización. ....	7
Figura 3.2 Proceso de cuantificación para un convertidor analógico-digital ideal [10].	8
Figura 3.3 Proceso de muestreo de una señal pasabalas [7]. ....	10
Figura 3.4 Proceso de muestreo de una señal pasabanda [7]. ....	10
Figura 3.5 Muestreo de una señal pasabanda. ....	11
Figura 3.6 Inversión espectral de la señal pasabanda [7]. ....	12
Figura 3.7 Diagrama de bloques de un oscilador controlado numéricamente. ....	14
Figura 3.8 Efectos de cuantización de fase en la pureza espectral de salida del NCO. ....	16
Figura 3.9 Efectos de la precisión de amplitud en la pureza espectral de salida del NCO. ....	16
Figura 3.10 Representación de la modulación FM. ....	19
Figura 3.11 Aproximación de la densidad espectral de magnitud de FM cuando $\beta \rightarrow \infty$ , caso moduladora senoidal [12]. ....	21
Figura 3.12 Espectros de línea para una señal FM [5]. ....	22
Figura 3.13 Esquema de modulación FM directa usando un varicap como capacitancia variable [8]. ....	24
Figura 3.14 Diagrama de bloques de un discriminador de frecuencia. ....	24
Figura 3.15 Diagrama de un demodulador FM usando un lazo de enganche de fase. ....	26
Figura 3.16 Algoritmo de demodulación de señales FM usando el método de cálculo de fase instantánea [7]. ....	28
Figura 5.1 Diagrama de bloques del modulador FM digital. ....	35
Figura 5.2 Demodulador FM digital. ....	39
Figura 5.3 Bloque diferenciador. ....	40
Figura 5.4 Diagrama del circuito empleado como derivador. ....	41
Figura 5.5 Implementación del demodulador FM. ....	43
Figura 5.6 Diagrama de bloques básico del modulador FM programado en lenguaje de alto nivel. ....	44
Figura 5.7 Diagrama de flujo de algoritmo para modulador FM. ....	46
Figura 6.1 Espectro de frecuencia obtenido para el caso de prueba 1. ....	51
Figura 6.2 Espectro de frecuencia obtenido para el caso de prueba 2. ....	51
Figura 6.3 Espectro de frecuencia obtenido para el caso de prueba 3. ....	52
Figura 6.4 Espectro de frecuencia obtenido para el caso de prueba 4. ....	52
Figura 6.5 Espectro de frecuencia obtenido para el caso de prueba 5. ....	52
Figura 6.6 Espectro de frecuencia obtenido para el caso de prueba 6. ....	52
Figura 6.7 Espectro de frecuencia obtenido para el caso de prueba 7. ....	53
Figura 6.8 Circuito utilizado para realizar las pruebas de funcionamiento del demodulador FM. ....	55

Figura 6.9 Forma de onda de la señal demodulada $y(t)=0.2 \cdot \text{sen}(2\pi \cdot 100 \cdot t)+0.8 \cdot \text{sen}(2\pi \cdot 1000 \cdot t)$ (caso 2).....	56
Figura 6.10 Forma de onda de la señal demodulada $y(t)=0.7 \cdot \text{sen}(2\pi \cdot 5000 \cdot t)$ (caso 3). .....	56
Figura 6.11 Forma de onda de la señal triangular de 1kHz demodulada (caso 5)...	57
Figura 6.12 Forma de onda de la señal cuadrada de 1kHz demodulada (caso 6)...	57
Figura 6.13 Simulaciones realizadas para comprobar los resultados obtenidos para el caso 1. ....	58
Figura 6.14 Simulaciones realizadas para comprobar los resultados obtenidos para el caso 2. ....	58
Figura A.1 Funciones de Bessel para varios valores de n como función de $\beta[2]$ . ....	68
Figura A.2 Tabla de funciones de Bessel para varios valores de n como función de $\beta[2]$ . ....	68
Figura A.3 Señal senoidal generada usando Series de Taylor con tres términos. ....	69
Figura A.4 Señal senoidal generada usando Series de Taylor con dos términos. ....	69
Figura A.5 Señal senoidal generada usando el algoritmo de Cordic.....	70
Figura A.6 Resultados de la simulación de comportamiento del NCO implementado en VHDL usando un incremento de fase igual a 1.....	71

## ÍNDICE DE TABLAS

Tabla 3.1 Resumen de condiciones suficientes para elegir la frecuencia de muestreo de la señal pasabanda tal que no ocurra el traslape de las bandas laterales o el efecto de inversión [7]. .....	12
Tabla 3.2 Variación del piso de ruido de un NCO en función de la cantidad de muestras en la tabla y el número de bits usados en la resolución de amplitud. ....	15
Tabla 5.1 Incremento de fase máximo en función de las características definidas del NCO y la señal moduladora. ....	37
Tabla 5.2 Consumo de recursos del modulador FM implementado en un FPGA XC4VSX32. Considerando $F_s = 56MHz$ $\wedge$ $F_c = 10MHz$ .....	38
Tabla 5.3 Consumo de recursos del modulador FM implementado en un FPGA XC4VSX32. Considerando $F_s = 2.5MHz$ $\wedge$ $F_c = 0Hz$ . ....	38
Tabla 5.4 Consumo de recursos del modulador FM implementado en un FPGA XC4VSX32. Considerando $F_s = 437.5kHz$ $\wedge$ $F_c = 0Hz$ .....	38
Tabla 5.5 Cálculo factor de escala del demodulador FM para diferentes desviaciones de frecuencia y tasas de muestreo. ....	42
Tabla 5.6 Consumo de recursos del demodulador FM implementado en un FPGA XC4VSX32. Considerando $F_s = 437.5kHz$ .....	43
Tabla 6.1 Características de la señal moduladora y la señal modulada .....	48
Tabla 6.2 Mediciones de SINAD, distorsión y desviación de frecuencia .....	49
Tabla 6.3 Porcentajes de error obtenidos al comparar el nivel de SINAD y el porcentaje de distorsión medidos para los casos de prueba 1 y 3 con respecto a los resultados del caso 2. ....	49
Tabla 6.4 Mediciones de frecuencia de audio y desviación de frecuencia .....	50
Tabla 6.5 Características del espectro en frecuencia de la señal modulada .....	54
Tabla 6.6 Amplitud, frecuencia y forma de onda para cada una de las señales S1 y S2.....	55
Tabla 6.7 Mediciones de voltaje pico y SINAD de las señales demoduladas .....	56
Tabla 6.8 Características de la señal moduladora y la señal modulada para los diferentes casos .....	58
Tabla 6.9 Características del espectro en frecuencia de la señal modulada .....	59
Tabla 6.10 Comparación de la densidad espectral de la señal obtenida en el caso 1 con respecto a los valores teóricos de las funciones de Bessel de primera clase y orden n.....	60
Tabla 6.11 Comparación de la densidad espectral de la señal obtenida en el caso 2 con respecto a los valores teóricos de las funciones de Bessel de primera clase y orden n.....	60

## **Capítulo 1: Introducción**

Canam Technology Inc., CTI, es una empresa dedicada al desarrollo de sistemas de comunicación electrónicos que permiten la retransmisión de señales de radiofrecuencia en áreas cerradas donde el desvanecimiento o atenuación de la señales es significativo, tales como túneles en autopistas, grandes edificios comerciales y sistemas de transporte subterráneo.

Entre los sistemas desarrollados por Canam Technology Inc. se encuentra el MARK-III, el cual permite la retransmisión de señales de radio reproduciendo cada emisora con la misma estabilidad y calidad de modulación con que es transmitida y, además, ofrece la opción de sustituir la señal del aire con mensajes de emergencia locales. El sistema MARK-III está principalmente dirigido a las bandas de radio AM y FM comerciales.

Recientemente la compañía ingresó en el mercado de radio de dos vías, con un nuevo sistema denominado MARK-IV. Este sistema, al igual que el MARK-III, permite la retransmisión de señales de radio, lo cual tiene como fin garantizar una comunicación continua de los equipos usados para seguridad pública.

### **1.1 Definición del problema**

#### **1.1.1 Generalidades del problema**

Hasta el momento, los sistemas de comunicación implementados por Canam Technology Inc., han sido mayormente analógicos. Sin embargo, la exigencia de los sistemas de comunicaciones digitales obliga a migrar a tecnología basada en el procesamiento digital de señales. La disponibilidad comercial de herramientas de diseño tanto a nivel de software como de hardware facilita la migración a corto plazo.

Por otra parte, en los últimos años, los sistemas de radio definidos por software (SDR, por sus siglas en inglés) han evolucionado rápidamente. Los SDR permiten la sintonización de cualquier banda de frecuencia independientemente del tipo de modulación que utilice; para lograr esto, la mayor parte del procesamiento de la señal se lleva a cabo desde una computadora de propósito general u otro tipo de sistema reconfigurable por software. En ellos *“la mayor parte de las tareas de modulación de la señal son realizadas en software. Luego el tipo de demodulación realizada depende del software cargado en el dispositivo”* [1].

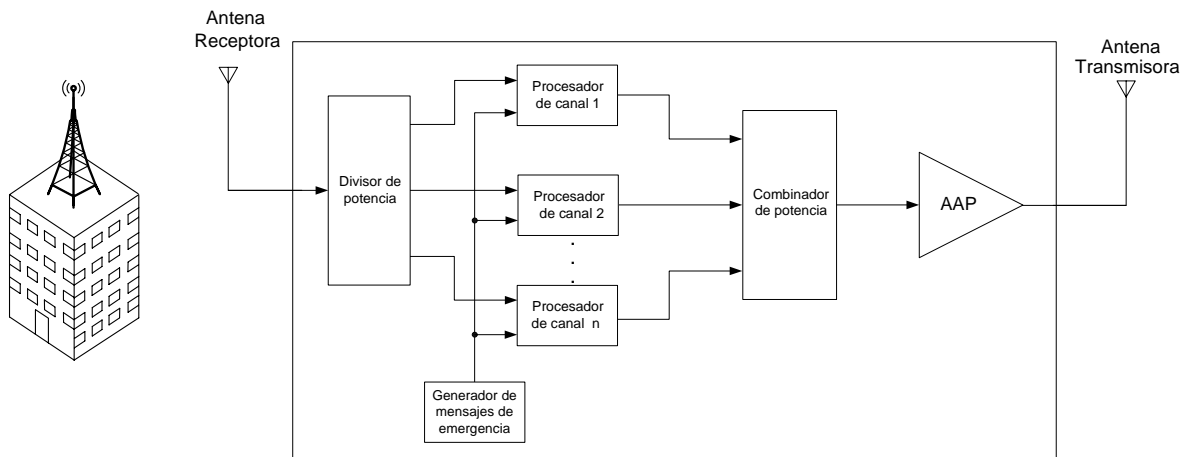
Actualmente, debido a la exigencia del mercado actual, la compañía se encuentra trabajando en el diseño e implementación de un canalizador digital a nivel de frecuencia intermedia que será utilizado en un sistema muticanal universal que permita amplificar y retransmitir señales de audio para radio de dos vías, aplicaciones en banda angosta y aplicaciones en bandas comerciales.

Este sistema requiere que algunas funciones de procesamiento en banda base, tales como modulación, demodulación, detección de tonos de señalización e inserción de tonos de prueba, sean implementadas dentro de un sistema de lógica reconfigurable o en un procesador que ejecute algoritmos de procesamiento digital de señales.

El proyecto presentado en este documento consiste en el diseño e implementación de algoritmos de modulación y demodulación FM para un sistema retransmisor canalizado para FM.

En la figura 1.1 se muestra el diagrama de bloques de un sistema retransmisor canalizado para FM. En el modelo analógico actual cada uno de los canales, dentro del espectro FM, es procesado por un módulo independiente.





**Figura 1.1** Diagrama de bloques de un sistema retransmisor canalizado.

Las señales de radio captadas por la antena receptora son alimentadas a un divisor de potencia, el cual se encarga de separarlas para ser introducidas en cada uno de los módulos procesadores de señal. Cada módulo se encarga de tomar una estación de radio y trasladarla a una frecuencia intermedia, donde se realiza el control automático de ganancia hasta lograr un determinado nivel de potencia. Luego, la emisora se traslada de nuevo a la frecuencia original. Una vez procesadas las señales de radio, son combinadas y amplificadas para ser transmitidas dentro del túnel u otra estructura cerrada.

Este sistema, además de evitar la pérdida de las señales de radio, permite sustituir la señal de radio con algún mensaje de emergencia generado localmente, en todas las frecuencias de la banda. Este mensaje es suministrado por el bloque “generador de mensajes de emergencia”, el cual se encarga de modular, en amplitud o frecuencia, la señal previamente grabada o proveniente de un micrófono.

En el caso de un sistema retransmisor para radio de dos vías se debe garantizar que la información que se está recibiendo en ambas direcciones no corresponde a una señal ajena transmitida a la misma frecuencia; para ello, debe

contar con una etapa de detección de tonos sub-audibles de señalización, la cual permite decidir si la información en el canal es válida o no. Dicho tono está implícito en la información que viene en la señal modulada; por lo tanto, para detectarlo se requiere demodular esta señal.

El objetivo principal del proyecto que se presenta en este documento es el desarrollo de la etapa de modulación requerida en el bloque generador de mensajes de emergencia para un sistema retransmisor canalizado de FM; así como, el desarrollo de la etapa de demodulación para el caso de radio de dos vías.

### 1.1.2 Descripción sintética del problema

Modular y demodular señales en frecuencia mediante un sistema digital.

El proceso de modulación en frecuencia consiste en variar la frecuencia de una señal portadora en función de una señal moduladora. Matemáticamente ésta se expresa como [12]:

$$\phi(t)_{FM} = A \cdot \cos\left(\omega_c \cdot t + \int_0^t k_f \cdot f(\tau) d\tau\right) \quad (1.1)$$

donde A representa la máxima amplitud de la señal modulada,  $\omega_c(t)$  es la frecuencia angular de la portadora,  $k_f$  es una constante y  $f(t)$  es la señal moduladora.

Al demodular una señal modulada en frecuencia se busca recuperar la información de la señal moduladora. De acuerdo con la ecuación anterior, los cambios en esta última corresponden a un cambio en la fase de la señal modulada; de esta manera, la demodulación depende de la detección de este cambio de fase.

## 1.2 Enfoque de la solución

Un sistema de comunicación digital debe contar con la facilidad de que el hardware que realiza el procesamiento de las señales sea reconfigurable. Por lo tanto, los algoritmos para modulación y demodulación en frecuencia, deberán ser implementados en dispositivos de lógica programable o procesadores de señales.

Los modelos matemáticos de los algoritmos de modulación y demodulación serán estudiados y validados inicialmente utilizando una herramienta de análisis matemático que permita visualizar los resultados y la eficiencia de los mismos.

Se han identificado tres funciones para el desarrollo e implementación de los algoritmos funcionales que permitan desarrollar modelos digitales de modulación y demodulación en frecuencia. Estos se listan a continuación:

1. Oscilador controlado numéricamente.
2. Modulación en frecuencia digital.
3. Demodulación digital de señales moduladas en frecuencia.

Cada uno de estos módulos será construido utilizando lenguaje descriptivo de hardware (HDL), y su funcionalidad será verificada mediante simulaciones de comportamiento del sistema. Estos prototipos funcionales serán implementados en un FPGA<sup>1</sup> y para corroborar la validez de los mismos se realizarán pruebas con señales reales.

---

<sup>1</sup> Field Programmable Gate Array

## Capítulo 2: Meta y Objetivos

### 2.1 Meta

Implementar en un dispositivo de lógica programable un sistema modulador y demodulador basado en los principios de modulación en frecuencia.

### 2.2 Objetivo general

Desarrollar un sistema que permita ejecutar digitalmente las tareas de modulación y demodulación en frecuencia.

Indicador: prototipo de sistema digital implementado en una plataforma de desarrollo.

### 2.3 Objetivos específicos

2.3.1. Implementar un algoritmo que permita realizar digitalmente el proceso de modulación en frecuencia.

Indicador: código fuente en lenguaje descriptivo de hardware.

Simulaciones de los modelos matemáticos.

2.3.2. Implementar un algoritmo que permita realizar digitalmente demodulación de señales moduladas en frecuencia.

Indicador: código fuente en lenguaje descriptivo de hardware.

Simulaciones de los modelos matemáticos.

2.3.3. Realizar el montaje de los algoritmos de modulación y demodulación en frecuencia en una tarjeta FPGA para validar su comportamiento.

Indicador: gráficas, espectros y datos de interés resultantes de las pruebas realizadas a los sistemas.

2.3.4. Diseñar un prototipo de un oscilador controlado numéricamente.

Indicador: prototipo del oscilador controlado numéricamente.

## Capítulo 3: Marco teórico

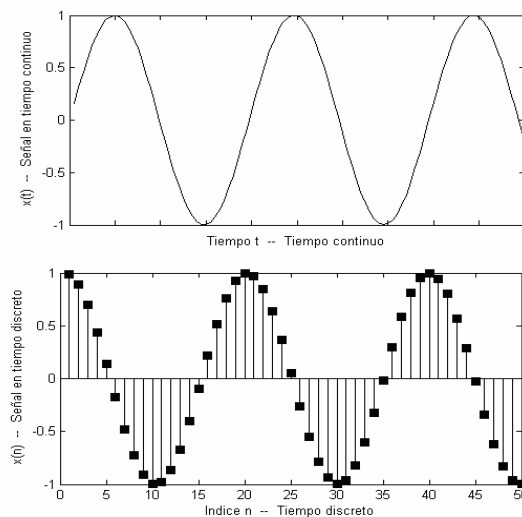
### 3.1 Conceptos teóricos

#### 3.1.1 Proceso de muestreo de una señal analógica

Las señales analógicas reales se caracterizan por ser continuas, es decir, existe un valor para cualquier tiempo ( $t$ ). Para procesar digitalmente una señal analógica real se requiere realizar una conversión analógica-digital, la cual consta de dos etapas: el muestreo y la cuantización.

El muestreo consiste en representar la señal continua en una secuencia de valores discretos; mientras que la cuantización es la traducción de cada uno de estos valores discretos usando una determinada cantidad de bits.

Al discretizar una señal continua lo que se hace es tomar muestras de su amplitud instantánea a una tasa periódica, denominada frecuencia de muestreo. En la figura 3.1 se muestra una señal senoidal y su representación discreta.



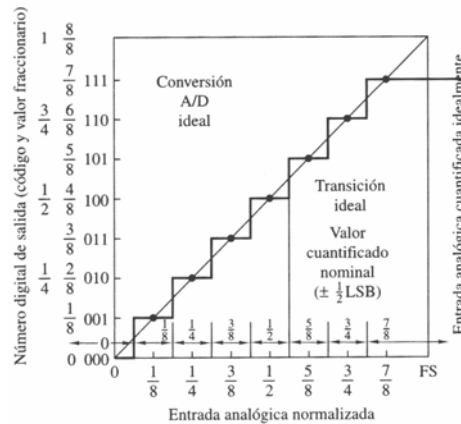
**Figura 3.1** Representación de una señal senoidal continua, discretización y cuantización.

Para obtener la representación digital de las muestras cada una se convierte a un valor en un intervalo definido para determinado número de bits, este proceso se denomina cuantificación. De acuerdo con [10], “la cuantificación es un proceso no lineal y no invertible que traslada una amplitud dada  $x(n) \equiv x(nT)$  en el tiempo  $t = nT$  en una amplitud  $x_k$ , tomada de un conjunto finito de valores”. Si el rango de amplitudes de la señal se divide en  $L$  intervalos, el valor cuantificado se expresa como [10]:

$$I_k = \{x_k < x(n) \leq x_{k+1}\} \quad k = 1, 2, 3, \dots, L \quad (3.1)$$

donde  $I_k$  representa la amplitud cuantificada,  $x_k$  el nivel de cuantificación y  $x(n)$  la amplitud instantánea.

En la figura 3.2 se observa el proceso de cuantificación para un convertidor analógico-digital ideal.



**Figura 3.2** Proceso de cuantificación para un convertidor analógico-digital ideal [10].

Para determinar el contenido de frecuencias de una señal discreta se utiliza la transformada discreta de Fourier (DFT), cuya expresión en forma exponencial es la siguiente [7]:

$$X(m) = \sum_{n=0}^{N-1} x(n) \cdot e^{-j2\pi mn/N} \quad (3.2)$$

y en forma compleja [7]:

$$X(m) = \sum_{n=0}^{N-1} x(n) \cdot [\cos(2\pi mn / N) - j \cdot \text{sen}(2\pi mn / N)] \quad (3.3)$$

Donde  $x(n) = x_{in}(n \cdot t_s)$  representa la secuencia de señales de entrada, con  $n$  igual al índice de muestra en el dominio del tiempo;  $X(m)$  corresponde a cada uno de los componentes de salida de la DFT y  $N$  es el número de muestras de la secuencia discretizada y la cantidad de puntos de la DFT. De forma más general, la DFT se puede expresar como [7]:

$$X(m) = X_{real}(m) + j \cdot X_{imag}(m) \quad (3.4)$$

Durante el proceso de muestreo de una señal se generan imágenes a lo largo del espectro. Estas imágenes están dadas por la siguiente relación [3]:

$$f_n = f_c \pm n f_s \quad (3.5)$$

donde  $f_n$  corresponde a la frecuencia donde aparecerá la  $n$ -ésima imagen en el espectro,  $f_c$  es la frecuencia de la señal de interés y  $f_s$  es la frecuencia de muestreo.

El proceso de muestreo de una señal pasabanda se explica utilizando la figura 3.3. En la figura 3.3.a se observa el espectro de la señal continua; mientras que, en la figura 3.3.b se muestra el espectro de la señal después de haber sido muestreada y convertida a su representación discreta. De acuerdo con la figura 3.3.b, se tiene que la frecuencia de muestreo debe ser al menos dos veces la máxima frecuencia de interés ( $2f_c \leq f_s$ ); ésta condición se conoce como el criterio de Nyquist. Si esto no se cumple, se dará el traslape de las imágenes, tal como se observa en la figura 3.3.c. Este efecto se conoce como “aliasing”.

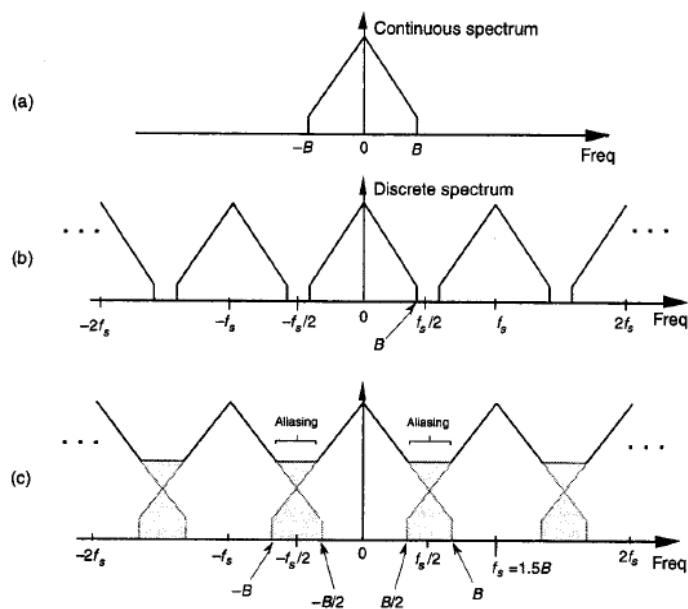


Figura 3.3 Proceso de muestreo de una señal pasabajas [7].

En la figura 3.4 se muestra el espectro de una señal pasabanda. Al muestrear este tipo de señales se pueden utilizar las imágenes que se producen en frecuencia más bajas que la frecuencia central de la señal original, relajando la capacidad de operación del dispositivo que realiza el procesamiento digital de los datos.

Para las señales pasabanda el criterio de Nyquist se modifica levemente, en este caso se debe cumplir  $2BW \leq f_s$ , donde  $BW$  es el ancho de banda de la señal.

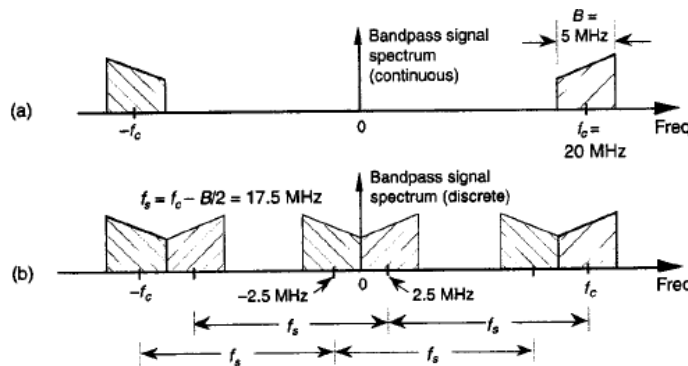


Figura 3.4 Proceso de muestreo de una señal pasabanda [7].

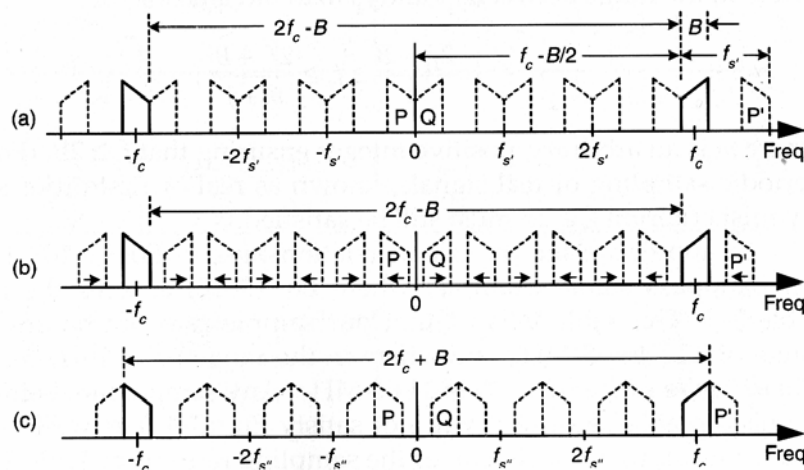


### 3.1.2 Frecuencia de submuestreo para una señal pasabanda

De acuerdo con el apartado anterior, el criterio de Nyquist para señales pasabanda establece que la frecuencia de muestreo de la señal debe ser mayor o igual que su ancho de banda.

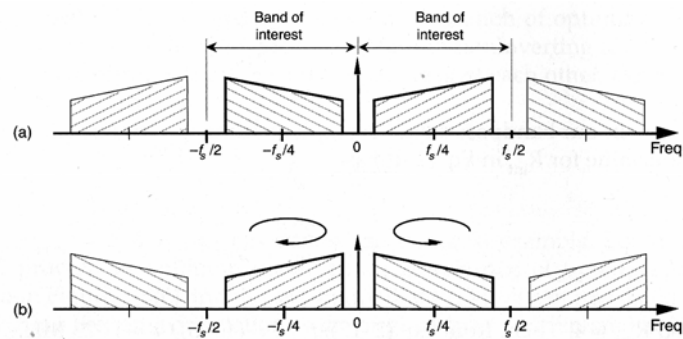
En la figura 3.5 se observa el proceso de muestreo de una señal pasabanda para diferentes frecuencias de muestreo,  $f_s$ . En el primer caso (a), se usa  $f_s$  tal que las réplicas de las bandas positiva y negativa estén distanciadas 0Hz. Al reducir  $f_s$  (caso b) disminuye la distancia entre réplicas en la dirección que indican las flechas. En el caso c la señal es muestreada usando el menor valor permitido para  $f_s$ ; si se usa una frecuencia inferior ocurrirá el traslape de las bandas laterales provocando el efecto de “aliasing”.

Por otra parte, el valor de  $f_s$  debe elegirse de manera que evite la inversión de las bandas laterales de las réplicas en el espectro, como se observa en la figura 3.6



**Figura 3.5** Muestreo de una señal pasabanda.

- Distancia de 0Hz entre las bandas laterales de la señal muestreada.
- Variación de la distancia entre bandas laterales en función de la disminución de  $f_s$ .
- Mínimo valor de  $f_s$  para evitar traslape de bandas laterales [7].



**Figura 3.6** Inversión espectral de la señal pasabanda [7].  
 a) Espectro original de la señal en el dominio del tiempo. b) Espectro invertido.

En la tabla 3.1 se muestra un resumen de los requisitos y condiciones necesarios para elegir la frecuencia de muestreo de una señal pasabanda.

**Tabla 3.1** Resumen de condiciones suficientes para elegir la frecuencia de muestreo de la señal pasabanda tal que no ocurra el traslape de las bandas laterales o el efecto de inversión [7].

Ecuación	Condiciones	Descripción
$\frac{2f_c - WB}{m} \geq f_s \geq \frac{2f_c + WB}{m+1}$ (3.6)	m es cualquier entero positivo tal que $2BW \leq f_s$	Rango aceptable de valores de $f_s$
$f_{s0} = \frac{2f_c - WB}{m_{par}}$ (3.7)	m es cualquier entero positivo tal que $2BW \leq f_s$	Evita inversión espectral
$f_{smín} \leq 2 \cdot WB$ (3.8)		$f_s$ para evitar "aliasing"

### 3.1.3 Conversión analógica-digital y digital-analógica

Los convertidores analógico-digitales presentan algunas limitaciones físicas, entre ellas:

- La relación señal a ruido (SNR) de un ADC está dada por la relación:  $SNR = 6dB \cdot n + 1.76dB$  donde n corresponde a la cantidad de bits utilizados para representar la amplitud.

- No se conservan las características de respuesta en frecuencia para señales de entradas con frecuencias superiores a los 700MHz.

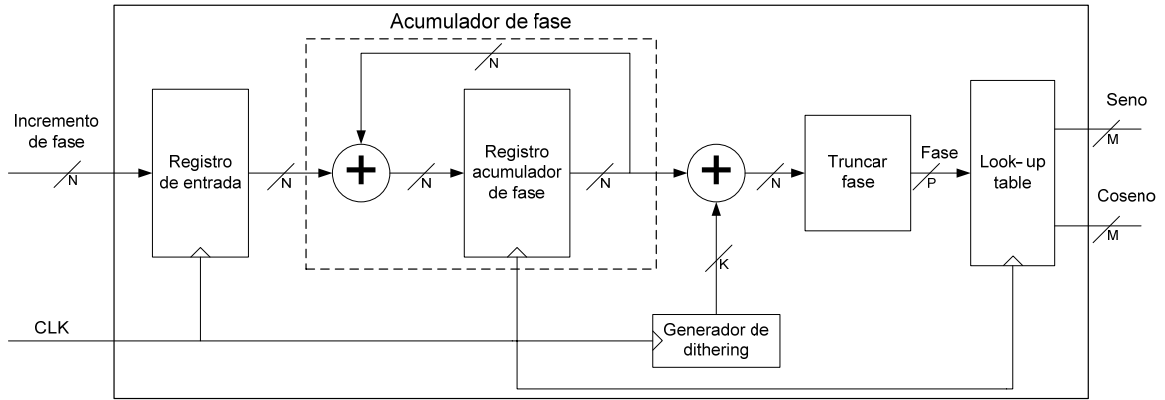
Se debe tomar en cuenta que las limitaciones físicas propias del ADC provocan que la relación señal a ruido disminuya. De ésta manera, el ADC se comportará como un convertidor ideal de  $m$  bits, donde  $m < n$ . En la relación anterior,  $m$  se conoce como número efectivo de bits (ENOB), el cual se puede obtener mediante la medición del piso de ruido del ADC.

### **3.1.4 Oscilador controlado numéricamente (NCO)**

Un oscilador controlado numéricamente (NCO) consiste en un sistema digital que permite la generación de señales senoidales con precisión previamente definida, cuya frecuencia de salida puede ser ajustada con respecto a una frecuencia de referencia mediante un valor digital. Ésta técnica es ampliamente usada pues garantiza una alta precisión de frecuencia, estabilidad ante cambios de temperatura y una rápida sintonización de la frecuencia de salida.

El diagrama de bloques que resume la forma de operación de un NCO se muestra en la figura 3.7- Para generar una onda senoidal el NCO posee un acumulador de fase cuyo resultado se incrementa en el valor indicado como “Incremento de fase” durante cada ciclo de reloj; adicionalmente, se puede considerar la suma de un dato aleatorio que ayude a contrarrestar errores en el cálculo de fase.

Posteriormente, este dato es truncado para direccionar una tabla, indicada como Look-up table (LUT), que contiene valores discretos precalculados de las funciones seno y coseno.



**Figura 3.7** Diagrama de bloques de un oscilador controlado numéricamente.

El tamaño de los datos requeridos en este esquema, indicados por las letras K, N, M y P, dependerá de parámetros tales como la frecuencia de salida deseada y su precisión. El valor de incremento de fase ( $\Delta\theta$ ) determina la frecuencia de salida de la señal, cuya precisión depende de la cantidad de bits del acumulador de fase (N). Estas relaciones se expresan como [11]:

$$\Delta\theta = F_{out} \cdot 2^N / F_s \quad (3.9)$$

$$\Delta f = F_s / 2^N \quad (Hz) \quad (3.10)$$

donde  $F_{out}$  y  $\Delta f$  corresponden a la frecuencia de salida y la precisión deseadas, respectivamente, y  $F_s$  es la frecuencia de muestreo.

De aquí se deriva que el valor de N estará dado por la parte entera de [11]:

$$N = \log_2(F_s / \Delta f) \quad (bits) \quad (3.11)$$

La pureza espectral de una señal senoidal generada mediante un NCO depende de la cantidad de bits usados tanto para representar la fase como la amplitud. La cantidad de muestras almacenadas en la tabla afecta la resolución del ángulo de fase de la señal; mientras que, la cantidad de bits usados para representar el valor de la muestra afecta la resolución de la amplitud, agregando ruido blanco de

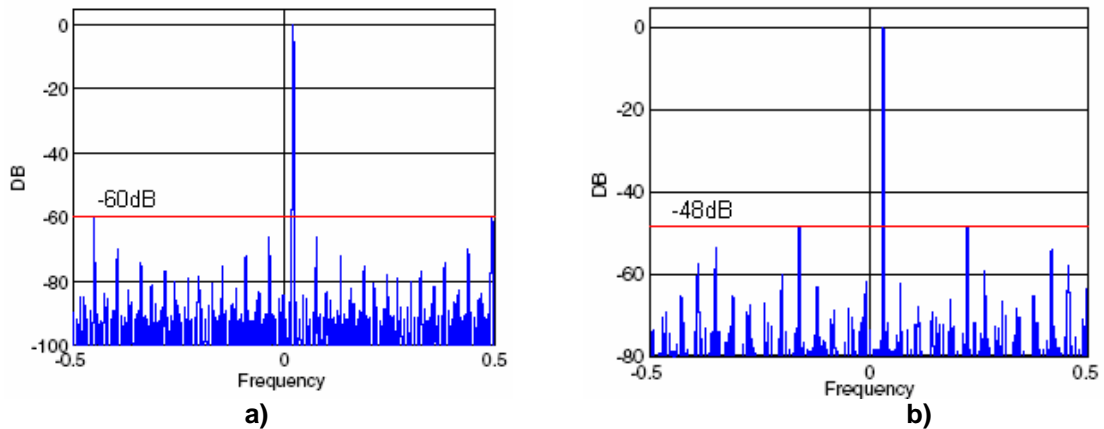
banda ancha al piso de ruido del espectro de la señal. De manera que, entre menos bits se usen para representar la amplitud y sea menor la cantidad de muestras en la tabla, más energía tendrá el piso de ruido.

La precisión en frecuencia es proporcional al valor de N y por ende también el espacio de memoria necesario para almacenar la tabla. Para disminuir el consumo de recursos se recurre a truncar la cantidad de bits de fase disminuyendo el tamaño de la tabla; de manera que un mismo valor de salida es compartido por varios valores de fase sin modificarse la frecuencia de salida de la señal. Sin embargo, el acumulador de fase con truncamiento introduce corrimientos en la forma de onda de la señal de salida provocando una modulación de fase proporcional al error de truncamiento [14].

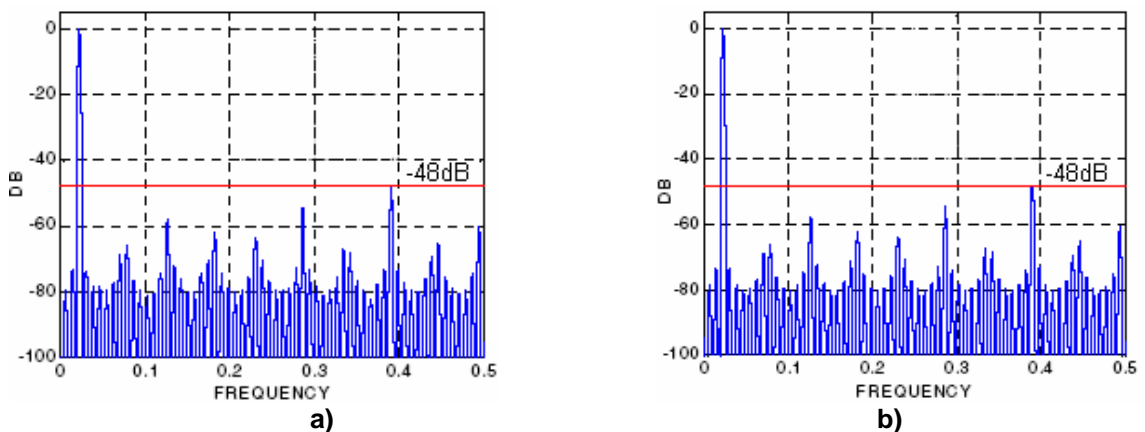
Para ejemplificar los efectos del truncamiento de fase y la resolución de amplitud en el espectro de salida en las figuras 3.8 y 3.9 se muestran algunas gráficas de resultados, extraídas de la hoja de especificaciones del núcleo PI DDS de Xilinx. En éstas se observa, de acuerdo con las características presentadas en la tabla 3.2, que al aumentar la cantidad de muestras en la tabla, disminuye el nivel del piso de ruido; mientras que, la cantidad de bits utilizados para representar la amplitud no tiene ningún efecto significativo en estos niveles. Por lo tanto, la única manera de lograr una reducción de los mismos es incrementando el tamaño de la tabla.

**Tabla 3.2** Variación del piso de ruido de un NCO en función de la cantidad de muestras en la tabla y el número de bits usados en la resolución de amplitud.

Tamaño del acumulador N (bits)	Precisión de las muestras de salida M (bits)	Piso de ruido (dB)	Figura
10	16	-60	Figura 3.8.a
8	10	-48	Figura 3.8.b
8	12	-48	Figura 3.9.a
8	16	-48	Figura 3.9.b



**Figura 3.8** Efectos de cuantización de fase en la pureza espectral de salida del NCO.



**Figura 3.9** Efectos de la precisión de amplitud en la pureza espectral de salida del NCO.

Esta diferencia entre el nivel del piso de ruido y la señal de salida deseada se denomina rango dinámico libre de espurias (SFDR) y depende del número de bits del acumulador truncado ( $P$ ), puesto que el número de entradas de la tabla está determinado por  $2^P$ . La relación entre el SFDR y  $P$  se expresa como [11]:

$$SFDR = 6 \cdot P \quad (dB) \tag{3.12}$$

El SFDR se puede mejorar contrarrestando el error debido al truncamiento de fase, el cual se tiene un comportamiento periódico similar a una señal diente de sierra. Una de las técnicas más usadas es la introducción de un error aleatorio que se suma a la fase calculada antes de truncarla contribuyendo a disminuir la

periodicidad del error de fase y reduciendo en al menos 12dB el nivel de las espurias. De ésta manera, el SFDR será expresado como [11]:

$$SFDR = 6 \cdot P + 12 \quad (dB) \quad (3.13)$$

Otra técnica, utilizada por los desarrolladores de Xilinx, es la corrección mediante series de Taylor, con la cual se puede alcanzar un SFDR 34dB mayor que el obtenido mediante la introducción de un error aleatorio en la fase.

### 3.1.5 Modulación en frecuencia (FM)

Modulación es la técnica mediante la cual alguna de las características, amplitud, frecuencia o fase, de una señal portadora de alta frecuencia es modificada por otra señal de menor frecuencia, denominada moduladora.

Los tipos de modulación se pueden dividir, según la naturaleza de la señal moduladora en m-arias y analógicas. En el primer grupo se encuentran la modulación por desplazamiento de fase (PSK), por desplazamiento de frecuencia (FSK), de amplitud en cuadratura (QAM). El segundo grupo comprende la modulación de amplitud (AM), de fase (PM) y de frecuencia (FM); estas dos últimas son variaciones de la modulación de ángulo.

Para el desarrollo de este proyecto se hará énfasis en la modulación en frecuencia. Como se mencionó anteriormente, ésta es una variante de la modulación de ángulo, cuya expresión matemática general es la siguiente [12]:

$$\phi(t) = A \cdot \cos(w_c \cdot t + \gamma(t)) \quad (3.14)$$

donde  $w_c \cdot t + \gamma(t) = \theta(t)$ .

En este caso  $\gamma(t)$  varía proporcionalmente a la señal moduladora, provocando que  $\theta(t)$  no cambie linealmente con el tiempo.

Entonces, se tiene que [12]:

$$\theta(t) = \int_0^t \omega_i(\tau) d\tau + \theta_0 \quad (3.15)$$

Derivando, con respecto al tiempo, a ambos lados de la ecuación se encuentra que [12]:

$$\omega_i(t) = \frac{d\theta}{dt} \quad (3.16)$$

Por lo tanto, la frecuencia angular instantánea de la señal senoidal es la derivada respecto al tiempo de su fase [12].

Una señal está modulada en frecuencia cuando su frecuencia instantánea es proporcional a la señal de entrada, es decir:

$$\omega_i = \omega_c + k_f \cdot f(t) \quad (3.17)$$

donde  $\omega_c$  y  $k_f$  corresponden a la frecuencia de la señal portadora y a la constante de modulación, respectivamente. Sustituyendo ésta expresión en el ángulo de fase se encuentra que este varía linealmente con la integral de la señal moduladora [12]:

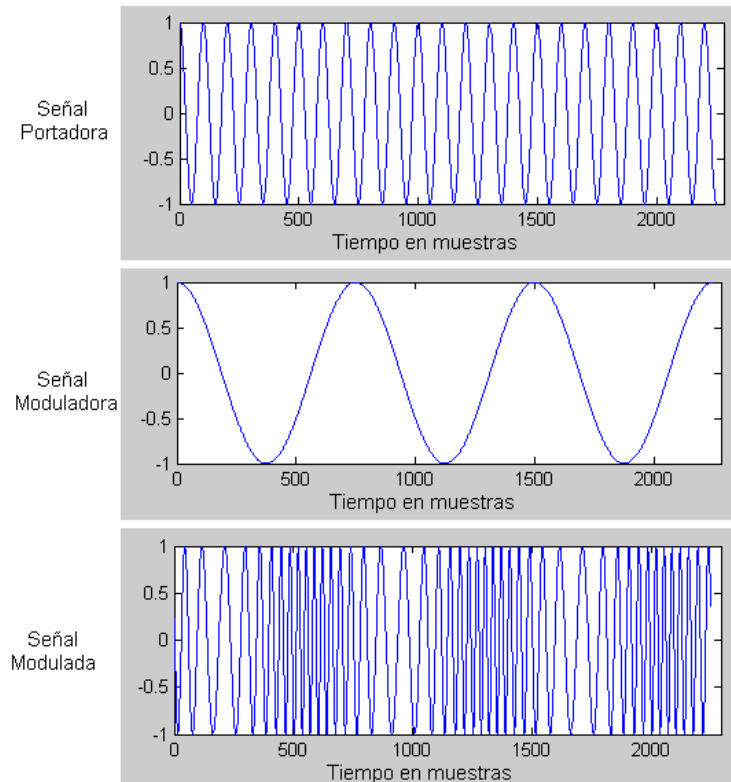
$$\theta(t) = \omega_c \cdot t + \int_0^t k_f \cdot f(\tau) d\tau + \theta_0 \quad (3.18)$$

Así, la modulación en frecuencia se expresa matemáticamente como [12]:

$$\phi(t)_{FM} = A \cdot \cos\left(\omega_c \cdot t + \int_0^t k_f \cdot f(\tau) d\tau\right) \quad (3.19)$$



En la figura 3.10 se muestra la representación de una señal modulada en frecuencia a partir de una señal senoidal.



**Figura 3.10** Representación de la modulación FM.

Supóngase que la señal moduladora es de la forma:  $f(t) = a \cdot \cos(\omega_m \cdot t)$ ; esto implica que [12]:

$$\theta(t) = \omega_c \cdot t + \frac{a \cdot k_f \cdot \text{sen}(\omega_m \cdot t)}{\omega_m} \quad (3.20)$$

Donde la constante  $a \cdot k_f$  se denomina desviación en frecuencia y se simboliza con  $\Delta\omega$ . La relación  $\Delta\omega/\omega_m$  (adimensional) define el índice de modulación de la

señal modulada, y se utiliza el símbolo  $\beta$  para representarlo. Considerando esto, se obtiene la expresión general de FM [12]:

$$\phi_{FM}(t) = A \cdot e^{j(\omega_c t + \beta \sin(\omega_m t))} \quad (3.21)$$

$$\Re\{\phi_{FM}(t)\} = A \cdot \cos(\omega_c \cdot t + \beta \cdot \sin(\omega_m \cdot t)) \quad (3.22)$$

Dependiendo del valor de  $\beta$  la modulación en frecuencia se puede clasificar como FM de banda angosta (NBFM) o FM de banda ancha (WBFM). Para el primer caso se encuentra que el ancho de banda ocupado es de  $2 \cdot \omega_m$  y este ocurre si se cumple que  $\beta < 0.2$ .

La FM de banda angosta utiliza la siguiente representación matemática [12]:

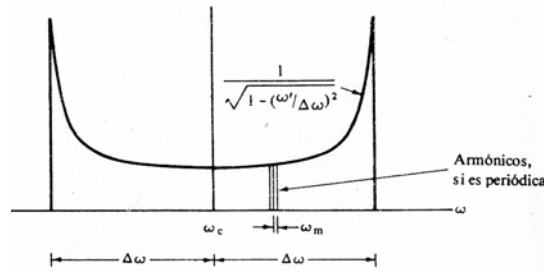
$$\phi_{NBFM}(t) = A \cdot e^{j\omega_c t} \cdot (1 + j\beta \cdot \sin(\omega_m \cdot t)) \quad (3.23)$$

$$\Re\{\phi_{NBFM}(t)\} = A \cdot (\cos(\omega_c \cdot t) - \beta \cdot \sin(\omega_m \cdot t) \cdot \sin(\omega_c \cdot t)) \quad (3.24)$$

En el caso de FM de banda ancha, se considera el término de desviación de frecuencia pico,  $\Delta\omega$ , el cual es una medida de la conversión de amplitud pico a frecuencia y representa la medida en que  $\omega_i$  se desvía del valor promedio de  $\omega_c$ . Dos aspectos importantes de una señal FM son el contenido de frecuencia de la señal moduladora, y la proporcionalidad entre la frecuencia instantánea y la amplitud de la señal moduladora.

Para el caso de NBFM, cuyo índice de modulación ( $\beta$ ) es muy bajo, se desprecia el efecto de  $\Delta\omega$  y su espectro de la señal es de banda limitada a  $2 \cdot \omega_m$ ; mientras que, para WBFM,  $\beta$  alto, el ancho de banda ocupado es aproximadamente  $2 \cdot \Delta\omega$ .

En la figura 3.11 se muestra la aproximación teórica de densidad espectral para una señal FM con  $\beta \rightarrow \infty$  que es modulada con una señal senoidal.



**Figura 3.11** Aproximación de la densidad espectral de magnitud de FM cuando  $\beta \rightarrow \infty$ , caso moduladora senoidal [12].

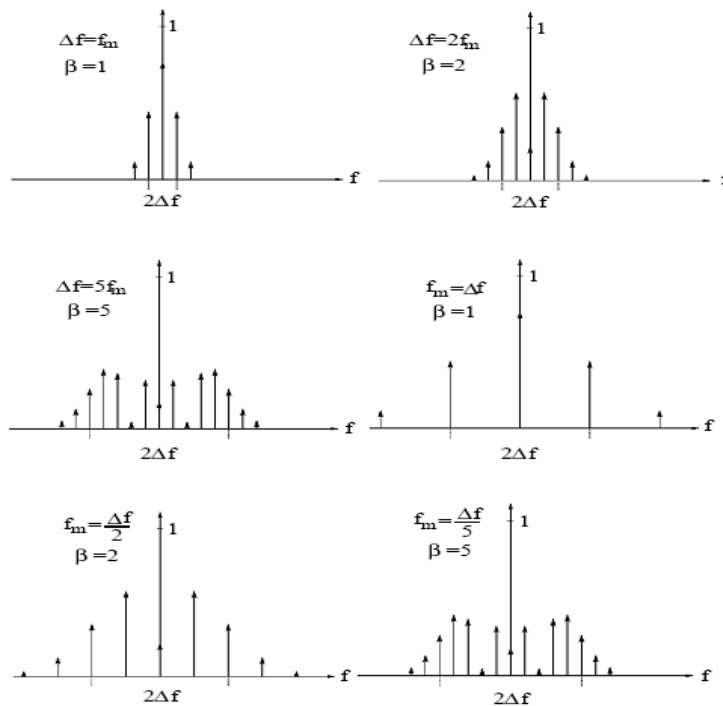
Para obtener la densidad espectral de una señal FM modulada a partir de una onda senoidal pura ésta se puede expresar mediante una serie de funciones de Bessel. Se tiene que [13]:

$$e^{j\beta \sin(\omega_m t)} = \sum_{n=-\infty}^{\infty} J_n(\beta) \cdot e^{jn\omega_m t} \quad (3.25)$$

$$\phi_{FM}(t) = \Re \left\{ A \cdot e^{j(\omega_c t)} \cdot \sum_{n=-\infty}^{\infty} J_n(\beta) \cdot e^{jn\omega_m t} \right\} \quad (3.26)$$

$$\phi_{FM}(t) = A \cdot \sum_{n=-\infty}^{\infty} J_n(\beta) \cdot \cos(\omega_c \cdot t + n \cdot \omega_m \cdot t) \quad (3.27)$$

De ecuación anterior se puede deducir que el espectro de una señal FM tendrá un número infinito de bandas laterales. Sin embargo, puesto que la magnitud de las componentes espectrales es proporcional a los valores de las funciones de Bessel (ver Apéndice A.2) está se hará despreciable en las bandas laterales de orden superior. En la figura 3.12 se muestran algunos ejemplos de espectro de línea para señales señales FM moduladas con una señal senoidal pura.



**Figura 3.12** Espectros de línea para una señal FM [5].

Para determinar el ancho de banda necesario para una transmisión FM generalmente se aplica la regla de Carson, la cual establece que [12]:

$$W \approx 2 \cdot (\Delta\omega + \omega_m) \quad (3.28)$$

de manera más específica:

$$\begin{aligned} W &\approx 2 \cdot \omega_m && (NBFM) \\ W &\approx 2 \cdot \Delta\omega && (WBFM) \end{aligned} \quad (3.29)$$

### 3.1.6 Métodos usados para modulación FM de banda ancha

#### 3.1.6.1 Método indirecto

Consiste en generar señales FM de banda angosta, las cuales son posteriormente convertidas a señales de banda ancha mediante multiplicadores de frecuencia. Este método es de difícil implementación y prácticamente no se usa para el diseño de transmisores FM

### 3.1.6.2 Método directo:

En este método la frecuencia de la señal portadora es controlada mediante la señal moduladora. Un circuito típico para generar FM de banda ancha consiste en un oscilador sintonizado, cuya frecuencia de oscilación está dada por [12]:

$$\omega_o = \frac{1}{\sqrt{L \cdot C}} \quad (3.30)$$

donde L y C representan la inductancia y capacitancia del circuito tanque resonante, respectivamente.

Para lograr la variación en frecuencia se debe hacer que la inductancia o la capacitancia varíen en función de la señal de entrada. Un método común es la utilización de un diodo semiconductor inversamente polarizado que muestra el comportamiento capacitivo de voltaje variable; el tipo de diodo más usado para ésta aplicación es el varicap. “El porcentaje de desviación de frecuencia que se obtiene de ésta manera es bastante pequeño. Para aumentarlo, la modulación se efectúa a alta frecuencia y luego se heterodina a una más baja” [12]. En la figura 3.13 se observa el esquema de modulación FM directa utilizando un varicap como elemento capacitivo variable.

Existen otras técnicas utilizadas para generar FM de banda ancha. Básicamente, para cualquiera de ellas lo que se requiere es un oscilador controlado por voltaje cuya frecuencia de oscilación dependerá del voltaje instantáneo de la señal de entrada. Esta oscilación se puede lograr usando un circuito con componentes discretos, como el circuito de la figura 3.12, o un VCO integrado.

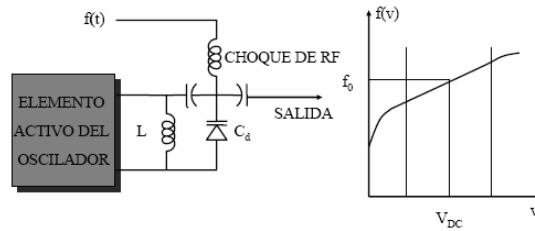


Figura 3.13 Esquema de modulación FM directa usando un varicap como capacitancia variable [8].

### 3.1.7 Demodulación de señales FM

#### 3.1.7.1 Método directo

Este método de demodulación se basa en un discriminador de frecuencia, el cual es un sistema que permite obtener, de manera directa, una tensión de salida proporcional a la frecuencia de la señal de entrada. Un discriminador está compuesto básicamente por tres elementos: un limitador, un diferenciador y un detector de envolvente, tal como se observa en la figura 3.14.

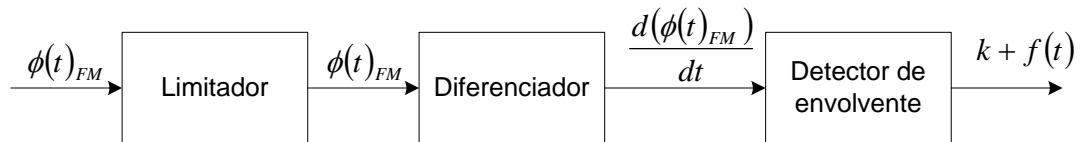


Figura 3.14 Diagrama de bloques de un discriminador de frecuencia.

El circuito limitador se coloca a la entrada del demodulador para garantizar que la amplitud de la señal de entrada sea constante. Posteriormente se utiliza un diferenciador con respuesta en frecuencia ideal, cuya salida representa una señal de AM. De ésta manera se emplea un detector de envolvente para extraer la señal moduladora de la señal equivalente en AM.

De forma matemática el funcionamiento del discriminador es el siguiente. Al derivar con respecto al tiempo la expresión general de una señal FM, se obtiene [12]:

$$\phi(t)_{FM} = A \cdot \cos\left(\omega_c \cdot t + \int_0^t k_f \cdot f(\tau) d\tau\right) \quad (3.31)$$

$$\frac{d(\phi(t)_{FM})}{dt} = -A \cdot \text{sen}\left(\omega_c \cdot t + \int_0^t k_f \cdot f(\tau) d\tau\right) \cdot (\omega_c + k_f \cdot f(t)) \quad (3.32)$$

Si se cumple que  $k_f \ll \omega_c$ , la expresión anterior corresponde a una señal modulada en amplitud, cuya envolvente se calcula como [12]:

$$A \cdot \omega_c \cdot \left(1 + \frac{k_f \cdot f(t)}{\omega_c}\right) \quad (3.33)$$

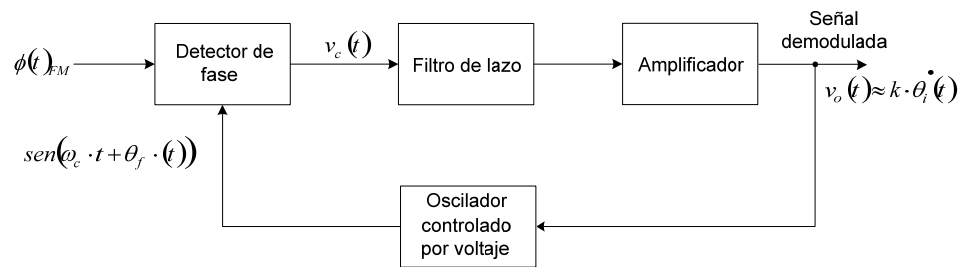
y frecuencia portadora:

$$\omega_c + k_f \cdot f(t) \quad (3.34)$$

Si  $k_f \cdot f(t) \ll \omega_c$ , el cambio en la frecuencia portadora no será detectado por el detector de envolvente.

### 3.1.7.2 Método indirecto:

El modelo más empleado para demodular una señal de FM a partir del método indirecto es el lazo de enganche de fase (*PLL, phase-locked loop*). El PLL comprende básicamente cuatro elementos: un detector de fase, un filtro de lazo, un amplificador y un oscilador controlado por voltaje, según como se observa en el diagrama de la figura 3.15.



**Figura 3.15** Diagrama de un demodulador FM usando un lazo de enganche de fase.

EL PLL se engancha cuando el oscilador controlado por voltaje se sintoniza de manera tal que su frecuencia natural (de operación) es igual a la frecuencia central. Cualquier cambio en la señal a la entrada del sistema provocará que el VCO genere un error de fase el cual es realimentado a la entrada del detector de fase.

El detector de fase determina la diferencia de fase existente entre la señal modulada y la salida del VCO. Ésta diferencia corresponde a una tensión AC que es realimentada al VCO después de ser filtrada y amplificada. El VCO generará una nueva frecuencia variable de salida en función de dicha tensión alterna. Si la diferencia de fase es cero, entonces el nivel de tensión a la salida del detector se mantendrá constante permitiendo que el PLL se enganche. Ésta tensión a la salida del detector es proporcional a la desviación de frecuencia y es, por lo tanto, representa la señal demodulada.

### 3.1.7.3 Cálculo de la fase instantánea usando la función tangente inversa:

Este método corresponde a la discretización de un discriminador usado con una envolvente compleja.



La frecuencia instantánea de una señal senoidal se puede encontrar calculando la derivada de su fase, como se expresa en la siguiente ecuación [7]:

$$\Delta\theta(t) = \frac{d(\tan^{-1}(q(t)/i(t)))}{dt} \quad (3.35)$$

Puesto que, la fase se determina mediante la función tangente inversa, se requiere que la señal de entrada sea compleja. Sus partes real e imaginaria están representadas por  $i(t)$  y  $q(t)$ , respectivamente, en la ecuación anterior.

Luego, la frecuencia instantánea se calcula como [7]:

$$f(t) = \frac{f_s \cdot (\Delta\theta_{rad}(t))}{2 \cdot \pi} \text{ Hz} \quad (3.36)$$

donde  $f_s$  corresponde a la frecuencia de muestreo en Hz.

Richard G. Lyons [7], propone un algoritmo para encontrar el valor de  $\Delta\theta(t)$  sin necesidad calcular la tangente inversa del ángulo de fase de la señal de entrada. Este algoritmo se desarrolla a continuación:

Sea  $r(t) = q(t)/i(t)$ ; donde  $q(t)$  e  $i(t)$  representan las componentes real e imaginaria, respectivamente, de la señal de entrada. Así, (3.35) se reescribe como [7]:

$$\Delta\theta(t) = \frac{d(\tan^{-1}(r(t)))}{dt} \quad (3.37)$$

Ahora, aplicando la derivada de tangente inversa [7]:

$$\Delta\theta(t) = \frac{1}{1+r^2(t)} \cdot \frac{d[r(t)]}{dt} \quad (3.38)$$

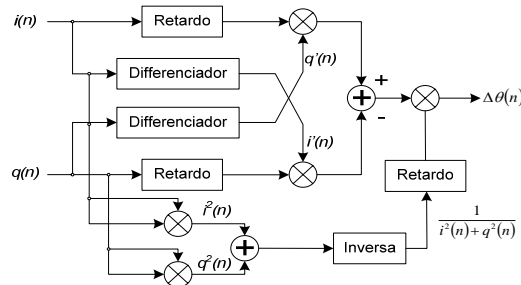
Sustituyendo  $r(t) = q(t)/i(t)$  en la ecuación anterior y desarrollando regla del cociente para derivadas:

$$\Delta\theta(t) = \frac{1}{1 + [q(t)/i(t)]^2} \cdot \frac{d[q(t)/i(t)]}{dt} = \frac{1}{1 + [q(t)/i(t)]^2} \cdot \frac{i(t) \frac{dq(t)}{dt} - q(t) \frac{di(t)}{dt}}{i^2(t)} \quad (3.39)$$

Finalmente, simplificando la expresión anterior y sustituyendo variables en tiempo continuo por variables en tiempo discreto ( $x(t) \rightarrow x(n)$ ), se tiene que [7]:

$$\Delta\theta(n) = \frac{i(n) \frac{dq(n)}{dn} - q(n) \frac{di(n)}{dn}}{i^2(n) + q^2(n)} \quad (3.40)$$

En la figura 3.16 se muestra la implementación de (3.40). Los retardos introducidos en la señales de entrada son empleados para alinear estas con las salidas del diferenciador.



**Figura 3.16** Algoritmo de demodulación de señales FM usando el método de cálculo de fase instantánea [7].

### 3.1.8 Tarjeta de desarrollo XtremeDSP

La tarjeta de desarrollo XtremeDSP [8] integra un FPGAs, dispositivos de interfaz con señales analógicas, elementos de memoria y osciladores. Este sistema es útil para desarrollar aplicaciones de procesamiento digital de señales de alto desempeño, tales como redes inalámbricas 3G, sistemas de radio definidos por software (SDR) y transmisión de televisión de alta definición (HDTV).

Entre las principales características de ésta tarjeta están:

- Contiene un módulo BenADDA DIME-II que está compuesto por:
  - Un FPGA Virtex-II (XC2V80-4CS144) para la distribución de señales de reloj.
  - Un FPGA Virtex –IV (XC4SX35-10FF668) para aplicaciones de usuario.
  - Dos ADC de 14-bits a 105 MSPS (AD6645) en canales independientes .
  - Dos DAC de 14-bits a 160 MSPS (AD9772) en canales independientes.
- La interfaz con una PC se realiza vía bus PCI de 32bit/33MHz a 3.3V/5V, puerto USB v1.1 o intefaz JTAG.
- Soporta reloj externo, oscilador interno y relojes programables.
- Posee dos bancos de memoria ZBT-SRAM de 512Kx32 a 133MHz cada uno.
- La interfaz entre el módulo DIME-II y el bus PCI o el puerto USB se realiza mediante un FPGA Spartan-II (XC2S200).
- Posee LEDs indicadores de estado.

## **Capítulo 4: Procedimiento metodológico**

### **4.1 Definición de la solución**

Para el desarrollo del proyecto se identificaron cuatro etapas:

- Estudio de fundamentos relacionados con el procesamiento digital de señales.
- Implementación de un modelo funcional básico de oscilador controlado numéricamente.
- Diseño e implementación de un modulador FM digital.
- Diseño e implementación de un demodulador FM digital.

Aunque algunas de estas etapas requieren el desarrollo de tareas similares, tales como investigación, simulación, implementación y verificación de resultados, cada una fue ejecutada independientemente. En particular, todos los módulos implementados forman parte de un sistema mayor; por lo tanto, las especificaciones de operación fueron definidas de acuerdo con los requisitos y las limitaciones del sistema en general.

### **4.2 Descripción de las etapas definidas para el desarrollo del proyecto**

En la descripción de las tareas que se llevaron a cabo para cada una de las etapas se trata de abarcar de forma global las fases del método de diseño en ingeniería seguidas para llegar a la solución del problema.

#### **4.2.1 Estudio de los principios de la teoría de procesamiento digital de señales relacionados con el proyecto**

Se realizó una revisión de los conceptos necesarios para el desarrollo de sistemas en el campo de comunicaciones eléctricas. Este estudio se orientó

principalmente a los temas relacionados con la discretización de señales continuas, efecto alias y sub-muestreo.

#### **4.2.2 Implementación de un modelo funcional básico de un NCO**

El estudio de los principios de operación de un oscilador controlado numéricamente se enfocó en aplicaciones prácticas tales como el bloque NCO implementado por MATLAB y el núcleo DDS de Xilinx.

##### **4.2.2.1 Estudio y análisis de diferentes esquemas generadores de onda senoidal**

Se investigó sobre los algoritmos existentes para la generación de señales senoidales para determinar cuál implementación representaba la mejor opción en cuanto a precisión de los resultados así como en el consumo de recursos.

Se estudiaron los métodos basados en series de Taylor y el algoritmo de CORDIC. Ambos modelos fueron validados utilizando la herramienta de análisis matemático MATLAB. A pesar de que el desarrollo de una serie de Taylor con tres términos ofrece una precisión similar a la obtenida usando el algoritmo de CORDIC se decidió utilizar este último para la implementación dado el menor número de operaciones matemáticas complejas requeridas. Por otra parte, al obtener la transformada discreta de Fourier se observó que, teóricamente, la señal senoidal generada usando el método de CORDIC presenta una mayor pureza espectral (ver Apéndice A.3).

#### **4.2.2.2 lección de método para implementación de NCO**

Una vez seleccionado el algoritmo éste fue implementado en VHDL; sin embargo, solo se logró observar su comportamiento a nivel de simulación (ver Apéndice A.4).

Por otra parte, Xilinx ofrece núcleos PI los cuales son módulos configurables por el usuario que permiten implementar desde una función básica como un contador hasta sistemas complejos como filtros. Dentro de estos núcleos PI se encuentra el DDS v5.0, con el cual se implementan NCO's. Este último fue el que se usó en la implementación.

#### **4.2.3 Diseño e implementación de un modulador FM digital**

##### **4.2.3.1 Estudio sobre moduladores de FM**

Se estudiaron los modelos teóricos de los posibles moduladores de frecuencia a implementar: método directo y método indirecto. Se eligió el método directo puesto que se puede utilizar un NCO para que realice esta función.

Se realizaron pruebas para observar la respuesta de la señal de salida del NCO ante un incremento de fase dinámico. Posteriormente se definió el criterio para el cálculo de este incremento en función de la máxima resolución de la señal de entrada y la desviación deseada.

#### **4.2.3.2 Simulación de modelos matemáticos**

Una vez definidas las especificaciones de máxima resolución de la señal de entrada, desviación en frecuencia, rango dinámico y frecuencia de muestreo se modeló el diseño en MATLAB. El objetivo de las simulaciones fue observar el comportamiento tanto en el dominio del tiempo como en el dominio de la frecuencia.

El modelo en VHDL fue simulado con la herramienta ModelSim. Ésta simulación solamente permite obtener el comportamiento del modulador en el tiempo. Estos resultados se verificaron comparándolos con los obtenidos en MATLAB.

#### **4.2.3.3 Obtención y verificación de resultados de la implementación**

Para verificar el concepto del modulador se hicieron pruebas usando como señal moduladora una onda senoidal generada internamente en el FPGA. Estos resultados fueron contrastados con los obtenidos para el modulador del generador de señales IFR 2023B. Posteriormente, la señal moduladora fue sustituida por una señal generada externamente.

#### **4.2.4 Diseño e implementación de demodulador de FM digital**

##### **4.2.4.1 Estudio sobre demoduladores de señales FM**

Se realizó un estudio preliminar de las técnicas de demodulación más usadas y su posible implementación usando técnicas digitales. Inicialmente se consideraron dos modelos: el método directo o *discriminador de frecuencia* y el método indirecto basado en un lazo de enganche de fase (PLL).

#### **4.2.4.2 Simulación de modelos matemáticos**

Inicialmente la solución se enfocó en el método con PLL. Para montar un diseño en MATLAB se tomaron como referencia el modelo teórico y el de un receptor de FM implementado en VHDL [9]; sin embargo, en el primer caso no se logró rescatar la señal moduladora, mientras que en el segundo la señal demodulada presentaba mucha distorsión.

Posteriormente, se implementó un algoritmo de demodulación en frecuencia basado en la derivada de la fase instantánea de una señal de entrada en cuadratura.

#### **4.2.4.3 Obtención y verificación de resultados**

Para validar el funcionamiento del demodulador, éste se conectó a la salida del bloque modulador al cual se le inyectaron diferentes señales de entrada. Se obtuvieron gráficas de las señales demoduladas cuyas características fueron posteriormente comparadas con las de las señales originales

### **4.3 Implementación de la solución**

Cada uno de los módulos desarrollados fue implementado utilizando lenguaje descriptivo de hardware VHDL. El diseño e implementación de los mismos se realizó utilizando el entorno de desarrollo ISE Project 9.2 de Xilinx. Estos módulos fueron programados en una tarjeta XtremeDSP mediante el programa FUSE, ambos de Nallatech<sup>2</sup>.

---

<sup>2</sup> Compañía especializada en la utilización de FPGA's aplicados en el campo de la computación



## Capítulo 5: Descripción detallada de la solución

### 5.1 Descripción de los módulos implementados usando lenguaje descriptivo de hardware

#### 5.1.1 Modulador FM digital

El modulador FM implementado se basó en el esquema de modulación por método directo; en el cual la frecuencia de señal de salida es linealmente proporcional a la amplitud de la señal de entrada. En la figura 5.1 se muestra el diagrama de bloques general del modulador FM.

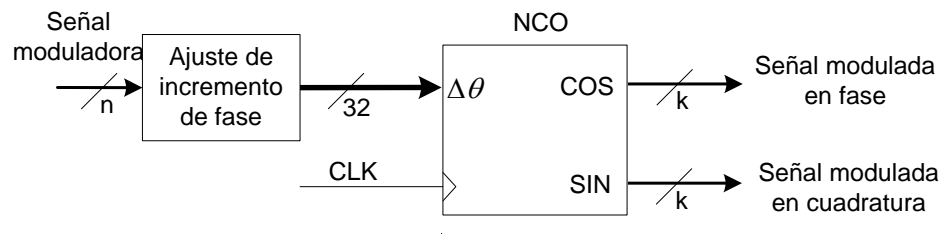


Figura 5.1 Diagrama de bloques del modulador FM digital.

Para lograr la modulación en frecuencia se utiliza un núcleo NCO de Xilinx. Despejando (3.9), se obtiene que la frecuencia de salida del oscilador es directamente proporcional al incremento de fase:

$$F_{out} = \Delta\theta \cdot F_s / 2^N \quad (5.1)$$

Donde  $\Delta\theta \cdot F_s / 2^N$  representa el argumento de una función seno o coseno.

Ahora, para una señal FM el ángulo de fase (3.20) está representado por:

$$\theta(t) = \omega_c \cdot t + \frac{\Delta\omega \cdot \text{sen}(\omega_m \cdot t)}{\omega_m} \quad (5.2)$$

Suponiendo que  $\Delta\theta \cdot F_s / 2^N$  varía en el tiempo como:

$$\Delta\theta \cdot F_s / 2^N = (\theta_0 + \alpha(t)) \cdot F_s / 2^N \quad (5.3)$$

Igualando las expresiones (5.2) y (5.3), se encuentra que:

$$\begin{aligned} \theta(t) &= \Delta\theta \cdot F_s / 2^N \\ \omega_c \cdot t + \frac{\Delta\omega \cdot \text{sen}(\omega_m \cdot t)}{\omega_m} &= (\theta_0 + \alpha(t)) \cdot F_s / 2^N \end{aligned} \quad (5.4)$$

Puesto que  $\omega_c \cdot t$  y  $\theta_0 \cdot F_s / 2^N$  son constantes se les puede asignar el mismo valor reduciendo la expresión anterior a:

$$\frac{\Delta\omega \cdot \text{sen}(\omega_m \cdot t)}{\omega_m} = \alpha(t) \cdot F_s / 2^N \quad (5.5)$$

En el esquema digital el valor de  $\text{sen}(\omega_m \cdot t)$  está representado mediante n bits y debe ser normalizado en el intervalo [-1,1]. Cambiando  $\text{sen}(\omega_m \cdot t)$  por  $y(t)/2^n$  en la ecuación anterior:

$$\frac{\Delta\omega \cdot y(t)}{\omega_m \cdot 2^n} = \alpha(t) \cdot F_s / 2^N \quad (5.6)$$

Tomando en cuenta que  $\Delta\omega$  es equivalente a  $F_{out}$ ; la variación del incremento de fase está dada por:

$$\alpha(t) = \frac{\Delta\omega \cdot y(t)}{\omega_m \cdot 2^n} \cdot \frac{2^N}{F_s} \quad (5.7)$$

y es el máximo valor se alcanza si  $y(t) = 2^n$ .

Para que la frecuencia de salida del NCO se desvíe el valor indicado por  $\Delta\omega$   $\omega_m$  debe ser igual a “1”.

En la tabla 5.1 se muestran algunos resultados del incremento de fase calculado para distintas combinaciones de los parámetros implicados en (5.7).

**Tabla 5.1** Incremento de fase máximo en función de las características definidas del NCO y la señal moduladora.

Desvío de Frecuencia (kHz)	Frecuencia de muestreo (kHz)	N: Número de bits del acumulador	n: bits de resolución de señal de entrada	Factor $\frac{\Delta\omega}{2^n} \cdot \frac{2^N}{F_s}$	Incremento de fase máximo
75	56000	32	14	702	5752188
3	56000	32	14	28	230088
75	2500	32	15	7864	128849019
3	2500	32	15	315	5153961
75	437,5	32	14	89878	736280108
3	437,5	32	14	3595	29451204

El valor de N se calcula utilizando la ecuación  $N = \log_2(F_s / \Delta f)$ . Para distintos valores de  $F_s$  se varió la resolución de frecuencia ( $\Delta f$ ) para mantener N constante. Por otra parte, n depende del elemento utilizado para suministrar la señal de entrada al modulador.

El bloque denominado “Ajuste de incremento de fase” se encarga de multiplicar el valor de la señal de entrada por el factor  $(\Delta\omega/2^n) \cdot (2^N / F_s)$ . Este ajuste se realiza combinatorialmente mediante desplazamientos y sumas; se hace de ésta manera para evitar el uso de un bloque DSP que ejecute la función de multiplicación.

El modelo del demodulador fue implementado en el FPGA: XC4VSX32 de la tarjeta XtremeDSP. Se consideraron dos valores de desvío en frecuencia; 75kHz y 3kHz. En las tablas 5.2, 5.3 y 5.4 se observa el consumo de recursos requerido para tres implementaciones de ambos casos a diferentes frecuencias de muestreo.

**Tabla 5.2** Consumo de recursos del modulador FM implementado en un FPGA XC4VSX32. Considerando  $F_s = 56MHz$   $\wedge$   $F_c = 10MHz$ .

Recursos	Disponibles en FPGA	Resolución de señal de entrada 14 bits			
		$\Delta F = 3kHz$		$\Delta F = 75kHz$	
<b>Slices</b>	15360	186	1%	187	1%
<b>RAMB16s</b>	192	1	1%	1	1%

**Tabla 5.3** Consumo de recursos del modulador FM implementado en un FPGA XC4VSX32. Considerando  $F_s = 2.5MHz$   $\wedge$   $F_c = 0Hz$ .

Recursos	Disponibles en FPGA	Resolución de señal de entrada 14 bits			
		$\Delta F = 3kHz$		$\Delta F = 75kHz$	
<b>Slices</b>	15360	218	1%	219	1%
<b>RAMB16s</b>	192	4	2%	4	2%

**Tabla 5.4** Consumo de recursos del modulador FM implementado en un FPGA XC4VSX32. Considerando  $F_s = 437.5kHz$   $\wedge$   $F_c = 0Hz$ .

Recursos	Disponibles en FPGA	Resolución de señal de entrada 14 bits			
		$\Delta F = 3kHz$		$\Delta F = 75kHz$	
<b>Slices</b>	15360	207	1%	207	1%
<b>RAMB16s</b>	192	8	4%	8	4%

### 5.1.2 Demodulador FM digital

En la figura 5.2 se muestra el diagrama de bloques del demodulador de FM implementado; este se realizó usando el método del cálculo de la derivada de la fase de la señal de entrada.

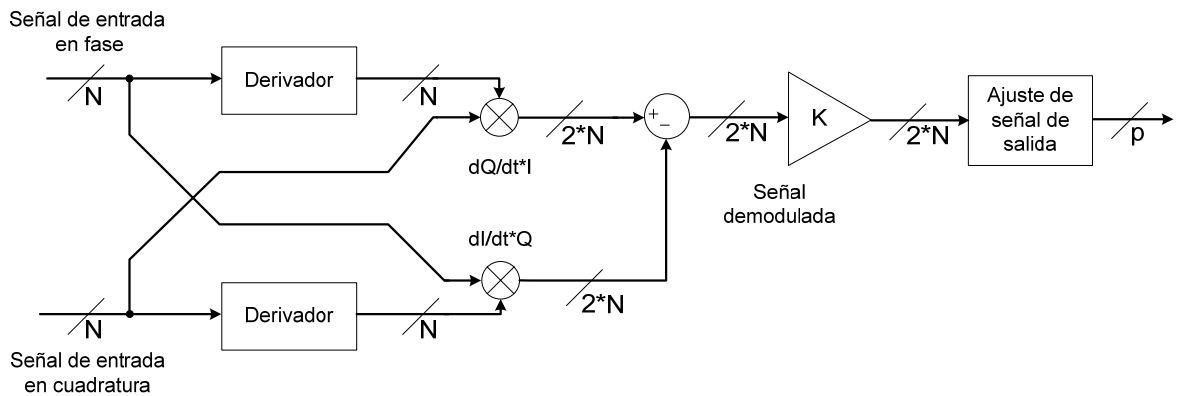


Figura 5.2 Demodulador FM digital.

Para obtener la derivada de la señal de entrada se usa un diferenciador. En [7], se recomienda usar un filtro FIR con coeficientes 1, 0 y -1 para obtener una respuesta aceptable a la salida. Además, se introduce un retardo en cada una de las componentes de la señal de entrada. Por lo tanto, si  $a$  representa la parte real de la señal de entrada y  $b$  la parte imaginaria, el producto de una componente de la señal por la derivada de una señal, expresaría como:

$$a(n-1) \cdot \frac{db(n)}{dn} = a(n-1) \cdot [b(n) - b(n-2)] \quad (5.8)$$

$$b(n-1) \cdot \frac{da(n)}{an} = b(n-1) \cdot [a(n) - a(n-2)] \quad (5.9)$$

aplicando la transformada Z a las expresiones (5.8) y (5.9):

$$H_{ab}(z) = (A(z) \cdot z^{-1}) \cdot [B(z) - B(z) \cdot z^{-2}] \quad (5.10)$$

$$H_{ba}(z) = (B(z) \cdot z^{-1}) \cdot [A(z) - A(z) \cdot z^{-2}] \quad (5.11)$$

Ahora, si se elimina un retardo en las muestras de (5.8) y (5.9) sin dejar la considerar la muestra actual, se tiene que:

$$a(n) \cdot \frac{db(n)}{dn} = a(n) \cdot [b(n) - b(n-1)] \quad (5.12)$$

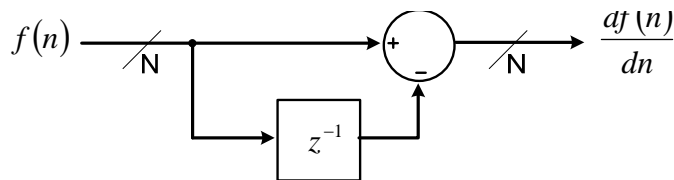
$$b(n) \cdot \frac{da(n)}{an} = b(n) \cdot [a(n) - a(n-2)] \quad (5.13)$$

aplicando la transformada Z:

$$H_{ab}(z) = A(z) \cdot [B(z) - B(z) \cdot z^{-1}] \quad (5.14)$$

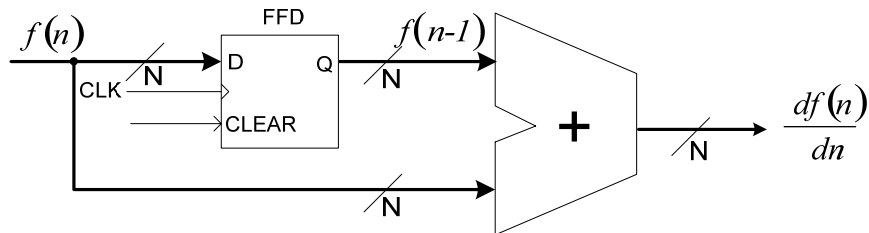
$$H_{ba}(z) = B(z) \cdot [A(z) - A(z) \cdot z^{-1}] \quad (5.15)$$

De ésta manera, la estructura del derivador implementado corresponde a un filtro FIR con coeficientes 1 y -1, tal como se muestra en la figura 5.3.



**Figura 5.3** Bloque diferenciador.

A nivel de circuitos digitales, el retraso de un ciclo de reloj para una señal se realiza mediante un flip-flop tipo D. Así, el circuito implementado en VHDL para el derivador queda de la siguiente manera:



**Figura 5.4** Diagrama del circuito empleado como derivador.

Para el cálculo del producto de la componente real de la señal de entrada por la derivada de la componente imaginaria, y viceversa, se utiliza un núcleo multiplicador suministrado por Xilinx. Utilizando dos bloques derivador – multiplicador y un restador se obtiene el numerador en (5.16) [9]:

$$\Delta\theta(n) = \frac{i(n)\frac{dq(n)}{dn} - q(n)\frac{di(n)}{dn}}{i^2(n) + q^2(n)} \quad (5.16)$$

Puesto que la señal portadora es una onda senoidal,  $i(t)$  y  $q(t)$  son señales de tipo coseno y seno, respectivamente. Usando identidades trigonométricas se encuentra que:

$$\cos^2(x) + \sin^2(x) = 1 \quad \Rightarrow \quad i^2(n) + q^2(n) = 1 \quad (5.17)$$

Por lo tanto, el cálculo de la variación de fase de la señal de entrada, se puede simplificar como:

$$\Delta\theta(n) = i(n)\frac{dq(n)}{dn} - q(n)\frac{di(n)}{dn} \quad (5.18)$$

Ahora, para obtener la frecuencia instantánea de la señal de entrada se usa (3.36) [9]:

$$f(t) = \frac{f_s \cdot (\Delta\theta_{rad}(t))}{2 \cdot \pi} \text{ Hz} \quad (5.19)$$

Además, se debe hacer un ajuste de escala para garantizar que la máxima amplitud de la señal demodulada sea menor o igual que la máxima amplitud de salida representable. De ésta manera, definiendo 1 como el máximo valor de amplitud y sabiendo que  $\Delta f = f(t)_{\max}$ , la variación de la amplitud de salida se encuentra mediante la siguiente relación:

$$A(t) = \frac{f(t)}{\Delta f} = \frac{f_s \cdot (\Delta\theta_{rad}(t))}{2 \cdot \pi \cdot \Delta f} \text{ Hz} \quad (5.20)$$

En la tabla 5.5 se muestran algunos factores de escala calculados para desviaciones de frecuencia usadas comúnmente en la banda FM o para radio de dos vías. Además, los cálculos se realizaron considerando dos posibles frecuencias de muestreo.

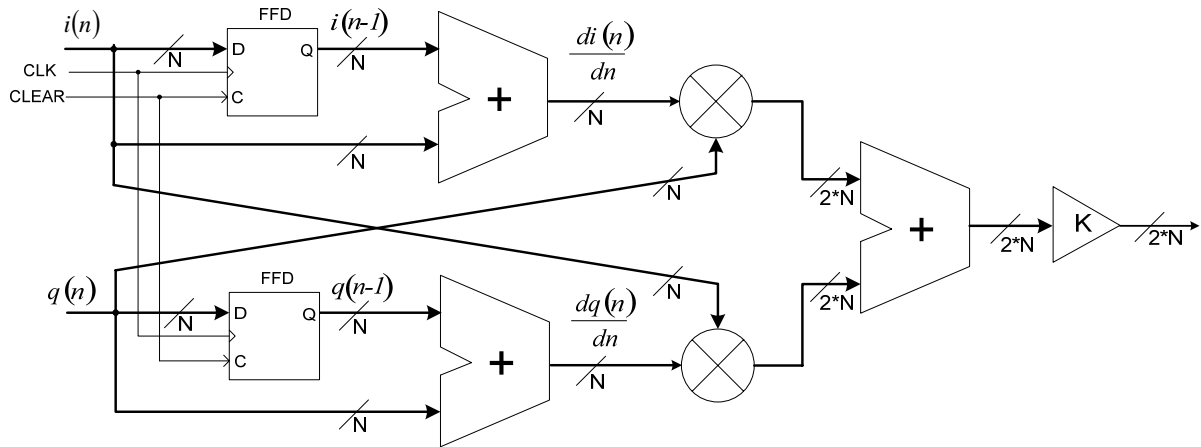
**Tabla 5.5** Cálculo factor de escala del demodulador FM para diferentes desviaciones de frecuencia y tasas de muestreo.

Frecuencia de muestreo (kHz)	Desviación en frecuencia (kHz)	Factor de escala
2500	75	5,30516477
2500	3	132,6291192
437,5	1	69,6302876
437,5	3	23,21009587

Al igual que en el demodulador este factor de escala se logra mediante una serie de desplazamientos y sumas combinatorias.



El módulo implementado para el demodulador FM se presenta en la figura 5.5.



**Figura 5.5** Implementación del demodulador FM.

Luego de realizar el cálculo matemático el valor de señal demodulada correspondiente a la muestra procesada, se debe realizar un ajuste de bits representativos; esto, porque con los multiplicadores aumenta la cantidad de bits necesarios para representar cada valor. El ajuste de salida consiste básicamente en desprestigiar los bits menos significativos del resultado generado por el demodulador.

El modelo del demodulador fue implementado en el FPGA: XC4VVSX32 de la tarjeta XtremeDSP. En este caso, las señales de entrada son representadas utilizando 18 bits y la señal de salida en 14 bits (debido a la resolución del DAC). En la tabla 5.6 se resume el consumo de recursos requerido para dos implementaciones de demodulador FM.

**Tabla 5.6** Consumo de recursos del demodulador FM implementado en un FPGA XC4VVSX32. Considerando  $F_s = 437.5kHz$ .

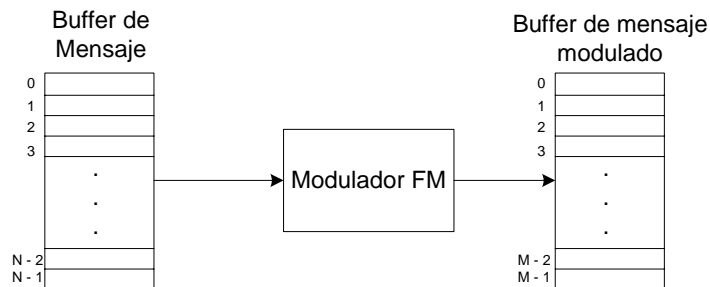
Recursos	Disponibles en FPGA	Resolución de señal de entrada 14 bits			
		$\Delta F = 1kHz$		$\Delta F = 3kHz$	
<b>Slices</b>	15360	18	0%	88	0%
<b>Flip-Flops</b>	30720	36	0%	36	0%
<b>DSP48s</b>	192	2	1%	2	1%

## 5.2 Descripción de los módulos implementados en lenguaje de alto nivel

### 5.2.1 Modulador FM digital

El algoritmo de modulación FM también fue implementado usando un lenguaje de alto nivel, específicamente C. Este algoritmo se desarrolló en un computador debido a la posibilidad de tomar una señal de audio procesada digitalmente en la computadora, modularla en frecuencia y posteriormente enviar las muestras de la señal modulada a la tarjeta XtremeDSP vía puerto PCI.

En ésta sección la atención se centrará en el desarrollo del algoritmo del demodulador en frecuencia. La comunicación vía PCI y el procesamiento de los datos dentro del FPGA están fuera del alcance de este proyecto.



**Figura 5.6** Diagrama de bloques básico del modulador FM programado en lenguaje de alto nivel.

En la figura 5.6 se muestra el diagrama de bloques básico del modulador FM implementado usando lenguaje de alto nivel. Para los buffer a la entrada y salida del modulador  $N$  es la cantidad de muestras que contiene el mensaje a modular y  $M$  la cantidad de muestras de la señal modulada. El valor de  $M$  se define en función  $N$  y la relación entre las frecuencias de muestreo de los datos de entrada y salida; para mayor facilidad en el procesamiento de los datos se requiere que la relación de frecuencias se redondee al entero más próximo. Esto se calcula de la siguiente manera:

$$M = N * Z \left( \frac{F_{s\_mensaje}}{F_{s\_señal\ mod}} + 0.5 \right) \quad (5.21)$$

El algoritmo de modulación en frecuencia se basa en el principio de operación de un NCO. Como se mencionó en el apartado 5.1.1, el cambio en la frecuencia de salida está dado por:

$$\alpha(t) = \frac{\Delta\omega \cdot y(t)}{\omega_m \cdot 2^n} \cdot \frac{2^N}{F_s} \quad (5.22)$$

Igual que para el modulador FM implementado en lenguaje descriptivo de hardware, se debe considerar  $\omega_m$  como un valor unitario.

Suponiendo que se tiene una tabla de tamaño  $2^N$  con valores de la onda senoidal y se quiere leer cada "x" posiciones, el valor correspondiente a una posición determinada es:

$$valor\ leído = sen(i \cdot y \cdot 2\pi / 2^N) \quad (5.23)$$

donde "i" es la posición actual en la tabla y "y" la frecuencia de la señal.

Sustituyendo  $\alpha(t)$ , con  $\omega_m = 1$ , por  $y \cdot 2\pi$  en la expresión anterior, se tiene que:

$$valor\ leído = sen\left(i \cdot \frac{\Delta\omega \cdot y(t)}{2^n} \cdot \frac{1}{F_s}\right) \quad (5.24)$$

El algoritmo implementado no se basa en la lectura de una tabla previamente almacenada; sino que, a partir de la ecuación anterior calcula cada muestra de la señal modulada y la almacena en el buffer de salida. En este caso, el puntero "i" es unitario, y los cambios en la señal se deben a que el argumento de la función se va acumulando en el tiempo.

$$\theta_i(t) = i \cdot \frac{\Delta\omega \cdot y(t)}{2^n} \cdot \frac{1}{F_s} \quad \Rightarrow \quad \theta_i(t) = \theta_{i-1}(t) + \frac{\Delta\omega \cdot y(t)}{2^n} \cdot \frac{1}{F_s} \quad (5.23)$$

En la figura 5.7 se muestra el diagrama de flujo de correspondiente a este algoritmo.

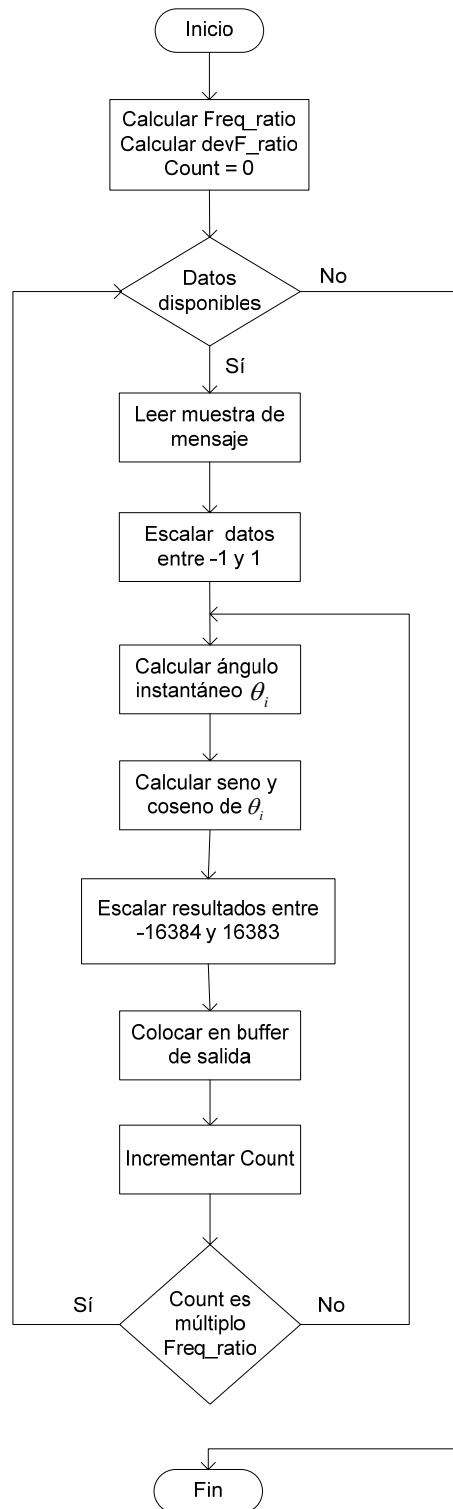


Figura 5.7 Diagrama de flujo de algoritmo para modulador FM.

El primer paso en la ejecución del proceso es inicializar las variables:

- Freq\_ratio: indica la relación entre las frecuencias de muestreo de la señal modulada y el mensaje:
- dev\_Freq: corresponde a la relación  $\Delta F / F_s$ .
- Count: cuenta la cantidad de muestras de señal modulada que se han generado. Además se usa para verificar cuándo se requiere una nueva muestra de la señal de entrada; lo cual ocurre cuando Count es un múltiplo de Freq\_ratio.

Mientras haya datos disponibles, se toma una muestra del mensaje y se calcula el valor correspondiente a la modulación en frecuencia, siguiendo los pasos a continuación:

- Si la muestra actual es diferente a la anterior se escala en el intervalo [-1, 1]:  $y_{normalizada}(t) = y(t) / 2^n$
- Calcular el ángulo instantáneo:  $\theta_i(t) = \theta_{i-1}(t) - \frac{\Delta\omega \cdot y_{normalizada}(t)}{F_s}$
- Calcular el valor de la señal modulada en fase y cuadratura:  
$$\phi_{FM\_} = \cos[\theta_i(t)] + j \cdot \text{sen}[\theta_i(t)]$$
- Escalar el resultado en el intervalo  $[-2^{n-1}, 2^{n-1}-1]$ .
- Almacenar el resultado normalizado en el buffer de salida.
- Incrementar el contador de muestras de señal modulada.
- Verificar si el valor de Count es múltiplo de la relación de frecuencias para solicitar una muestra nueva de la señal de entrada.

## Capítulo 6: Análisis de Resultados

### 6.1 Modulador FM digital

Para validar el funcionamiento del modulador en un sistema real se implementaron dos casos: considerando desviaciones de frecuencia de 3kHz y 15kHz. Además, para cada uno de estos casos se realizaron pruebas utilizando señales moduladoras internas, generadas mediante un NCO y externas, utilizando el generador de frecuencia IFR 2023B.

Para contrastar los resultados del modulador implementado en el FPGA con un modulador analógico real, se realizaron mediciones a señales moduladas usando el IFR 2023B. En la tabla 6.1 se encuentran las características de las señales moduladora y modulada para distintos casos de prueba.

**Tabla 6.1** Características de la señal moduladora y la señal modulada para los diferentes casos de prueba:

Caso de prueba	Tipo de modulador FM	Tipo de señal moduladora	Frecuencia de la señal moduladora (kHz)	Amplitud de la señal moduladora (V)	Frecuencia central (MHz)	Desviación en frecuencia (kHz)
1	Digital	Interna	1	--	10	3
2	IFR 2023B	--	1	--	10	3
3	Digital	Externa	1	1,20	10	3
4	Digital	Externa	1	0,97	10	75
5	Digital	Interna	15	--	10	75
6	IFR 2023B	--	15	--	10	75
7	Digital	Externa	15	1,02	10	75

Las mediciones se realizaron utilizando el instrumento HP 8920A RF COMMUNICATIONS TEST SET.

La eficiencia de operación de un modulador se puede determinar midiendo el nivel de SINAD y el porcentaje de distorsión de la señal. El SINAD es la relación, expresada en dB, entre la potencia total de una señal (incluyendo el ruido y la distorsión), y la potencia debida solamente al ruido y la distorsión. En el caso de una señal moduladora, el SINAD es la relación entre la potencia de la señal moduladora (ruido y distorsión incluidos) y la potencia debida al ruido y distorsión que permanece cuando se elimina la señal moduladora. Así, entre mayor sea el nivel de SINAD para una señal modulada menor es el nivel de ruido y distorsión que se agrega a la señal.

En la tabla 6.2 se observan los valores obtenidos para ambos parámetros; estos solo se pueden medir si la señal moduladora tiene una frecuencia de 1kHz, como ocurre en los casos 1,2, 3 y 4.

**Tabla 6.2** Mediciones de SINAD, distorsión y desviación de frecuencia para los casos de prueba 1, 2, 3 y 4.

Caso de prueba	SINAD (dB)	Distorsión (%)	Desviación en frecuencia (kHz)
1	35,54	1,6	3,202
2	35,55	1,6	3,207
3	37,19	1,4	3,081
4	56,90	0,1	61.64

El caso de prueba usando el generador IFR 2023B como modulador se emplea para tener una referencia con la cual comparar los resultados obtenidos con el modulador implementado en FPGA. En la tabla 6.3 se muestran los porcentajes de error obtenidos al hacer esta comparación.

**Tabla 6.3** Porcentajes de error obtenidos al comparar el nivel de SINAD y el porcentaje de distorsión medidos para los casos de prueba 1 y 3 con respecto a los resultados del caso 2.

Caso de prueba	Nivel de SINAD	Porcentaje de distorsión
	error (%)	error (%)
1	0,0281	0
3	4,613	12,5

Se observa que, para el modulador digital FM (considerando los casos en que la desviación es de 3kHz), el porcentaje de distorsión disminuye y, por ende, el nivel de SINAD aumenta cuando la señal moduladora es generada externamente por un sistema analógico; para generar la señal interna se utiliza un NCO.

Por otra parte, un aumento en la máxima desviación de frecuencia implica un aumento en el nivel de SINAD, esto porque la señal modulada contiene más componentes de la señal moduladora y al realizar la demodulación en el analizador se recupera una señal más pura.

En los casos en que la señal moduladora tiene una frecuencia superior a 1kHz se mide la frecuencia de audio de la señal modulada para comprobar el funcionamiento del modulador. En la tabla 6.4 se muestran los resultados obtenidos para los casos de prueba 5, 6 y 7.

**Tabla 6.4** Mediciones de frecuencia de audio y desviación de frecuencia para los casos de prueba 5,6 y 7.

Caso de prueba	Frecuencia de audio (kHz)	Desviación en frecuencia (kHz)
5	14,9997	76.33
6	15	75,4
7	15	66,97

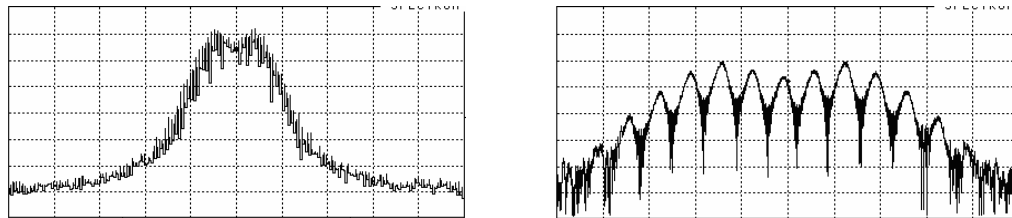
En todas las pruebas, la frecuencia de audio medida corresponde a los 15kHz de la señal moduladora original. Para el caso 5, se utiliza una señal generada internamente con un NCO, lo que puede ocasionar las pequeñas variaciones de frecuencia.

La desviación de frecuencia ( $\Delta f$ ) es directamente proporcional a la amplitud de la señal de entrada. En los casos en que se usa una señal moduladora interna, se



garantiza que tenga la amplitud máxima para obtener  $\Delta f_{\max}$ , tal como ocurre en los casos 1y 5. En el caso 3, el nivel de la señal de entrada se aproxima a la máxima resolución permitida por el ADC ( $\approx 1,25V_p$ ), por lo que  $\Delta f$  es similar al valor definido en el diseño. Por otra parte, para los casos donde se definió  $\Delta f_{\max} = 75kHz$  la amplitud de la señal de entrada es inferior a la máxima resolución del ADC y por lo tanto, se mide  $\Delta f < 75kHz$ .

A continuación se muestra una serie de figuras que contienen el espectro de frecuencias correspondiente a cada caso de prueba. Se consideró un rango de frecuencias que permitiera observar el espectro completo de la señal modulada, así como la distancia en frecuencia entre las componentes de la misma.

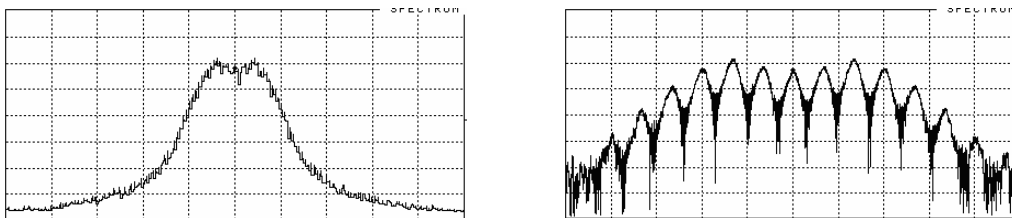


a)

b)

**Figura 6.1** Espectro de frecuencia obtenido para el caso de prueba 1.

- a) Rango de frecuencia: 50kHz, nivel de referencia de 0dbm y frecuencia central a 10MHz.
- b) Rango de frecuencia: 15kHz, nivel de referencia de 0dbm y frecuencia central a 10MHz.

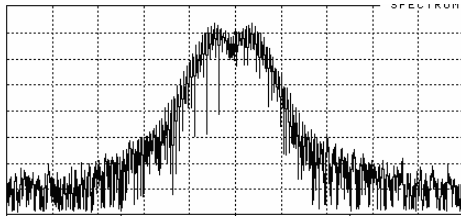


a)

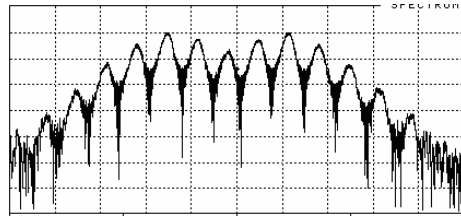
b)

**Figura 6.2** Espectro de frecuencia obtenido para el caso de prueba 2.

- a) Rango de frecuencia: 50kHz, nivel de referencia de 0dbm y frecuencia central a 10MHz.
- b) Rango de frecuencia: 15kHz, nivel de referencia de 0dbm y frecuencia central a 10MHz.



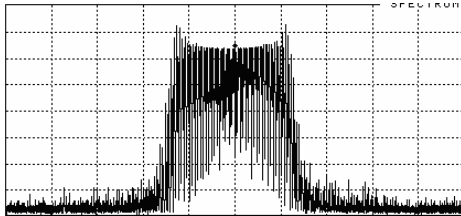
a)



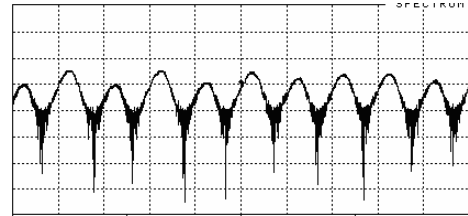
b)

**Figura 6.3** Espectro de frecuencia obtenido para el caso de prueba 3.

- a) Rango de frecuencia: 50kHz, nivel de referencia de 0dbm y frecuencia central a 10MHz.  
 b) Rango de frecuencia: 15kHz, nivel de referencia de 0dbm y frecuencia central a 10MHz.



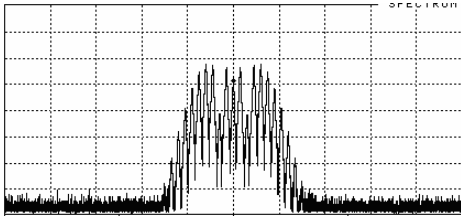
a)



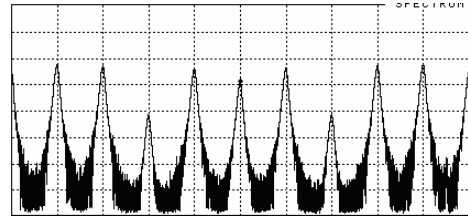
b)

**Figura 6.4** Espectro de frecuencia obtenido para el caso de prueba 4.

- a) Rango de frecuencia: 500kHz, nivel de referencia de 0dbm y frecuencia central a 10MHz.  
 b) Rango de frecuencia: 10kHz, nivel de referencia de 0dbm y frecuencia central a 10MHz



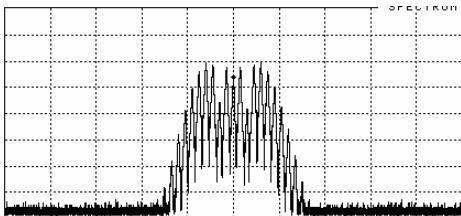
a)



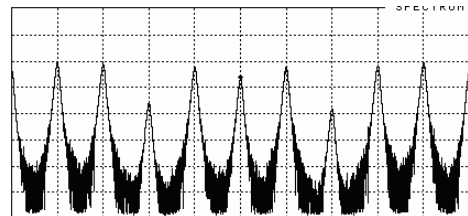
b)

**Figura 6.5** Espectro de frecuencia obtenido para el caso de prueba 5.

- a) Rango de frecuencia: 1MHz, nivel de referencia de 10dbm y frecuencia central a 10MHz.  
 b) Rango de frecuencia: 150kHz, nivel de referencia de 10dbm y frecuencia central a 10MHz



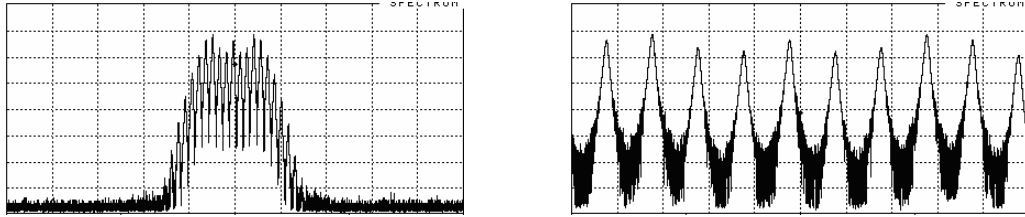
a)



b)

**Figura 6.6** Espectro de frecuencia obtenido para el caso de prueba 6.

- a) Rango de frecuencia: 1MHz, nivel de referencia de 0dbm y frecuencia central a 10MHz.  
 b) Rango de frecuencia: 150kHz, nivel de referencia de 0dbm y frecuencia central a 10MHz



a)

b)

**Figura 6.7** Espectro de frecuencia obtenido para el caso de prueba 7.

a) Rango de frecuencia: 1MHz, nivel de referencia de 0dbm y frecuencia central a 10MHz.

b) Rango de frecuencia: 150kHz, nivel de referencia de 0dbm y frecuencia central a 10MHz.

Puesto que la señal moduladora es una onda senoidal, las componentes espectrales de las bandas laterales se obtienen usando la expresión matemática de modulación en frecuencia desarrollada mediante funciones de Bessel de primera clase y orden  $n$  [12].

$$\phi_{FM}(t) = A \cdot \sum_{n=-\infty}^{\infty} J_n(\beta) \cdot \cos(\omega_c \cdot t + n \cdot \omega_m \cdot t) \quad (6.1)$$

Entonces, el espectro de cada señal modulada tendrá bandas laterales en  $\omega_c \pm n \cdot \omega_m$ . Esto se observa claramente en la parte b de las figuras anteriores. El nivel de potencia de cada una de estas componentes se calcula con la tabla de funciones de Bessel (ver Apéndice A.2).

De acuerdo con las funciones de Bessel, la señal de FM tiene un ancho de banda infinito. Sin embargo, en términos prácticos el ancho de banda ocupado se determina a partir de la regla de Carson, la cual establece que [12]:

$$W \approx 2 \cdot (\Delta\omega + \omega_m) \quad (6.2)$$

Otro aspecto importante del espectro de salida del modulador es el nivel del piso de ruido de la señal. Para las señales con  $\Delta f_{\max} = 3\text{kHz}$ , se observa que en un ancho de banda de 50kHz el piso de ruido de la señal es aproximadamente -70dBm; mientras que para señales con  $\Delta f_{\max} = 75\text{kHz}$ , en un ancho de banda de 500kHz, es cercano a -80dBm.

El piso de ruido total del sistema está definido por el elemento que presente el mayor nivel. EL ADC y DAC usados para las interfaces tienen una resolución de 14 bits, esto implica que su relación señal a ruido es, teóricamente, igual a 85,76dB . Si se considera un ENOB de 12 para el DAC ésta relación se reduce a 73,76dB .

Para ser compatible con el ENOB del DAC, el NCO se configura para que represente la amplitud usando 12 bits; por lo tanto, su rango dinámico será de al menos 72dB, en el peor de los casos, y relación señal a ruido de 73,76dB . Teóricamente, el piso de ruido del modulador debería estar aproximadamente 73,76dB por debajo de la el máximo nivel de la señal.

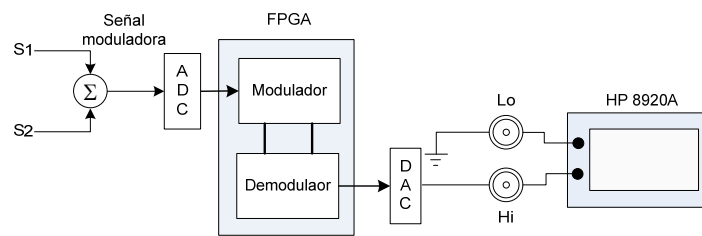
La tabla 6.5 es un resumen de algunas características espectrales de las señales moduladas usando la implementación digital. Estos valores son aproximados y fueron extraídos de las gráficas espectrales obtenidas para cada caso de prueba.

**Tabla 6.5** Características del espectro en frecuencia de la señal modulada para los casos de prueba usando el modulador digital.

Caso de prueba	Cálculo de W (kHz)	W de la señal (kHz)	Piso de ruido (dBm)	SNR de la señal modulada (dB)
1	8	15	-65	60
3	8	15	-60	55
4	152	130	-80	60
5	180	140	-80	55
7	180	150	-80	65

## 6.2 Demodulador FM digital

En la figura 6.8 se muestra el circuito de pruebas utilizado para validar el funcionamiento del demodulador FM. Se implementó un conjunto modulador-demodulador. El objetivo principal de ésta prueba era probar el concepto del demodulador basado en un discriminador discretizado, el cual requiere que la señal modulada esté en cuadratura. La implementación del bloque demodulador no dispone de un módulo que convierta una señal en fase a sus respectivas componentes en fase y cuadratura; por ésta razón al modular dentro del FPGA es posible generar las dos componentes de la señal modulada. Además, al utilizar un generador de señales como modulador existe la restricción de que la señal moduladora es una sola onda senoidal, cuadrada o triangular de frecuencia fija.



**Figura 6.8** Circuito utilizado para realizar las pruebas de funcionamiento del demodulador FM.

En la tabla 6.6 se muestran las características de amplitud y frecuencia de las señales S1 y S2 utilizadas para realizar diferentes pruebas con el demodulador de frecuencia.

**Tabla 6.6** Amplitud, frecuencia y forma de onda para cada una de las señales S1 y S2.

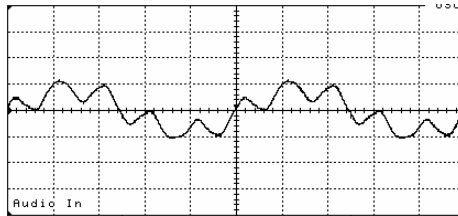
Caso de prueba	S1			S2		
	Forma de onda	Amplitud pico (V)	Frecuencia (kHz)	Forma de onda	Amplitud pico (V)	Frecuencia (kHz)
1	Senoidal	0,9	1	Apagado		
2	Senoidal	0,2	0,1	Senoidal	0,8	1
3	Senoidal	0,7	5	Apagado		
4	Senoidal	0,2	1	Apagado		
5	Triangular	1	1	Apagado		
6	Cuadrada	1	1	Apagado		

Las señales S1 y S2 se sumaron y posteriormente se modularon usando el modulador digital con una desviación de 3kHz. Este modulador genera las componentes real e imaginaria, tal como se requiere para el demodulador de FM. Así, la señal moduladora es modulada y demodulada en el FPGA. En la tabla 6.7 se presentan la frecuencia, el nivel de voltaje pico y SINAD medidos para cada señal demodulada.

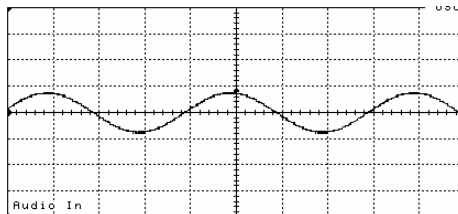
**Tabla 6.7** Mediciones de voltaje pico y SINAD de las señales demoduladas

Caso de prueba	Amplitud pico (V)	SINAD (dB)	Frecuencia (kHz)
1	1,907p	65,46	1
2	2.112p	NA	1
3	1,485	NA	5
4	0,425	59,84	1
5	1,989	28,70	1
6	2,723	18,32	1

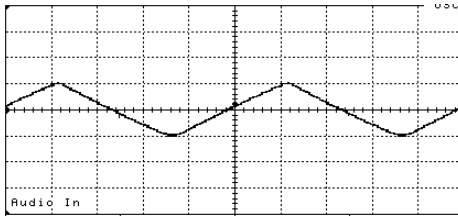
En las siguientes figuras se observan las formas de onda de las señales demoduladas correspondientes a los casos de prueba 2,3, 5 y 6.



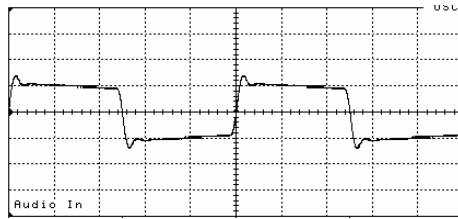
**Figura 6.9** Forma de onda de la señal demodulada  $y(t) = 0.2 \cdot \text{sen}(2\pi \cdot 100 \cdot t) + 0.8 \cdot \text{sen}(2\pi \cdot 1000 \cdot t)$  (caso 2).  
Escala horizontal: 200 $\mu$ S/div. Escala vertical: 2V/div.



**Figura 6.10** Forma de onda de la señal demodulada  $y(t) = 0.7 \cdot \text{sen}(2\pi \cdot 5000 \cdot t)$  (caso 3).  
Escala horizontal: 50 $\mu$ S/div. Escala vertical: 2V/div.



**Figura 6.11** Forma de onda de la señal triangular de 1kHz demodulada (caso 5).  
Escala horizontal: 200 $\mu$ S/div. Escala vertical: 2V/div.



**Figura 6.12** Forma de onda de la señal cuadrada de 1kHz demodulada (caso 6).  
Escala horizontal: 200 $\mu$ S/div. Escala vertical: 2V/div.

Las señales demoduladas presentan la misma forma de onda y la misma frecuencia que las señales de entrada al modulador. Sin embargo, su amplitud es el aproximadamente el doble, esto se debe a los procesos de ajuste que se llevan a cabo en la ruta desde la salida del ADC hasta la entrada del DAC.

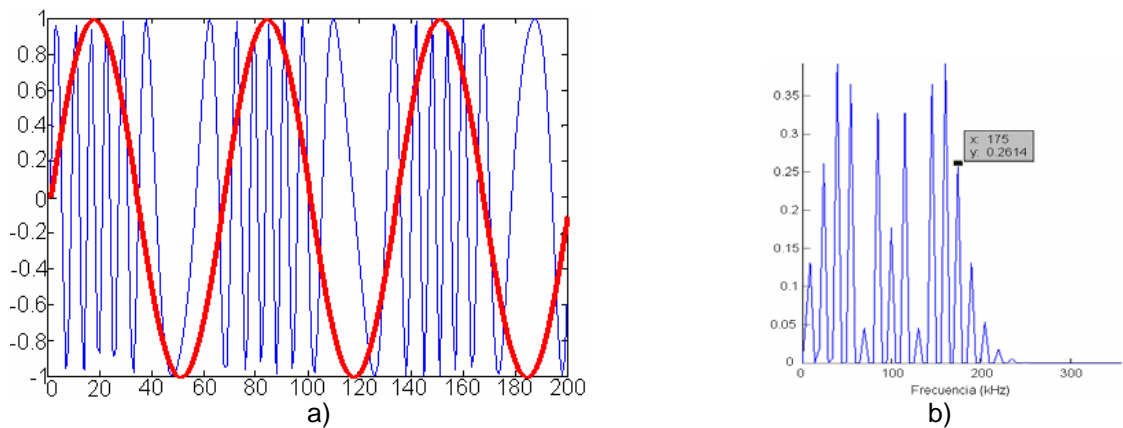
### 6.3 Modulador FM digital implementado en lenguaje de alto nivel

Para comprobar el funcionamiento del modulador FM implementado en lenguaje C se utilizó la herramienta de análisis matemático MATLAB. Para ello se generó un conjunto de muestras con las cuales se calculó la transformada rápida de Fourier (FFT) para obtener su representación en el dominio de la frecuencia. En la tabla 6.8 se observan dos casos de prueba distintos. Los valores de frecuencia de muestreo y frecuencia central se eligieron de modo que permitieran una visualización clara del espectro de la señal modulada.

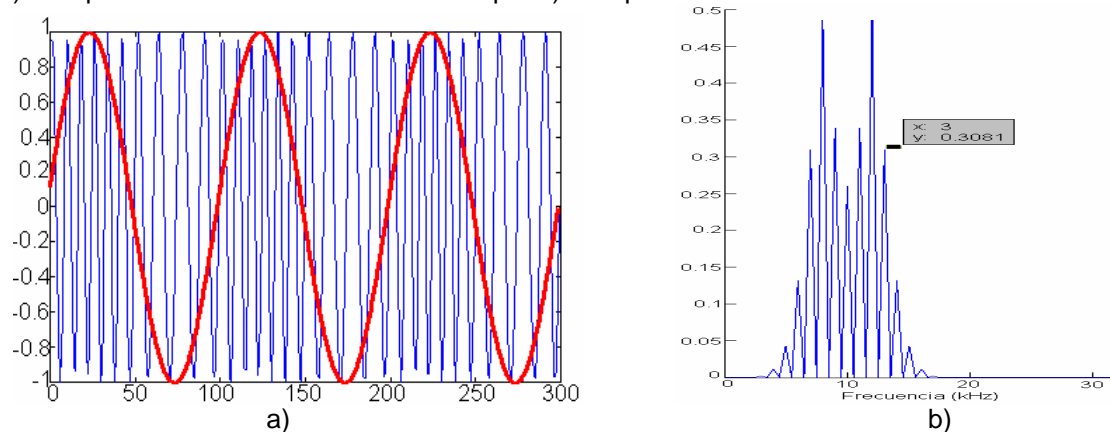
**Tabla 6.8** Características de la señal moduladora y la señal modulada para los diferentes casos de prueba usados para el modulador FM implementado en una PC.

Caso de prueba	Frecuencia de muestreo (MHz)	Frecuencia de la señal moduladora (kHz)	Frecuencia central (kHz)	Desviación en frecuencia (kHz)
1	1	15	100	75
2	0,1	1	10	3

Las gráficas de comportamiento en el dominio del tiempo y la frecuencia para cada uno de los casos propuestos en la tabla anterior se muestran a continuación. Las gráficas de comportamiento en el dominio del tiempo se usan con fines ilustrativos.



**Figura 6.13** Simulaciones realizadas para comprobar los resultados obtenidos para el caso 1. a) Comportamiento en el dominio del tiempo. b) Comportamiento en el dominio de la frecuencia.



**Figura 6.14** Simulaciones realizadas para comprobar los resultados obtenidos para el caso 2. a) Comportamiento en el dominio del tiempo. b) Comportamiento en el dominio de la frecuencia.



En la tabla 6.9 se muestran algunas características espectrales de las señales obtenidas mediante simulación para ambos casos de prueba. El cálculo del ancho de banda (columna dos) se realizó usando el criterio de Carson. El ancho de banda de la señal simulada, las bandas laterales significativas y la distancia entre ellas se determinaron mediante la observación de las gráficas en el dominio de la frecuencia.

**Tabla 6.9** Características del espectro en frecuencia de la señal modulada para los casos de prueba usando el modulador digital.

Caso de prueba	Cálculo de W (kHz)	W de la señal (kHz)	Distancia entre bandas laterales (kHz)	Bandas laterales significativas
1	180	230	15	8
2	8	12	1	6

De acuerdo con (3.27) [13], la densidad espectral de una señal FM modulada usando una señal senoidal se expresa mediante una serie de funciones de Bessel como [12]:

$$\phi_{FM}(t) = A \cdot \sum_{n=-\infty}^{\infty} J_n(\beta) \cdot \cos(\omega_c \cdot t + n \cdot \omega_m \cdot t) \quad (6.3)$$

Los datos en la columna cuatro de la tabla 6.9 cumplen que las bandas laterales se localizan en  $f_c \pm n \cdot f_m$ .

En las tablas 6.10 y 6.11 se muestran el valor teórico absoluto calculado para cada banda lateral a partir de las funciones de Bessel de primera clase y orden n, el valor obtenido mediante las simulaciones y el porcentaje de error entre ellos. Con estos resultados se demuestra que la densidad espectral de la señal modulada usando el modulador FM implementado en lenguaje de alto nivel cumple con (6.3).

**Tabla 6.10** Comparación de la densidad espectral de la señal obtenida en el caso 1 con respecto a los valores teóricos de las funciones de Bessel de primera clase y orden n.

Banda lateral	Valor teórico absoluto	Valor obtenido en las simulaciones	Error (%)
0	0,1776	0,1765	0,619
1	0,3276	0,3262	0,427
2	0,0465	0,0447	3,870
3	0,3648	0,3619	0,795
4	0,3912	0,3909	0,077
5	0,2611	0,2614	0,115
6	0,1310	0,1318	0,611
7	0,0534	0,0536	0,375
8	0,0184	0,0178	3,261

**Tabla 6.11** Comparación de la densidad espectral de la señal obtenida en el caso 2 con respecto a los valores teóricos de las funciones de Bessel de primera clase y orden n.

Banda lateral	Valor teórico absoluto	Valor obtenido en las simulaciones	Error (%)
0	0,2605	0,2603	0,077
1	0,3391	0,3399	0,236
2	0,4861	0,4834	0,555
3	0,3091	0,3081	0,324
4	0,1320	0,1328	0,606
5	0,0430	0,0425	1,163
6	0,0114	0,0133	16,667

## Capítulo 7: Conclusiones y recomendaciones

### 7.1 Conclusiones

- Una señal senoidal generada usando el algoritmo de CORDIC presenta mayor pureza espectral que una señal generada mediante una Serie de Taylor con dos o tres términos (ver Apéndice A.3).
- Las características espectrales de las señales moduladas con el modulador FM digitalizado son similares a las de las señales moduladas usando el generador IFR 2023B. En el apartado 6.1 existen una serie de gráficas de los espectros de frecuencias obtenidos en condiciones comparativas para ambos casos.
- El tono modulador generado en el FPGA presenta más distorsión que el tono generado externamente usando el instrumento IFR 2023B (ver tabla 6.4).
- La implementación del algoritmo de demodulación basado en la derivada de la fase de la señal de entrada presenta un bajo consumo de recursos de FPGA (ver tabla 5.6).
- Puesto que la señal portadora es siempre senoidal es posible reducir la ecuación para el cálculo de la fase instantánea (5.14, 5.15 y 5.16). A nivel de implementación en FPGA esto significa prescindir de dos multiplicadores, un sumador y un módulo divisor, lo que implica un menor consumo de recursos.

## 7.2 Recomendaciones

- Utilizar un módulo que procese la transformada de Hilberth como interfaz entre el ADC y el bloque demodulador. Este bloque se usa para obtener las componentes en fase y cuadratura de una señal modulada real. En la prueba de concepto del demodulador se utilizó el modulador digital el cual genera una señal modulada con ambas componentes.
- Aumentar la resolución en frecuencia del núcleo NCO usado como modulador para reducir el consumo de recursos de FPGA. Actualmente el bloque NCO utiliza una resolución en frecuencia tal que el tamaño del acumulador sin realizar truncamiento de fase es de  $2^{32}$ .
- Realizar las multiplicaciones donde uno de los operandos es constante usando desplazamientos, sumas y restas combinacionales de potencias de dos para evitar el uso de bloques DSP en el FPGA.

## Bibliografía

- [1] Benenson, R. "Diseño e implementación de un receptor digital de radio". Tesis. Valparaíso, Chile: Universidad Técnica Federico Santa María, 2004.
- [2] Calvo, J. "Funciones de Bessel de primera clase y orden  $n$   $J_n(\beta)$ ". [En línea]. España: Universidad de Sevilla. 2004. <<<http://www1.us.es/pautadatos/publico/asignaturas/31733/11804/Tabla%20-%20Funciones%20de%20Bessel.pdf>>> [Consulta: 18 de agosto, 2007]
- [3] Escalante, R. "Analog-to-digital converter and anti-aliasing input filter analysis". Costa Rica: Canam Technology Inc. 2007.
- [4] Escobar, M., Orejuela C. "Implementación de algoritmos de modulación y demodulación AM y FM utilizando DSPs para su emulación en hardware". Tesis. Cali, Colombia: Pontificia Universidad Javeriana, 2003.
- [5] Fernández, M. "Modulaciones angulares". [En línea]. << <http://mi.bwh.harvard.edu/papers/pdfs/2003/martin-fernandezCOURSE03g.pdf>>> Notas de clase. Universidad de Valladolid. [Consulta: 25 de mayo, 2007].
- [6] Galocha, B., Fernández, J. y Sierra, M. "Modulación y demodulación de fase y frecuencia instantánea" [En línea]. España: Universidad Politécnica de Madrid. 2006. << [http://www.gr.ssr.upm.es/elcm/actual/pdfold/EC0510-Modulacion\\_Angular\\_BN.pdf](http://www.gr.ssr.upm.es/elcm/actual/pdfold/EC0510-Modulacion_Angular_BN.pdf)>> [Consulta: 5 de mayo, 2007].
- [7] Lyons R. "Understanding digital signal processing". 2<sup>da</sup> ed. Estados Unidos: Prentice Hall. 2004.

- [8] Nallatech. "XtremeDSP Development Kit-IV User Guide". USA: Nallatech Inc , 2005.
- [9] Nugroho, A. "Simple FM receiver". [En línea] Indonesia: Instituto Tecnológico de Bandung. 2005 <<[http://www.opencores.org/cvsweb.shtml/simple\\_fm\\_receiver/](http://www.opencores.org/cvsweb.shtml/simple_fm_receiver/)>> [Consultado: 15 de mayo, 2007].
- [10] Manolakis, D., Proakis, J. "Tratamiento digital de señales. Principios, algoritmos y aplicaciones". 3<sup>da</sup> ed. España: Prentice – Hall, 1998.
- [11] Mathworks. "Documentación de ayuda para bloque NCO". MATLAB 7.3.
- [12] Stremler, F. "Introducción a los Sistemas de Comunicación". 3<sup>ra</sup> ed. México: Addison Wesley Longman, 1998.
- [13] Tomassi W. "Sistemas de Comunicación Electrónicas". 2<sup>da</sup> ed. México: Prentice Hall Hispanoamericana S.A, 1996
- [14] Xilinx. Xilinx Logic Core: DDS v5.0 product specifications. Xilinx . Review at april 28, 2005.

## Apéndices

### Apéndice A.1 Glosario y abreviaturas

AAP: “Amplificador de Alta Potencia”. Por lo general, este término se refiere al amplificador utilizado en la etapa de salida de un sistema de transmisión.

ADC: “Analog to Digital Converter”. Convertidor analógico-digital. Dispositivo electrónico usado para convertir valores analógicos de tensión o corriente en datos digitales.

CORDIC: “COordinate Rotation Digital Computer”. Computador digital de rotación de coordenadas. Algoritmo iterativo que permite calcular de manera eficiente y simple funciones trigonométricas e hiperbólicas.

DAC: “Digital to Analog Converter”. Convertidor analógico- digital. Dispositivo electrónico usado para convertir datos digitales en valores analógicos de tensión o corriente.

DDS: “Direct Digital Synthesis”. Síntesis digital directa. Sinónimo de NCO.

DFT: “Discrete Fourier Transform”. Transformada discreta de Fourier. Transformada de Fourier utilizada para determinar el contenido de frecuencia de una señal discreta.

ENOB: “*Effective Number of Bits*”. Número efectivo de bits. Número de bits de resolución de un ADC ideal, inferior al número de bits real.

FIR: “Finite Impulse Response”. Respuesta finita al impulso. Tipo de filtro digital cuya salida presenta un número finito de términos no nulos si a su entrada se aplica una señal impulso.

FPGA: "Field-Programmable Gate Array". Arreglo de compuertas lógicas programables en el campo. Sistemas de lógica reconfigurable.

FFT: "Fast Fourier Transform". Transformada rápida de Fourier. Algoritmo utilizado para el cálculo de la transformada discreta de Fourier.

HDL: "Hardware Description Language". Lenguaje descriptivo de hardware. Lenguaje utilizado para definir circuitos.

LUT: "Look- Up Table". "Tabla de búsqueda". Espacio de memoria con valores previamente calculados que son leídos durante la operación de un circuito.

NBFM: "NarrowBand Frequency Modulation". Modulación de frecuencia en banda angosta.

NCO: "Numerically Controlled Oscillator". Oscilador controlado numéricamente. Sistema digital que permite la generación de señales senoidales cuya frecuencia es controlada por un dato.

Núcleo PI: "Intellectual Property core". "Núcleo de propiedad intelectual". Unidad de lógica reutilizable que es propiedad intelectual de un diseño más grande.

PLL: "Phase Locked Loop". Lazo de enganche de fase. Sistema que genera una señal de salida cuya frecuencia y fase corresponden a la de una señal de referencia.

RF: "Radio Frequency". Radio frecuencia. Rango de frecuencias del espectro electromagnético en el cual una corriente alterna aplicada a una antena genera ondas electromagnéticas.



SDR: “Software Defined Radio”. Radio definido por software. Sistemas de radio que son configurables y permiten trabajar con cualquier tipo de modulación y en cualquier banda de frecuencia.

SFDR: “Spurious-Free Dynamic Range”. Rango dinámico libre de espurias. Diferencia entre el nivel del piso de ruido del sistema y la señal de salida esperada.

SINAD: “Signal Including Noise And Distortion”. Señal más ruido y distorsión. Relación, expresada en dB, entre la potencia total de una señal (incluyendo el ruido y la distorsión), y la potencia debida solamente al ruido y la distorsión

SNR: “Signal to Noise Ratio”. Relación señal a ruido. Indica la relación entre el nivel de potencia de una señal y el nivel de potencia del ruido presente en el sistema.

VCO: “Voltage Controlled Oscillator”. Oscilador controlado por voltaje. Dispositivo electrónico que permite generar una señal cuya frecuencia varía en función del voltaje aplicado a su entrada.

VHDL: “VHSIC HDL”.

VHSIC : “*Very High Speed Integrated Circuit*”. Circuito Integrado de Muy Alta Velocidad.

WBFM: “Wide-Band Frequency Modulation” Modulación de frecuencia en banda ancha.

## Apéndice A.2 Funciones de Bessel de primera clase y orden n

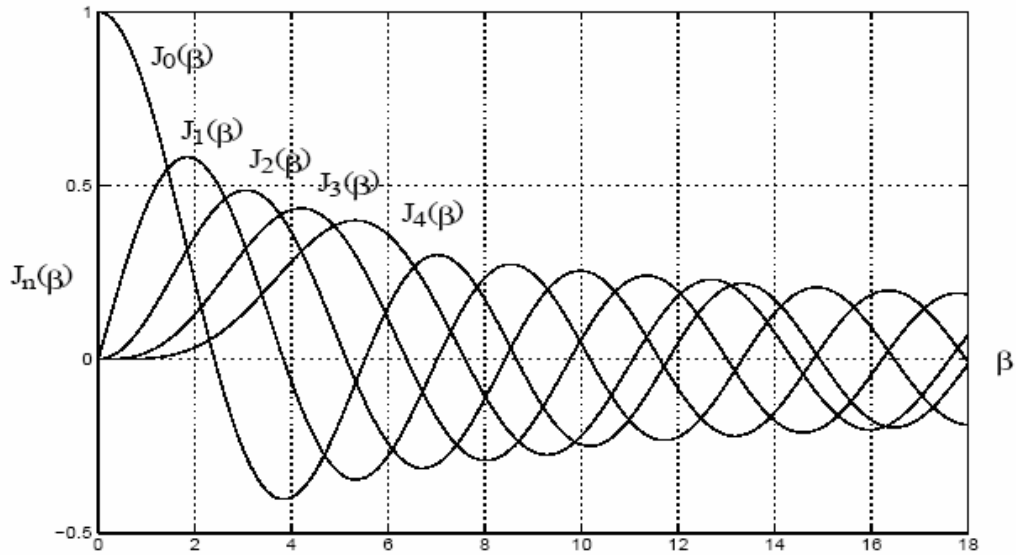


Figura A.1 Funciones de Bessel para varios valores de n como función de  $\beta$ [2].

$n \setminus \beta$	0.1	0.2	0.5	1	2	3	4	5	6	7	8	9	10	12
0	.997	.990	.9385	.7652	.2239	-.2601	-.3971	-.1776	.1506	.3001	.1717	-.0903	-.2459	.0477
1	.050	.100	.2423	.4401	.5767	.3391	-.0660	-.3276	-.2767	-.0047	.2346	.2453	.0435	-.2234
2	.001	.005	.0306	.1149	.3528	.4861	.3641	.0465	-.2429	-.3014	-.1130	.1448	.2546	-.0849
3	---	---	.0026	.0196	.1289	.3091	.4302	.3648	.1148	-.1676	-.2911	-.1809	.0584	.1951
4	---	---	.0002	.0025	.0340	.1320	.2811	.3912	.3576	.1578	-.1054	-.2655	-.2196	.1825
5	---	---	---	.0002	.0070	.0430	.1321	.2611	.3621	.3479	.1858	-.0550	-.2341	-.0735
6	---	---	---	---	.0012	.0114	.0491	.1310	.2458	.3392	.3376	.2043	-.0145	-.2437
7	---	---	---	---	.0002	.0025	.0152	.0534	.1296	.2336	.3206	.3275	.2167	-.1703
8	---	---	---	---	---	.0005	.0040	.0184	.0565	.1280	.2235	.3051	.3179	.0451
9	---	---	---	---	---	.0001	.0009	.0055	.0212	.0589	.1263	.2149	.2919	.2304
10	---	---	---	---	---	---	.0002	.0014	.0070	.0235	.0608	.1247	.2075	.3005
11	---	---	---	---	---	---	---	---	.0020	.0083	.0256	.0622	.1231	.27
12	---	---	---	---	---	---	---	---	---	.0026	.0096	.0274	.0634	.20
13	---	---	---	---	---	---	---	---	---	---	.0033	.0108	.0289	
14	---	---	---	---	---	---	---	---	---	---	.0010	.0039	.0119	
15	---	---	---	---	---	---	---	---	---	---	---	.0013	.0045	
16	---	---	---	---	---	---	---	---	---	---	---	---	.0016	

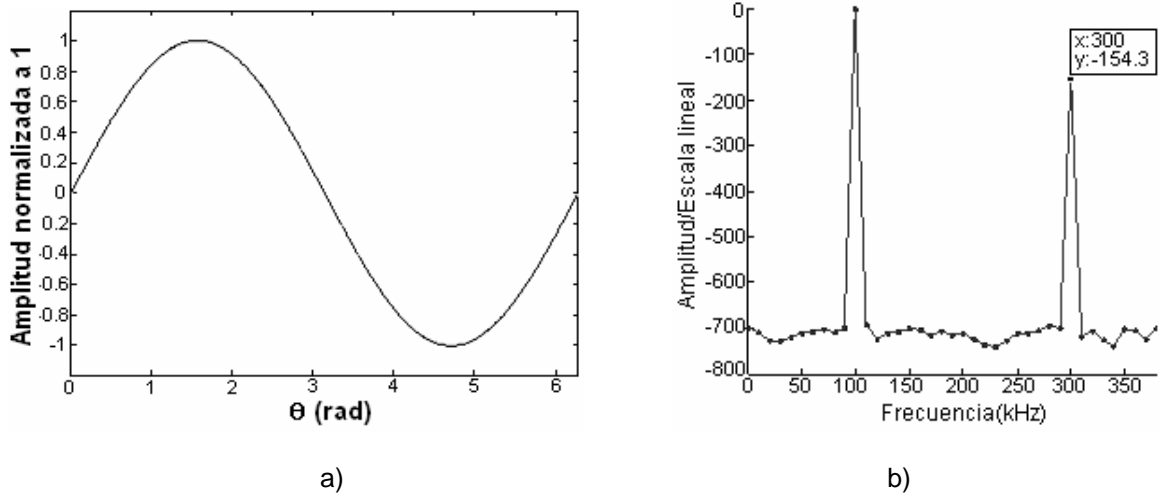
Figura A.2 Tabla de funciones de Bessel para varios valores de n como función de  $\beta$ [2].

### Apéndice A.3 Algoritmos para generadores de onda senoidal

A continuación se muestran los resultados obtenidos mediante tres métodos diferentes usados para generación de onda senoidal con una frecuencia de 100kHz.

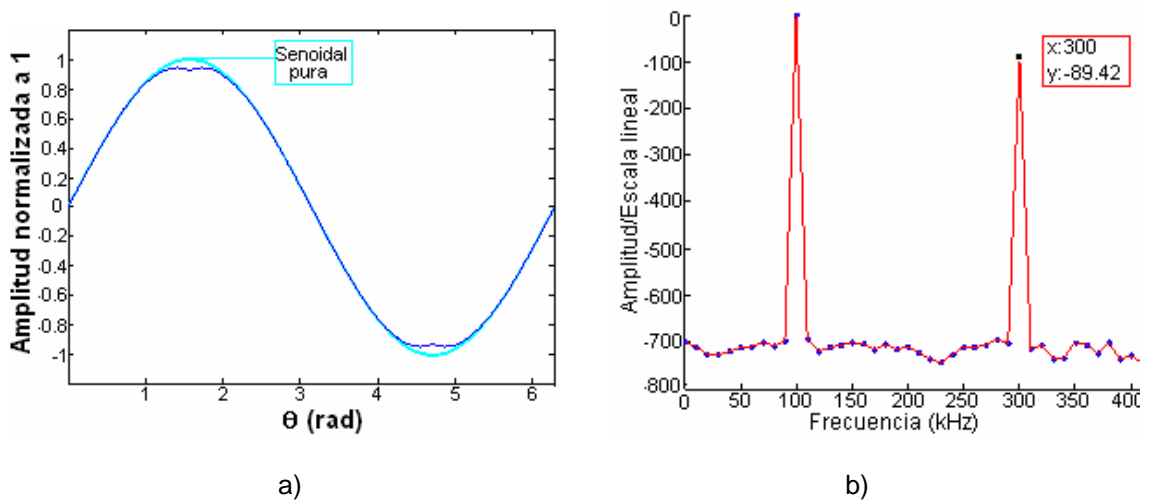
Se observa que en el espectro de la señales obtenidas mediante Series de Taylor aparece una espuria en 300kHz; cuyo nivel de potencia es muy cercano al de la señal original en 100kHz.

#### A.2.1: Series de Taylor con tres términos



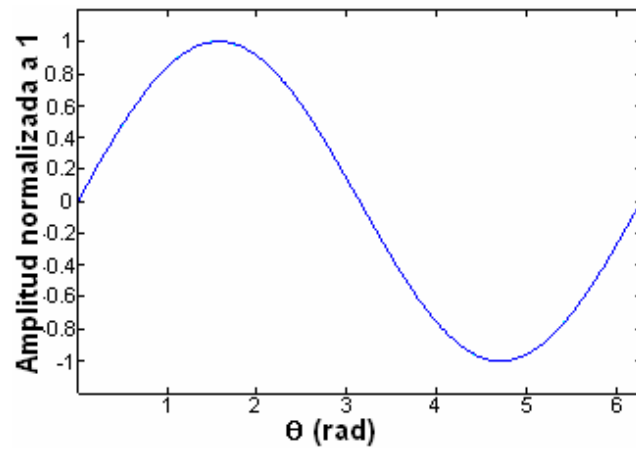
**Figura A.3** Señal senoidal generada usando Series de Taylor con tres términos.  
a) Forma de onda en el dominio del tiempo. b) Espectro en el dominio de la frecuencia.

#### A.2.2: Series de Taylor con dos términos

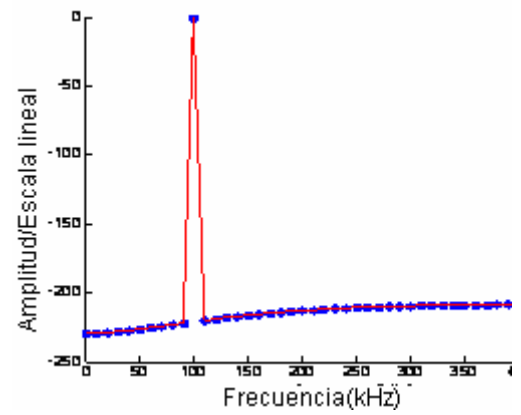


**Figura A.4** Señal senoidal generada usando Series de Taylor con dos términos.  
a) Forma de onda en el dominio del tiempo. b) Espectro en el dominio de la frecuencia.

### A.2.3: Algoritmo CORDIC



a)

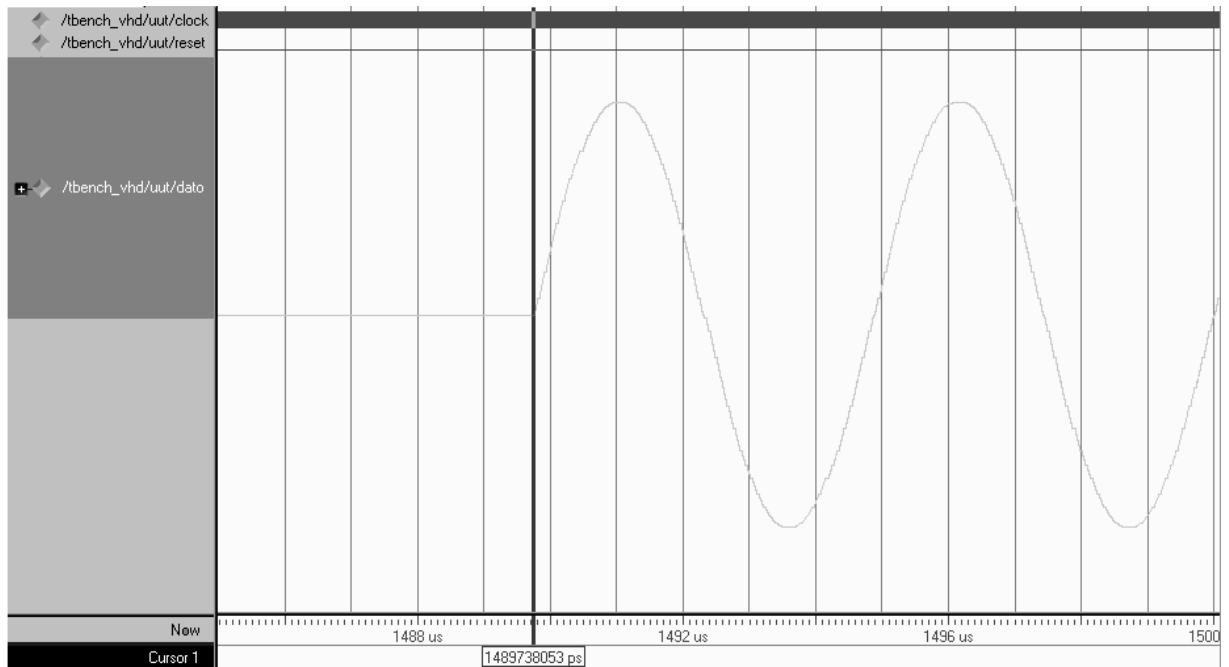


b)

**Figura A.5** Señal senoidal generada usando el algoritmo de Cordic.  
a) Forma de onda en el dominio del tiempo. b) Espectro en el dominio de la frecuencia.

## Apéndice A.4 Resultados de la simulación de un NCO implementado utilizando el algoritmo Cordic.

En la siguiente figura se muestra el resultado de una simulación realizada con ModelSim para verificar el NCO implementado en VHDL.



**Figura A.6** Resultados de la simulación de comportamiento del NCO implementado en VHDL usando un incremento de fase igual a 1.

Se observa que la señal empieza a cambiar a partir de 1,5 ms aproximadamente, este es el tiempo que se requiere para completar la tabla de 128 posiciones que representa un cuarto de onda senoidal.